

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6686390号  
(P6686390)

(45) 発行日 令和2年4月22日 (2020.4.22)

(24) 登録日 令和2年4月6日 (2020.4.6)

(51) Int.Cl.

F I

G O 4 G 3/02 (2006.01)

G O 4 G 3/02 Z

G O 4 G 99/00 (2010.01)

G O 4 G 99/00 3 O 2 A

G O 4 F 10/00 (2006.01)

G O 4 F 10/00 A

請求項の数 8 (全 17 頁)

(21) 出願番号 特願2015-232819 (P2015-232819)  
 (22) 出願日 平成27年11月30日 (2015.11.30)  
 (65) 公開番号 特開2017-101932 (P2017-101932A)  
 (43) 公開日 平成29年6月8日 (2017.6.8)  
 審査請求日 平成30年10月31日 (2018.10.31)

(73) 特許権者 000002369  
 セイコーエプソン株式会社  
 東京都新宿区新宿四丁目1番6号  
 (74) 代理人 100116665  
 弁理士 渡辺 和昭  
 (74) 代理人 100194102  
 弁理士 磯部 光宏  
 (74) 代理人 100179475  
 弁理士 仲井 智至  
 (74) 代理人 100216253  
 弁理士 松岡 宏紀  
 (72) 発明者 神山 正之  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】 計時装置、電子機器、及び、移動体

(57) 【特許請求の範囲】

【請求項 1】

1 / 1 0 0 秒単位の計時動作を行うために、クロック信号のパルスに同期してカウント動作を行うことにより、各々のカウントサイクルにおいて、十進数の「0」から「39」までを表す6ビットのカウント値を生成するカウンターと、

前記カウント値の上位4ビットを、1 / 1 0 0 0 秒単位の時刻を表す4ビットの計時データとして出力する出力制御回路と、  
 を備える計時装置。

【請求項 2】

前記カウント値が十進数の「39」を表す値に等しくなると、(i)クロック信号の次のパルスが到来しても該カウント値を維持し、クロック信号のさらに次のパルスに同期して該カウント値を「0」にリセットする第1の状態遷移と、(ii)クロック信号の次のパルスに同期して該カウント値を「0」にリセットする第2の状態遷移との内の一方を設定するカウント制御回路をさらに備える、請求項1記載の計時装置。

【請求項 3】

前記クロック信号が、 $2^{12}$  Hz の周波数を有し、前記カウント制御回路が、連続する100回のカウントサイクルの中で、前記第1の状態遷移を96回設定すると共に、前記第2の状態遷移を4回設定して、各々のカウントサイクルが終了するときにキャリー信号を出力する、請求項2記載の計時装置。

【請求項 4】

10

20

前記カウント制御回路から出力されるキャリー信号に同期してカウント動作を行うことにより、 $1 / 100$ 秒単位の時刻を表すカウント値を生成し、該カウント値が「0」に移行するときに第2のキャリー信号を出力する第2のカウンターと、

前記第2のキャリー信号に同期してカウント動作を行うことにより、秒単位以上の時刻を表す複数のカウント値をそれぞれ生成する複数の上位カウンターと、  
をさらに備える、請求項2又は3記載の計時装置。

【請求項5】

前記カウント制御回路から出力されるキャリー信号に同期してカウント動作を行うことにより、 $1 / 100$ 秒単位の時刻を表すカウント値を生成する第2のカウンターと、

前記クロック信号を分周することにより、分周クロック信号を生成する分周回路と、

前記分周クロック信号に同期してカウント動作を行うことにより、秒単位以上の時刻を表す複数のカウント値をそれぞれ生成する複数の上位カウンターと、

前記分周クロック信号に同期して前記カウンター及び前記第2のカウンターをリセットする調停回路と、

をさらに備える、請求項2又は3記載の計時装置。

【請求項6】

イベント検出信号に応答して、少なくとも $1 / 1000$ 秒単位の時刻を表す計時データを計時データ格納部に格納するタイムスタンプ回路をさらに備える、請求項1～5のいずれか1項記載の計時装置。

【請求項7】

請求項1～6のいずれか1項記載の計時装置を備える電子機器。

【請求項8】

請求項1～6のいずれか1項記載の計時装置を備える移動体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、クロック信号に同期して計時動作を行うことにより計時データを生成する計時装置に関する。さらに、本発明は、そのような計時装置を用いた電子機器及び移動体等に関する。

【背景技術】

【0002】

ストップウォッチ等において用いられる計時装置は、 $1 / 100$ 秒単位の計時動作を行う機能を有している。例えば、非特許文献1に記載されているように、 $4096\text{Hz}$ のクロック信号に同期して41カウントのサイクルを96回及び40カウントのサイクルを4回繰り返すと、カウントサイクルの合計が100回となる間に1秒が経過する。従って、41カウントの期間又は40カウントの期間は、ある程度の誤差を含むものの、長期的には $1 / 100$ 秒の期間に正確に対応している。

【先行技術文献】

【非特許文献】

【0003】

【非特許文献1】Low-Voltage SPI/3-Wire RTCs with Trickle Charger (トリクルチャージャ付き低電圧SPI/3線式RTC)のデータシート(マキシム・インテグレートッド、第15ページ)

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、上記のような計時方式を $1 / 1000$ 秒単位の計時動作にそのまま適用しようとする、 $4096\text{Hz}$ よりも高い周波数のクロック信号が必要になったり、又は、複雑なカウント条件のために複雑な回路構成が必要になったりして、消費電流も増加してしまう。

10

20

30

40

50

## 【 0 0 0 5 】

そこで、上記の点に鑑み、本発明の第1の目的は、簡単な回路構成によって消費電流も殆ど増加させずに1 / 1 0 0 0 秒単位の計時動作を可能とする計時装置を提供することである。また、本発明の第2の目的は、イベントが検出された時刻を表すタイムスタンプデータを高精度化することである。さらに、本発明の第3の目的は、そのような計時装置を用いた電子機器及び移動体等を提供することである。

## 【課題を解決するための手段】

## 【 0 0 0 6 】

本発明は、以上の課題の少なくとも一部を解決するためになされた。本発明の第1の観点に係る計時装置は、1 / 1 0 0 秒単位の計時動作を行うために、クロック信号のパルスに同期してカウント動作を行うことにより、各々のカウントサイクルにおいて、十進数の「0」から「39」までを表す6ビットのカウント値を生成するカウンタと、カウンタによって生成されるカウント値の上位4ビットを、1 / 1 0 0 0 秒単位の時刻を表す4ビットの計時データとして出力する出力制御回路とを備える。

10

## 【 0 0 0 7 】

本発明の第1の観点によれば、1 / 1 0 0 秒単位の計時動作を行うために生成される6ビットのカウント値「0 0 0 0 0 0」～「1 0 0 1 1 1」の上位4ビット「0 0 0 0」～「1 0 0 1」を下位方向に2ビット分シフトすることにより、簡単な回路構成によって消費電流も殆ど増加させずに、1 / 1 0 0 0 秒単位の時刻として十進数の「0」～「9」を表す4ビットの計時データを生成することができる。

20

## 【 0 0 0 8 】

ここで、カウンタによって生成されるカウント値が十進数の「39」を表す値に等しくなると、(i)クロック信号の次のパルスが到来しても該カウント値を維持し、クロック信号のさらに次のパルスに同期して該カウント値を「0」にリセットする第1の状態遷移と、(ii)クロック信号の次のパルスに同期して該カウント値を「0」にリセットする第2の状態遷移との内の一方を設定するカウント制御回路を、計時装置がさらに備えるようにしても良い。それにより、カウンタによって生成されるカウント値を「1 0 0 1 1 1」以内としながら、カウントサイクルの期間を調節することができる。

## 【 0 0 0 9 】

また、クロック信号が、 $2^{12}$  Hzの周波数を有し、カウント制御回路が、連続する1 0 0 回のカウントサイクルの中で、第1の状態遷移を9 6回設定すると共に、第2の状態遷移を4回設定して、各々のカウントサイクルが終了するときにキャリー信号を出力するようにしても良い。それにより、カウント制御回路から出力されるキャリー信号を、1 / 1 0 0 秒単位の計時動作に用いることができる。

30

## 【 0 0 1 0 】

以上において、カウント制御回路から出力されるキャリー信号に同期してカウント動作を行うことにより、1 / 1 0 0 秒単位の時刻を表すカウント値を生成し、該カウント値が「0」に移行するときに第2のキャリー信号を出力する第2のカウンタと、第2のキャリー信号に同期してカウント動作を行うことにより、秒単位以上の時刻を表す複数のカウント値をそれぞれ生成する複数の上位カウンタとを、計時装置がさらに備えるようにしても良い。

40

## 【 0 0 1 1 】

その場合には、カウンタ及び第2のカウンタのカウント動作のサイクルと、上位カウンタのカウント動作のサイクルとが必ず整合する。従って、秒単位の時刻が「0」に移行する際には、1 / 1 0 0 秒単位の時刻も1 / 1 0 0 0 秒単位の時刻も「0」に移行するので、カウンタ及び第2のカウンタと上位カウンタとの間でカウント動作のタイミングを調停する必要がない。

## 【 0 0 1 2 】

あるいは、カウント制御回路から出力されるキャリー信号に同期してカウント動作を行うことにより、1 / 1 0 0 秒単位の時刻を表すカウント値を生成する第2のカウンタと

50

、クロック信号を分周することにより、分周クロック信号を生成する分周回路と、分周クロック信号に同期してカウント動作を行うことにより、秒単位以上の時刻を表す複数のカウント値をそれぞれ生成する複数の上位カウンタと、分周クロック信号に同期してカウンタ及び第2のカウンタをリセットする調停回路とを、計時装置がさらに備えるようにしても良い。

【0013】

その場合には、分周クロック信号を生成して秒単位以上の時刻を表す複数のカウント値を生成するための回路構成が、秒単位以上の計時動作を行う従来の機種と同様のシンプルな構成を保つので、回路レイアウト等に関して従来の機種との互換性を高めることができる。

10

【0014】

また、計時装置が、イベント検出信号に応答して、少なくとも1/1000秒単位の時刻を表す計時データを計時データ格納部に格納するタイムスタンプ回路をさらに備えるようにしても良い。それにより、計時装置は、イベントが検出された時刻を1/1000秒単位で記録することができる。

【0015】

本発明の第2の観点に係る電子機器は、上記いずれかの計時装置を備える。また、本発明の第3の観点に係る移動体は、上記いずれかの計時装置を備える。本発明の第2又は第3の観点によれば、簡単な回路構成によって消費電流も殆ど増加させずに1/1000秒単位の時刻を表す計時データを生成する計時装置を用いて、1/1000秒単位の時刻を表示したり、又は、1/1000秒単位でイベント検出時刻を記録したりすることが可能な電子機器又は移動体を提供することができる。

20

【図面の簡単な説明】

【0016】

【図1】本発明の第1の実施形態に係る計時装置の構成例を示すブロック図。

【図2】図1に示す発振回路の構成例を示す回路図。

【図3】図1に示す分周回路の構成例を示す回路図。

【図4】図1に示す下位計時部の構成例をホストインターフェースと共に示す図。

【図5】図1に示す上位計時部の構成例をホストインターフェースと共に示す図。

【図6】本発明の第2の実施形態に係る計時装置の構成例を示すブロック図。

30

【図7】本発明の一実施形態に係る電子機器の構成例を示すブロック図。

【図8】本発明の一実施形態に係る移動体の構成例を示すブロック図。

【発明を実施するための形態】

【0017】

以下、本発明の実施形態について、図面を参照しながら詳細に説明する。なお、同一の構成要素には同一の参照符号を付して、重複する説明を省略する。

<第1の実施形態>

図1は、本発明の第1の実施形態に係る計時装置の構成例を示すブロック図である。この計時装置は、クロック信号に同期して計時動作を行うことにより計時データを生成するリアルタイムクロック(RTC)の機能を有している。

40

【0018】

図1に示すように、この計時装置は、発振回路10と、分周回路20及び21と、調停回路30と、下位計時部40と、上位計時部50と、ホストインターフェース60とを含み、タイムスタンプ回路70と、計時データ格納部80とをさらに含んでも良い。なお、計時装置の主要部は、半導体装置(IC)に内蔵されても良い。

【0019】

発振回路10は、発振動作を行うことにより、例えば、32768Hz(2<sup>15</sup>Hz)の周波数を有する原振クロック信号CL0を生成する。このように、2のべき乗の周波数を有する原振クロック信号CL0を生成することにより、後で説明するように、原振クロック信号CL0を分周して1Hzの分周クロック信号を生成することも可能である。発振

50

回路 10 としては、例えば、水晶振動子を用いた水晶発振回路が用いられる。

【0020】

図 2 は、図 1 に示す発振回路の構成例を示す回路図である。図 2 に示すように、発振回路 10 は、水晶振動体 100 と、インバーター 101 と、制御回路 102 と、キャパシター CP1 及び CP2 と、抵抗 R1 とを含んでいる。キャパシター CP1 及び CP2 は、インバーター 101 の入力端子及び出力端子と基準電位 VSS の配線との間にそれぞれ接続されている。抵抗 R1 は、インバーター 101 の出力端子と入力端子との間に接続されている。

【0021】

インバーター 101 は反転増幅動作を行い、出力端子に生成される原振クロック信号 CL0 が、水晶振動体 100 等を介して入力端子にフィードバックされる。その際に、水晶振動体 100 は、インバーター 101 によって印加される交流電圧によって振動する。その振動は固有の共振周波数において大きく励起されて、水晶振動体 100 が負性抵抗として動作する。その結果、発振回路 10 は、主に水晶振動体 100 の共振周波数によって決定される発振周波数で発振する。

【0022】

ただし、キャパシター CP1 又は CP2 の容量値を変更することによって、発振回路 10 の発振周波数を微調整することができる。そこで、図 2 に示す例においては、キャパシター CP1 が、例えば、複数のキャパシターと、それらのキャパシターにそれぞれ接続された複数の電子スイッチを含むスイッチ回路とで構成される。

【0023】

制御回路 102 には、発振回路 10 の発振周波数を制御する制御信号が入力される。制御回路 102 は、例えば、不揮発性メモリー等のメモリーを含んでおり、入力される制御信号に従って、発振回路 10 の発振周波数を制御するデータをメモリーに格納する。また、制御回路 102 は、メモリーに格納されているデータに基づいて、複数の電子スイッチをオン又はオフするようにスイッチ回路を制御する。それにより、発振回路 10 の発振周波数を外部から制御することができる。

【0024】

図 1 に示す発振回路 10 としては、水晶発振回路以外にも、圧電素子、SAW（表面弾性波）共振子、又は、静電容量タイプのレゾネーター等を用いた発振回路を使用することができる。あるいは、発振回路 10 を省略して、外部の回路から分周回路 20 に原振クロック信号 CL0 が供給されるようにしても良い。

【0025】

分周回路 20 は、原振クロック信号 CL0 を分周することにより、 $4096\text{ Hz} (2^{12}\text{ Hz})$  の周波数を有する分周クロック信号 CL1 を生成する。分周クロック信号 CL1 は、分周回路 21 に供給されると共に、調停回路 30 を介して下位計時部 40 に供給される。分周回路 21 は、分周クロック信号 CL1 を分周することにより、任意の周波数を有する分周クロック信号 CL2 を生成する。分周クロック信号 CL2 は、クロック信号を必要とする他の回路に供給される。

【0026】

図 3 は、図 1 に示す分周回路の構成例を示す回路図である。図 3 に示すように、分周回路 20 は、例えば、複数の T（トグル）型フリップフロップ 201 ~ 203 を直列に接続して構成される。各々の T 型フリップフロップは、入力端子 T に入力される信号が 1 周期変化する毎に出力信号を反転することにより、入力端子 T に入力される信号を  $1/2$  分周する。

【0027】

それにより、分周回路 20 は、例えば、 $32768\text{ Hz} (2^{15}\text{ Hz})$  の周波数を有する原振クロック信号 CL0 を  $1/2^3$  分周して、 $4096\text{ Hz} (2^{12}\text{ Hz})$  の周波数を有する分周クロック信号 CL1 を生成する。図 3 には、一例として、分周回路 20 の構成例が示されているが、分周回路 21 の構成も同様でも良い。ただし、直列に接続される T

10

20

30

40

50

型フリップフロップの数は任意である。

【0028】

再び図1を参照すると、下位計時部40は、分周クロック信号CL1に同期して計時動作を行うことにより、1/1000秒単位の時刻を表す計時データT0、及び、1/100秒単位の時刻を表す計時データT1を生成する。また、上位計時部50は、下位計時部40から出力されるキャリー信号CA2に同期して計時動作を行うことにより、例えば、秒単位の時刻を表す計時データT2～年単位の時刻を表す計時データT8を生成する。

【0029】

ホストインターフェース60は、外部のホストCPUとの間で通信を行うことにより、外部からコマンドを受信して計時装置の各部を制御する。ホストインターフェース60は、例えば、デジタル回路及びアナログ回路で構成される。ホストインターフェース60とホストCPUとの間でシリアル通信が行われる場合には、SPI規格又はI2C規格等のシリアルバスを用いることができる。

【0030】

初期状態設定時に、ホストインターフェース60は、アドレスを指定したライトコマンド（書き込みコマンド）をカウント初期値又は初期値データと共にホストCPUから受信すると、受信したライトコマンドに従って、カウント初期値又は初期値データを下位計時部40及び上位計時部50に設定する。

【0031】

一方、計時データ読み出し時に、ホストインターフェース60は、アドレスを指定したリードコマンド（読み出しコマンド）をホストCPUから受信すると、受信したリードコマンドに従って、リードイネーブル信号E0～E8の内の1つを活性化する。リードイネーブル信号E0～E8の内の1つが活性化されると、下位計時部40又は上位計時部50は、ホストインターフェース60に計時データT0～T8の内の1つを出力する。なお、ホストインターフェース60は、リードイネーブル信号E0～E8を順次活性化するようにしても良い。

【0032】

このようにして、ホストインターフェース60は、下位計時部40及び上位計時部50から計時データT0～T8を読み出す。同様に、ホストインターフェース60は、計時データ格納部80から計時データT0～T8を読み出すことができる。ホストインターフェース60は、下位計時部40及び上位計時部50又は計時データ格納部80から読み出された計時データをホストCPUに送信する。

【0033】

調停回路30は、下位計時部40及び上位計時部50から計時データが読み出されている間に計時データが変化しないように、計時データが読み出されている期間において分周クロック信号CL1に含まれているパルスを遅延させる。それ以外の期間において、調停回路30は、分周回路20から供給される分周クロック信号CL1をそのまま出力する。調停回路30は、例えば、組み合わせ回路又は順序回路を含む論理回路等で構成される。

【0034】

図4は、図1に示す下位計時部の構成例をホストインターフェースと共に示す図である。図4に示すように、下位計時部40は、第1のカウンター41aと、出力制御回路41bと、カウント制御データ格納部42と、カウント制御回路43と、第2のカウンター44aと、出力制御回路44bとを含んでいる。

【0035】

第1のカウンター41aは、例えば、6ビットバイナリーカウンタで構成される。第1のカウンター41aは、1/100秒単位の計時動作を行うために、4096Hzの周波数を有する分周クロック信号CL1のパルスに同期してカウント動作を行うことにより、各々のカウントサイクルにおいて、十進数の「0」から「39」までを表す6ビットのカウント値C5～C0を生成する。ここで、C5は最上位ビットであり、C0は最下位ビットである。

## 【 0 0 3 6 】

出力制御回路 4 1 b は、例えば、複数のトランSMissionゲート等で構成される。出力制御回路 4 1 b は、リードイネーブル信号 E 0 が活性化されると、第 1 のカウンタ 4 1 a によって生成されるカウント値の上位 4 ビット C 5 ~ C 2 を、1 / 1 0 0 0 秒単位の時刻を表す 4 ビットの計時データ T 0 として、リードデータバスを介してホストインターフェース 6 0 に出力する。計時データ T 0 は、カウント値の上位 4 ビット C 5 ~ C 2 に対応する 4 ビット D 3 ~ D 0 で構成される。

## 【 0 0 3 7 】

分周クロック信号 C L 1 の 1 周期は約 2 4 4 μ 秒であるので、第 1 のカウンタ 4 1 a のカウント値の上位 4 ビット C 5 ~ C 2 を下位方向に 2 ビット分シフトしてカウント値を 4 で割ることにより、1 / 1 0 0 0 秒単位の時刻を表す計時データ T 0 が生成される。ただし、分周クロック信号 C L 1 の 4 周期は、1 / 1 0 0 0 秒に対して約 - 2 3 . 4 μ 秒の誤差を含んでいる。

## 【 0 0 3 8 】

本実施形態によれば、1 / 1 0 0 秒単位の計時動作を行うために生成される 6 ビットのカウント値「0 0 0 0 0 0」~「1 0 0 1 1 1」の上位 4 ビット「0 0 0 0」~「1 0 0 1」を下位方向に 2 ビット分シフトすることにより、簡単な回路構成によって消費電流も殆ど増加させずに、1 / 1 0 0 0 秒単位の時刻として十進数の「0」~「9」を表す 4 ビットの計時データ T 0 を生成することができる。

## 【 0 0 3 9 】

第 1 のカウンタ 4 1 a によって行われるカウント動作には、カウント値が「0」~「3 9」に順次変化した後「0」に戻る 4 0 カウントのサイクルと、カウント値が 2 回続けて「3 9」になった後「0」に戻る 4 1 カウントのサイクルとが含まれている。そこで、下位計時部 4 0 には、第 4 0 カウントの情報を表す 1 ビットのカウント制御データ（フラグ）F 1 を格納するカウント制御データ格納部 4 2 が設けられている。カウント制御データ格納部 4 2 は、例えば、D 型フリップフロップ等で構成される。

## 【 0 0 4 0 】

カウント制御回路 4 3 は、初期状態設定時に、ホストインターフェース 6 0 から供給されるカウント初期値を第 1 のカウンタ 4 1 a 及び第 2 のカウンタ 4 4 a に設定すると共に、カウント制御データ格納部 4 2 に格納されているカウント制御データ F 1 を「0」にリセットする。カウント制御回路 4 3 は、例えば、順序回路を含むステートマシンで構成される。

## 【 0 0 4 1 】

第 1 のカウンタ 4 1 a によって生成されるカウント値 C 5 ~ C 0 は、カウント制御回路 4 3 にも供給される。カウントサイクルが所定の回数である場合に、カウント制御回路 4 3 は、第 1 のカウンタ 4 1 a によって生成されるカウント値が十進数の「3 9」を表す値に等しくなると、カウント制御データ F 1 を「1」に設定する。それにより、分周クロック信号 C L 1 の次のパルスが到来してもカウント値を維持し、分周クロック信号 C L 1 のさらに次のパルスに同期してカウント値を「0」にリセットする第 1 の状態遷移が設定される。

## 【 0 0 4 2 】

一方、カウントサイクルが所定の回数でない場合に、カウント制御回路 4 3 は、第 1 のカウンタ 4 1 a によって生成されるカウント値が十進数の「3 9」を表す値に等しくなっても、カウント制御データ F 1 を「0」に維持する。それにより、分周クロック信号 C L 1 の次のパルスに同期してカウント値を「0」にリセットする第 2 の状態遷移が設定される。

## 【 0 0 4 3 】

上記の構成によれば、第 1 のカウンタ 4 1 a によって生成されるカウント値を「1 0 0 1 1 1」以内としながら、カウントサイクルの期間を調節することができる。分周クロック信号 C L 1 が 4 0 9 6 H z ( 2 <sup>12</sup> H z ) の周波数を有する場合に、カウント制御回

10

20

30

40

50

路43は、連続する100回のカウントサイクルの中で、第1の状態遷移を96回設定すると共に、第2の状態遷移を4回設定して、各々のカウントサイクルが終了するときにキャリア信号CA1を出力する。それにより、カウント制御回路43から出力されるキャリア信号CA1を、1/100秒単位の計時動作に用いることができる。

【0044】

41カウントのサイクルにおいては、1カウントサイクルの期間が、分周クロック信号CL1の41周期に相当し、約10.01m秒となる。一方、40カウントのサイクルにおいては、1カウントサイクルの期間が、分周クロック信号CL1の40周期に相当し、約9.77m秒となる。従って、41カウントのサイクルと40カウントのサイクルとを適切な順序で設定することにより、計時データによって表される時刻の誤差を低減することができる。

10

【0045】

例えば、連続する100回のサイクルの中で、第13回、第38回、第63回、及び、第88回以外のサイクルにおいて、カウント制御回路43は、第1のカOUNTER41aによって生成されるカウント値が十進数の「39」を表す値に等しくなると、カウント制御データF1を「1」に設定することによって第1の状態遷移を設定する。

【0046】

第1の状態遷移において、カウント制御回路43は、第1のカOUNTER41aのカウント動作を停止すると共に、分周クロック信号CL1の次のパルスに同期して、カウント制御データF1を「0」にリセットする。また、カウント制御回路43は、分周クロック信号CL1のさらに次のパルスに同期して、第1のカOUNTER41aのカウント動作の停止を解除してカウント値を「0」にリセットすると共に、キャリア信号CA1を出力する。それにより、41カウントのサイクルが実現される。

20

【0047】

一方、連続する100回のサイクルの中で、第13回、第38回、第63回、及び、第88回のサイクルにおいて、カウント制御回路43は、第1のカOUNTER41aによって生成されるカウント値が十進数の「39」を表す値に等しくなると、カウント制御データF1を「0」に維持することによって第2の状態遷移を設定する。

【0048】

第2の状態遷移において、カウント制御回路43は、分周クロック信号CL1の次のパルスに同期して、第1のカOUNTER41aのカウント値を「0」にリセットすると共に、キャリア信号CA1を出力する。それにより、40カウントのサイクルが実現される。このようにすれば、41カウントのサイクルと40カウントのサイクルとにおける誤差が緩和されて、計時データによって表される時刻の誤差を低減することができる。

30

【0049】

カウント制御回路43から出力されるキャリア信号CA1は、第2のカOUNTER44aに供給される。第2のカOUNTER44aは、カウント制御回路43から出力されるキャリア信号CA1に同期してカウント動作を行うことにより、1/100秒単位の時刻を表すカウント値を生成し、カウント値が「0」に移行するときにキャリア信号CA2を出力する。

40

【0050】

第2のカOUNTER44aは、例えば、8ビット10進BCD(バイナリー・コードド・デシマル)カOUNTERで構成される。第2のカOUNTER44aによって生成されるBCDカウント値は、十進数の1/100秒の位を表す4ビットB0~B3と、十進数の1/10秒の位を表す4ビットB4~B7とを含んでいる。

【0051】

第2のカOUNTER44aは、キャリア信号CA1のパルスに同期して、十進数の「0」~「99」を表すカウント値を順次生成する。カウント値が十進数の「99」を表す値に等しくなると、第2のカOUNTER44aは、キャリア信号CA1の次のパルスに同期して、カウント値を「0」にリセットすると共に、キャリア信号CA2を出力する。

50



## 【 0 0 5 2 】

第2のカウンタ44aの100カウントの期間は、次式で示すように1秒となる。

$$4096 \cdot 1 \times (41 \times 96 + 40 \times 4) = 1$$

従って、キャリア信号CA2は、1Hzの周波数を有している。また、第2のカウンタ44aの1カウントの期間は、最大で約±117μ秒の誤差を含むものの、長期的には1/100秒の期間に正確に対応している。

## 【 0 0 5 3 】

第2のカウンタ44aによって生成されるカウント値は、1/100秒単位の時刻を表す計時データT1として用いられる。出力制御回路44bは、例えば、複数のトランスマッションゲート等で構成され、リードイネーブル信号E1が活性化されると、第2のカウンタ44aによって生成される計時データT1を、リードデータバスを介してホストインターフェース60に出力する。

10

## 【 0 0 5 4 】

図5は、図1に示す上位計時部の構成例をホストインターフェースと共に示す図である。第1の実施形態において、上位計時部50は、キャリア信号CA2に同期してカウント動作を行うことにより、秒単位以上の時刻を表す複数のカウント値をそれぞれ生成する複数の上位カウンタ51a等を含んでいる。

## 【 0 0 5 5 】

例えば、図5に示すように、上位計時部50は、第3のカウンタ51a～第6のカウンタ54aと、曜日データ生成部55aと、第7のカウンタ56a及び第8のカウンタ57aと、出力制御回路51b～57bとを含んでいる。出力制御回路51b～57bの各々は、例えば、複数のトランスマッションゲート等で構成される。

20

## 【 0 0 5 6 】

第3のカウンタ51aは、キャリア信号CA2に同期してカウント動作を行うことにより、秒単位の時刻を表すカウント値を生成する。例えば、第3のカウンタ51aは、60進BCDカウンタで構成され、キャリア信号CA2のパルスに同期して、十進数の「0」～「59」を表すBCDカウント値を順次生成する。カウント値が十進数の「59」を表す値に等しくなると、第3のカウンタ51aは、キャリア信号CA2の次のパルスに同期して、カウント値を「0」にリセットすると共に、キャリア信号CA3を出力する。

30

## 【 0 0 5 7 】

第3のカウンタ51aによって生成されるカウント値は、秒単位の時刻を表す計時データT2として用いられる。出力制御回路51bは、リードイネーブル信号E2が活性化されると、第3のカウンタ51aによって生成される計時データT2を、リードデータバスを介してホストインターフェース60に出力する。

## 【 0 0 5 8 】

第4のカウンタ52aは、キャリア信号CA3に同期してカウント動作を行うことにより、分単位の時刻を表すカウント値を生成する。例えば、第4のカウンタ52aは、60進BCDカウンタで構成され、キャリア信号CA3のパルスに同期して、十進数の「0」～「59」を表すBCDカウント値を順次生成する。カウント値が十進数の「59」を表す値に等しくなると、第4のカウンタ52aは、キャリア信号CA3の次のパルスに同期して、カウント値を「0」にリセットすると共に、キャリア信号CA4を出力する。

40

## 【 0 0 5 9 】

第4のカウンタ52aによって生成されるカウント値は、分単位の時刻を表す計時データT3として用いられる。出力制御回路52bは、リードイネーブル信号E3が活性化されると、第4のカウンタ52aによって生成される計時データT3を、リードデータバスを介してホストインターフェース60に出力する。

## 【 0 0 6 0 】

第5のカウンタ53aは、キャリア信号CA4に同期してカウント動作を行うことに

50

より、時単位の時刻を表すカウント値を生成する。例えば、第5のカウンター53aは、24進BCDカウンターで構成され、キャリー信号CA4のパルスに同期して、十進数の「0」～「23」を表すBCDカウント値を順次生成する。カウント値が十進数の「23」を表す値に等しくなると、第5のカウンター53aは、キャリー信号CA4の次のパルスに同期して、カウント値を「0」にリセットすると共に、キャリー信号CA5を出力する。

【0061】

第5のカウンター53aによって生成されるカウント値は、時単位の時刻を表す計時データT4として用いられる。出力制御回路53bは、リードイネーブル信号E4が活性化されると、第5のカウンター53aによって生成される計時データT4を、リードデータバスを介してホストインターフェース60に出力する。

10

【0062】

第6のカウンター54aは、キャリー信号CA5に同期してカウント動作を行うことにより、日単位の時刻を表すカウント値を生成する。例えば、第6のカウンター54aは、10進BCDカウンターで構成され、キャリー信号CA5のパルスに同期して、十進数の「1」～「31」を表すBCDカウント値を順次生成する。

【0063】

ただし、月によっては、月の最後の日を「28」又は「30」とする必要があり、うるう年の2月の場合には、月の最後の日を「29」とする必要がある。そこで、第6のカウンター54aは、日単位の時刻を表すカウント値を、月単位の時刻を表すカウント値及び年単位の時刻を表すカウント値に基づいて設定されたカウント上限値と比較する。カウント値がカウント上限値に等しくなると、第6のカウンター54aは、キャリー信号CA5の次のパルスに同期して、カウント値を「1」にリセットすると共に、キャリー信号CA6を出力する。

20

【0064】

第6のカウンター54aによって生成されるカウント値は、日単位の時刻を表す計時データT5として用いられる。出力制御回路54bは、リードイネーブル信号E5が活性化されると、第6のカウンター54aによって生成される計時データT5を、リードデータバスを介してホストインターフェース60に出力する。

【0065】

30

曜日データ生成部55aは、キャリー信号CA5に同期して、曜日を表す計時データT6を生成する。例えば、曜日データ生成部55aは、リング状に接続された7つのD型フリップフロップを含む7ビットのシフトレジスタで構成される。7つのフリップフロップは、日曜～土曜の7つの曜日に対応している。

【0066】

初期状態設定時に、ホストインターフェース60は、ホストCPUから供給される7ビットの初期値データに従って、1つのフリップフロップのデータを「1」にセットすると共に、他のフリップフロップのデータを「0」にリセットする。その後、シフトレジスタは、キャリー信号CA5に同期して曜日データを一方向にシフトする。従って、シフトレジスタの7つのフリップフロップにおけるデータ「1」の位置によって、現在の曜日が表される。

40

【0067】

曜日データ生成部55aによって生成される曜日データは、曜日を表す計時データT6として用いられる。出力制御回路55bは、リードイネーブル信号E6が活性化されると、曜日データ生成部55aによって生成される計時データT6を、リードデータバスを介してホストインターフェース60に出力する。

【0068】

第7のカウンター56aは、キャリー信号CA6に同期してカウント動作を行うことにより、月単位の時刻を表すカウント値を生成する。例えば、第7のカウンター56aは、12進BCDカウンターで構成され、キャリー信号CA6のパルスに同期して、十進数の

50

「１」～「１２」を表すＢＣＤカウント値を順次生成する。カウント値が十進数の「１２」を表す値に等しくなると、第７のカウンター５６ａは、キャリー信号ＣＡ６の次のパルスに同期して、カウント値を「１」にリセットすると共に、キャリー信号ＣＡ７を出力する。

【００６９】

第７のカウンター５６ａによって生成されるカウント値は、月単位の時刻を表す計時データＴ７として用いられる。出力制御回路５６ｂは、リードイネーブル信号Ｅ７が活性化されると、第７のカウンター５６ａによって生成される計時データＴ７を、リードデータバスを介してホストインターフェース６０に出力する。

【００７０】

第８のカウンター５７ａは、キャリー信号ＣＡ７に同期してカウント動作を行うことにより、年単位の時刻を表すカウント値を生成する。例えば、第８のカウンター５７ａは、１０進ＢＣＤカウンターで構成され、キャリー信号ＣＡ７のパルスに同期して、西暦年号の場合に、十進数の「２０１５」、「２０１６」、「２０１７」・・・の下２桁を表すＢＣＤカウント値を順次生成する。

【００７１】

第８のカウンター５７ａによって生成されるカウント値は、年単位の時刻を表す計時データＴ８として用いられる。出力制御回路５７ｂは、リードイネーブル信号Ｅ８が活性化されると、第８のカウンター５７ａによって生成される計時データＴ８を、リードデータバスを介してホストインターフェース６０に出力する。

【００７２】

再び図１を参照すると、入力端子Ｐ１には、イベントが検出されたときに活性化されるイベント検出信号が外部から供給される。イベントとは、例えば、ストップウォッチのストップボタンが押されたり、電力メーターが操作されたり、電気錠が開錠されたりした場合が該当する。

【００７３】

タイムスタンプ回路７０は、入力端子Ｐ１に供給されるイベント検出信号に応答して、少なくとも１／１０００秒単位の時刻を表す計時データＴ０を、１／１００秒単位の時刻を表す計時データＴ１～年単位の時刻を表す計時データＴ８の内の必要なものと共に、計時データ格納部８０に格納する。それにより、計時装置は、イベントが検出された時刻を１／１０００秒単位で記録することができる。例えば、タイムスタンプ回路７０は、組み合わせ回路又は順序回路を含む論理回路等で構成され、計時データ格納部８０は、各種のメモリー又はレジスター等で構成される。

【００７４】

第１の実施形態によれば、図４に示す第１のカウンター４１ａ及び第２のカウンター４４ａのカウント動作のサイクルと、図５に示す上位カウンター５１ａ等のカウント動作のサイクルとが必ず整合する。従って、秒単位の時刻が「０」に移行する際には、１／１００秒単位の時刻も１／１０００秒単位の時刻も「０」に移行するので、第１のカウンター４１ａ及び第２のカウンター４４ａと上位カウンター５１ａ等との間でカウント動作のタイミングを調停する必要がない。

【００７５】

<第２の実施形態>

図６は、本発明の第２の実施形態に係る計時装置の構成例を示すブロック図である。第２の実施形態においては、分周回路２１が、調停回路３０から出力される分周クロック信号ＣＬ１を分周して１Ｈｚの分周クロック信号ＣＬ２を生成し、上位計時部５０が、分周クロック信号ＣＬ２に同期して計時動作を行う。また、図６に示すように、第１の実施形態に対して調停回路３１が追加されている。その他の点に関しては、第２の実施形態は、第１の実施形態と同様でも良い。

【００７６】

発振回路１０は、発振動作を行うことにより、例えば、３２７６８Ｈｚの周波数を有す

10

20

30

40

50

る原振クロック信号C L 0を生成する。分周回路2 0は、原振クロック信号C L 0を分周することにより、4 0 9 6 H zの周波数を有する分周クロック信号C L 1を生成する。分周回路2 1は、分周クロック信号C L 1を分周することにより、1 H zの周波数を有する分周クロック信号C L 2を生成する。分周回路2 1は、例えば、図3に示すようなT型フリップフロップを直列に1 2個接続して構成される。

#### 【0077】

第2の実施形態において、上位計時部5 0は、分周クロック信号C L 2に同期してカウント動作を行うことにより、秒単位以上の時刻を表す複数のカウント値をそれぞれ生成する複数の上位カウンタ5 1 a等(図5)を含んでいる。即ち、第3のカウンタ5 1 aは、分周クロック信号C L 2に同期してカウント動作を行うことにより、秒単位の時刻を表すカウント値を生成する。

10

#### 【0078】

調停回路3 1は、上位計時部5 0が計時データを更新する際に秒単位以上の計時データT 2 ~ T 8と1 / 1 0 0秒単位の計時データT 1及び1 / 1 0 0 0秒単位の計時データT 0との間で矛盾が生じないように、分周クロック信号C L 2に同期して下位計時部4 0の第1のカウンタ4 1 a及び第2のカウンタ4 4 a(図4)を強制的にリセットする。調停回路3 1は、例えば、組み合わせ回路又は順序回路を含む論理回路等で構成される。

#### 【0079】

第2の実施形態によれば、分周クロック信号C L 2を生成して秒単位以上の時刻を表す複数のカウント値を生成するための回路構成が、秒単位以上の計時動作を行う従来の機種と同様のシンプルな構成を保つので、回路レイアウト等に関して従来の機種との互換性を高めることができる。

20

#### 【0080】

< 電子機器 >

次に、本発明のいずれかの実施形態に係る計時装置を用いた電子機器の実施形態について説明する。

図7は、本発明の一実施形態に係る電子機器の構成例を示すブロック図である。図7に示すように、この電子機器は、本発明のいずれかの実施形態に係る計時装置1 1 0と、制御部1 2 0と、操作部1 3 0と、通信部1 4 0と、表示部1 5 0と、音声出力部1 6 0とを含んでいる。なお、図7に示す構成要素の一部を省略又は変更しても良いし、あるいは、図7に示す構成要素に他の構成要素を付加しても良い。

30

#### 【0081】

制御部1 2 0は、ホストC P U(中央演算装置)1 2 1と、格納部1 2 2とを含んでいる。ホストC P U1 2 1は、格納部1 2 2の記録媒体に記録されているソフトウェア(計時プログラム等)に基づいて動作する。記録媒体としては、ハードディスク、フレキシブルディスク、M O、M T、各種のメモリー、C D - R O M、又は、D V D - R O M等を用いることができる。

#### 【0082】

ホストC P U1 2 1は、初期状態設定時に、ライトコマンド及びカウント初期値又は初期値データを計時装置1 1 0に送信することにより、計時装置1 1 0に初期状態を設定する。また、ホストC P U1 2 1は、リードコマンドを計時装置1 1 0に送信することにより、現在時刻やイベント検出時刻を計時装置1 1 0から読み出す。

40

#### 【0083】

制御部1 2 0は、計時装置1 1 0から送信される計時データに基づいて、現在時刻やイベント検出時刻を表す表示信号を生成したり、イベントが検出された場合に、メッセージを発生するための音声信号を生成する。また、制御部1 2 0は、例えば、電気錠が開錠された時刻を表すタイムスタンプデータを含むログファイルを出力したり、電気錠が開錠された時刻を表示部1 5 0に表示させる。

#### 【0084】

操作部1 3 0は、例えば、操作キーやボタンスイッチ等を含む入力装置であり、ユーザ

50

ーによる操作に応じた操作信号をホストCPU121に出力する。ユーザーが操作部130を操作することにより、現在時刻、アラーム時刻、又は、タイマー時刻を設定することができる。通信部140は、例えば、アナログ回路及びデジタル回路で構成され、ホストCPU121と外部装置との間のデータ通信を行う。

【0085】

表示部150は、例えば、LCD（液晶表示装置）等を含み、ホストCPU121から供給される表示信号に基づいて、現在時刻やイベント検出時刻を表示する。音声出力部160は、例えば、スピーカー等を含み、ホストCPU121から供給される音声信号に基づいてメッセージを発生する。

【0086】

上記の電子機器としては、例えば、ストップウォッチや腕時計や置時計等の時計、タイマー、シーケンサー、電力メーター、電気錠、携帯電話機等の移動端末、デジタルスチルカメラ、デジタルムービー、テレビ、テレビ電話、防犯用テレビモニター、ヘッドマウント・ディスプレイ、パーソナルコンピューター、プリンター、ネットワーク機器、複合機、車載装置（ナビゲーション装置等）、電卓、電子辞書、電子ゲーム機器、ロボット、測定機器、及び、医療機器（例えば、電子体温計、血圧計、血糖計、心電図計測装置、超音波診断装置、及び、電子内視鏡）等が該当する。

【0087】

本実施形態によれば、簡単な回路構成によって消費電流も殆ど増加させずに1/1000秒単位の時刻を表す計時データを生成する計時装置110を用いて、1/1000秒単位の時刻を表示したり、又は、1/1000秒単位でイベント検出時刻を記録したりすることが可能な電子機器を提供することができる。

【0088】

<移動体>

次に、本発明のいずれかの実施形態に係る計時装置を用いた移動体の実施形態について説明する。移動体としては、例えば、自動車、自走式ロボット、自走式搬送機器、列車、船舶、飛行機、又は、人工衛星等が該当する。

【0089】

図8は、本発明の一実施形態に係る移動体の構成例を示すブロック図である。図8に示すように、この移動体は、本発明のいずれかの実施形態に係る計時装置110と、制御部120と、操作部130と、表示部150と、音声出力部160とを含み、さらに、電子制御式燃料噴射装置210、電子制御式ABS装置220、又は、電子制御式一定速度走行装置230等の各種の電子制御式装置を搭載している。なお、図8に示す構成要素の一部を省略又は変更しても良いし、あるいは、図8に示す構成要素に他の構成要素を付加しても良い。

【0090】

例えば、計時装置110は、制御部120のホストCPU121からのリードコマンドに応じて、計時データをホストCPU121に送信する。制御部120は、計時装置110から送信される計時データに基づいて、現在時刻やイベント検出時刻を表す表示信号を生成したり、イベントが検出された場合に、メッセージを発生するための音声信号を生成する。それにより、表示部150が、表示信号に基づいて現在時刻やイベント検出時刻を表示し、音声出力部160が、音声信号に基づいてメッセージを発生する。

【0091】

また、計時装置110は、図1又は図6に示す発振回路10、分周回路20、又は、分周回路21によって生成されるクロック信号を、制御部120を介して、電子制御式燃料噴射装置210、電子制御式ABS装置220、又は、電子制御式一定速度走行装置230等に供給する。

【0092】

例えば、電子制御式燃料噴射装置210は、計時装置110から供給されるクロック信号に同期して動作し、ガソリンエンジン等の予混合燃焼機関において、所定のタイミング

10

20

30

40

50

で液体の燃料を吸入空気に霧状に噴射する。電子制御式ABS（アンチロック・ブレーキ・システム）装置220は、計時装置110から供給されるクロック信号に同期して動作し、ブレーキをかけるように操作が行われた際に、ブレーキを徐々に強力に駆動して、移動体が滑り始めたらブレーキを一旦緩めてから再び駆動することを繰り返す。電子制御式一定速度走行装置230は、計時装置110から供給されるクロック信号に同期して動作し、移動体の速度を監視しながら、移動体の速度が一定となるようにアクセル又はブレーキ等を制御する。

#### 【0093】

本実施形態によれば、簡単な回路構成によって消費電流も殆ど増加させずに1/1000秒単位の時刻を表す計時データを生成する計時装置110を用いて、1/1000秒単位の時刻を表示したり、又は、1/1000秒単位でイベント検出時刻を記録したりすることが可能な移動体を提供することができる。本発明は、以上説明した実施形態に限定されるものではなく、当該技術分野において通常の知識を有する者によって、本発明の技術的思想内で多くの変形が可能である。

#### 【符号の説明】

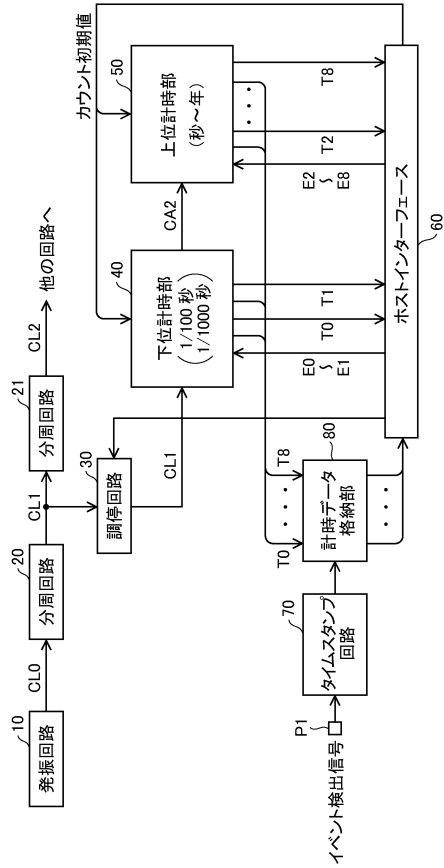
#### 【0094】

10...発振回路、100...水晶振動体、101...インバーター、102...制御回路、20、21...分周回路、201~203...T型フリップフロップ、30、31...調停回路、40...下位計時部、41a...第1のカウンター、41b、44b、51b~57b...出力制御回路、42...カウント制御データ格納部、43...カウント制御回路、44a...第2のカウンター、50...上位計時部、51a...第3のカウンター、52a...第4のカウンター、53a...第5のカウンター、54a...第6のカウンター、55a...曜日データ生成部、56a...第7のカウンター、57a...第8のカウンター、60...ホストインターフェース、70...タイムスタンプ回路、80...計時データ格納部、110...計時装置、120...制御部、121...ホストCPU、122...格納部、130...操作部、140...通信部、150...表示部、160...音声出力部、210...電子制御式燃料噴射装置、220...電子制御式ABS装置、230...電子制御式一定速度走行装置、P1...入力端子、CP1、CP2...キャパシター、R1...抵抗

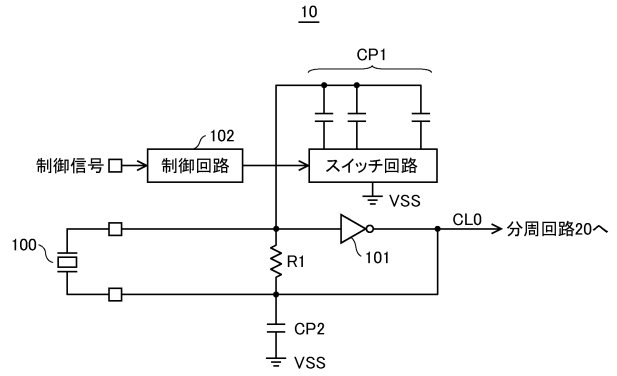
10

20

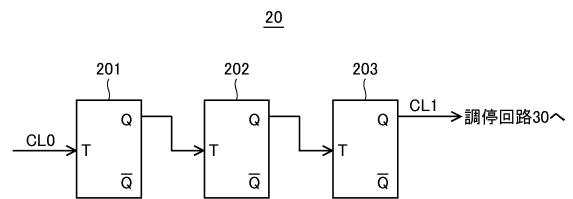
【 図 1 】



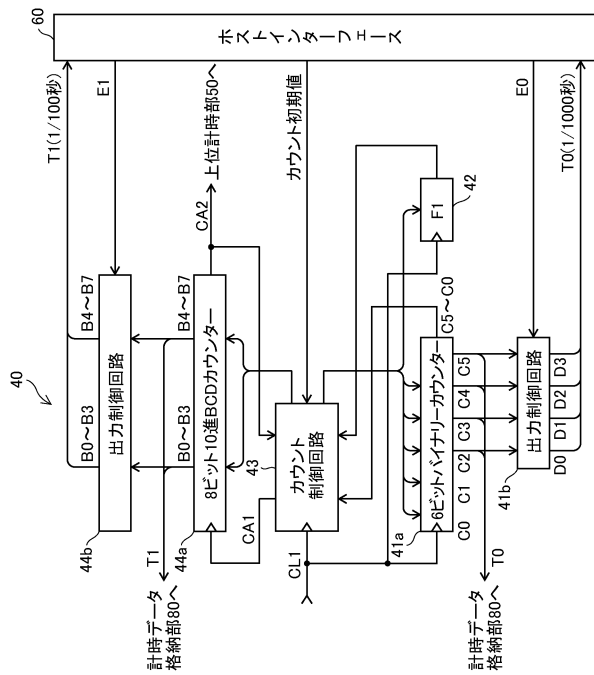
【 図 2 】



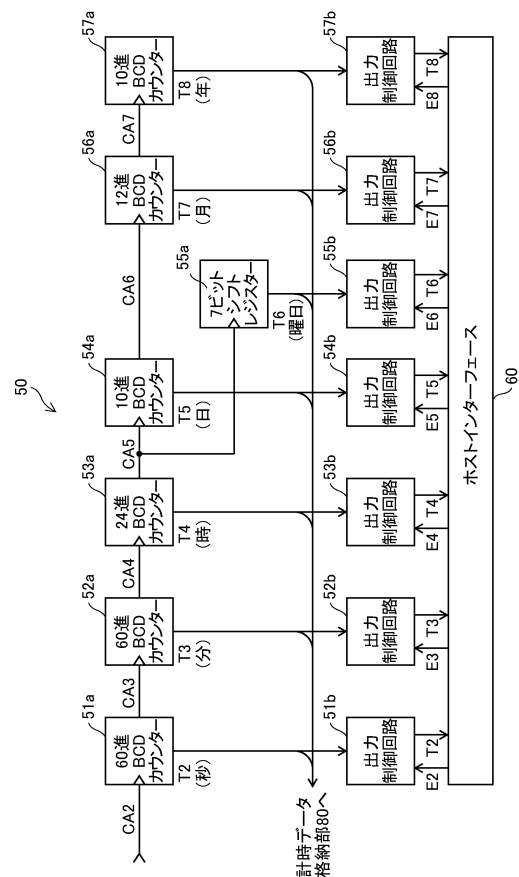
【 図 3 】



【 図 4 】



【 図 5 】







---

フロントページの続き

(72)発明者 米山 剛

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72)発明者 白鳥 透

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 平野 真樹

(56)参考文献 特開昭57-003073(JP,A)

特開昭55-012465(JP,A)

特開昭55-013806(JP,A)

特開昭57-098890(JP,A)

特開2013-170853(JP,A)

特開2009-210267(JP,A)

(58)調査した分野(Int.Cl., DB名)

G04G 3/00-99/00

G04F 7/00-13/06

G04C 1/00-99/00

G04R 20/00-60/14