



(12) Wirtschaftspatent

Erteilt gemäß § 17 Absatz 1 Patentgesetz

(19) **DD** (11) **249 582 A1**

4(51) H 03 M 1/00

AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

(21)	WP H 03 M / 290 656 3	(22)	28.05.86	(44)	09.09.87
------	-----------------------	------	----------	------	----------

(71)	Technische Hochschule Mittweida, Direktorat Forschung, 9250 Mittweida, Platz der DSF 17, DD
(72)	Ludwig, Reiner, Dr.-Ing.; Winkler, Frank, DD

(54)	Verfahren für AD-Wandler-Test mit nicht idealem DAC
------	---

(57) Die Erfindung bezieht sich auf die Kontrolle der Transferkennlinie von AD-Wandlern sowohl beim Hersteller als auch bei potentiellen Anwendern. Die Erfindung gestattet das Erkennen und Berechnen sämtlicher Nichtlinearitäten der Transferkennlinie von AD-Wandlern. Der dazu notwendige Aufwand an hochpräzisen Bauelementen oder Prüfsignalen wurde gegenüber herkömmlichen Verfahren verringert. Das Verfahren verwendet einen nicht idealen DAC, der vor dem Einsatz im Prüfsystem bitweise getestet wird und dessen Eingangsbitkombinationen entsprechend vorhandener Umsetzfehler einen Wichtekoeffizienten erhalten. Der DAC erhält als Eingangsstimulus eine Digitalrampe und steuert mit einer Analogrampe den ADC-DUT an. Die Ausgangswerte des ADC-DUT werden in den dem digitalen Zeitbereich korrespondierenden Walsh-Bereich transformiert. In einer Fehlerkorrektureinheit werden die Wichtekoeffizienten des DAC bezogen auf die Eingangsbitkombinationen des DAC derart eingeführt, daß die durch die Nichtlinearitäten des DAC verursachten Fehler kompensiert werden. Eine Auswerteeinheit erkennt die durch den ADC-DUT verursachten Fehler und wertet sie aus.

Erfindungsanspruch:

1. Verfahren für AD-Wandler-Test mit nicht idealem DAC, **gekennzeichnet dadurch**, daß ein nicht idealer DAC vor Einsatz im Prüfsystem derart kalibriert wird, daß alle Nichtlinearitäten in der Transferkennlinie des DAC erfaßt und in Form von Korrekturfaktoren in einem Speicher abgelegt werden.
2. Verfahren nach Punkt 1, **gekennzeichnet dadurch**, daß der DAC durch einen Digitalgenerator mit einer Gruppe von Walsh-Funktionen angesteuert wird, die eine maximale Entropiesequenz aufweisen und das digitale Äquivalent einer Rampe darstellen.
3. Verfahren nach Punkt 1 und 2, **gekennzeichnet dadurch**, daß die Ausgangskombinationen des ADC-DUT aus dem digitalen Zeitbereich in den korrespondierenden Walsh-Bereich unter Zuhilfenahme eines soft- oder hardwaremäßig implementierten Walsh-Transformers transformiert werden.
4. Verfahren nach Punkt 3, **gekennzeichnet dadurch**, daß nach der Transformation eine Fehlerkorrektur für die durch den nicht idealen DAC verursachten Nichtlinearitäten der Transferkennlinie, die sich auf die Eingangsrampe des ADC-DUT ausgewirkt haben, durchgeführt wird, indem die gespeicherten Korrekturfaktoren des DAC aus dem Speicher ausgelesen, dem entsprechenden Transferschritt zugeordnet und verrechnet werden, so daß nachträglich eine Linearisierung der Transferkennlinie des DAC erfolgt,
eine sich dem Fehlerkorrekturmodus anschließende Auswerteeinheit in der Lage ist, sämtliche Nichtlinearitäten des ADC-DUT zu erfassen und auszugeben,
anstelle der Walsh-Funktionen ein anderes geeignetes orthogonales Funktionssystem verwendet werden kann.

Anwendungsgebiet der Erfindung

Die Erfindung wird angewendet bei der automatischen Prüfung und der Ermittlung von Monotonie-, Linearitäts- und anderen Umsetzfehlern von AD-Wandlern.

Charakteristik der bekannten technischen Lösungen

Zu den am häufigsten angewandten Verfahren bei der AD-Wandler-Testung gehört die Methode der Verwendung eines Referenz-Bauelementes. Parallel zum zu prüfenden AD-Wandler arbeitet ein hochpräziser und hochauflösender Referenz-AD-Wandler. Beide Wandler werden mit demselben Eingangssignal beaufschlagt und die beiden Ausgangscodes werden miteinander verglichen.

Pretzl, G. „Messen der Fehlerraten in Analog/Digital-Umsetzern“ nachrichten elektronik 36 (1982) 1 S. 24–29

Ein anderes, häufig verwendetes Verfahren besteht darin, daß ein DA-Wandler mit einer Digitalrampe angesteuert wird und mit dessen Analogausgangssignal der zu prüfende AD-Wandler beaufschlagt wird. Ausgangscode des AD-Wandlers und Eingangscode des DA-Wandlers werden auf Identität untersucht. Schildwach, B., Stroezel, K. H. „Abgleich und Prüfen von AD- und DA-Umsetzern“ rfe, Berlin (1978) 27, H. 7, S. 425 ff.

Das Verfahren mittels Fourieranalyse beruht auf der Ansteuerung des AD-Wandlers mit einer extrem oberwellenarmen Sinusspannung. Ein Wandlerfehler wirkt sich auf das digitale Ausgangssignal des AD-Wandlers aus. Der Verzerrungsgrad der Wandlerkennlinie ist dabei aus der spektralen Verteilung des verzerrten Sinussignales ableitbar. Die Spektralverteilung wird durch Fourieranalyse gewonnen.

Mahoney, M. V. „New Techniques for High Speed Analog Testing“, IEEE Test Conference 1983, S. 589 ff.

Allen hier aufgeführten Verfahren ist es eigen, daß sie entweder ein hochgenaues Testsignal benötigen oder aber, daß ein hochgenaues Referenzbauelement („Golden device“) benötigt wird. Beide Forderungen sind nur mit hohen Aufwendungen realisierbar. Bei der Prüfung hochauflösender AD-Wandler sind diese Testverfahren nur mit einem unverhältnismäßig großen gerätetechnischen Aufwand realisierbar.

Ziel der Erfindung

Ziel der Erfindung ist es, ein Verfahren zu entwickeln, welches Wandlungsfehler eines zu prüfenden AD-Wandlers mit hoher Genauigkeit bestimmt.

Darlegung des Wesens der Erfindung

Aufgabe der Erfindung ist es, ein Testverfahren zu erstellen, das in der Lage ist, Wandlungsfehler eines zu prüfenden AD-Wandlers mit hoher Genauigkeit zu ermitteln.

Erfindungsgemäß wird das erreicht, indem durch einen Digitalgenerator ein DAC mit einer Digitalrampe angesteuert wird. Der Digitalgenerator liefert eine Gruppe von Walsh-Funktionen, die das digitale Äquivalent einer linearen Rampe darstellen und eine maximale Entropiesequenz aufweisen, also ein Signal, das im abgetasteten Bereich ein einheitliches Amplitudenspektrum hat. Der Verwendung findende DAC ist nicht ideal. Das bedeutet, daß er durchaus fehlerbehaftet ist bezüglich seiner

Umsetzungscharakteristik. Es kann sein, daß die Transferkennlinie etliche Nichtlinearitäten aufweist. Aus diesem Grund wird der DAC vor dem Einsatz im eigentlichen Prüfsystem einer Untersuchung unterzogen. Alle Eingangsbitkombinationen werden nacheinander getestet. Die sich aus dem Test ergebenden Abweichungen der Transferkennlinie werden registriert und in Form von Korrekturfaktoren gespeichert. So wird es möglich, die Transferkennlinie des DAC nachträglich, unter Zuhilfenahme der gespeicherten Korrekturfaktoren zu linearisieren. Der DAC liefert nach seiner Ansteuerung mit einer Digitalrampe eine annähernd lineare Analogrampe als Eingangssignal für den zu prüfenden ADC. Diese Rampe ist deshalb nur annähernd linear, weil die Nichtlinearitäten des DAC hier eingehen. Die Ausgangsbitkombinationen des ADC-DUT werden aus dem digitalen Zeitbereich in den korrespondierenden Walsh-Bereich unter Zuhilfenahme eines soft- oder hardwaremäßig implementierten Walsh-Transformers transformiert. Nach der Transformation erfolgt die Fehlerkorrektur für die durch den nicht idealen DAC verursachten Nichtlinearitäten der Transferkennlinie, die sich auf die Eingangsrampe des ADC-DUT ausgewirkt hatten. Diese Korrektur wird realisiert, indem die gespeicherten Korrekturfaktoren des DAC ausgelesen, dem entsprechenden Transferschritt zugeordnet und verrechnet werden, so daß jetzt eine Linearisierung der DAC-Transferkennlinie erfolgt. Eine sich dem Fehlerkorrekturmodus anschließende Auswerteeinheit ist in der Lage, die Nichtlinearitäten des mit einer quasilinearen – weil nachträglich korrigierten – Rampe angesteuerten ADC-DUT zu erfassen und auszugeben.

Ausführungsbeispiel

Das Ausführungsbeispiel des Verfahrens ist identisch mit den unter „Darlegung des Wesens der Erfindung“ gemachten Ausführungen.