

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成16年12月2日(2004.12.2)

【公開番号】特開2003-258121(P2003-258121A)

【公開日】平成15年9月12日(2003.9.12)

【出願番号】特願2002-344226(P2002-344226)

【国際特許分類第7版】

H 01 L 21/8238

H 01 L 21/28

H 01 L 27/092

H 01 L 29/423

H 01 L 29/49

【F I】

H 01 L 27/08 3 2 1 D

H 01 L 21/28 3 0 1 S

H 01 L 29/58 G

【手続補正書】

【提出日】平成15年12月17日(2003.12.17)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1のゲート絶縁膜と、前記第1のゲート絶縁膜上に設けられた $M Si_x$ 膜(ただし、Mはタンゲステン及びモリブデンの中から選択された金属元素、 $x > 1$)を含む第1のゲート電極と、を備えたn型MISトランジスタと、

第2のゲート絶縁膜と、前記第2のゲート絶縁膜上に設けられた $M Si_y$ 膜(ただし、 $0 < y < 1$)を含む第2のゲート電極と、を備えたp型MISトランジスタと、を備えたことを特徴とする半導体装置。

【請求項2】

$x = 2$ であることを特徴とする請求項1に記載の半導体装置。

【請求項3】

n型MISトランジスタが形成される第1の領域内の第1のゲート絶縁膜上及びp型MISトランジスタが形成される第2の領域内の第2のゲート絶縁膜上に、 $M Si_y$ 膜(ただし、Mはタンゲステン及びモリブデンの中から選択された金属元素、 $0 < y < 1$)を形成する工程と、

前記第1の領域内の前記 $M Si_y$ 膜をシリコンと反応させて第1の領域内に $M Si_x$ 膜(ただし、 $x > 1$)を形成する工程と、

を備えたことを特徴とする半導体装置の製造方法。

【請求項4】

前記 $M Si_x$ 膜を形成する工程は、前記第1の領域内の $M Si_y$ 膜上にシリコン膜を形成する工程と、熱処理によって前記第1の領域内の $M Si_y$ 膜を前記シリコン膜と反応させる工程とを含む

ことを特徴とする請求項3に記載の半導体装置の製造方法。

【請求項5】

n型MISトランジスタが形成される第1の領域内の第1のゲート絶縁膜上及びp型MIS

Sトランジスタが形成される第2の領域内の第2のゲート絶縁膜上に、MSi_x膜（ただし、Mはタンゲステン及びモリブデンの中から選択された金属元素、x > 1）を形成する工程と、

前記第2の領域内の前記MSi_x膜に含有されたシリコンを抽出して第2の領域内にMSi_y膜（ただし、0 < y < 1）を形成する工程と、
を備えたことを特徴とする半導体装置の製造方法。