



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2013년12월20일

(11) 등록번호 10-1343967

(24) 등록일자 2013년12월16일

(51) 국제특허분류(Int. Cl.)

H01L 21/3065 (2006.01)

(21) 출원번호 10-2012-0081226

(22) 출원일자 2012년07월25일

심사청구일자 2012년07월25일

(30) 우선권주장

JP-P-2012-152005 2012년07월06일 일본(JP)

(56) 선행기술조사문현

JP2004079820 A*

JP2005303099 A*

JP2002208587 A*

JP2005277369 A*

*는 심사관에 의하여 인용된 문현

(73) 특허권자

가부시키가이샤 히다치 하이테크놀로지즈

일본국 도쿄도 미나토구 니시신바시 1쵸메 24-14

(72) 발명자

야스이 나오키

일본국 야마구치켄 구다마쓰시 오아자 히가시토요
이 794반치, 가부시키가이샤 히다치 하이테크놀로
지즈 가사도사업소 내

이케다 노리히코

일본국 야마구치켄 구다마쓰시 오아자 히가시토요
이 794반치, 가부시키가이샤 히다치 하이테크놀로
지즈 가사도사업소 내

(뒷면에 계속)

(74) 대리인

특허법인화우

심사관 : 박귀만

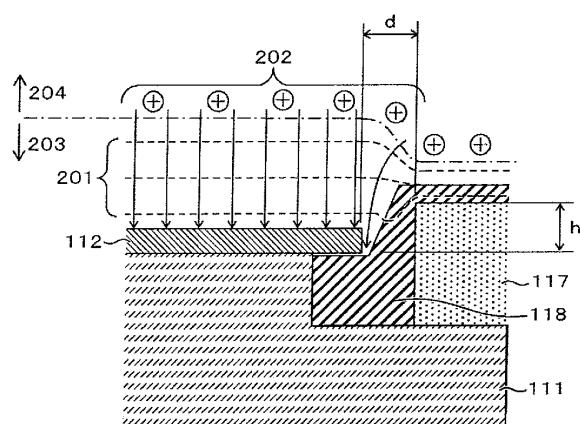
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 플라즈마 처리 장치 및 처리 방법

(57) 요약

본 발명은 예지·익스클루전 영역의 가공 특성을 개선하여 처리의 균일성을 향상시키는 것이다.

이를 위하여 본 발명에서는, 처리 가스가 공급되고 소정 압력으로 가압 배기된 진공 용기 내에 플라즈마를 생성함과 함께 진공 용기 내에 배치된 시료에 고주파 바이어스를 인가하여 시료를 처리하는 플라즈마 처리 장치에 있어서, 웨이퍼(112)가 배치되는 시료대(111)의 볼록부를 둘러싸고 볼록부 외측에 형성한 단차부에, 시료대(111)에 인가하는 고주파 바이어스 전력이 동일하게 인가되는 도전성의 고주파링(117)을 배치하고, 고주파링(117)을 덮고 단차부에 유전체 재료의 커버링(118)을 설치하고, 당해 커버링(118)은 고주파링(117)으로부터 플라즈마로의 고주파 전력의 투과를 실질적으로 차단하는 것으로서, 고주파링(117)의 상면을 시료대(111)에 배치되는 웨이퍼 상면보다 높게 한다.

대 표 도 - 도2

(72) 발명자

아라마키 도루

일본국 야마구치켄 구다마츠시 오아자 히가시토요
이 794반치, 가부시키가이샤 히다치 하이테크놀로
지즈 가사도사업소 내

니시모리 야스히로

일본국 야마구치켄 구다마츠시 오아자 히가시토요
이 794반치, 가부시키가이샤 히다치 하이테크놀로
지즈 가사도사업소 내

특허청구의 범위

청구항 1

진공 용기 내에 배치되고 그 내부가 감압되는 처리실과, 이 처리실 내에 배치되고 그 상면에 없어진 처리 대상의 웨이퍼를 유지하는 시료대와, 상기 시료대 내에 배치되고 고주파 전원과 접속되어 고주파 바이어스 전력이 인가되는 전극을 가지고, 상기 고주파 바이어스 전력을 인가하면서 상기 처리실 내에 형성한 플라즈마를 사용하여 상기 웨이퍼를 처리하는 플라즈마 처리 장치로서,

상기 시료대의 상기 웨이퍼를 유지하는 면의 외주 측에서 이것을 둘러싸고 배치된 단차부에 배치되고, 상기 시료대 내의 전극에 인가된 고주파 바이어스 전력이 인가되는 도전체제의 링 형상 부재와, 상기 링 형상 부재의 상면 및 내주(內周) 측을 덮고 상기 단차부에 배치된 커버로서 유전체 재료에 의해 구성된 커버를 구비하고, 상기 플라즈마가 상기 처리실 내에 형성된 상태에서 상기 링 형상 부재에 인가되는 상기 고주파 바이어스 전력은 상기 플라즈마에 인가되지 않는 것으로서, 상기 링 형상 부재의 상면이 상기 웨이퍼 상면보다 높게 된 플라즈마 처리 장치.

청구항 2

제1항에 있어서,

상기 링 형상 부재의 상면이 상기 웨이퍼 상면보다 높고 5.0mm 이하의 범위에서 높게 되어 있는 플라즈마 처리 장치.

청구항 3

제1항 또는 제2항에 있어서,

상기 링 형상 부재의 내주연(內周緣)은 상기 웨이퍼의 외주연(外周緣)보다 1.0mm 이상 10mm 이하의 범위에서 큰 플라즈마 처리 장치.

청구항 4

제1항 또는 제2항에 있어서,

상기 링 형상 부재의 상면의 상방의 상기 커버의 유전체 재료의 두께가 1.0mm 이상 5.0mm 이하의 범위인 플라즈마 처리 장치.

청구항 5

내부가 감압되는 처리실 내에 배치된 시료대의 상면에 처리 대상의 웨이퍼를 얹어 유지하고, 상기 처리실 내에 플라즈마를 형성하며, 고주파 전원으로부터 고주파 바이어스 전력을 상기 시료대 내에 배치된 전극에 인가하면서 상기 웨이퍼를 처리하는 플라즈마 처리 방법으로서,

상기 시료대가, 상기 웨이퍼를 유지하는 면의 외주 측에서 이것을 둘러싸고 배치된 단차부에 배치되며, 상기 시료대 내의 전극에 인가된 고주파 바이어스 전력이 인가되는 도전체제의 링 형상 부재와, 상기 링 형상 부재의 상면 및 내주 측을 덮고 상기 단차부에 배치되며 유전체 재료에 의해 구성된 커버를 구비하고, 또한, 상기 링 형상 부재의 상면이 상기 웨이퍼 상면보다 높게 된 것으로서,

상기 플라즈마가 상기 처리실 내에 형성된 상태에서 상기 링 형상 부재에 인가되는 상기 고주파 바이어스 전력은 상기 플라즈마에 인가되지 않는 상태에서 상기 웨이퍼를 처리하는 플라즈마 처리 방법.

청구항 6

제5항에 있어서,

상기 링 형상 부재의 상면이 상기 웨이퍼 상면보다 높고 5.0mm 이하의 범위에서 높게 되는 플라즈마 처리 방법.

청구항 7

제5항 또는 제6항에 있어서,

상기 링 형상 부재의 내주연은 상기 웨이퍼의 외주연보다 1.0mm 이상 10mm 이하의 범위에서 큰 플라즈마 처리 방법.

청구항 8

제5항 또는 제6항에 있어서,

상기 링 형상 부재의 상면의 상방의 상기 커버의 유전체 재료의 두께가 1.0mm 이상 5.0mm 이하의 범위인 플라즈마 처리 방법.

청구항 9

처리 가스가 공급되고 소정 압력으로 감압 배기된 진공 용기 내에 플라즈마를 생성함과 함께, 상기 진공 용기 내에서 시료가 배치되는 시료대 및 당해 시료대의 시료 배치면보다 외측에 상기 시료를 둘러싸고 설치한 도체링에 고주파 바이어스를 인가하여, 상기 시료를 처리하는 플라즈마 처리 방법에 있어서,

상기 도체링을 유전체 커버로 덮고 상기 고주파 바이어스 인가에 의해 상기 도체링의 상방에 형성되는 플라즈마 이온 시스의 전위를 실질적으로 플라스마 생성에 의한 전위로 하고 당해 플라즈마 이온 시스의 두께를 얇게 하여, 당해 플라즈마 이온 시스 하의 등전위면의 높이를 상기 시료의 처리면의 등전위면 높이보다 높게 하여, 상기 시료를 처리하는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 10

삭제

청구항 11

삭제

명세서

기술 분야

[0001]

본 발명은 플라즈마 처리 장치 및 처리 방법에 관한 것으로, 특히 플라즈마를 사용한 시료의 에칭 처리에 있어서 시료에 고주파 바이어스를 인가하면서 시료를 처리하는 플라즈마 처리 장치 및 플라즈마 처리 방법에 관한 것이다.

배경 기술

[0002]

반도체 제조 공정에서는, 일반적으로 플라즈마를 사용한 드라이 에칭이 행하여지고 있다. 드라이 에칭을 행하기 위한 플라즈마 처리 장치는 다양한 방식이 사용되고 있다.

[0003]

한편, 최근의 반도체 디바이스의 집적도의 향상에 수반하여, 미세 가공 즉 가공 정밀도의 향상이 요구됨과 함께, 에칭 레이트의 면 내 균일성 혹은 에칭 형상에 있어서의 CD값(Critical Dimension)의 면 내의 균일성 등의 향상이 요구되고 있다.

[0004]

또, 가공의 미세화가 진행되는 반도체 디바이스의 제조 공정에서는, 에칭 특성의 균일성을 나노미터 또는 서브나노미터의 오더로 요구되고 있다. 특히, 다층막의 에칭에 있어서는, 다수의 파라미터(예를 들면, 에칭 처리 조건으로서의 플라즈마의 여기 전력, 사용 가스의 종류, 사용 가스의 혼합비, 가스 압력, 바이어스 RF 전력, 전극 혹은 리액터 벽 등의 온도 설정 등)가 처리 결과로서의 가공 형상에 주는 영향의 정도가 심각하다. 이 때문에, 다층막의 에칭의 완료 시점에서 에칭 레이트나 에칭 형상(예를 들면 CD)의 고정밀도의 면 내 균일성을 얻는 것은 점점 어려워지고 있다.

[0005]

상기 서술한 바와 같은 에칭 처리에 있어서, 특히 웨이퍼 외주(外周)부 주변에 있어서는 전자기학적, 열역학적인 요인에 의해 처리의 특성이 웨이퍼 중앙부와 비교하여 차이가 커져서, 웨이퍼의 면 내에서 불균일함이 현저하게 나타나 과제로 되어 있다. 예를 들면, 처리 후에 얻어지는 외주부 주변의 가공 형상은 중앙측 부분으로부터의 치수의 차가 허용 범위 외가 되어, 웨이퍼의 외연(外緣)부에서는 가공하여 얻어진 반도체 디바이스를 제품

으로서 출하할 수 없다.

- [0006] 이와 같은 웨이퍼 외연부의 반도체 디바이스 제조에 사용하지 않는 영역은 에지·익스클루전(E.E.)이라고 불리우고, 최근의 메모리 디바이스의 제조에 있어서는, 이 E.E. 영역의 크기가 반도체 디바이스의 가격을 크게 좌우하는 요인으로 되어 있다. 이 때문에, 특히 최근에는 당해 E.E. 영역의 축소화가 요구되고 있고, E.E. 영역의 반경 방향의 길이를 2mm 이하, 나아가서는 1mm 이하로 하는 것이 요구되어 오고 있다.
- [0007] 이 E.E. 영역을 조금이라도 작게 하고, 1매의 웨이퍼로부터 취득할 수 있는 칩 수를 많게 하기 위한 플라즈마 처리 장치에 있어서의 웨이퍼 면 내 균일성의 개선 기술로서, 예를 들면, 특히 문헌 1, 2의 것이 알려져 있다.
- [0008] 특히 문헌 1에는, 웨이퍼 면 내에 있어서 균일한 처리를 행하는 것을 목적으로 하여, 시료를 처리하는 처리실과, 처리실을 감압하는 진공 배기 수단과, 처리실에 처리 가스를 공급하는 처리 가스 공급 수단과, 처리실 내에서 처리되는 시료를 유지하는 시료 유지 수단과, 시료 유지 수단에 바이어스 전위를 인가하는 바이어스 인가 수단과, 시료 유지 수단에 시료를 정전 흡착시키는 정전 흡착 수단과, 처리실 내에 플라즈마를 발생시키는 플라즈마 발생 수단을 가지는 플라즈마 처리 장치에 있어서, 시료 유지 수단의 상면은 단차를 가지고 있고, 최상단에는 시료가 재치(載置)되고, 시료의 재치면보다 낮은 면에는 바이어스 전위가 인가 가능한 도전체로 이루어지는 링 형상 부재가 설치되고, 또한, 링 형상 부재의 상면은 시료의 상면과 동일하거나 혹은 낮고, 링 형상 부재의 상면을 유전체로 이루어지는 부재가 덮은 플라즈마 처리 장치로 하는 것이 개시되어 있다.
- [0009] 특히 문헌 2에는, 웨이퍼 외주까지 예칭 형상을 수직으로 가공하는 것을 목적으로 하여, 플라즈마를 사용하여 반도체 웨이퍼에 처리를 실시하는 웨이퍼 처리 장치에 있어서, 웨이퍼를 적재하는 웨이퍼 스테이지는, 웨이퍼 적재부가 되는 볼록부를 가지는 도전성 재료로 이루어지고 고주파가 인가되는 원반과 이 원반의 표면에 세라믹 제 유전체막을 장착한 구조이고, 볼록부는 웨이퍼의 직경보다 작은 직경을 가지고, 볼록부의 외주에는, 내경이 볼록부의 직경보다 크고 또한 웨이퍼의 직경보다 작은, 두께가 볼록부의 높이 이하의 두께를 가지는, 적어도 상면에 세라믹 제 유전체막을 장착한 도전성 재료로 이루어지는 링 형상 부재를 배치한 웨이퍼 처리 장치로 하는 것이 개시되어 있다.

선행기술문헌

특허문헌

- [0010] (특허문헌 0001) 일본 특허 제3881290호 공보
 (특허문헌 0002) 일본 특허공개 제2005-260011호 공보

발명의 내용

해결하려는 과제

- [0011] 상기 이러한 종래 기술은, E.E. 영역을 축소하기 위하여, 웨이퍼 외주부 주변의 전자기학적 과제, 특히 웨이퍼 상에 형성되는 등전위면의 만곡을 개선하는 기술에 관한 것이다. 이를 종래 기술은, 웨이퍼 외주 측에 고주파 에지링이라고 불리는 링 형상의 도전성 부재를 배치하고, 전력이 공급되는 도전성 부재에 의한 전계의 분포의 조절에 의해, 웨이퍼 상의 플라즈마 이온 시스 분포를 중심으로부터 외주까지 균일하게 함으로써, 균일한 예칭 결과가 얻어지도록 하는 기술이다.
- [0012] 발명자들은, 상기 종래의 기술 구성에 대하여 더욱 검토를 거듭한 결과, 웨이퍼 외주부 주변에 있어서 어느 정도의 균일성의 향상이 인정되나 한계가 있는 것 및 그 원인에 대하여 이하의 점을 들 수 있는 것을 지견으로서 얻었다.
- [0013] 즉, 특히 문헌 1, 2의 구조에서는, 시료대에 인가되는 고주파 바이어스 전력이 시료대의 외주부에 설치되는 커버링을 통하여 플라즈마와 결합하는 것이 전제가 되고, 웨이퍼 외주에 배치된 고주파 에지링의 상면 높이를 시료의 상면과 동일하거나 그것보다 낮게 설정하고 있다. 즉, 커버링을 통하여 바이어스 전력이 플라즈마와 결합하고, 커버링 상면에서 두께가 있는 플라즈마 이온 시스를 형성함으로써 웨이퍼 외주부 주변의 등전위면의 만곡을 보정하는 구조로 되어 있다.
- [0014] 이와 같은 커버링은, 설계상의 모든 조건(성능상의 형상, 제작 가공성, 수명 등의 관점)을 고려하여 재질, 치수

(두께)가 결정되어 시료대의 외주부에 설치된다. 그러나, 예청 프로세스를 고려하여 재료가 한정되는 경우도 있고, 예를 들면, 형상이 최적이어도, 경우에 따라서는, 인가된 고주파 바이어스 전력이 어느 유한의 두께를 가지고 형성된 커버링을 투과할 수 없어, 즉, 커버링에 공급된 바이어스용의 전력과 플라즈마가 결합할 수 없어, 커버링 상면에 소기의 플라즈마 이온 시스를 형성, 즉, 웨이퍼 면 상의 플라즈마 이온 시스와 동등한 두께의 플라즈마 이온 시스를 형성할 수 없는 경우가 있다.

[0015] 이러한 경우에는 웨이퍼 외주 주변부의 플라즈마 이온 시스가 원하는 두께를 가지고 형성되지 않기 때문에 등전위면의 만곡을 원하는 형상으로 수정하는 것이 어려워진다. 따라서, E.E. 영역에 있어서 웨이퍼 외연부 및 그 주위에서의 등전위면의 만곡을 수정하여, E.E. 영역의 웨이퍼 상면을 향하여 유인되는 플라즈마로부터의 하전입자의 궤적을 웨이퍼 상면에 대하여 수직을 포함하는 허용의 범위 내로 하는 것은 어렵다. 이와 같이, 종래 기술에서는 E.E.부의 예청 레이트의 균일성을 충분히 개선하기 위해서는 아직 불충분하여, E.E. 영역을 더욱 작게하는 점에 대하여 충분히 고려되어 있지 않았다.

[0016] 종래의 기술을 사용한 구조를 도 5(a)에 나타낸다. 시료대(111)는 그 종단면이 상부에 있어서 상방으로 볼록 형상을 가지고, 상면의 직경은 웨이퍼(112)의 직경보다 수~~■■■~~ 정도 작게 되어 있다. 시료대(111)의 볼록부의 외주 측은 1단 낮아진 단차부(오목부)를 가지고 있다. 시료대(111)의 볼록부 및 단차부의 표면에는 도시 생략한 정전 흡착용의 유전체막이 형성되어 있다. 시료대(111)의 단차부(오목부)의 상면에는, 유전체막 상에 볼록부 측면으로부터 거리를 두고 웨이퍼(112)의 직경보다 더 큰 내경의 도전성의 고주파링(117a)이 설치되어 있다. 고주파링(117a)의 상면 높이는, 웨이퍼(112)의 상면과 동일하거나 혹은 낮게 설정되어 있다.

[0017] 또, 시료대(111)의 볼록부 외주측 면과, 고주파링(117a)을 포함하는 단차부(오목부)의 상면 및 시료대(111)의 외주측 면이 플라즈마에 접하는 것을 방지하기 위하여, 유전체 재료로 구성된 커버링(118a)이 얹어지고 단차부를 덮고 배치되어 있다. 커버링(118a)은 웨이퍼(112)의 외주에 대향하는 내측면의 상부가 상방으로 확대되는 테이퍼 형상으로 되어 있다. 커버링(105a)의 내측 하부, 즉, 테이퍼부의 아랫 부분은 시료대(111)의 볼록부 외주에 걸어맞춰져서 웨이퍼 재치면과 동일 높이나 그것보다 약간 낮게 설정되고, 웨이퍼가 시료대에 재치되었을 때, 웨이퍼 이면에 위치한다.

[0018] 이 커버링(118a)을 구비한 것에 의해, 웨이퍼(112)가 배치되어 플라즈마 처리될 때에, 시료대(111)의 상면 및 측면은 직접 플라즈마에 접하는 면적이 저감되고, 플라즈마에 기인하는 표면 반응에 의한 전극 표면의 데미지나 전극 표면의 소모가 억제된다. 또한, 커버링(118a)은, 석영이나 알루미나 등의 세라믹 재료와 같은 내(耐)플라즈마를 가진 유전체에 의해 구성되어 있다. 유전체로 이루어지는 커버링(118a)은, 시료대(111)에 인가되는 고주파 바이어스에 대해서는 용량 성분으로서 작용하고, 고주파 바이어스에 있어서의 임피던스는 저하되어, 도체와 같은 작용을 한다고 생각되고 있다.

[0019] 플라즈마가 발생하면 전자와 이온의 질량차에 기인하여, 플라즈마와 접하는 물질의 표면에는 플라즈마 이온 시스라고 불리는 공간 전하층이 형성된다. 웨이퍼(112)에 시료대(111)를 통하여 도시 생략한 고주파 전원으로부터 바이어스용의 고주파 전력이 공급됨으로써, 플라즈마 중의 전자 및 이온이 작용을 받아 더욱 큰 부(負)의 전위를 가지고, 바꿔 말하면 플라즈마 이온 시스의 두께가 더욱 두꺼운 플라즈마 이온 시스가 형성된다. 여기서, 도면에 나타낸 부호 201a는, 플라즈마 이온 시스 내의 전계에 있어서의 등전위면을 나타낸다. 부호 202a는 전계에 의해 인입되는 이온의 궤도를 나타낸다. 부호 203a는 플라즈마 이온 시스 영역, 부호 204a는 플라즈마 영역을 나타낸다.

[0020] 이 경우, 커버링(118a)은 고주파 바이어스에 대하여 도체이기 때문에, 고주파링(117a)의 상면이 웨이퍼(112)의 상면과 동일 높이인 경우, 플라즈마에 대하여 고주파링(117a) 상의 커버링(118a) 상에도 웨이퍼(112) 상과 동일한 플라즈마 이온 시스가 형성된다. 이 때문에, 도면에 나타내는 바와 같이 등전위면(201a)은 웨이퍼(112)에 대하여 대략 평행해지고, 이에 수반하여 이온의 궤도(202a)는 웨이퍼(112)에 대하여 대략 수직이 된다. 이에 수반하여, 웨이퍼(112)의 외주부 주변의 예청 처리 형상이 개선된다.

[0021] 그러나, 웨이퍼(112) 외주의 외측의 플라즈마 이온 시스부에서도, 웨이퍼(112) 상면과 동일한 에너지로 커버링(118a)으로의 이온 입사를 받기 때문에, 커버링(118a)으로부터 이물이 발생하거나, 커버링(118a)의 소모가 심해진다는 과제가 남는다.

[0022] 또, 커버링(118a)의 재질이나 두께에 따라서는, 고주파 바이어스에 대하여 도체로 간주할 수 없는 경우가 있고, 도 5(b)에 이것을 나타낸다. 도 5(a)와 동일 부호는 동일 부재를 나타내고 설명을 생략한다. 도 5(b)가 도 5(a)와 다른 점은, 커버링(118b)이 고주파 전계를 투과할 수 없거나, 또는 투과하기 어려운 것이 되어 있는 점

이다. 이 경우에는, 고주파링(117a) 상의 커버링(118b) 상에는 고주파 바이어스가 투과되지 않기 때문에, 플라즈마 중의 전자, 이온에 대하여 작용을 미치지 않는다. 이 때문에, 커버링(118b) 상의 플라즈마 이온 시스의 전위는, 플라즈마만에 의한 플라즈마 이온 시스 전위가 되고, 두께가 얇은 플라즈마 이온 시스가 된다. 이것에 의해, 플라즈마 이온 시스 내의 전계에 있어서의 등전위면(201b)은, 도면에 나타내는 바와 같이 웨이퍼(112) 외 주부에서 하방으로 만곡되어 낮아진다. 이 등전위면의 기울기에 따라, 전계에 의해 인입되는 이온의 궤도(202b)는 웨이퍼(112)의 외주부 주변에 있어서 외측으로부터 비스듬하게 입사하는 궤도가 된다.

[0023] 이것에 의해, 웨이퍼(112)의 외주부 주변의 에칭 처리 형상이 손상된다. 즉, 웨이퍼(112)의 외주연(外周緣)부에서는 이온이 수직으로 웨이퍼(112)에 입사하지 않고, 어느 각도를 가지고 웨이퍼(112)에 입사하기 때문에, 에칭 형상이 수직 형상을 유지할 수 없다. 또, 웨이퍼(112)의 중심측(외주부 이외의 영역)과 비교하여, 웨이퍼(112)의 외주부(E.E.부)에 입사하는 이온의 개수가 많아지고, 웨이퍼(112)의 외주부(E.E.부)의 에칭 레이트가 증가한다. 이 때문에, 웨이퍼(112)의 외주부(E.E.부)에서의 에칭 레이트와 웨이퍼(112)의 중앙측 부분의 에칭 레이트가 달라, 웨이퍼(112)의 면 내의 처리 특성의 균일성이 손상되게 된다.

[0024] 또, 고주파링부에서의 등전위면의 높이가 웨이퍼 상면과 동일하거나 혹은 낮아져 있기 때문에, 시료대에 공급하는 고주파 바이어스의 전력이 변하면, 웨이퍼 상의 플라즈마 이온 시스 전위가 그에 수반하여 변화되고, 웨이퍼 외주의 외측의 플라즈마 이온 시스 전위와의 차가 그대로 플라즈마 이온 시스 내의 등전위면, 즉, 웨이퍼 상방 전체의 등전위면의 형상에 영향을 주어, 고주파 바이어스 전력의 변경이 필요한 프로세스에서는, 가공 조건의 설정이 더욱 어려워진다.

[0025] 본 발명의 목적은, 고주파 바이어스 전력의 변경의 영향을 저감하고, 에지·익스클루전(E.E.) 영역의 가공 특성을 개선하여 처리의 균일성을 향상시킬 수 있는 플라즈마 처리 장치 및 처리 방법을 제공하는 것에 있다.

과제의 해결 수단

[0026] 상기 목적은, 진공 용기 내에 배치되고 그 내부가 감압되는 처리실과, 이 처리실 내에 배치되고 그 상면에 얹어진 처리 대상의 웨이퍼를 유지하는 시료대와, 시료대 내에 배치되고 고주파 전원과 접속되어 고주파 바이어스 전력이 인가되는 전극을 가지고, 고주파 바이어스 전력을 인가하면서 처리실 내에 형성한 플라즈마를 사용하여 웨이퍼를 처리하는 플라즈마 처리 장치로서, 시료대의 웨이퍼를 유지하는 면의 외주 측에서 이것을 둘러싸고 배치된 단차부에 배치되고, 시료대 내의 전극에 인가된 고주파 바이어스 전력이 인가되는 도전체제의 링 형상 부재와, 링 형상 부재의 상면 및 내주(內周) 측을 덮고 단차부에 배치된 커버로서 유전체 재료에 의해 구성된 커버를 구비하고, 플라즈마가 처리실 내에 형성된 상태에서 링 형상 부재에 인가되는 고주파 바이어스 전력은 플라즈마에 인가되지 않는 것으로서, 링 형상 부재의 상면이 웨이퍼 상면보다 높게 된 플라즈마 처리 장치로 함으로써, 달성된다.

[0027] 삭제

[0028] 삭제

[0029] 또, 상기 목적은, 내부가 감압되는 처리실 내에 배치된 시료대의 상면에 처리 대상의 웨이퍼를 얹어 유지하고, 처리실 내에 플라즈마를 형성하며, 고주파 전원으로부터 고주파 바이어스 전력을 시료대 내에 배치된 전극에 인가하면서 웨이퍼를 처리하는 플라즈마 처리 방법으로서, 시료대가, 웨이퍼를 유지하는 면의 외주 측에서 이것을 둘러싸고 배치된 단차부에 배치되고, 시료대 내의 전극에 인가된 고주파 바이어스 전력이 인가되는 도전체제의 링 형상 부재와, 링 형상 부재의 상면 및 내주 측을 덮고 단차부에 배치되며 유전체 재료에 의해 구성된 커버를 구비하며, 또한, 링 형상 부재의 상면이 웨이퍼 상면보다 높게 된 것으로서, 플라즈마가 처리실 내에 형성된 상태에서 링 형상 부재에 인가되는 고주파 바이어스 전력은 플라즈마에 인가되지 않는 상태에서 웨이퍼를 처리하는 플라즈마 처리 방법으로 함으로써, 달성된다.

[0030] 또, 상기 목적은, 처리 가스가 공급되고 소정 압력으로 감압 배기된 진공 용기 내에 플라즈마를 생성함과 함께, 진공 용기 내에서 시료가 배치되는 시료대 및 당해 시료대의 시료 배치면보다 외측에 시료를 둘러싸고 설치한 도체링에 고주파 바이어스를 인가하여, 시료를 처리하는 플라즈마 처리 방법에 있어서, 도체링을 유전체 커버로 덮고 고주파 바이어스 인가에 의해 도체링의 상방에 형성되는 플라즈마 이온 시스의 전위를 실질적으로 플라즈마 생성에 의한 전위로 하고 당해 플라즈마 이온 시스의 두께를 얇게 하고, 당해 플라즈마 이온 시스 하의 등전

위면의 높이를 시료의 처리면의 등전위면 높이보다 높게 하여, 시료를 처리하는 플라즈마 처리 방법으로 함으로써, 달성된다.

도면의 간단한 설명

[0031] 도 1은 본 발명의 일 실시예인 플라즈마 처리 장치의 구성의 개략을 모식적으로 나타내는 종단면도이다.

도 2는 도 1에 나타내는 장치에 있어서의 시료대의 웨이퍼 외연부 근방의 전계 분포를 모식적으로 나타내는 종단면도이다.

도 3은 도 1에 나타내는 장치의 웨이퍼 외주단과 고주파링 내주연(內周緣)의 거리에 대한 시료대 상면으로부터 고주파링 상면까지의 높이의 관계(하한값)를 나타내는 그래프이다.

도 4는 도 1에 나타내는 장치에 의해 웨이퍼를 처리한 경우의 외주부의 에칭 레이트 분포를 나타내는 그래프이다.

도 5는 종래의 기술에 의한 플라즈마 처리 장치에 있어서의 시료대의 웨이퍼 외연부 근방의 전계 분포를 모식적으로 나타내는 종단면도이다.

발명을 실시하기 위한 구체적인 내용

[0032] 본 발명은, 고주파 바이어스가 인가되는 시료대의 웨이퍼 외주의 외측에 형성되는 플라즈마 이온 시스를 실질적으로 플라스마 생성만에 의한 플라즈마 이온 시스 전위로 하고, 웨이퍼 외주 외측의 플라즈마 이온 시스 내의 전계에 의한 등전위면의 높이를 웨이퍼 상면보다 높게 한다. 즉, 웨이퍼 외주 외측의 플라즈마 이온 시스의 두께를 고주파 바이어스 전력의 대소와 상관없이 일정하게 하고, 이 상태에서 웨이퍼 상면보다 등전위면을 높게 하여 웨이퍼 외주부에서의 등전위면의 떨어짐을 억제한다. 이것이 의해, 고주파 바이어스 전력의 변경의 영향이 적어 웨이퍼 외주부(E.E. 영역)에 입사하는 이온의 입사 각도를 실질적으로 수직으로 유지한다.

[0033] 이하, 본 발명의 실시 형태를 도면을 이용해서 설명한다.

[실시예 1]

[0035] 이하, 본 발명의 실시예를 도 1 내지 도 4를 이용하여 설명한다. 도 1은, 본 발명의 실시예와 관련되는 플라즈마 처리 장치의 구성의 개략을 모식적으로 나타내는 종단면도이다. 본 실시예의 플라즈마 처리 장치는, 마이크로파에 의한 ECR(Electron Cyclotron Resonance)을 사용하여 플라즈마(마이크로파 ECR 플라즈마)를 형성하는 에칭 처리 장치를 나타내고 있다.

[0036] 플라즈마 처리 장치는, 이 경우, 다음과 같이 구성되어 있다. 내부가 원통 형상인 진공 용기(101)의 상부 개구에는, 원판 형상의 예를 들면 석영제의 유전체창(102)이 설치된다. 유전체창(102)의 하측에는, 에칭용의 가스를 도입하기 위한 복수의 관통 구멍이 설치된 유전체제(예를 들면 석영제)의 샤큐 플레이트(103)가 배치되어 있다. 샤큐 플레이트(103)와 유전체창(102)의 사이에는 가스의 공급로가 형성되고, 가스 공급 장치(104)가 연결되어 있다. 진공 용기(101)의 하방에는, 진공 배기구(105)가 배치되고 진공 배기 장치(106)가 접속되어 있다.

[0037] 유전체창(102)의 상방에는, 진공 용기(101) 내에 마이크로파 전자계를 전파하는 도파관(107)이 배치되어 있다. 도파관(107)의 단부에는, 마이크로파를 발진하는 마그네트론(108)이 배치되어 있다. 진공 용기(101)의 외주부에는, 내부에 자장을 형성하는 자장 발생 코일(109)이 배치되어 있다. 마그네트론(108)에서 발진된 전자계는, 도파관(107)을 전파하여 타방의 단부에 형성한 공진용의 확대 도파관부에서 소정의 전계 모드가 된 후, 유전체창(102) 및 샤큐 플레이트(103)를 투과하여 샤큐 플레이트(103)와 시료대(111)의 사이에 형성된 처리실(110)에 도입된다.

[0038] 마이크로파의 주파수는 특별히 한정되지 않지만, 본 실시예에서는 2.45GHz의 마이크로파가 사용된다. 처리실(110)에 도입된 마이크로파의 전계는, 자장 발생 코일(109)에 의한 자장과의 상호 작용에 의해, 샤큐 플레이트(103)를 통하여 처리실(110)에 공급된 에칭용 가스를 여기하여 처리실(110)에 플라즈마를 생성시킨다.

[0039] 진공 용기(101)의 내부에는, 유전체창(102)에 대향하고, 샤큐 플레이트(103)의 하방에 처리실(110)을 형성하도록 간격을 두고 시료대(111)가 배치되어 있다. 시료대(111)는, 그 상면이 용사에 의해 형성된 유전체 재료의 피막(도시 생략)으로 피복되어 있고, 그 피막의 상면에 처리 대상의 시료, 이 경우, 웨이퍼(112)가 재치되어 유지된다. 웨이퍼(112)가 재치되는 재치면은 유전체창(102) 및 샤큐 플레이트(103)에 대향하고 있다.

- [0040] 시료대(111)는, 그 상면이 웨이퍼 직경보다 약간 작은 외경으로 실질적으로 원형의 평면을 가지는 볼록부 형상으로 형성되어 있다. 도시 생략하고 있지만, 볼록부의 상면의 유전체제의 피막의 내부에는 도전체 재료로 구성된 막 형상의 정전 흡착용 전극이 배치되어 있다. 정전 흡착용 전극에는 고주파 필터 회로(115)를 통하여 직류 전원(116)이 접속되어 있다. 또한, 시료대(111)는 대략 원통 형상을 이루고 진공 용기(101)와 축을 맞추어 배치되며, 유전체제의 피막의 아래가 고주파 바이어스 인가용 전극으로 되어 있다. 고주파 바이어스 인가용 전극에는, 매칭 회로(113)를 통하여 고주파 전원(114)이 전기적으로 접속되어 있다. 이 경우, 고주파 전원(114)으로부터 공급되는 고주파 바이어스 전력은, 수백Hz~50MHz 정도의 범위, 더 바람직하게는 400Hz~40MHz의 범위의 주파수를 가지고 있다.
- [0041] 도 2에 시료대(111)의 웨이퍼 재치부 주변의 상세 구조를 나타낸다. 본 도면에 있어서, 도 5(a), 도 5(b)와 동일한 부호는 동일 부재를 나타내고, 설명을 생략한다. 본 도면이 도 5(b)와 다른 점은, 도 5(b)의 고주파링(117a)의 상면 높이가 웨이퍼(112)의 상면과 동일하거나 혹은 낮게 설정되어 있는 것에 대하여, 본 도면에서는 고주파링(117)의 상면의 높이를 웨이퍼(112) 상면보다 높게 한 점이며, 시료대(111)의 웨이퍼 재치면으로부터 높이 h의 거리를 가진다. 또, 고주파링(117)의 내경은 시료대(111)의 볼록부의 외경보다 크고, 또한 웨이퍼(112)의 외주로부터 거리 d를 가지고 배치된다. 고주파링(117)은, 상방에서 보아 시료대(111)의 볼록부를 둘러싸도록 원형 또는 복수의 원호가 연결된 형상을 이루고 배치된다. 이 고주파링(117)의 재질은 도전성을 가진 금속, 예를 들면, 알루미늄을 사용할 수 있다. 고주파링(117)의 표면에는, 필요에 따라 표면 반응이나 이상 방전 등을 억제하기 위한 양극 산화 처리(알루마이트 등)나 용사와 같은 유전체의 피막으로 피복하는 표면 처리가 실시된다.
- [0042] 고주파링(117)이 도전성인 것에 의해, 시료대(111)에 인가된 고주파 바이어스 전력을 고주파링(117)(도체링)에도 전달되고, 고주파링(117)(도체링)의 상면에 생기는 전위는 시료대(111)의 볼록부의 상면의 전위와 같아진다.
- [0043] 시료대(111)와 고주파링(117)을 동일 전위로 하기 위하여, 이 경우에는, 고주파 전원(114)과 접속된 시료대(111)의 전극 부재와 고주파링(117)의 사이를 전기적으로 접속하고 있다. 전기적인 접속을 행하는 수단으로서는, 양자의 도전성 부재끼리 접속(메탈 터치)시키는, 고주파링(117)을 시료대(111)에 도전성 부재에 의해 구성된 볼트로 연결시키는, 양자의 사이에 이것들의 표면과 접촉하는 도전성 부재를 배치하는 등의 복수 방법이 있다. 또한, 고주파링(117)은, 이 경우, 시료대(111)의 전극과 전기적으로 접속하였으나, 고주파 전력에 대하여 도통되는 구성이면 되고, 고주파 전력이 투과하는 절연 재료가 이것들 사이에 배치되어 있어도 된다. 또한, 고주파링(117)으로서 별도의 부재로 하지 않고 시료대(111)의 볼록부의 외측, 즉, 단차부(오목부)의 일부를 링 형상으로 돌출시킨 일체형으로 해도 된다.
- [0044] 고주파링(117)을 덮고, 시료대(111)의 볼록부 외측의 단차부에, 고주파링(117)으로부터의 고주파 바이어스를 실질적으로 투과하지 않는 재료 또는 두께를 가지는 유전체제의 링 형상 부재인 커버링(118)(유전체 커버)이 배치된다. 이 경우, 커버링(118)은 석영으로 구성되어 있다. 또한, 커버링(118)의 웨이퍼(112)에 면하는 내주 측은, 도 5(b)의 커버링(118b)과 동일 형상이다.
- [0045] 상기 서술한 바와 같이 구성된 장치에서는, 도시 생략된 반송 장치에 의해 진공 용기(101) 내에 웨이퍼(112)가 반입되고 시료대(111) 상에 배치된다. 시료대(111) 상에 배치·유지된 웨이퍼(112)는 처리실(110)에 생성된 플라즈마 및 시료대(111)에 인가된 고주파 바이어스에 의해 에칭 처리된다.
- [0046] 이때, 시료대(111)의 상방의 처리실(110)에 플라즈마가 형성됨과 함께, 고주파 전원(114)으로부터 시료대(111)의 고주파 바이어스 인가용 전극에 고주파 전력이 인가되고, 시료대(111) 상면의 유전체막을 통하여 웨이퍼(112)에 고주파 바이어스가 인가되면, 웨이퍼(112)와 플라즈마의 사이에 플라즈마 이온 시스가 형성되고, 웨이퍼(112) 상에 자기(自己) 바이어스 전위가 생긴다. 이 자기 바이어스 전위의 작용에 의해 플라즈마 중의 이온(하전 입자)이 웨이퍼(112) 상면을 향하여 인입되고, 웨이퍼(112)에 충돌하여 웨이퍼(112)에 형성된 피처리막이 에칭 처리된다. 또한, 도시 생략하였으나, 에칭 처리가 행하여지고 있는 사이에는 웨이퍼(112)의 이면과 소정 온도로 냉각된 시료대(111)의 사이에 헬륨 등의 열전달을 촉진하기 위한 전열용 가스가 도입되어 있다.
- [0047] 본 장치의 고주파링(117)(도체링)과 커버링(118)(유전체 커버)에 의하면, 처리실(110)에 플라즈마가 생성되고, 시료대(111)에 고주파 바이어스가 인가됨으로써, 도 2에 나타내는 바와 같은 플라즈마 영역(204)과 플라즈마 이온 시스 영역(203)이 형성된다. 즉, 웨이퍼(112) 상에는 고주파 바이어스의 작용을 받아 전위차가 큰, 바꿔 말하면 두께가 두꺼운 이온 시스가 생성되고, 웨이퍼(112) 외주부로서 고주파링(117)에 대응하는 커버링(118) 상에는 고주파 바이어스의 영향을 받지 않는 전위차가 작은, 바꿔 말하면 두께가 얇은 이온 시스가 생성된다. 이 이온 시스 내의 부전위면을 부호 201로 나타낸다. 이 플라즈마 이온 시스 영역(203)에서는 등전위면(201)에 대

하여 수직 방향으로 이온이 가속되고, 그것에 의해 부호 202로 나타내는 이온 궤도가 된다. 등전위면(201)의 간격은 웨이퍼(112) 상에서는 간격이 넓고, 커버링(118) 상에서는 간격이 좁아진다. 이 때문에, 고주파링(117)의 상면 높이 h 가 웨이퍼 상면보다 낮으면, 상방의 등전위면에서의 웨이퍼 외주부에서의 떨어짐(만곡)이 커진다.

[0048] 여기서, 웨이퍼(112)의 상면보다 고주파링(117)의 상면의 높이를 높게 함으로써, 웨이퍼(112)의 외주부에서의 등전위면 전체의 떨어짐, 바꿔 말하면, 부전위면의 만곡이 억제(완화)된다. 또, 본 실시예에서는, 웨이퍼(112) 외주와 고주파링(117)의 사이에 간격 d 를 가지기 때문에 간격 d 의 사이에서 등전위면의 위치가 내려가지만, 고주파링(117) 상면의 높이를 높게 함으로써 이것을 개선할 수 있고, 웨이퍼(112)의 상면에 대하여 평행하게 근접하도록 개선된다. 예를 들면, 웨이퍼(112)의 외주연 부근에서의 등전위면의 만곡을 억제하고 웨이퍼(112)와 평행해지도록 하기 위하여, 본 실시예의 고주파링(117)의 상면의 높이는, 시료대(111)의 상면으로부터의 높이 h 가 웨이퍼(112) 상면보다 높아 5.0mm 이하가 된다.

[0049] 또한, 고주파링(117)의 상면이 웨이퍼(112)의 상면보다 낮은 경우, 웨이퍼(112)의 외주연 근방에서의 등전위면의 높어짐(떨어짐)은 억제할 수 없고, 웨이퍼(112) 가장 외주에 있어서, 웨이퍼(112)와 상기 등전위면을 평행하게 근접시키는 것은 곤란해진다. 고주파링(117)의 내경은, 웨이퍼(112)의 외경에 대하여 소정의 거리 이하로 함으로써, 웨이퍼(112)의 외주연 근방의 등전위면의 높어짐을 억제할 수 있다. 이 경우, 고주파링(117)의 내주연과 웨이퍼(112)의 외주연의 간격 d 는 1.0mm 이상 10mm 이하가 되어 있다. 이것은, 1.0mm보다 작으면 이상 방전이 생기기 쉬워지고, 10mm를 넘으면 등전위면의 떨어짐이 커져서 고주파링의 효과를 기대할 수 없기 때문이다.

[0050] 만곡 d 의 사이에서 등전위면(201)이 시료대(111)의 단차부(오목부)를 향하여(도면의 하방향) 약간이지만 만곡되기 때문에, 웨이퍼(112)의 외주연에서는 등전위면(201)이 약간 만곡하고, 이것에 의해 웨이퍼(112)에 입사하는 이온 등 하전 입자의 궤도(202)도 웨이퍼에 대하여 수직이 아니게 되어 약간 기울어지게 된다. 만곡의 간격 d 가 커지면 등전위면(201)의 만곡도 증가하기 때문에, 궤도(202)를 더욱 수직으로 근접시키기 위해서는 시료대(111)의 상면으로부터 고주파링(117)의 상면 높이 h 를 증가시킬 필요가 있다.

[0051] 고주파링(117)의 상면을 덮는 커버링(118)의 유전체 부재의 두께는, 이 경우, 1.0mm 이상 5.0mm 이하의 범위로 되어 있다. 이것은, 고주파 바이어스 전력이 인가되는 고주파링(117) 상방의 커버링(118)의 두께를 1.0mm보다 작게 하면, 고주파 바이어스의 전력이 커버링(118)을 투과하고 플라즈마와 결합되는 점, 또한 유전체 재료인 커버링(118)의 강도, 가공성의 점에서 바람직하지 않다. 또, 5.0mm 이상에서는, 커버링(118)이 웨이퍼(112)에 대하여 단차가 되어 웨이퍼면 상의 가스 흐름에 영향을 미치고, 에칭 처리에 수반하여 웨이퍼로부터 발생하는 반응 생성물의 채류와 같은 문제가 발생하기 쉬워진다. 이 단차를 형성하는 상한으로서는, 웨이퍼(112) 표면에 대한 커버링(118)의 상면의 높이는 10mm 이하가 바람직하다.

[0052] 본 실시예에서는, 웨이퍼(112) 외주와 고주파링(117)의 사이에 간격 d 를 가지기 때문에 웨이퍼 외주부에서 웨이퍼(112) 근방의 등전위면의 위치가 약간 내려간다. 또, 커버링(118) 상의 플라즈마 이온 시스템이 얇아진다. 이 때문에, 고주파링(117)의 상면을 웨이퍼(112) 상면보다 높게 하고, 웨이퍼 외주부로서 웨이퍼(112) 근방의 등전위면을 들어올림과 함께, 플라즈마 이온 시스템 영역(203)의 상방의 등전위면의 떨어짐을 적게 한다. 이것에 의해, 웨이퍼(112) 외주부의 플라즈마 이온 시스템 영역(203)의 상부에서 등전위면에 대하여 직각 방향으로, 바꿔 말하면 외측으로부터 비스듬하게 입사하여 가속되는 이온의 기울기가 작아진다. 즉, 웨이퍼(112) 근방의 등전위면이 웨이퍼(112)에 평행하게 근접하고, 플라즈마 이온 시스템 영역(203) 내에서 가속되는 이온은 그 입사 방향이 더욱 웨이퍼(112)의 처리면에 대하여 실질적으로 수직이 된다.

[0053] 또, 에칭 처리에 있어서는, 프로세스 조건에 의해 고주파 바이어스 전력이 변경된다. 고주파 바이어스 전력이 크면 플라즈마 이온 시스템이 두꺼워지고, 전력이 작아지면 플라즈마 이온 시스템이 얕아진다. 이에 수반하여, 고주파 바이어스의 전력이 크면 웨이퍼(112) 상의 내측 외측의 플라즈마 이온 시스템 폭의 차가 커지기 때문에, 웨이퍼(112) 외주부의 플라즈마 이온 시스템 영역(203)의 상부에서 등전위면에 대하여 수직 방향으로 입사하는 이온의 경사 성분의 기울기는 커진다. 또, 고주파 바이어스 전력이 작으면 웨이퍼(112) 상의 내측 외측의 플라즈마 이온 시스템 폭의 차가 작아지기 때문에, 웨이퍼(112) 외주부의 플라즈마 이온 시스템 영역(203)의 상부에서 등전위면에 대하여 수직 방향으로 입사하는 이온의 경사 성분의 기울기는 작아진다. 따라서, 고주파 바이어스의 전력이 작은 경우에는, 웨이퍼(112) 상면에 입사하는 이온은 대략 수직이 되지만, 고주파 바이어스 전력이 커지면, 웨이퍼(112) 상면에 입사하는 이온은 경사 성분을 가지기 쉬워진다.

[0054] 본 실시예에서는, 도 2에 나타내는 바와 같이 고주파링(117)의 상면을 웨이퍼(112) 상면보다 높게 함으로써, 고

주파링(117)의 상면이 웨이퍼(112) 상면과 동일한 경우에 비해, 플라즈마 이온 시스 영역(203)의 웨이퍼(112) 상의 등전위면의 높이와 고주파링(117) 상의 등전위면의 높이의 차가 작아지기 때문에, 고주파 바이어스 전력의 변경의 영향을 저감할 수 있다.

[0055] 이것들을 고려하여 추가로, 웨이퍼(112) 외주연 근방의 전계 해석이나 에칭 레이트의 평가로부터 고주파링(117)의 상면의 최적의 높이의 범위를 구하고, 본 발명자의 검토에 의해 상기 서술한 고주파링(117)과 관련되는 높이 h 와 간격 d 의 관계가 밝혀졌다. 이것을 도 3에 나타낸다. 고주파링(117)의 내주연과 웨이퍼(112)의 외주연 사이의 간격 d 를 X축에 취하고, 시료대(111)의 상면으로부터 고주파링(117)의 상면의 높이 h 를 Y축에 취하면, 웨이퍼(112) 외주연 상방의 등전위면을 웨이퍼(112) 상면에 병행하게 근접시키기 위한 고주파링(117)의 상면 높이 h 의 최적값은, 간격 d 에 비례하여 변화되고, 이 경우, 간격 d 의 증가 치수에 대하여 $1/2$ 의 기울기로 높이 h 의 증가 치수를 변화시키면 되는 것을 알았다. 이 최적값을 선 301로 나타낸다.

[0056] 또한, 간격 d 에 대하여 고주파링의 높이 h 가 최적값보다 낮은 경우에는, 고주파 바이어스 전력이 커지면 웨이퍼(112) 외주부의 플라즈마 이온 시스 영역(203)의 상방의 등전위면이 외측을 향하여 떨어질 때의 경사각이 커지는 방향이 되어, 즉 웨이퍼(112) 외주부의 등전위면의 만곡이 커져, 기울기를 가지고 입사하는 이온이 웨이퍼(112) 외주부로 많이 모이는 경향이 된다. 이 때문에, 웨이퍼(112) 외주부에서의 에칭 레이트가 높아지도록 작용한다. 이에 대하여, 간격 d 에 대하여 고주파링의 높이 h 가 최적값보다 높은 경우에는, 고주파 바이어스 전력이 작아지면 웨이퍼(112) 외주부의 플라즈마 이온 시스 영역(203)의 하방의 등전위면이 외측을 향하여 들어올려지는 방향의 경사각이 되고, 웨이퍼(112) 상면을 향하여 입사하는 이온이 웨이퍼(112) 외주의 외측으로 유도되어, 웨이퍼(112) 외주부에 입사하는 이온이 적어지는 경향이 된다. 이 때문에, 웨이퍼(112) 외주부에서의 에칭 레이트는 내려가도록 작용한다.

[0057] 이와 같이 최적화한 고주파링(117) 및 커버링(118)을 구비한 플라즈마 처리 장치를 사용하여 웨이퍼(112)를 처리한 경우의 에칭 레이트 결과의 일례를 도 4에 나타낸다. 이 경우, 피에칭 재료를 질화 실리콘막으로 하고, 에칭 가스로서 예를 들면, 4불화 메탄가스, 산소 가스, 트리플루오로 메탄가스를 사용하였다.

[0058] 곡선 401은, 도 5(b)에 나타내는 종래의 웨이퍼 주변부의 구조에 의해 에칭한 경우의 에칭 레이트의 면 내 분포, 특히 웨이퍼 외주부(E.E.부)를 나타낸다. 곡선 402는, 본 실시예의 구조에 의해 에칭한 경우의 에칭 레이트의 면 내 분포, 특히 웨이퍼 외주부(E.E.부)를 나타낸다.

[0059] 곡선 401로 나타내는 바와 같이, 종래 구조에 의해 에칭한 경우, 웨이퍼(112)의 주변부의 에칭 레이트가 급증하고, 웨이퍼(112) 면 내의 균일성이 저하되고 있다. 이것에 대하여, 곡선 402가 나타내는 바와 같이 본 실시예의 구조로 함으로써, 웨이퍼(112)의 주변부의 에칭 레이트의 급증이 억제되고, 웨이퍼(112) 면 내의 에칭 레이트 균일성이 개선되는 것이 나타나져 있다.

[0060] 이상, 본 실시예에 의하면, 시료대에 배치되는 웨이퍼의 상면보다 높은 상면을 가지는 고주파링(117)과, 고주파 바이어스를 실질적으로 플라즈마에 투과시키지 않는 커버링(118)을 사용함으로써, 고주파 바이어스가 인가되는 시료대의 웨이퍼 외주 외측에 형성되는 플라즈마 이온 시스를 실질적으로 플라즈마 생성만에 의한 플라즈마 이온 시스 전위로 하고, 웨이퍼 외주 외측의 플라즈마 이온 시스의 두께를 고주파 바이어스 전력의 대소와 상관없이 일정하게 하여, 이 상태에서 웨이퍼 상면보다 등전위면을 높게 하고 있다. 이것에 의해, 고주파링 상면의 높이가 웨이퍼 상면과 동일한 경우에 비해, 플라즈마 이온 시스 영역의 웨이퍼 상의 등전위면의 높이와 고주파링 상의 등전위면의 높이의 차를 작게 할 수 있고, 고주파 바이어스 전력의 변경의 영향을 저감할 수 있음과 함께, 웨이퍼 외주부에서의 등전위면의 떨어짐을 억제할 수 있다. 이것에 의해, 고주파 바이어스 전력의 변경의 영향이 적어 웨이퍼 외주부(E.E. 영역)에 입사하는 이온의 입사 각도를 실질적으로 수직으로 할 수 있으며, 에지 · 익스클루전(E.E.) 영역의 가공 특성을 개선하여 처리의 균일성을 향상시킬 수 있다.

[0061] 즉, 웨이퍼 상면보다 높은 상면을 가지는 고주파링(117)으로 함으로써, 웨이퍼(112) 상의 등전위면이 웨이퍼(112) 외주연부 및 그 외주 측에서 고주파링(117)과의 사이에 있어서 하측으로의 만곡 각도를 작게 할 수 있어, 즉, 만곡이 억제되어, 웨이퍼(112)의 상면과 평행하게 근접시킬 수 있다. 바꿔 말하면, 고주파링(117) 상의 등전위면을 웨이퍼(112)의 외주 근방에서 웨이퍼면 상의 그것보다 높은 위치로 들어올림으로써, 웨이퍼(112) 상의 등전위면이 웨이퍼(112) 외주연부 및 그 외주 측에서 고주파링(117)과의 사이에 있어서 하측으로 떨어지는 만곡 각도를 작게 할 수 있다. 또, 고주파 바이어스를 플라즈마에 투과하지 않는 커버링(118)을 사용함으로써, 커버링(118) 상의 플라즈마 이온 시스 두께를 얇게 할 수 있다. 이것에 의해, 웨이퍼(112) 외주의 외측의 등전위면을 고주파 바이어스에 대하여 일정하게(고정) 할 수 있어, 고주파링(117) 상면의 높이를 프로세스 조건, 특히 고주파 바이어스 전력에 영향을 주지 않고 설정하기 쉬워진다.

- [0062] 이것에 의해, 도 2에 나타내는 바와 같이, 웨이퍼(112)의 중심부로부터 외주연부에 걸쳐서 등전위면(201)이 웨이퍼(112)에 대하여 평행하게 유지되고, 등전위면에 대하여 수직으로 입사하는 이온의 궤도(202)를 웨이퍼(112)의 외주연부 외측까지 웨이퍼(112)에 대하여 그 상면에서 실질적으로 수직으로 할 수 있다. 따라서, 웨이퍼(112)의 중심부로부터 외주연부에 입사하는 이온의 개수를 균일하게 할 수 있고, 웨이퍼(112)의 면 내에서 에칭 레이트를 균일하게 할 수 있다. 즉, 웨이퍼(112)의 중심부로부터 외주연부(E.E.부)에서의 에칭 레이트의 균일성을 개선할 수 있다.
- [0063] 또, 웨이퍼(112)의 외주연부에서도 이온이 수직으로 웨이퍼(112)에 입사하여, 에칭 형상이 수직 형상이 된다. 이것에 의해, 에칭 형상을 고정밀도로 제어할 수 있고, 웨이퍼(112)의 외주연부의 반도체 디바이스의 전기적 특성이나 성능이 손상되는 것이 억제되어, 수율을 향상시킨다는 효과가 있다.
- [0064] 또, 본 실시예에 의하면, 웨이퍼(112) 상의 전위와 고주파링(117)의 표면 전위는 항상 동일해져서, 웨이퍼(112)에 대한 프로세스 조건, 특히 고주파 바이어스 전력이 변화되어도 웨이퍼(112) 외주부의 등전위면의 만곡을 억제할 수 있다. 즉 프로세스 조건이 변화되어도 고주파링(117)의 치수를 그때마다 최적화하지 않아도, 웨이퍼(112) 외주부 부근의 등전위면을 웨이퍼(112)에 평행하게 할 수 있어, 플라즈마 처리의 효율이 향상된다.
- [0065] 또, 본 실시예에서는, 고주파링(117)에 인가되는 고주파 바이어스 전력이, 커버링(118)를 통하여 플라즈마와 결합하여 유전체 부재의 표면에 플라즈마 이온 시스를 형성하지 않도록, 커버링(118)의 유전체 부재의 두께나 재료(유전률)가 정해져 있다. 이것에 의해, 본 실시예의 고주파링(117)의 상방의 커버링(118)의 표면에는, 고주파 바이어스를 인가했을 때에 형성되는 플라즈마 이온 시스가 아니라, 플라즈마의 생성만에 의한 플라즈마 전위 정도의 플라즈마 이온 시스가 형성된다. 이 플라즈마 이온 시스의 두께는, 고주파 바이어스 전력을 시료대(111)에 공급하지 않는 상태에서 처리실(110)에 플라즈마를 형성했을 때에, 웨이퍼(112)의 상면에 형성되는 플라즈마 이온 시스의 두께와 동일한 것이 된다. 이것에 의해, 커버링(118) 상면에 대한 플라즈마 중의 이온에 의한 스퍼터 현상이나 에칭 현상이 감소하고, 커버링(118)의 소모가 적어져서 수명이 연장된다.
- [0066] 또한, 상기의 실시예에 있어서, 시료대(111) 내의 전극 부재에 공급되는 고주파 바이어스 전력의 웨이퍼(112)가 제치되는 재치면 및 웨이퍼(112)를 통한 플라즈마에 대한 임피던스와 고주파링(303) 및 그 상방의 유전체제의 커버링(105)을 통한 플라즈마에 대한 임피던스의 비가 후자가 전자의 5배 이상인 경우에는, 후자의 플라즈마와의 결합이 없다고, 즉, 실용상 고주파링(303)으로부터의 고주파 바이어스 전력이 플라즈마에 투과되지 않는다고 간주할 수 있다.
- [0067] 또, 본 실시예는, 처리 가스가 공급됨과 함께 내부가 감압 배기되고 당해 처리 가스의 플라즈마가 생성되는 처리실을 형성하는 진공 용기와, 이 처리실 내에 배치되고 그 상면에 처리 대상의 웨이퍼를 유지하는 시료대와, 시료대의 웨이퍼 유지부를 구성하고 고주파 전원과 접속되어서 고주파 바이어스 전력이 인가되는 볼록 형상의 전극을 가지고, 고주파 바이어스 전력을 인가하면서 처리실 내에 생성한 플라즈마를 사용하여 웨이퍼를 처리하는 플라즈마 처리 장치에 있어서, 전극의 웨이퍼 유지면의 외주 측에 형성된 단차부에 전극의 볼록부를 둘러싸고 배치되고, 전극에 인가된 고주파 바이어스 전력이 인가되는 도전체제의 링 형상 부재와, 링 형상 부재의 상면 및 내주 측을 덮고 단차부에 배치된 유전체 재료로 이루어지는 커버를 구비하고, 당해 커버는 고주파 바이어스 전력이 인가되는 링 형상 부재로부터 플라즈마로의 고주파 전력의 투과를 실질적으로 차단하는 것으로서, 링 형상 부재의 상면을 시료대에 배치되는 웨이퍼 상면보다 높게 한 플라즈마 처리 장치를 특징으로 한다.
- [0068] 또, 본 실시예는, 내부가 감압되는 처리실 내에 배치된 시료대의 상면에 처리 대상의 웨이퍼를 얹어서 유지하고, 처리실 내에 처리 가스의 플라즈마를 형성하고, 고주파 전원으로부터 고주파 바이어스 전력을 시료대에 인가하면서 웨이퍼를 처리하는 플라즈마 처리 방법에 있어서, 시료대의 웨이퍼 유지면의 외주 측에 형성한 단차부에 그 내측이 되는 볼록부를 둘러싸고 웨이퍼 유지면에 유지되는 웨이퍼의 상면보다 높은 상면을 가지는 도전체제의 링 형상 부재 및 링 형상 부재의 상면 및 내주 측을 덮는 유전체 재료로 이루어지는 커버를 배치하고, 시료대를 통하여 웨이퍼에 고주파 바이어스를 인가함과 함께, 시료대를 통하여 링 형상 부재에 인가되는 고주파 바이어스의 플라즈마 측으로의 투과를 커버에 의해 차단하여 웨이퍼를 처리하는 플라즈마 처리 방법을 특징으로 한다.
- [0069] 이상의 실시예에서는, 마이크로파 ECR 방전을 이용한 에칭 장치를 예로 들어 설명하였으나, 다른 방전(유자장 UHF 방전, 용량 결합형 방전, 유도 결합형 방전, 마그네트론 방전, 표면과 여기 방전, 트랜스퍼 · 커플드 방전)을 이용한 드라이 에칭 장치에 있어서도 동일한 작용 효과가 있다. 또, 상기 실시예에서는, 에칭 장치에 대하여 설명하였으나, 고주파 바이어스를 사용한 플라즈마 처리를 행하는 그 밖의 플라즈마 처리 장치, 예를 들면,

플라즈마 CVD 장치, 애싱 장치, 표면 개질 장치 등에 대해서도 동일한 작용 효과가 있다.

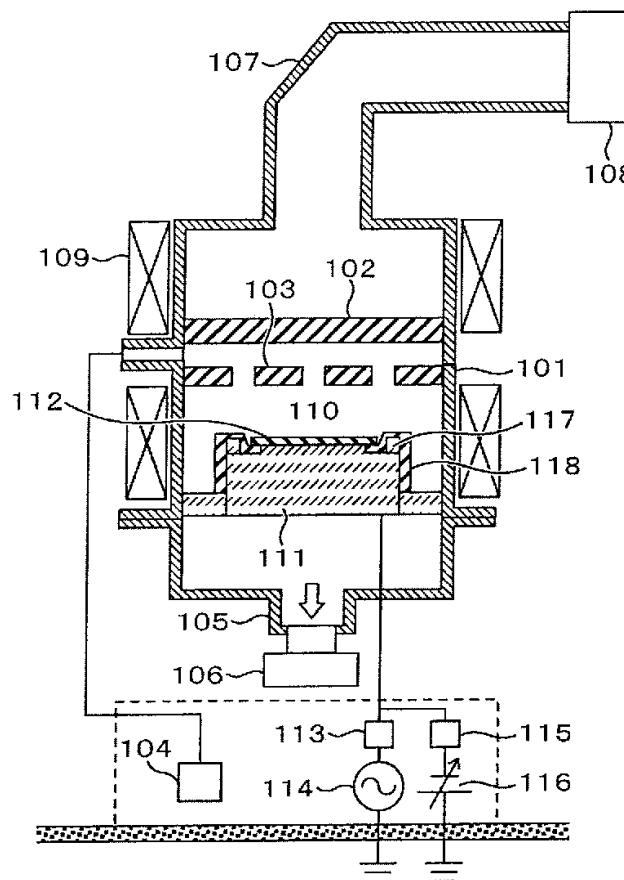
[0070] 또한, 본 발명은 상기한 실시예에 한정되는 것은 아니고, 여러가지 변형예가 포함된다. 예를 들면, 상기한 실시예는 본 발명을 알기 쉽게 설명하기 위하여 상세하게 설명한 것이고, 반드시 설명한 모든 구성을 구비하는 것에 한정되는 것은 아니다.

부호의 설명

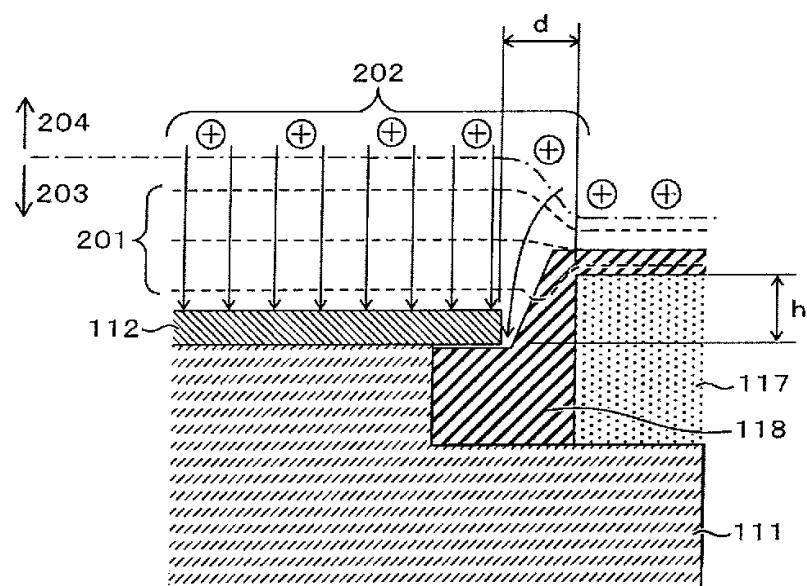
- | | |
|---------------------------------|----------------|
| [0071] 101 : 진공 용기 | 102 : 유전체창 |
| 103 : 샤워 플레이트 | 104 : 가스 공급 장치 |
| 105 : 진공 배기구 | 106 : 진공 배기 장치 |
| 107 : 도파관 | 108 : 마그네트론 |
| 109 : 자장 발생 코일 | 110 : 처리실 |
| 111 : 시료대 | 112 : 웨이퍼 |
| 113 : 매칭 회로 | 114 : 고주파 전원 |
| 115 : 고주파 필터 회로 | 116 : 직류 전원 |
| 117, 117a : 고주파링 | |
| 118, 118a, 118b : 커버링 | |
| 201, 201a, 201b : 등전위면 | |
| 202, 202a, 202b : 이온 궤도 | |
| 203, 203a, 203b : 플라즈마 이온 시스 영역 | |
| 204, 204a, 204b : 플라즈마 영역 | |

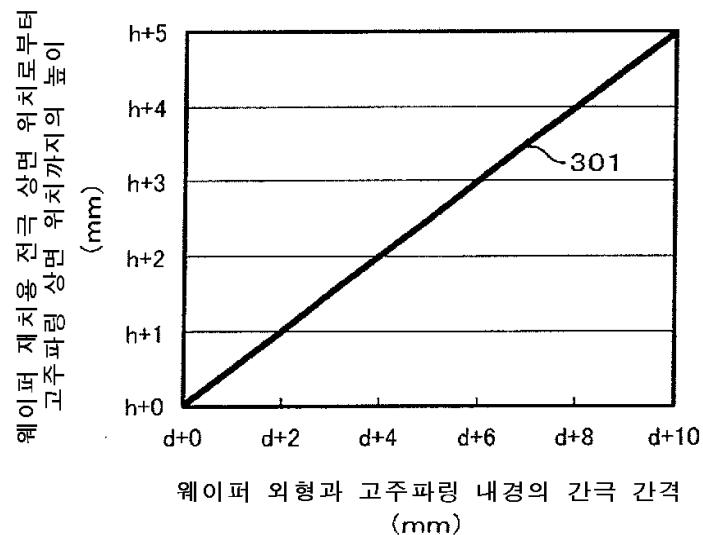
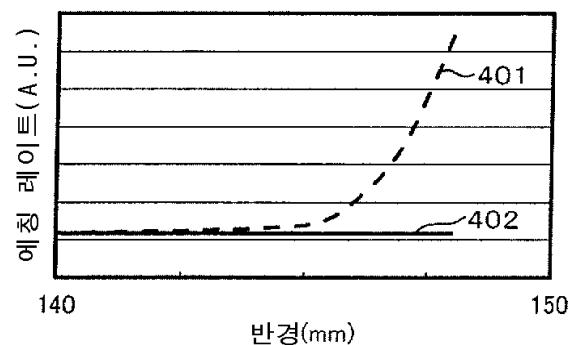
도면

도면1



도면2



도면3**도면4**

도면5

