(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年4月7日(07.04.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/071371 A1

(51) 国際特許分類:
H01L 31/18 (2006.01) *G09F 9/33* (2006.01)
H01L 33/48 (2010.01) *H01S 5/02375* (2021.01)
G09F 9/00 (2006.01)

(21) 国際出願番号： PCT/JP2021/035794

(22) 国際出願日： 2021年9月29日(29.09.2021)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2020-165877 2020年9月30日(30.09.2020) JP

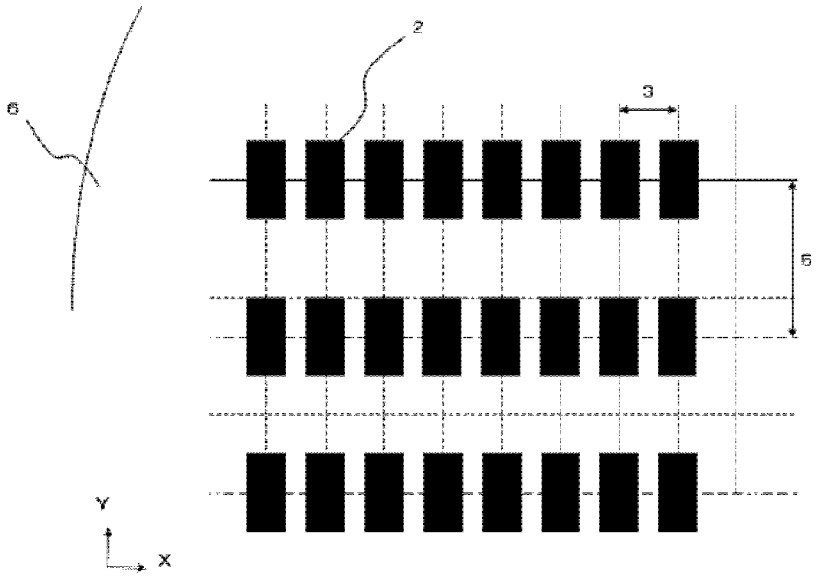
(71) 出願人: 信越化学工業株式会社 (**SHIN-ETSU CHEMICAL CO., LTD.**) [JP/JP]; 〒1000005 東京都千代田区丸の内一丁目４番１号 Tokyo (JP).

(72) 発明者: 山岡 裕 (**YAMAOKA Hiroshi**); 〒1038577 東京都中央区日本橋大伝馬町８番１号 丸文株式会社内 Tokyo (JP). 植森 信隆 (**UEMORI Nobutaka**); 〒1038577 東京都中央区日本橋大伝馬町８番１号 丸文株式会社内 Tokyo (JP). 仲田 悟基 (**NAKADA Satoki**); 〒1038577 東京都中央区日本橋大伝馬町８番１号 丸文株式会社内 Tokyo (JP). 齋藤 剛 (**SAITO Takeshi**); 〒1038577 東京都中央区日本橋大伝馬町８番１号 丸文株式会社内 Tokyo (JP). 小沢 周作 (**OZAWA Shusaku**); 〒1038577 東京都中央区日本橋大伝馬町８番１号 丸文株式会社内 Tokyo (JP). 佐藤 伸一 (**SATO Shinichi**); 〒1368580 東

WO 2022/071371 A1

(54) **Title:** LIFTING METHOD FOR OPTICAL DEVICE, LIFTING DEVICE, PRODUCTION METHOD FOR RECEPTOR SUBSTRATE TO WHICH OPTICAL DEVICE HAS BEEN TRANSFERRED, AND DISPLAY PRODUCTION METHOD

(54) 発明の名称： 光デバイスのリフト方法及びその装置、光デバイスが移設されたレセプター基板の製造方法、並びにディスプレイの製造方法



(57) **Abstract:** Provided is a method for transferring to a carrier substrate when the pixel pitch of a display is not an integer multiple of the pitch of an optical device arranged upon a sapphire substrate. A movement speed ratio between a donor substrate and a receptor substrate is determined from an arrangement pitch (3, 4) of an optical device (2) formed upon the sapphire substrate and an arrangement pitch (5, 7) of an optical device scheduled to be transferred to the carrier substrate (6); and the optical device upon the sapphire substrate is transferred to the carrier substrate at the same arrangement pitch as the pixel pitch of the display, by lifting (laser transcribing) in synchronization with movement of the donor substrate.

［続葉有］

京都江東区南砂３丁目３番４号 株式会社フォーサイトテクノ内 Tokyo (JP). 倉田 昌実 **(KURATA Masami)**; 〒1368580 東京都江東区南砂３丁目３番４号 株式会社フォーサイトテクノ内 Tokyo (JP). 佐藤 正彦**(SATO Masahiko)**; 〒1368580 東京都江東区南砂３丁目３番４号 株式会社フォーサイトテクノ内 Tokyo (JP). 阿部 司**(ABE Tsukasa)**; 〒1368580 東京都江東区南砂３丁目３番４号 株式会社フォーサイトテクノ内 Tokyo (JP). 野口 毅**(NOGUCHI Tsuyoshi)**; 〒1368580 東京都江東区南砂３丁目３番４号 株式会社フォーサイトテクノ内 Tokyo (JP). 宇佐美 健人**(USAMI Taketo)**; 〒1368580 東京都江東区南砂３丁目３番４号 株式会社フォーサイトテクノ内 Tokyo (JP).

(74) 代理人: 好宮 幹夫, 外 **(YOSHIMIYA Mikio** et al.); 〒1100005 東京都台東区上野７丁目６番１１号 第一下谷ビル８Ｆ Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第21条(3)）

(57) 要約：ディスプレイの画素ピッチがサファイア基板上に配列された光デバイスのピッチの整数倍でない場合におけるキャリア基板への移載方法を提供する。サファイア基板上に形成された光デバイス（２）の配列ピッチ（３、４）と、キャリア基板（６）上への移載予定の光デバイスの配列ピッチ（５、７）から、ドナー基板とレセプター基板の移動速度の比を決定し、当該ドナー基板の移動に同期してリフト（レーザ転写）することで、サファイア基板上の光デバイスをディスプレイの画素ピッチと同じ配列ピッチにてキャリア基板へ移載する。

明　細　書

発明の名称 ：

光デバイスのリフト方法及びその装置、光デバイスが移設されたレセプター基板の製造方法、並びにディスプレイの製造方法

技術分野

[0001] マイクロＬＥＤの実装工程に関する。

背景技術

[0002] 近年、窒化物半導体の光デバイスが液晶ディスプレイのバックライトや、サイネージ用ディスプレイとして使われるようになっている。これらの用途では、一度に大量の光デバイスを使用するため、高速な移載技術が求められている。高速な移載技術としては、一般にスタンプ方式による一括移載が行われており、一度に１０００～数万個程度の移載ができるようになってきている。

[0003] 光デバイスは、サファイア基板上に半導体プロセスにより大量に作製され、マイクロＬＥＤと呼ばれる１００μｍ角以下のＬＥＤは４インチ基板で数百万個になる。数十μｍの微小なデバイスであるマイクロＬＥＤはエピ基板であるサファイア基板から分離して利用される。サファイア基板上に配列されている光デバイスにサポート基板を張り合わせ、レーザーリフトオフによりサファイア基板から分離することが一般的である。

[0004] サポート基板またはサポート基板から光デバイスを移載した基板をキャリア基板とし、特殊なスタンプにより、光デバイスを、キャリア基板から、ディスプレイの画素ピッチに応じた間隔でピックアップし、バックプレーン基板へ実装する。よってサファイア基板上の光デバイスのピッチはディスプレイの画素ピッチの１／Ｎ 倍である必要がある。ここでＮは正の整数である。

[0005] 特許文献１には、窒化物半導体のサファイア基板からのレーザーリフトオフについて記載されている。特許文献２及び特許文献３は、異なる方式のスタンプによる高速実装を提案している。特許文献４には、ドナー基板からレセ

プター基板にリフトするリフト装置が記載されている。

先行技術文献

特許文献

[0006] 特許文献1：特表２００７－５０６４４５号公報

特許文献2：特開２０２０－１２９６３８号公報

特許文献3：特開２０１８－１６３９００号公報

特許文献4：特開２０２０－００４４７８号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながらディスプレイの画素ピッチは、ディスプレイサイズや、４Ｋ、８Ｋなどの解像度により多様であり、画素ピッチに対応したサファイア基板上の光デバイスのピッチを用意することは光デバイスの大量生産を妨げコスト高となってしまう。このことは、レーザダイオードやフォトダイオード素子を用いたパネル型デバイスにも共通する課題である。

[0008] 本発明は、上記の問題点である、ディスプレイ等の画素ピッチが光デバイスのピッチの正の整数倍を満たさない場合における課題を解決する方法である。

課題を解決するための手段

[0009] 本発明に係る第１の発明は、ドナー基板であるサファイア基板上の光デバイスを、レセプター基板であるキャリア基板にリフト（ＬＩＦＴ：Laser Induced Forward Transfer）する方法であって、サファイア基板上に形成された光デバイスの配列の基準位置Ｄ、及び配列ピッチＤを取得する工程と、キャリア基板上へリフトにより移載予定の当該光デバイスの配列の基準位置Ｒ及び配列ピッチＲを取得する工程と、基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板を対向させ、光デバイスの表面からキャリア基板までの距離が所定の値になるように、サファイア基板及びキャリア基板のいずれか又は両方の位置を調整する工程と、配列ピッチＤと配列ピッチＲから

サファイア基板とキャリア基板のスキャン速度比ＶＲを算出する工程と、サファイア基板と光デバイスの境界面にサファイア基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する工程と、基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板の水平面内の相対位置を合わせ、前記速度比ＶＲで、サファイア基板とキャリア基板をスキャン動作させる工程と、スキャン動作に連動してレーザ光を照射しリフトする工程と、を含むリフト方法である。ここで、「光デバイス」には、上記各工程を利用できる限りにおいて、レーザダイオードやフォトダイオードが含まれる。

[0010] 第２の発明は、第１の発明において、前記配列ピッチＤが、Ｘ方向の配列ピッチＤＸと、Ｙ方向の配列ピッチＤＹで構成され、前記配列ピッチＲが、Ｘ方向の配列ピッチＲＸと、Ｙ方向の配列ピッチＲＹで構成され、前記速度比ＶＲが、配列ピッチＤＸとＲＸから算出されるＸ方向の速度比ＶＲＸと、配列ピッチＤＹとＲＹから算出されるＹ方向の速度比ＶＲＹで構成され、速度比ＶＲＹでサファイア基板上の光デバイスをキャリア基板にリフトした後に、そのキャリア基板をサファイア基板の代わりにドナー基板としてスキャン方向に対し水平面で９０度回転させて装着して、速度比ＶＲＸで第２キャリア基板にリフトする工程とを更に含むリフト方法である。

[0011] 第３の発明は、第２の発明において、前記レーザ光の照射がフォトマスクを用いた縮小投影であり、当該フォトマスクは、Ｙ方向に光デバイス略1個分、Ｘ方向に配列ピッチＤＸで光デバイス２個以上に対応する開口である第1開口部と、Ｘ方向に光デバイス略1個分、Ｙ方向に配列ピッチＲＹで光デバイス２個以上に対応する開口である第２開口部とを有し、速度比ＶＲＹでリフトする場合は第１開口部を、速度比ＶＲＸでリフトする場合は第２開口部を用いるようマスクを切り替える工程とを更に含むリフト方法である。

[0012] 第４の発明は、前記フォトマスクの開口部が、個々の光デバイスに略光デバイスの形状で照射される開口群である、第３の発明におけるリフト方法である。

[0013] 第５の発明は、ドナー基板であるサファイア基板上の光デバイスを、レセプター基板であるキャリア基板にリフトするリフト装置であって、サファイア基板上に形成された光デバイスの配列の基準位置Ｄ、及び配列ピッチＤを取得する第1処理部と、キャリア基板上へリフトにより移載予定の当該光デバイスの配列の基準位置Ｒ及び配列ピッチＲを取得する第２処理部と、基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板を対向させ、光デバイスの表面からキャリア基板までの距離が所定の値になるように、サファイア基板及びキャリア基板のいずれか又は両方の位置を調整するステージ及びステージコントローラと、配列ピッチＤと配列ピッチＲからサファイア基板とキャリア基板のスキャン速度比ＶＲを算出する第３処理部と、サファイア基板と光デバイスの境界面にサファイア基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する縮小投影光学系と、基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板の水平面内の相対位置を合わせ、前記速度比ＶＲで、サファイア基板とキャリア基板をスキャン動作させるステージ及びステージコントローラと、当該スキャン動作に連動してレーザ光を照射するレーザ装置とを有するリフト装置である。

[0014] 第６の発明は、ドナー基板であるサファイア基板上の微小素子を、接着層を有するレセプター基板にリフトする方法であって、ドナー基板上に配列された微小素子の三次元サイズ、当該配列の基準位置Ｄ、及び配列ピッチＤを取得する工程と、レセプター基板上へリフトにより実装予定の当該微小素子の配列の基準位置Ｒ及び配列ピッチＲを取得する工程と、基準位置Ｄと基準位置Ｒに基づき、ドナー基板とレセプター基板を対向させ、その基板間隔を測定し、微小素子の下面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する工程と、ドナー基板とレセプター基板の水平面内の相対位置を合わせ、ドナー基板と微小素子の境界面にドナー基板の裏面側からレーザ光を縮小投影する工程とを含み、前記縮小投影されるレーザ光は、ＫｒＦエキシマレーザ光であり、その照射エネルギー密度は、０．５～２Ｊ／ｃｍ^2、前記基板間隔を満

たす雰囲気の密度は、１～２ｋｇ／ｍ^3、前記接着層は、硬度２０～５０（ＪＩＳ　タイプＡ）、厚さは５μｍ以上、前記所定の値は、１０～２００μｍの各範囲にあるリフト方法である。

発明の効果

[0015] これにより、ディスプレイの画素ピッチが光デバイスのピッチの整数倍を満たさない場合でもスタンプ方式を用いた高速実装を行うことができるという効果がある。

図面の簡単な説明

[0016] [図1]ドナー基板であるサファイア基板上のマイクロＬＥＤの配列の図である。

[図2]フォトマスクパターンの1例である。

[図3]4インチΦサファイア基板へのレーザ照射例である。

[図4]Ｙ方向のリフト後のマイクロＬＥＤの配列の図である。

[図5]Ｘ方向のリフト前後のマイクロＬＥＤの配列の図である。

[図6]ＲＧＢが実装された第２キャリア基板の図である。

発明を実施するための形態

[0017] 以下、本発明の実施の形態について説明するが、本発明は以下の実施の形態に限定されない。尚、以下の全ての図面においては、各構成要素を図面上で認識し易くするため、各構成要素の寸法及び比率を実際のものとは適宜に異ならせている。

[0018] 本実施の形態では光デバイスは、ＧａＮ（窒化ガリウム）系半導体のＬＥＤ（発光ダイオード）であるとして説明する。ＬＥＤの製造会社は、サファイア基板上に多数のＬＥＤを形成し、１００μｍ以下のマイクロＬＥＤの場合は、サファイア基板のまま、またはレーザーリフトオフで移載したキャリア基板を、ＬＥＤを使ったディスプレイを製作している会社（以下、ＬＥＤディスプレイメーカ）に供給している。

[0019] ここではサファイア基板からの処理について説明する。

４インチのサファイア基板の場合、基板上に数百万個のマイクロＬＥＤが形

成されている。図１は、サファイア基板上（１）に形成されたマイクロＬＥＤ（２）の配列の図である。ＬＥＤサイズは、２０×４０μｍ（Ｘ×Ｙ）、Ｘ方向の配列ピッチ（３）は、３０μｍ、Ｙ方向の配列ピッチ（４）は６０μｍとなっている。

[0020] 本サファイア基板は、本実施の形態にかかるリフト方法で対象とする光デバイスを形成した基板の一例である。サファイア基板の背面はレーザが透過するように研磨されており、ＬＥＤが形成されている表面は高輝度化のために凹凸加工がされている。

[0021] 次表１にディスプレイの種類と画素ピッチの関係を記す。２１インチディスプレイの場合は、画素ピッチが前記サファイア基板の配列ピッチの正の整数倍となるため、通常のレーザーリフトオフを行うだけでスタンプに好適なキャリア基板が作製でき、スタンプを用いた高速実装が可能である。

[0022] [表1]

ディスプレイ種類	画素ピッチ
１００インチ（４Ｋ）	０．５７７ｍｍ
１００インチ（８Ｋ）	０．２８８ｍｍ
５５インチ（４Ｋ）	０．３１６ｍｍ
５５インチ（８Ｋ）	０．１５８ｍｍ
２１インチ（４Ｋ）	０．１２０ｍｍ
２１インチ（８Ｋ）	０．０６０ｍｍ

[0023] ここでは１００インチディプレイ（４Ｋ、８Ｋ）用のキャリア基板を作製する方法を説明する。

[0024] 表１のように１００インチディスプレイの画素ピッチは、４Ｋ（３８４０×２１６０画素）で０．５７７ｍｍ、８Ｋ（７６８０×４３２０画素）で０．２８８ｍｍとなっており、前記配列ピッチ３０μｍ、配列ピッチ６０μｍの整数倍ではない。整数になるターゲット配列ピッチとして７２．１μｍを選択する。前記画素ピッチは４Ｋでターゲット配列ピッチの８倍、８Ｋでターゲット配列ピッチの４倍となる。

[0025] 次にリフト装置を用いたターゲット配列ピッチのキャリア基板作製について

説明する。リフト装置は特許文献４に記載のリフト装置を用いる。サファイア基板は、リフト装置のドナー基板としてドナーステージにマイクロＬＥＤが形成された面を下向きにて吸着され、接着層を有するキャリア基板は、リフト装置のレセプター基板としてレセプターステージに、サファイア基板に対向するように吸着される。

[0026] 各基板をステージに搬送するロボットの位置決め精度が十分であれば、予め入力されている２つ以上のアライメントマークの座標を高倍率カメラ位置に移動させ、画像処理にてアライメントマークを認識、カメラ中心からのズレ量を算出し、ステージにフィードバックすることで高精度アライメントを行う。搬送系の精度が不十分の場合は低倍率カメラを使ってアライメントを行うか位置決めセンサにて粗調整を行う必要がある。

[0027] アライメント後、基板間の間隙をレセプターステージのＺ軸で調整する。マイクロＬＥＤから接着層までの間隙である所定の値は、ハイトセンサで測った各基板位置と、サファイア基板の厚さ、マイクロＬＥＤの厚さ、キャリア基板の厚さ、接着層の厚さ等に基づき設定される。前記所定の値は、１０～２００μｍが好適であり、５０～１５０μｍがより好適である。間隙が１０μｍより狭いと基板の撓みで接触する恐れがあり、２００μｍより広いと移載した際のマイクロＬＥＤの着座位置精度が低下するためである。

[0028] 素子損傷及び着座位置精度においては、マイクロＬＥＤ飛しょう時の空気抵抗に関連し、ドナー基板とレセプター基板の間の気体の密度も重要である。次表２に代表的な気体の密度の一覧を示す。

[0029] [表2]

気体	密度（ｋｇ／ｍ３）、０℃	参考
空気	１．２９３	１．０９１@４０℃
窒素	１．２５０	１．０２３@５０℃
酸素	１．４２９	１．１６８@５０℃
オゾン	２．１４	
アルゴン	１．７８４	１．５１９@５０℃
ヘリウム	０．１７８５	

[0030] ヘリウムのように密度の低い気体では飛しょう速度の適切な低下が得られず

欠け割れなど素子損傷を起こす。気体密度が高すぎると気体による抵抗が大きく僅かな非対称性で着座位置精度が悪くなる。飛しょう距離である前記所定の値１０～２００μｍにおいては、気体密度は１～２ｋｇ／ｍ^{3}が好適である。

[0031] サファイア基板とキャリア基板のステージスキャンの速度比は、前記サファイア基板の配列ピッチと１００インチディスプレイ用のキャリア基板のターゲット配列ピッチの比となる。サファイア基板のステージ速度を基準として２００ｍｍ／ｓに設定すると、キャリア基板のステージ速度は、Ｘ方向で２．４０３３３３３３３倍の４８０．６６６６６７ｍｍ／ｓ、Ｙ方向で１．２０１６６６６６７倍の２４０．３３３３３３ｍｍ／ｓとなる。

[0032] フォトマスクは、５インチ角の石英ガラス基板にクロムが１００～２００ｎｍ蒸着されたクロムマスクを用い、図１のＸ方向に５００個のマイクロＬＥＤの配列及びサイズに対応する開口を有するパターンと、図４のＹ方向に２００個のマイクロＬＥＤの配列及びサイズに対応する開口を有するパターンが作製されている。

[0033] マスクパターンについて図２で説明する。図２の黒部は遮光するクロム面、白部はレーザが透過する開口である。１／５の投影光学系のためマスク面では投影面フィールドサイズの５倍となる。よって１ＬＥＤあたりの開口は１００μｍ×２００μｍ、ピッチは１５０μｍで、５００個の開口群の長さは７４．９５ｍｍとなる。キャリア基板の接着層がレーザ照射によるダメージがない場合は、７５０００μｍ×２５０μｍ等の長方形の開口でも良い。

[0034] フォトマスク座標系とステージ座標系を合わせるアライメントはマスク交換時に行う。高精度な加工が必要な場合は同一マスク内のパターン切替時にもマスクアライメントを行う。マスクアライメントの方法は装置構成により異なり、マスクに形成されているアライメントマークを高倍率カメラにて観察しアライメントを行う方法と、ステージに設置したプロファイラにてマスク投影イメージを観察しアライメントを行う方法がある。

[0035] マスクの光軸に対するΘズレ、すなわち基板ステージのスキャン軸に対する

マスクのΘズレがあった場合はマスクステージで合わせる必要があるが、光軸に対して垂直な面内、ＸＹ方向のズレに関してはマスクステージでアライメントしても良いし、基板ステージ側で補正値を持つことでマスクアライメントとしてもよい。

[0036] 実際のリフト動作について説明する。ドナー基板は、前記４インチΦサファイア基板を用いる。レセプター基板は、６インチΦ石英基板であり、表面には接着性のある硬度３０、厚さ２０μｍ接着層を設けている。接着層は、硬すぎるとマイクロＬＥＤが割れる等の損傷が生じ、柔らかすぎると跳ねてしまい着座しない、または接着層に埋まってしまうなど問題があるため、硬度は２０～５０（ＪＩＳ　タイプＡ）で、レセプター基板の種類に影響され難く、接着層の材料の特性が主になる厚さ５μｍ以上が望ましい。この硬度は２５～４０であることがより好適である。また、接着層の厚さは１００μｍ以下であることが好ましく、１０～５０μｍであることがより好ましい。

[0037] 最初に図１においてＹ方向でリフトを行う。フォトマスクは図１のＸ方向に５００個のマイクロＬＥＤの配列及びサイズに対応する開口を有するパターンを設定する。ドナーステージとレセプターステージの等速領域の速度として、２００ｍｍ／ｓと２４０．３３３３３３ｍｍ／ｓを設定する。

[0038] 図３を用い４インチΦ基板に照射方法を説明する。約１５ｍｍのマスクパターンを投影によるスキャン照射を７回行うことで全面を照射する。ハッチングしているエリアが照射エリアであり、マイクロＬＥＤの実装位置のみに照射を行う。

[0039] 仮にドナー基板である４インチΦ基板の照射開始位置（Ｘ，Ｙ）が（０，－１０．０）の場合、レセプター基板である６インチΦ基板の照射開始位置は（０，－１２．０１６６６７）となる。この開始位置で前記設定された等速度になっているように加速距離を設けており、照射エリアは全て等速であり、ステージ座標基準でパルスレーザにトリガを入れてマイクロＬＥＤの実装されている座標のみに照射を行っている。

[0040] ＧａＮ系マイクロＬＥＤのサファイア基板からのリフトは、エピ基板のため

高いエネルギー密度が必要で０．５～２Ｊ／ｃｍ^{2}である。

[0041] リフトの結果の配列の一部を図４に示す。マイクロＬＥＤは、６インチΦ基板上にＹ方向に配列ピッチ（５）が広がった縦長の楕円状に配列している。

[0042] 次に図４のＸ方向のリフトを行う。レセプターステージから外された６インチΦ石英基板（第１キャリア基板（６））を図４ＸＹ面内で９０度回転させてドナー基板として吸着する。レセプター基板には、ブランクの６インチΦ石英基板を第２キャリア基板（８）として吸着する。

[0043] フォトマスクは、図４のＹ方向に２００個のマイクロＬＥＤの配列及びサイズに対応する開口を有するパターンに切り替える。ドナー基板、レセプター基板とフォトマスクのアライメントは前記と同様である。

[0044] ドナーステージとレセプターステージの等速領域の速度として、２００ｍｍ／ｓと４８０．６６６６６７ｍｍ／ｓを設定する。照射方法については前記と同様である。スキャン照射を９回行い、全面を照射する。仮にドナー基板の照射開始位置（Ｘ，Ｙ）が（０，－１０．０）の場合、レセプター基板の照射開始位置は（０，－２４．０３３３３３）となる。１回目のＹ方向のリフト結果の座標に基づき、前記と同様のスキャン照射を行うことで図５に示すようにＸＹ方向に配列ピッチを調整したリフトの結果を得ることができる。

[0045] ここまで図１のＹ方向の配列ピッチを調整してからＸ方向の配列を調整する順番で説明したがＸ方向を調整してからＹ方向を調整しても良い。

[0046] 単色のマイクロＬＥＤのキャリア基板作製方法を説明したが、ＲＧＢ夫々のマイクロＬＥＤを続けてリフトし、ＲＧＢが並んだ第２キャリア基板を作製してもよい。ＲＧＢ３色全てＧａＮ系であれば前記工程でＲＧＢ夫々に第１キャリア基板を作製し、第２キャリア基板に対し、ＲＧＢをずらしながらリフトすることで作製することができる。図６にＲＧＢを実装した第２キャリア基板の例を示す。Ｒ（赤）がＧａＡｓ系の場合は、予めサファイア基板または石英ガラス基板に、電極が表面になる向きで移載をしておく必要があるが、同様の手順でＲＧＢが並んだ第２キャリア基板を作製することができる

。この場合、サファイア基板または石英ガラス基板は、化合物半導体のエピ基板ではないためリフトする際のエネルギー密度は低くても良く、０．２～１．５Ｊ／ｃｍ^{2}である。

[0047] 以上、本発明の実施形態について詳述したが、一方で本発明について異なる視点から表現すると下記（１）～（２５）のようになる。

（１）　ドナー基板であるサファイア基板上の光デバイスを、レセプター基板であるキャリア基板にリフトする方法であって、

サファイア基板上に形成された光デバイスの配列の基準位置Ｄ、及び配列ピッチＤを取得する工程と、

キャリア基板上へリフトにより移載予定の当該光デバイスの配列の基準位置Ｒ及び配列ピッチＲを取得する工程と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板を対向させ、光デバイスの表面からキャリア基板までの距離が所定の値になるように、サファイア基板及びキャリア基板のいずれか又は両方の位置を調整する工程と、

配列ピッチＤと配列ピッチＲからサファイア基板とキャリア基板のスキャン速度比ＶＲを算出する工程と、

サファイア基板と光デバイスの境界面にサファイア基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する工程と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板の水平面内の相対位置を合わせ、前記速度比ＶＲで、サファイア基板とキャリア基板をスキャン動作させる工程と、

スキャン動作に連動してレーザ光を照射しリフトする工程と、

を含むリフト方法。

（２）　前記配列ピッチＤは、Ｘ方向の配列ピッチＤＸと、Ｙ方向の配列ピッチＤＹで構成され

前記配列ピッチＲは、Ｘ方向の配列ピッチＲＸと、Ｙ方向の配列ピッチＲＹで構成され、

前記速度比ＶＲは、配列ピッチＤＸとＲＸから算出されるＸ方向の速度比ＶＲＸと配列ピッチＤＹとＲＹから算出されるＹ方向の速度比ＶＲＹで構成され、

速度比ＶＲＹでリフトした後に、キャリア基板をサファイア基板の代わりにドナー基板としてスキャン方向に対し水平面で９０度回転させて装着して、速度比ＶＲＸで第２キャリア基板にリフトする工程と、

を更に含む、（１）に記載のリフト方法。

（３）　前記レーザ光の照射はフォトマスクを用いた縮小投影であり、当該フォトマスクは、Ｙ方向に光デバイス略１個分、Ｘ方向に配列ピッチＤＸで光デバイス２個以上に対応する開口である第1開口部と、Ｘ方向に光デバイス略１個分、Ｙ方向に配列ピッチＲＹで光デバイス２個以上に対応する開口である第２開口部と、

を有し、

速度比ＶＲＹでリフトする場合は第１開口部を、速度比ＶＲＸでリフトする場合は第２開口部を用いるようマスクを切り替える工程と、

を更に含む、（２）に記載のリフト方法

（４）　前記フォトマスクの開口部は、個々の光デバイスに略光デバイスの形状で照射される開口群である、（３）に記載のリフト方法。

（５）　ドナー基板であるサファイア基板上の光デバイスを、レセプター基板であるキャリア基板にリフトするリフト装置であって、

サファイア基板上に形成された光デバイスの配列の基準位置Ｄ、及び配列ピッチＤを取得する第１処理部と、

キャリア基板上へリフトにより移載予定の当該光デバイスの配列の基準位置Ｒ及び配列ピッチＲを取得する第２処理部と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板を対向させ、光デバイスの表面からキャリア基板までの距離が所定の値になるように、サファイア基板及びキャリア基板のいずれか又は両方の位置を調整するステージ及びステージコントローラと、

配列ピッチＤと配列ピッチＲからサファイア基板とキャリア基板のスキャン速度比ＶＲを算出する第３処理部と、

サファイア基板と光デバイスの境界面にサファイア基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する縮小投影光学系と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板の水平面内の相対位置を合わせ、前記速度比ＶＲで、サファイア基板とキャリア基板をスキャン動作させるステージ及びステージコントローラと、

当該スキャン動作に連動してレーザ光を照射するレーザ装置と、

を有するリフト装置

（６）　ドナー基板であるサファイア基板上の微小素子を、接着層を有するレセプター基板にリフトする方法であって、

ドナー基板上に配列された微小素子の三次元サイズ、当該配列の基準位置Ｄ、及び配列ピッチＤを取得する工程と、レセプター基板上へリフトにより実装予定の当該微小素子の配列の基準位置Ｒ及び配列ピッチＲを取得する工程と、

基準位置Ｄと基準位置Ｒに基づき、ドナー基板とレセプター基板を対向させ、その基板間隔を測定し、微小素子の下面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する工程と、

ドナー基板とレセプター基板の水平面内の相対位置を合わせ、ドナー基板と微小素子の境界面にドナー基板の裏面側からレーザ光を縮小投影する工程と、

を含み、

前記縮小投影されるレーザ光は、ＫｒＦエキシマレーザ光であり、その照射エネルギー密度は、０．５～２Ｊ／ｃｍ^2、

前記基板間隔を満たす雰囲気の密度は、１～２ｋｇ／ｍ^3、

前記接着層は、硬度２０～５０、厚さは５μｍ以上、

前記所定の値は、１０～２００μｍ、
であるリフト方法。
（７）　ドナー基板上の光デバイスを、レセプター基板にリフトするリフト方法であって、
ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの間に間隙を設け、
所定の間隔で配置されているドナー基板上の隣接する光デバイスを、前記所定の間隔と異なる間隔に変換しながらキャリア基板にリフトするリフト方法。
（８）　前記変換する間隔は、Ｘ方向（光デバイスの短軸方向）である（７）に記載のリフト方法。
（９）　前記変換する間隔は、Ｙ方向（光デバイスの長軸方向）である（７）に記載のリフト方法。
（１０）　前記間隙は、１０～２００μｍである（７）～（９）いずれか一つに記載のリフト方法。
（１１）　前記ドナー基板又は前記レセプター基板をスキャン動作させながらリフトする（７）～（１０）いずれか一つに記載のリフト方法。
（１２）　前記光デバイスは、レーザダイオード又はフォトダイオードである（７）～（１１）いずれか一つに記載のリフト方法。
（１３）　前記光デバイスは、ＬＥＤ又はマイクロＬＥＤである（７）～（１１）いずれか一つに記載のリフト方法。
（１４）　ドナー基板上の光デバイスを、レセプター基板にリフトする光デバイスが移設されたレセプター基板の製造方法であって、
ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの間に間隙を設け、
所定の間隔で配置されているドナー基板上の隣接する光デバイスを、前記所定の間隔と異なる間隔に変換しながらキャリア基板にリフトする光デバイスが移設されたレセプター基板の製造方法。

（１５）　前記変換する間隔は、Ｘ方向（光デバイスの短軸方向）である（１４）に記載の光デバイスが移設されたレセプター基板の製造方法。

（１６）　前記変換する間隔は、Ｙ方向（光デバイスの長軸方向）である（１４）に記載の光デバイスが移設されたレセプター基板の製造方法。

（１７）　前記間隙は、１０～２００μｍである（１４）～（１６）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造方法。

（１８）　前記ドナー基板又は前記レセプター基板をスキャン動作させながらリフトする（１４）～（１７）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造方法。

（１９）　前記光デバイスは、レーザダイオード又はフォトダイオードである（１４）～（１８）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造方法。

（２０）　前記光デバイスは、ＬＥＤ又はマイクロＬＥＤである（１４）～（１８）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造方法。

（２１）　（１４）～（１９）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造方法により得られたレセプター基板上の光デバイスを他の基板に実装するディスプレイの製造方法。

（２２）　前記実装はスタンプ方式による実装である（２１）に記載のディスプレイの製造方法。

（２３）　ドナー基板上の光デバイスを、レセプター基板にリフトする方法であって、

ドナー基板上に形成された光デバイスの配列の配列ピッチＤを取得する工程と、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する工程と、

配列ピッチＤと、レセプター基板上へリフトにより移載予定の前記光デバ

イスの配列ピッチＲからドナー基板とレセプター基板のスキャン速度比ＶＲを算出する工程と、

ドナー基板と光デバイスの境界面にドナー基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する工程と、

前記速度比ＶＲで、ドナー基板とレセプター基板をスキャン動作させる工程と、

スキャン動作に連動してレーザ光を照射しリフトする工程と、

を含むリフト方法。

（２４） ドナー基板上の光デバイスを、レセプター基板にリフトするリフト装置であって、

ドナー基板上に形成された光デバイスの配列の配列ピッチＤを取得する機構と、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する機構と、

配列ピッチＤとレセプター基板上へリフトにより移載予定の当該光デバイスの配列の配列ピッチＲからドナー基板とレセプター基板のスキャン速度比ＶＲを算出する機構と、

ドナー基板と光デバイスの境界面にドナー基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する縮小投影光学系と、

前記速度比ＶＲで、ドナー基板とレセプター基板をスキャン動作させる機構と、

当該スキャン動作に連動してレーザ光を照射するレーザ装置と、

を有するリフト装置

（２５） ドナー基板上の微小素子を、接着層を有するレセプター基板にリフトする方法であって、

ドナー基板とレセプター基板を対向させ、微小素子の下面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板の

いずれか又は両方の位置を調整する工程と、

ドナー基板と微小素子の境界面にドナー基板の裏面側からレーザ光を縮小投影する工程と、

を含み、

前記縮小投影されるレーザ光は、ＫｒＦエキシマレーザ光であり、その照射エネルギー密度は、０．５～２Ｊ／ｃｍ^2、

前記基板間隔を満たす雰囲気の密度は、１～２ｋｇ／ｍ^3、

前記接着層は、硬度２０～５０、厚さは５μｍ以上、

前記所定の値は、１０～２００μｍ、

であるリフト方法。

[0048] また、本発明について更に別の視点から表現すると下記（Ｕ１）～（Ｕ１５）のようになる。

（Ｕ１）　ドナー基板であるサファイア基板上の光デバイスを、レセプター基板であるキャリア基板にリフトするシステムであって、

サファイア基板上に形成された光デバイスの配列の基準位置Ｄ、及び配列ピッチＤを取得する機構と、

キャリア基板上へリフトにより移載予定の当該光デバイスの配列の基準位置Ｒ及び配列ピッチＲを取得する機構と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板を対向させ、光デバイスの表面からキャリア基板までの距離が所定の値になるように、サファイア基板及びキャリア基板のいずれか又は両方の位置を調整する機構と、

配列ピッチＤと配列ピッチＲからサファイア基板とキャリア基板のスキャン速度比ＶＲを算出する機構と、

サファイア基板と光デバイスの境界面にサファイア基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する機構と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板の水平面内の相対位置を合わせ、前記速度比ＶＲで、サファイア基板とキャリア基

板をスキャン動作させる機構と、

スキャン動作に連動してレーザ光を照射しリフトする機構と、

を含むリフトシステム。

（Ｕ２）　前記配列ピッチＤは、Ｘ方向の配列ピッチＤＸと、Ｙ方向の配列ピッチＤＹで構成され

前記配列ピッチＲは、Ｘ方向の配列ピッチＲＸと、Ｙ方向の配列ピッチＲＹで構成され、

前記速度比ＶＲは、配列ピッチＤＸとＲＸから算出されるＸ方向の速度比ＶＲＸと配列ピッチＤＹとＲＹから算出されるＹ方向の速度比ＶＲＹで構成され、

速度比ＶＲＹでリフトした後に、キャリア基板をサファイア基板の代わりにドナー基板としてスキャン方向に対し水平面で９０度回転させて装着して、速度比ＶＲＸで第２キャリア基板にリフトする機構と、

を更に含む、（Ｕ１）に記載のリフトシステム。

（Ｕ３）　前記レーザ光の照射はフォトマスクを用いた縮小投影であり、当該フォトマスクは、Ｙ方向に光デバイス略1個分、Ｘ方向に配列ピッチＤＸで光デバイス２個以上に対応する開口である第1開口部と、Ｘ方向に光デバイス略1個分、Ｙ方向に配列ピッチＲＹで光デバイス２個以上に対応する開口である第２開口部と、

を有し、

速度比ＶＲＹでリフトする場合は第１開口部を、速度比ＶＲＸでリフトする場合は第２開口部を用いるようマスクを切り替える機構と、

を更に含む、（Ｕ２）に記載のリフトシステム

（Ｕ４）　前記フォトマスクの開口部は、個々の光デバイスに略光デバイスの形状で照射される開口群である、（Ｕ３）に記載のリフトシステム。

（Ｕ５）　ドナー基板であるサファイア基板上の光デバイスを、レセプター基板であるキャリア基板にリフトするリフト装置にドナー基板を設置したリフト装置であって、

サファイア基板上に形成された光デバイスの配列の基準位置Ｄ、及び配列ピッチＤを取得する第１処理部と、

キャリア基板上へリフトにより移載予定の当該光デバイスの配列の基準位置Ｒ及び配列ピッチＲを取得する第２処理部と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板を対向させ、光デバイスの表面からキャリア基板までの距離が所定の値になるように、サファイア基板及びキャリア基板のいずれか又は両方の位置を調整するステージ及びステージコントローラと、

配列ピッチＤと配列ピッチＲからサファイア基板とキャリア基板のスキャン速度比ＶＲを算出する第３処理部と、

サファイア基板と光デバイスの境界面にサファイア基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する縮小投影光学系と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板の水平面内の相対位置を合わせ、前記速度比ＶＲで、サファイア基板とキャリア基板をスキャン動作させるステージ及びステージコントローラと、

当該スキャン動作に連動してレーザ光を照射するレーザ装置と、

を有するリフト装置

（Ｕ６）　ドナー基板であるサファイア基板上の微小素子を、接着層を有するレセプター基板にリフトするシステムであって、

ドナー基板上に配列された微小素子の三次元サイズ、当該配列の基準位置Ｄ、及び配列ピッチＤを取得する工程と、レセプター基板上へリフトにより実装予定の当該微小素子の配列の基準位置Ｒ及び配列ピッチＲを取得する機構と、

基準位置Ｄと基準位置Ｒに基づき、ドナー基板とレセプター基板を対向させ、その基板間隔を測定し、微小素子の下面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する機構と、

ドナー基板とレセプター基板の水平面内の相対位置を合わせ、ドナー基板と微小素子の境界面にドナー基板の裏面側からレーザ光を縮小投影する機構と、

を含み、

前記縮小投影されるレーザ光は、ＫｒＦエキシマレーザ光であり、その照射エネルギー密度は、０．５～２Ｊ／ｃｍ^2、

前記基板間隔を満たす雰囲気の密度は、１～２ｋｇ／ｍ^3、

前記接着層は、硬度２０～５０、厚さは５μｍ以上、

前記所定の値は、１０～２００μｍ、

であるリフトシステム。

（Ｕ７）　ドナー基板上の光デバイスを、レセプター基板にリフトするリフトシステムであって、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの間に間隙を設け、

所定の間隔で配置されているドナー基板上の隣接する光デバイスを、前記所定の間隔と異なる間隔に変換しながらキャリア基板にリフトする機構を有するリフトシステム。

（Ｕ８）　前記変換する間隔は、Ｘ方向（光デバイスの短軸方向）である（Ｕ７）に記載のリフトシステム。

（Ｕ９）　前記変換する間隔は、Ｙ方向（光デバイスの長軸方向）である（Ｕ７）に記載のリフトシステム。

（Ｕ１０）　前記間隙は、１０～２００μｍである（Ｕ７）～（Ｕ９）いずれか一つに記載のリフトシステム。

（Ｕ１１）　前記ドナー基板又は前記レセプター基板をスキャン動作させながらリフトする（Ｕ７）～（Ｕ１０）いずれか一つに記載のリフトシステム。

（Ｕ１２）　前記光デバイスは、レーザダイオード又はフォトダイオードである（Ｕ７）～（Ｕ１１）いずれか一つに記載のリフトシステム。

（Ｕ１３）　前記光デバイスは、ＬＥＤ又はマイクロＬＥＤである（Ｕ７）～（Ｕ１１）いずれか一つに記載のリフトシステム。

（Ｕ１４）　ドナー基板上の光デバイスを、レセプター基板にリフトする光デバイスが移設されたレセプター基板の製造システムであって、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの間に間隙を設け、

所定の間隔で配置されているドナー基板上の隣接する光デバイスを、前記所定の間隔と異なる間隔に変換しながらキャリア基板にリフトする機構を有する光デバイスが移設されたレセプター基板の製造システム。

（Ｕ１５）　前記変換する間隔は、Ｘ方向（光デバイスの短軸方向）である（Ｕ１４）に記載の光デバイスが移設されたレセプター基板の製造システム。

（Ｕ１６）　前記変換する間隔は、Ｙ方向（光デバイスの長軸方向）である（Ｕ１４）に記載の光デバイスが移設されたレセプター基板の製造システム。

（Ｕ１７）　前記間隙は、１０～２００μｍである（Ｕ１４）～（Ｕ１６）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造システム。

（Ｕ１８）　前記ドナー基板又は前記レセプター基板をスキャン動作させながらリフトする（Ｕ１４）～（Ｕ１７）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造システム。

（Ｕ１９）　前記光デバイスは、レーザダイオード又はフォトダイオードである（Ｕ１４）～（Ｕ１８）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造システム。

（Ｕ２０）　前記光デバイスは、ＬＥＤ又はマイクロＬＥＤである（Ｕ１４）～（Ｕ１８）いずれか一つに記載の光デバイスが移設されたレセプター基板の製造システム。

（Ｕ２１）　（Ｕ１４）～（Ｕ１９）いずれか一つに記載の光デバイスが移

設されたレセプター基板の製造システムにより得られたレセプター基板上の光デバイスを他の基板に実装する機構を有するディスプレイの製造システム。

（Ｕ２２）　前記実装はスタンプ方式による実装である（Ｕ２１）に記載のディスプレイの製造システム。

（Ｕ２３）　ドナー基板上の光デバイスを、レセプター基板にリフトするシステムであって、

ドナー基板上に形成された光デバイスの配列の配列ピッチＤを取得する機構と、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する機構と、

配列ピッチＤと、レセプター基板上へリフトにより移載予定の前記光デバイスの配列ピッチＲからドナー基板とレセプター基板のスキャン速度比ＶＲを算出する機構と、

ドナー基板と光デバイスの境界面にドナー基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する機構と、

前記速度比ＶＲで、ドナー基板とレセプター基板をスキャン動作させる機構と、

スキャン動作に連動してレーザ光を照射しリフトする機構と、

を含むリフトシステム。

（Ｕ２４）　ドナー基板上の光デバイスを、レセプター基板にリフトするリフト装置にドナー基板を設置したリフト装置であって、

ドナー基板上に形成された光デバイスの配列の配列ピッチＤを取得する機構と、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する機構と、

配列ピッチＤとレセプター基板上へリフトにより移載予定の当該光デバイスの配列の配列ピッチＲからドナー基板とレセプター基板のスキャン速度比ＶＲを算出する機構と、

ドナー基板と光デバイスの境界面にドナー基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する縮小投影光学系と、

前記速度比ＶＲで、ドナー基板とレセプター基板をスキャン動作させる機構と、

当該スキャン動作に連動してレーザ光を照射するレーザ装置と、

を有するリフト装置

（Ｕ２５）　ドナー基板上の微小素子を、接着層を有するレセプター基板にリフトするシステムであって、

ドナー基板とレセプター基板を対向させ、微小素子の下面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する機構と、

ドナー基板と微小素子の境界面にドナー基板の裏面側からレーザ光を縮小投影する機構と、

を含み、

前記縮小投影されるレーザ光は、ＫｒＦエキシマレーザ光であり、その照射エネルギー密度は、０．５～２Ｊ／ｃｍ^2、

前記基板間隔を満たす雰囲気の密度は、１～２ｋｇ／ｍ^3、

前記接着層は、硬度２０～５０、厚さは５μｍ以上、

前記所定の値は、１０～２００μｍ、

であるリフトシステム。

[0049] また、各種機構は別々の機構が別々の機能を有していてもよいし、一つの機構が複数の機能を有していてもよい。

産業上の利用可能性

[0050] マイクロＬＥＤディスプレイの製造工程の一部に利用可能である。また、ＶＣＳＥＬ（垂直共振器面発光レーザ）、ディスプレイプロジェクター、レー

ザプロジェクターの製造工程においてＧａＮ系レーザダイオードの配置の自由度を上げるために利用可能である。さらに、フラットパネルセンサの製造工程においてＧａＮ系フォトダイオードの配置の自由度を上げるために利用可能である。

符号の説明

[0051] １　サファイア基板

２　マイクロＬＥＤ

３　Ｘ軸方向の配列ピッチ

４　Ｙ軸方向の配列ピッチ

５　Ｙ軸方向に調節された配列ピッチ

６　第１キャリア基板

７　Ｘ軸方向に調節された配列ピッチ

８　第２キャリア基板

請求の範囲

[請求項1] ドナー基板であるサファイア基板上の光デバイスを、レセプター基板であるキャリア基板にリフトする方法であって、

サファイア基板上に形成された光デバイスの配列の基準位置Ｄ、及び配列ピッチＤを取得する工程と、

キャリア基板上へリフトにより移載予定の当該光デバイスの配列の基準位置Ｒ及び配列ピッチＲを取得する工程と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板を対向させ、光デバイスの表面からキャリア基板までの距離が所定の値になるように、サファイア基板及びキャリア基板のいずれか又は両方の位置を調整する工程と、

配列ピッチＤと配列ピッチＲからサファイア基板とキャリア基板のスキャン速度比ＶＲを算出する工程と、

サファイア基板と光デバイスの境界面にサファイア基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する工程と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板の水平面内の相対位置を合わせ、前記速度比ＶＲで、サファイア基板とキャリア基板をスキャン動作させる工程と、

スキャン動作に連動してレーザ光を照射しリフトする工程と、

を含むリフト方法。

[請求項2] 前記配列ピッチＤは、Ｘ方向の配列ピッチＤＸと、Ｙ方向の配列ピッチＤＹで構成され

前記配列ピッチＲは、Ｘ方向の配列ピッチＲＸと、Ｙ方向の配列ピッチＲＹで構成され、

前記速度比ＶＲは、配列ピッチＤＸとＲＸから算出されるＸ方向の速度比ＶＲＸと配列ピッチＤＹとＲＹから算出されるＹ方向の速度比ＶＲＹで構成され、

速度比ＶＲＹでリフトした後に、キャリア基板をサファイア基板の代わりにドナー基板としてスキャン方向に対し水平面で９０度回転させて装着して、速度比ＶＲＸで第２キャリア基板にリフトする工程と、

を更に含む、請求項１に記載のリフト方法。

[請求項3] 前記レーザ光の照射はフォトマスクを用いた縮小投影であり、当該フォトマスクは、Ｙ方向に光デバイス略１個分、Ｘ方向に配列ピッチＤＸで光デバイス２個以上に対応する開口である第1開口部と、Ｘ方向に光デバイス略１個分、Ｙ方向に配列ピッチＲＹで光デバイス２個以上に対応する開口である第２開口部と、

を有し、

速度比ＶＲＹでリフトする場合は第１開口部を、速度比ＶＲＸでリフトする場合は第２開口部を用いるようマスクを切り替える工程と、

を更に含む、請求項２に記載のリフト方法

[請求項4] 前記フォトマスクの開口部は、個々の光デバイスに略光デバイスの形状で照射される開口群である、請求項３に記載のリフト方法。

[請求項5] ドナー基板であるサファイア基板上の光デバイスを、レセプター基板であるキャリア基板にリフトするリフト装置であって、

サファイア基板上に形成された光デバイスの配列の基準位置Ｄ、及び配列ピッチＤを取得する第１処理部と、

キャリア基板上へリフトにより移載予定の当該光デバイスの配列の基準位置Ｒ及び配列ピッチＲを取得する第２処理部と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板を対向させ、光デバイスの表面からキャリア基板までの距離が所定の値になるように、サファイア基板及びキャリア基板のいずれか又は両方の位置を調整するステージ及びステージコントローラと、

配列ピッチＤと配列ピッチＲからサファイア基板とキャリア基板のスキャン速度比ＶＲを算出する第３処理部と、

サファイア基板と光デバイスの境界面にサファイア基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する縮小投影光学系と、

基準位置Ｄと基準位置Ｒに基づき、サファイア基板とキャリア基板の水平面内の相対位置を合わせ、前記速度比ＶＲで、サファイア基板とキャリア基板をスキャン動作させるステージ及びステージコントローラと、

当該スキャン動作に連動してレーザ光を照射するレーザ装置と、

を有するリフト装置

[請求項6] ドナー基板であるサファイア基板上の微小素子を、接着層を有するレセプター基板にリフトする方法であって、

ドナー基板上に配列された微小素子の三次元サイズ、当該配列の基準位置Ｄ、及び配列ピッチＤを取得する工程と、レセプター基板上へリフトにより実装予定の当該微小素子の配列の基準位置Ｒ及び配列ピッチＲを取得する工程と、

基準位置Ｄと基準位置Ｒに基づき、ドナー基板とレセプター基板を対向させ、その基板間隔を測定し、微小素子の下面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する工程と、

ドナー基板とレセプター基板の水平面内の相対位置を合わせ、ドナー基板と微小素子の境界面にドナー基板の裏面側からレーザ光を縮小投影する工程と、

を含み、

前記縮小投影されるレーザ光は、ＫｒＦエキシマレーザ光であり、その照射エネルギー密度は、０．５～２Ｊ／ｃｍ^2、

前記基板間隔を満たす雰囲気の密度は、１～２ｋｇ／ｍ^3、

前記接着層は、硬度２０～５０、厚さは５μｍ以上、

前記所定の値は、１０～２００μｍ、

であるリフト方法。

[請求項7] ドナー基板上の光デバイスを、レセプター基板にリフトするリフト方法であって、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの間に間隙を設け、

所定の間隔で配置されているドナー基板上の隣接する光デバイスを、前記所定の間隔と異なる間隔に変換しながらキャリア基板にリフトするリフト方法。

[請求項8] 前記変換する間隔は、Ｘ方向（光デバイスの短軸方向）である請求項７に記載のリフト方法。

[請求項9] 前記変換する間隔は、Ｙ方向（光デバイスの長軸方向）である請求項７に記載のリフト方法。

[請求項10] 前記間隙は、１０～２００μｍである請求項７～９いずれか一項に記載のリフト方法。

[請求項11] 前記ドナー基板又は前記レセプター基板をスキャン動作させながらリフトする請求項７～１０いずれか一項に記載のリフト方法。

[請求項12] 前記光デバイスは、レーザダイオード又はフォトダイオードである請求項７～１１いずれか一項に記載のリフト方法。

[請求項13] 前記光デバイスは、ＬＥＤ又はマイクロＬＥＤである請求項７～１１いずれか一項に記載のリフト方法。

[請求項14] ドナー基板上の光デバイスを、レセプター基板にリフトする光デバイスが移設されたレセプター基板の製造方法であって、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの間に間隙を設け、

所定の間隔で配置されているドナー基板上の隣接する光デバイスを、前記所定の間隔と異なる間隔に変換しながらキャリア基板にリフトする光デバイスが移設されたレセプター基板の製造方法。

[請求項15] 前記変換する間隔は、Ｘ方向（光デバイスの短軸方向）である請求

項１４に記載の光デバイスが移設されたレセプター基板の製造方法。

[請求項16] 前記変換する間隔は、Ｙ方向（光デバイスの長軸方向）である請求項１４に記載の光デバイスが移設されたレセプター基板の製造方法。

[請求項17] 前記間隙は、１０～２００μｍである請求項１４～１６いずれか一項に記載の光デバイスが移設されたレセプター基板の製造方法。

[請求項18] 前記ドナー基板又は前記レセプター基板をスキャン動作させながらリフトする請求項１４～１７いずれか一項に記載の光デバイスが移設されたレセプター基板の製造方法。

[請求項19] 前記光デバイスは、レーザダイオード又はフォトダイオードである請求項１４～１８いずれか一項に記載の光デバイスが移設されたレセプター基板の製造方法。

[請求項20] 前記光デバイスは、ＬＥＤ又はマイクロＬＥＤである請求項１４～１８いずれか一項に記載の光デバイスが移設されたレセプター基板の製造方法。

[請求項21] 請求項１４～１９いずれか一項に記載の光デバイスが移設されたレセプター基板の製造方法により得られたレセプター基板上の光デバイスを他の基板に実装するディスプレイの製造方法。

[請求項22] 前記実装はスタンプ方式による実装である請求項２１に記載のディスプレイの製造方法。

[請求項23] ドナー基板上の光デバイスを、レセプター基板にリフトする方法であって、

ドナー基板上に形成された光デバイスの配列の配列ピッチＤを取得する工程と、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する工程と、

配列ピッチＤと、レセプター基板上へリフトにより移載予定の前記光デバイスの配列ピッチＲからドナー基板とレセプター基板のスキャ

ン速度比ＶＲを算出する工程と、

ドナー基板と光デバイスの境界面にドナー基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する工程と、

前記速度比ＶＲで、ドナー基板とレセプター基板をスキャン動作させる工程と、

スキャン動作に連動してレーザ光を照射しリフトする工程と、

を含むリフト方法。

[請求項24] ドナー基板上の光デバイスを、レセプター基板にリフトするリフト装置であって、

ドナー基板上に形成された光デバイスの配列の配列ピッチＤを取得する機構と、

ドナー基板とレセプター基板を対向させ、光デバイスの表面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセプター基板のいずれか又は両方の位置を調整する機構と、

配列ピッチＤとレセプター基板上へリフトにより移載予定の当該光デバイスの配列の配列ピッチＲからドナー基板とレセプター基板のスキャン速度比ＶＲを算出する機構と、

ドナー基板と光デバイスの境界面にドナー基板の裏面側からレーザ光を１列に並んだ複数個の光デバイスに向けて照射する縮小投影光学系と、

前記速度比ＶＲで、ドナー基板とレセプター基板をスキャン動作させる機構と、

当該スキャン動作に連動してレーザ光を照射するレーザ装置と、

を有するリフト装置。

[請求項25] ドナー基板上の微小素子を、接着層を有するレセプター基板にリフトする方法であって、

ドナー基板とレセプター基板を対向させ、微小素子の下面からレセプター基板までの距離が所定の値になるように、ドナー基板及びレセ

プター基板のいずれか又は両方の位置を調整する工程と、

ドナー基板と微小素子の境界面にドナー基板の裏面側からレーザ光を縮小投影する工程と、

を含み、

前記縮小投影されるレーザ光は、ＫｒＦエキシマレーザ光であり、その照射エネルギー密度は、０．５～２Ｊ／ｃｍ^2、

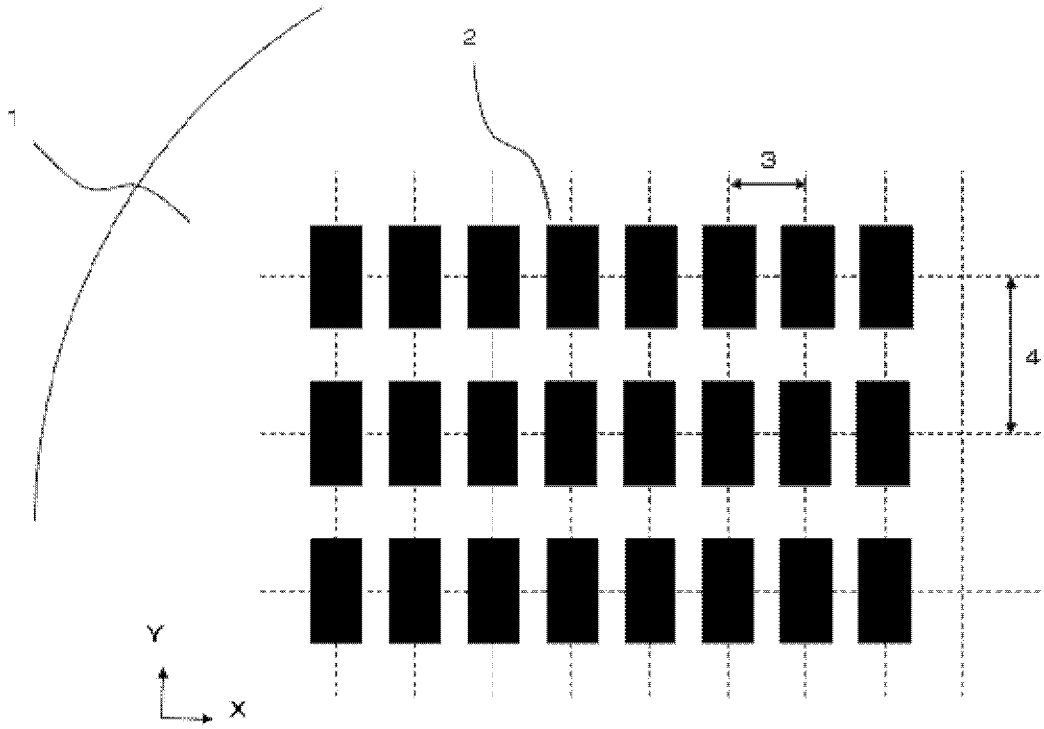
前記基板間隔を満たす雰囲気の密度は、１～２ｋｇ／ｍ^3、

前記接着層は、硬度２０～５０、厚さは５μｍ以上、

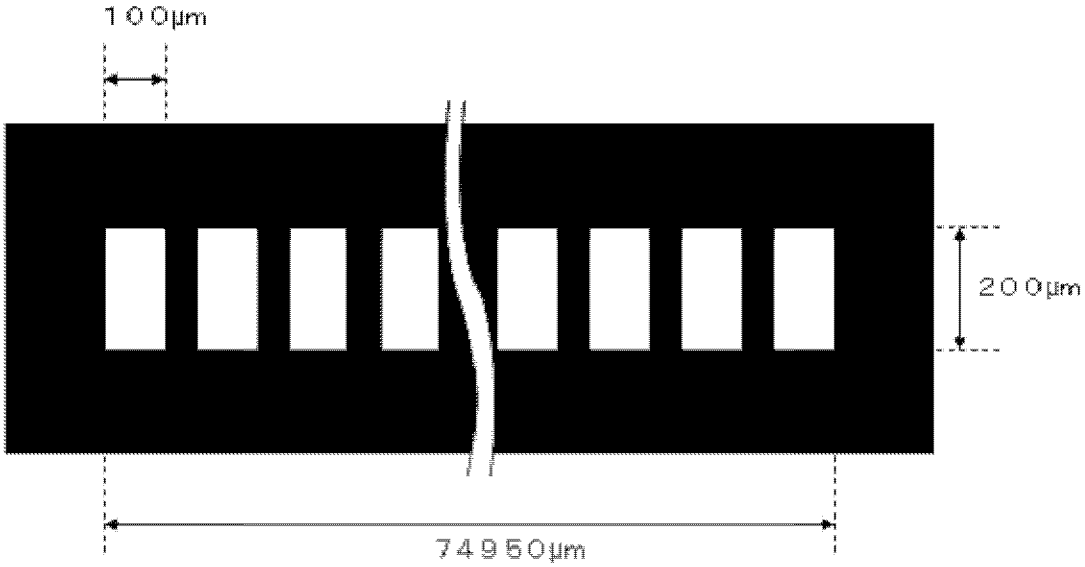
前記所定の値は、１０～２００μｍ、

であるリフト方法。

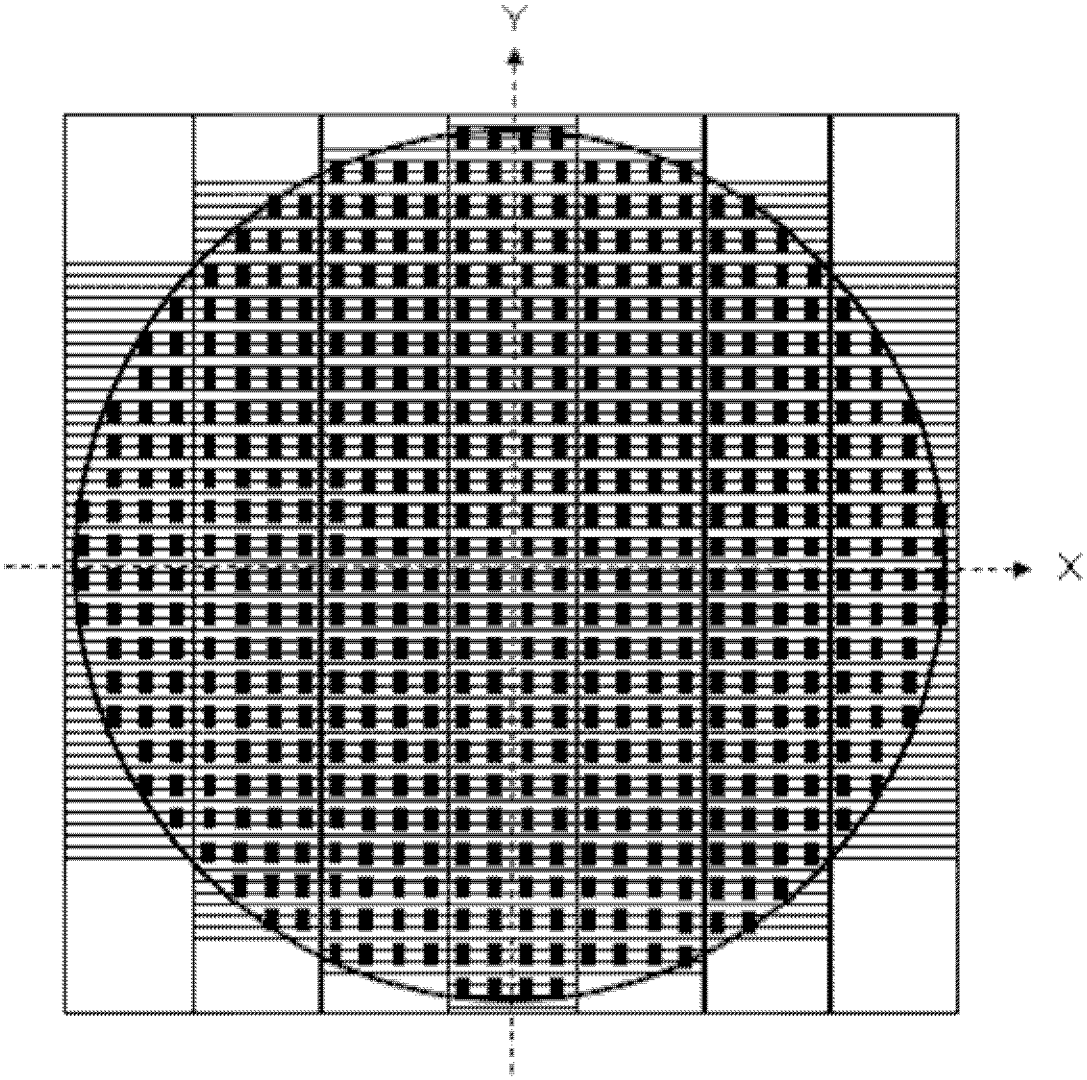
[図1]



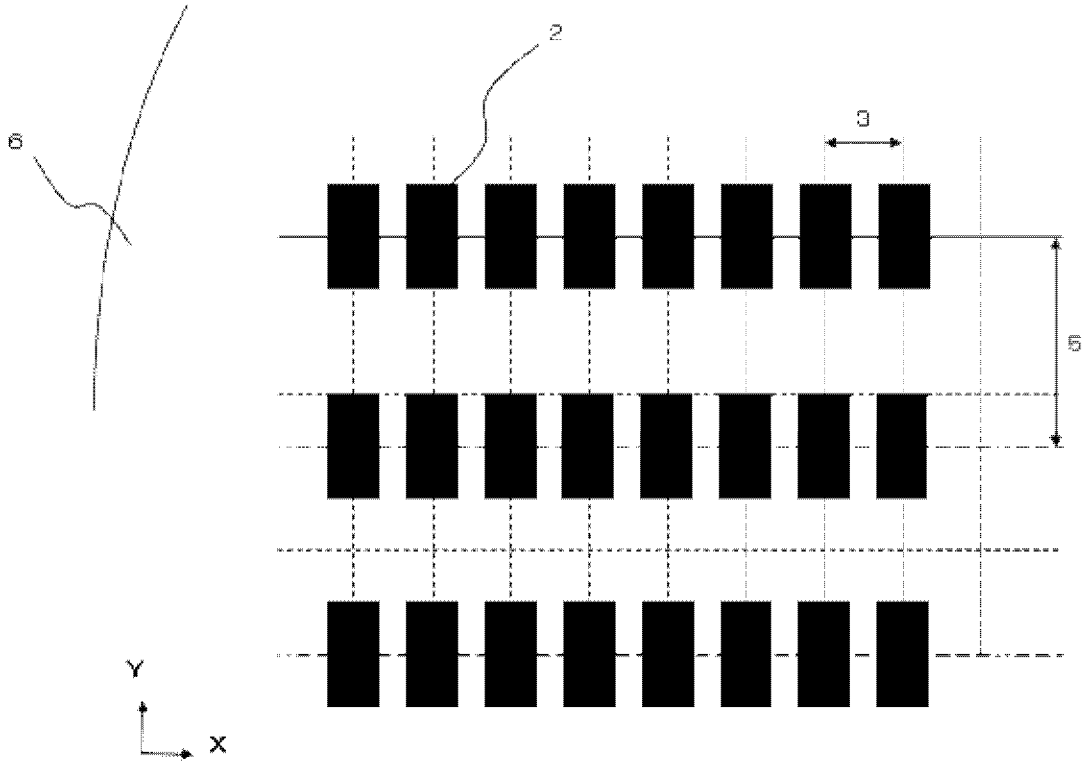
[図2]



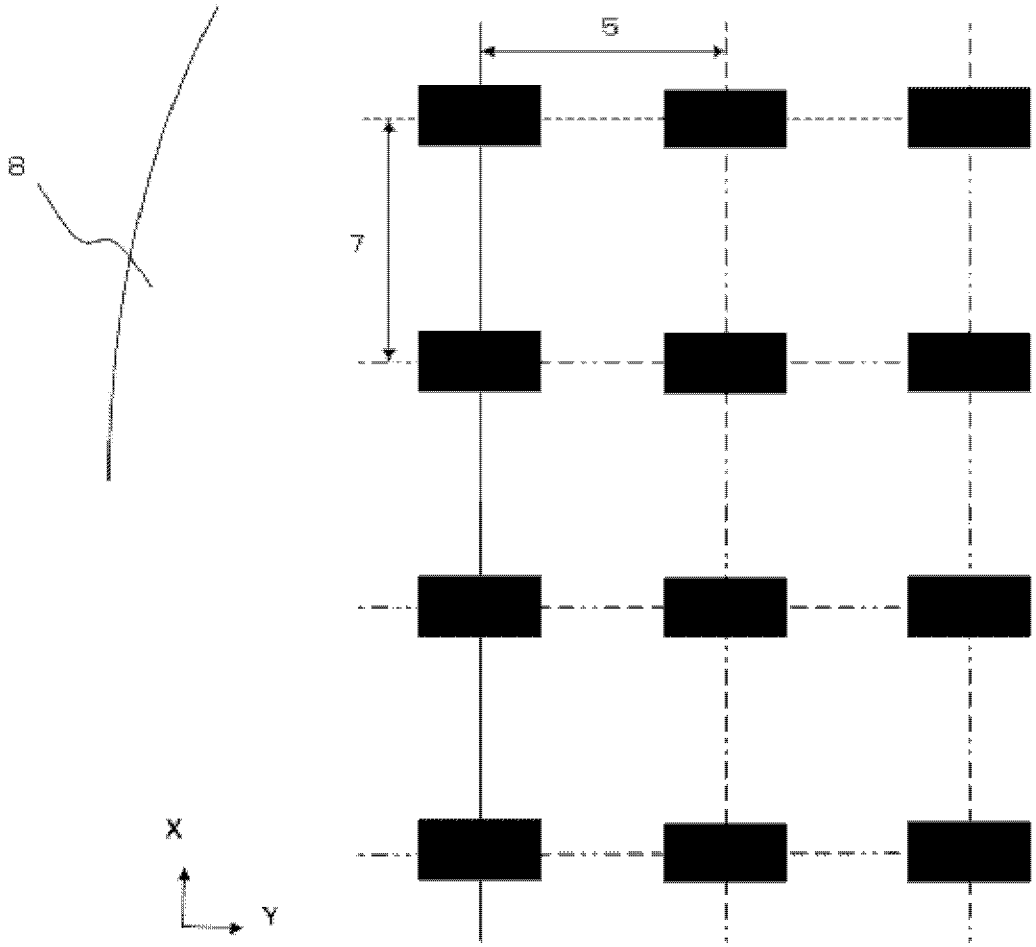
[図3]



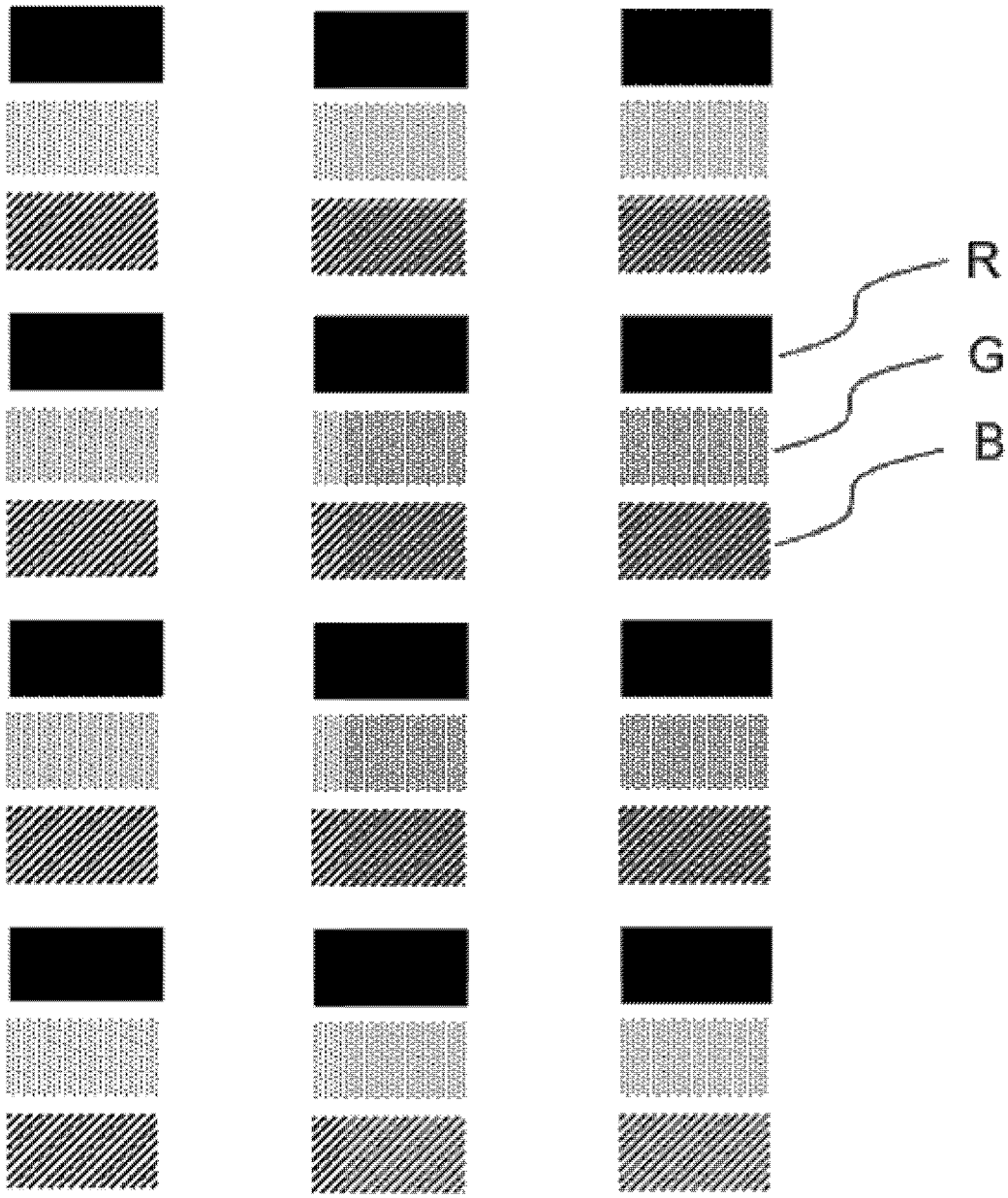
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/035794

A. CLASSIFICATION OF SUBJECT MATTER

H01L 31/18(2006.01)i; ***H01L 33/48***(2010.01)i; ***G09F 9/00***(2006.01)i; ***G09F 9/33***(2006.01)i; ***H01S 5/02375***(2021.01)i
FI: H01L33/48; G09F9/33; G09F9/00 338; H01S5/02375; H01L31/04 460

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/18; H01L33/48; G09F9/00; G09F9/33; H01S5/02375

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2021
Registered utility model specifications of Japan 1996-2021
Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2019-67892 A (TORAY ENG. CO., LTD.) 25 April 2019 (2019-04-25) paragraphs [0017]-[0043], fig. 1-3	1, 7-11, 13-18, 20-21, 23
Y		2-6, 12, 19, 22, 24-25
Y	JP 2018-60993 A (TORAY ENG. CO., LTD.) 12 April 2018 (2018-04-12) paragraphs [0040]-[0052], [0084]-[0088], fig. 3-5, 11-13	2-4
Y	JP 2020-4478 A (MARUBUN CO., LTD.) 09 January 2020 (2020-01-09) paragraphs [0042]-[0046], [0059], [0067]-[0072], [0087]-[0089], fig. 9	3-6, 24, 25
Y	JP 2014-225588 A (STANLEY ELECTRIC CO., LTD.) 04 December 2014 (2014-12-04) paragraph [0059]	6, 25
Y	JP 2013-247372 A (BOARD OF TRUSTEES OF THE UNIV. OF ILLINOIS) 09 December 2013 (2013-12-09) paragraphs [0004]-[0006], [0013]	12, 19
Y	JP 2018-506850 A (OSRAM OPTO SEMICONDUCTORS GMBH) 08 March 2018 (2018-03-08) paragraphs [0066], [0067], fig. 13, 14	22

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
29 October 2021	**09 November 2021**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-62825 A (SONY CORP.) 28 February 2002 (2002-02-28) entire text, all drawings	1-25
A	JP 2002-118124 A (SONY CORP.) 19 April 2002 (2002-04-19) entire text, all drawings	1-25
A	JP 2002-158237 A (SONY CORP.) 31 May 2002 (2002-05-31) entire text, all drawings	1-25

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/035794

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2019-67892 A	25 April 2019	WO 2019/065441 A1 paragraphs [0017]-[0044], fig. 1-3	
JP 2018-60993 A	12 April 2018	US 2019/0221466 A1 paragraphs [0072]-[0078], [0131]-[0135], fig. 3-5, 11-13 WO 2018/061896 A1 CN 109791959 A KR 10-2019-0057054 A	
JP 2020-4478 A	09 January 2020	WO 2019/244362 A1 paragraphs [0042]-[0046], [0059], [0067]-[0072], [0087]-[0089], fig. 9	
JP 2014-225588 A	04 December 2014	(Family: none)	
JP 2013-247372 A	09 December 2013	US 2008/0108171 A1 paragraphs [0005]-[0007], [0014] US 2011/0171813 A1 US 2011/0316120 A1 US 2014/0361409 A1 WO 2008/036837 A2 KR 10-2009-0078803 A CN 101517700 A KR 10-2014-0016432 A CN 103956336 A KR 10-2014-0141662 A	
JP 2018-506850 A	08 March 2018	US 2016/0225953 A1 paragraphs [0074], [0075], fig. 13, 14 WO 2016/120398 A1 CN 107210294 A	
JP 2002-62825 A	28 February 2002	US 2002/0043923 A1 entire text, all drawings US 2004/0027314 A1	
JP 2002-118124 A	19 April 2002	US 2002/0064032 A1 entire text, all drawings KR 10-2002-0027253 A CN 1349205 A	
JP 2002-158237 A	31 May 2002	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2021/035794

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 31/18(2006.01)i; H01L 33/48(2010.01)i; G09F 9/00(2006.01)i; G09F 9/33(2006.01)i; H01S 5/02375(2021.01)i
FI: H01L33/48; G09F9/33; G09F9/00 338; H01S5/02375; H01L31/04 460

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L31/18; H01L33/48; G09F9/00; G09F9/33; H01S5/02375

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２１年
日本国実用新案登録公報	１９９６－２０２１年
日本国登録実用新案公報	１９９４－２０２１年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2019-67892 A (東レエンジニアリング株式会社) 25.04.2019 (2019-04-25) 段落0017-0043,図1-3	1,7-11,13-18,20-21,23
Y		2-6,12,19,22,24-25
Y	JP 2018-60993 A (東レエンジニアリング株式会社) 12.04.2018 (2018-04-12) 段落0040-0052,0084-0088,図3-5,11-13	2-4
Y	JP 2020-4478 A (丸文株式会社) 09.01.2020 (2020-01-09) 段落0042-0046,0059,0067-0072,0087-0089,図9	3-6,24,25
Y	JP 2014-225588 A (スタンレー電気株式会社) 04.12.2014 (2014-12-04) 段落0059	6,25
Y	JP 2013-247372 A (ザ ボード オブ トラスティーズ オブ ザ ユニヴァーシティー オブ イリノイ) 09.12.2013 (2013-12-09) 段落0004-0006,0013	12,19
Y	JP 2018-506850 A (オスラム オプト セミコンダクターズ ゲゼルシャフト ミット ベシュレンクテル ハフツング) 08.03.2018 (2018-03-08) 段落0066-0067,図13-14	22

☑ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
29.10.2021	09.11.2021

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
小澤　尚由 2K 5065
電話番号 03-3581-1101 内線 3255

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2002-62825 A (ソニー株式会社) 28.02.2002 (2002-02-28) 全文全図	1-25
A	JP 2002-118124 A (ソニー株式会社) 19.04.2002 (2002-04-19) 全文全図	1-25
A	JP 2002-158237 A (ソニー株式会社) 31.05.2002 (2002-05-31) 全文全図	1-25

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/035794

引用文献	公表日	パテントファミリー文献	公表日
JP 2019-67892 A	25.04.2019	WO 2019/065441 A1 段落0017-0044,図1-3	
JP 2018-60993 A	12.04.2018	US 2019/0221466 A1 段落0072-0078,0131-0135, 図3-5,11-13 WO 2018/061896 A1 CN 109791959 A KR 10-2019-0057054 A	
JP 2020-4478 A	09.01.2020	WO 2019/244362 A1 段落0042-0046,0059,0067- 0072,0087-0089,図9	
JP 2014-225588 A	04.12.2014	（ファミリーなし）	
JP 2013-247372 A	09.12.2013	US 2008/0108171 A1 段落0005-0007,0014 US 2011/0171813 A1 US 2011/0316120 A1 US 2014/0361409 A1 WO 2008/036837 A2 KR 10-2009-0078803 A CN 101517700 A KR 10-2014-0016432 A CN 103956336 A KR 10-2014-0141662 A	
JP 2018-506850 A	08.03.2018	US 2016/0225953 A1 段落0074-0075,図13-14 WO 2016/120398 A1 CN 107210294 A	
JP 2002-62825 A	28.02.2002	US 2002/0043923 A1 全文全図 US 2004/0027314 A1	
JP 2002-118124 A	19.04.2002	US 2002/0064032 A1 全文全図 KR 10-2002-0027253 A CN 1349205 A	
JP 2002-158237 A	31.05.2002	（ファミリーなし）	