



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

(11) Número de publicación: **2 304 997**

(51) Int. Cl.:

H03K 17/10 (2006.01)

H03K 17/12 (2006.01)

(12)

TRADUCCIÓN DE PATENTE EUROPEA

T3

(86) Número de solicitud europea: **00988976 .7**

(86) Fecha de presentación : **27.12.2000**

(87) Número de publicación de la solicitud: **1348256**

(87) Fecha de publicación de la solicitud: **01.10.2003**

(54) Título: **Procedimiento de simetrización dinámica de interruptores de semiconductor de potencia conectados en serie y en paralelo.**

(73) Titular/es: **CT-Concept Technologie AG.**
Renferstrasse 15
2504 Biel, CH

(45) Fecha de publicación de la mención BOPI:
01.11.2008

(72) Inventor/es: **Thalheim, Jan**

(45) Fecha de la publicación del folleto de la patente:
01.11.2008

(74) Agente: **Lehmann Novo, María Isabel**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Procedimiento de simetrización dinámica de interruptores de semiconductor de potencia conectados en serie y en paralelo.

5

Campo técnico

La invención se refiere al campo de la electrónica de potencia. Concerne a un procedimiento de sincronización dinámica de interruptores de semiconductor de potencia según el preámbulo de las reivindicaciones independientes.

10

Estado de la técnica

Un procedimiento de esta clase para la sincronización dinámica de interruptores de semiconductor de potencia conectados en serie ha sido revelado en el artículo de C. Gerster, "Fast High-power/High-voltage Switch Using Series-connected IGBTs with Active Gate-controlled Voltage-balancing", Actas de la Conferencia y Exposición sobre Electrónica de Potencia Aplicada de 1994, volumen 1, páginas 469-472, IEEE, Nueva York (1994). Mediante un controlador central se prefija un instante de exploración válido en todo el sistema. En este instante de exploración se determinan las tensiones de colector-emisor individuales de los IGBTs por medio de sistemas de medida locales y a partir de los valores reales y un valor de referencia prefijado se obtienen tensiones diferencia o desviaciones de regulación individuales. En ciclos de conmutación siguientes se retardan individualmente las órdenes de conmutación para cada IGBT de modo que se minimicen las desviaciones de regulación y se simetren las tensiones de colector-emisor. En este procedimiento son problemáticas las desviaciones de tiempo incontroladas para las transmisiones de señales del controlador central a los sistemas de medida locales. Debido a las desviaciones no compensadas entre los tiempos de transmisión, las velocidades máximas de ascenso de la tensión son limitadas. Por tanto, especialmente cuando se emplean enlaces ópticos baratos con gran dispersión de los tiempos de transmisión se tiene que reducir la velocidad de conmutación aceptando a la vez pérdidas dinámicas incrementadas. Otro problema consiste en que la correlación entre las desviaciones de regulación y los retardos de tiempo necesarios es relativamente indeterminada y en el mejor de los casos se la conoce por vía empírica, y solamente pueden realizarse correcciones en ciclos de conmutación siguientes. Además, en el procedimiento es necesaria también una adaptación del instante de exploración central dentro de una ventana de tiempo limitada. Asimismo, se necesita un convertidor analógico-digital para alimentar los valores reales en forma digitalizada al controlador central.

15

20

25

30

Exposición de la invención

El cometido de la invención consiste en indicar un procedimiento mejorado para la sincronización dinámica de interruptores de semiconductor de potencia, en el que se puedan conseguir una sincronización exacta de los interruptores de semiconductor de potencia individuales y una alta velocidad de conmutación de la disposición total.

En un primer aspecto, la solución según la invención consiste en un procedimiento de simetrización dinámica de un circuito de interruptores de semiconductor de potencia, en el que cada interruptor de semiconductor de potencia comprende un primer terminal de potencia o colector, un segundo terminal de potencia o emisor y al menos un terminal de mando o una puerta, en el que se suministra al terminal de mando, especialmente desde un controlador central, una orden de conmutación para iniciar un proceso de conmutación del circuito y el terminal de mando puede ser activado también por una señal de conmutación individual en función de una desviación de regulación de una función de estado del interruptor de semiconductor de potencia, en el que, además, la función de estado es una variable de estado asincrónica dependiente del tiempo cuyo valor real se mide en al menos un instante de exploración síncrono, y en el que el instante de exploración síncrono se determina independientemente sobre la base de un evento síncrono del circuito para cada interruptor de semiconductor de potencia y se desplaza temporalmente la señal de conmutación o se varía su amplitud en el mismo ciclo de conmutación o en uno de los ciclos siguientes, de modo que se reduzca la desviación de regulación entre el valor real y un valor nominal prefijable. Debido a la generación local de los instantes de exploración síncronos se suprime la necesidad de impartir en forma temporalmente síncrona una orden de exploración central a los controladores o excitadores de puerta de los interruptores de semiconductor de potencia. No obstante, la sincronicidad queda garantizada debido a que el evento síncrono genera en cada interruptor de semiconductor de potencia valores iguales de una variable de estado o de otra magnitud mensurable del circuito.

55

En un ejemplo de realización se determina localmente el instante de exploración síncrono en cada interruptor de semiconductor de potencia. Se puede determinar el instante de exploración síncrono haciendo que un instante de referencia del evento síncrono sea desplazado hacia atrás o hacia delante en la medida de un intervalo de tiempo prefijable en común para los interruptores de semiconductor de potencia. Por tanto, se puede colocar el instante de exploración en un instante flexiblemente prefijable del proceso de conmutación, pudiendo transmitirse el intervalo de tiempo en una forma acrítica en materia de tiempo y pudiendo almacenarse este intervalo localmente en cada excitador de puerta.

Otro ejemplo de realización concierne a una determinación global del valor nominal de la variable de estado asincrónica a partir de un valor medio de los valores reales de una pluralidad de variables de estado asincrónicas o de todas éstas. Dado que el valor nominal se necesita solamente para calcular la desviación de regulación, su transmisión no es crítica en tiempo en el caso de un valor nominal global. Como alternativa o como complemento, el valor nominal puede ser elegido por interruptores de semiconductor de potencia en forma local y especialmente con una magnitud

ES 2 304 997 T3

igual a una desviación respecto de un valor estacionario de la variable de estado asíncrona, cuya desviación sea menor que un 10% de un valor esperado de una amplitud máxima de la variable de estado asíncrona. Preferiblemente, para un proceso de conexión de un circuito en serie o para un proceso de desconexión de un circuito en paralelo, se resta una porción de CC del valor nominal y del valor real de la variable de estado asíncrona para simplificar el procesamiento electrónico.

En otro ejemplo de realización se miden valores reales en dos instantes de exploración síncronos y se determina la desviación de regulación a partir del gradiente de los mismos y de un valor nominal de gradiente, y una amplitud de la señal de conmutación, para la cual la desviación de regulación corresponde a un gradiente sobrelevado o rebajado, es reducida o incrementada en el mismo ciclo de conmutación o en uno de los ciclos de conmutación siguientes. En particular, se elige un primer instante de exploración a una pequeña distancia en tiempo de un instante de referencia del evento síncrono y se approxima una diferencia entre los instantes de exploración por medio de un segundo instante de exploración. Debido a la regulación de gradiente adicional se puede mejorar una vez más la exactitud de la sincronicidad dinámica del comportamiento de conmutación de los interruptores de semiconductor de potencia.

En un segundo aspecto, la solución según la invención consiste en un procedimiento de simetrización dinámica de un circuito de interruptores de semiconductor de potencia, en el que cada interruptor de semiconductor de potencia comprende un primer terminal de potencia o colector, un segundo terminal de potencia o emisor y al menos un terminal de mando o una puerta, en el que se suministra al terminal de mando una orden de conmutación para iniciar un proceso de conmutación del circuito y se puede activar el terminal de mando por medio de una señal de conmutación individual en función de una desviación de regulación de una función de estado del interruptor de semiconductor de potencia, y en el que, además, se elige la función de estado de modo que sea igual a una función de tiempo en dependencia de una variable de estado asíncrona del interruptor de semiconductor de potencia, se prefija globalmente para la variable de estado asíncrona al menos un valor umbral común a los interruptores de semiconductor de potencia, se mide un valor real de tiempo individual para cada interruptor de semiconductor de potencia al sobrepasar o atravesar o alcanzar el valor umbral, se fija localmente un instante de referencia para el valor real de tiempo por medio de un evento síncrono del circuito y se desplaza temporalmente la señal de conmutación o se la varía en amplitud en el mismo ciclo de conmutación o en uno de los ciclos de conmutación siguientes, de modo que se reduzca la desviación de regulación entre el valor real de tiempo y un valor nominal de tiempo prefijable. Debido al empleo de la función inversa de una variable de estado asíncrona dependiente del tiempo se puede deducir del rebasamiento del valor umbral global la medida de la asincronicidad de los interruptores de semiconductor de potencia y se puede corregir ésta individualmente en cada interruptor de semiconductor de potencia.

En ejemplos de realización correspondientes se determina globalmente o se elige localmente el valor nominal de tiempo a partir de un máximo de los valores reales de tiempo. La transmisión de un valor nominal de tiempo global es nuevamente acrítica en tiempo. La desviación de regulación puede determinarse localmente a partir de una diferencia entre el valor real de tiempo y el valor nominal de tiempo o bien el instante de referencia puede elegirse cerca del valor nominal de tiempo y la desviación de regulación puede ser aproximada por el valor real de tiempo y/o se puede retardar inicialmente la señal de conmutación y/o se puede reducir inicialmente su amplitud. Gracias a la medida últimamente citada se pueden conectar tanto con retardo temporal como con adelanto interruptores de semiconductor de potencia que conmutan en forma asíncrona y también se puede incrementar o reducir su amplitud. Por último, en el caso de dos valores umbral de la variable de estado asíncrona, se pueden medir valores reales de tiempo, a partir de su gradiente y de un valor nominal de gradiente se puede determinar la desviación de regulación y se puede reducir o incrementar en el mismo ciclo de conmutación o en un ciclo de conmutación siguiente una amplitud de la señal de conmutación para la cual la desviación de regulación corresponde a un gradiente sobrelevado o rebajado.

Ejemplos de variables de estado asíncronas son, en un circuito en serie, una tensión de colector-emisor o de ánodo-cátodo o un gradiente de tensión de colector-emisor o de ánodo-cátodo o, en un circuito en paralelo, una corriente de colector o de ánodo o un gradiente de corriente de colector o de ánodo. Ejemplos de una variable de estado síncrona son, en un circuito en serie, una corriente de colector o de ánodo o un gradiente de corriente de colector o de corriente de ánodo o, en un circuito en paralelo, una tensión de colector-emisor o de ánodo-cátodo o un gradiente de tensión de colector-emisor o de ánodo-cátodo.

Ejemplos de un evento síncrono son el rebasamiento o la travesía o la consecución de un valor umbral prefijable de una variable de estado síncrona o variaciones de amplitud contrapuestas de variables de estado asíncronas de interruptores de semiconductor de potencia diferentes. En particular, se elige el evento síncrono al comienzo del proceso de conmutación eligiendo para ello una desviación del valor umbral respecto de un valor estacionario de la variable de estado síncrona que sea más pequeña que un 10% de un valor esperado de una amplitud máxima de la variable de estado síncrona.

En otros ejemplos de realización se define aproximadamente el evento síncrono para un proceso de desconexión de un circuito en paralelo haciendo que en una fase A, en la que el diodo de oscilación libre se encuentra en un estado conductivo, la variable de estado asíncrona rebase por defecto o atraviese o alcance un valor umbral prefijable. O bien se define aproximadamente el evento síncrono para un proceso de conexión de un circuito en serie haciendo que en una fase B, en la que el diodo de oscilación libre se encuentra en un estado de bloqueo, la variable de estado asíncrona rebase por defecto o atraviese o alcance un valor umbral prefijable. Como alternativa, el evento síncrono puede definirse por un cambio entre una fase A, en la que un diodo de oscilación libre dispuesto en serie con el circuito se encuentra en un estado conductivo, y una fase B en la que el diodo de oscilación libre se encuentra en un

ES 2 304 997 T3

5 estado de bloqueo. El cambio puede realizarse de A a B o de B a A. Para un proceso de desconexión de un circuito en paralelo se puede elegir también un instante de referencia del evento síncrono que sea igual a un instante en el que una tensión de colector-emisor o de ánodo-cátodo sobrepasa un valor umbral y un gradiente de tensión de colector-emisor o de ánodo-cátodo rebasa por defecto un valor umbral, especialmente cero. O bien, para un proceso de conexión de un circuito en serie se puede elegir un instante de referencia del evento síncrono que sea igual a un instante en el que una tensión de colector-emisor o de ánodo-cátodo rebasa por defecto un valor umbral. En particular, el valor umbral puede elegirse más pequeño que un valor esperado de la tensión de colector-emisor o de ánodo-cátodo al final de la fase A.

10 Otras realizaciones, ventajas y aplicaciones de la invención se desprenden de las reivindicaciones subordinadas y de la descripción que sigue ahora con referencia a los dibujos.

Breve descripción de los dibujos

15 Muestran:

La figura 1a, esquemáticamente, un circuito en paralelo con, a título de ejemplo, dos interruptores de semiconductor de potencia, así como, para el circuito en paralelo, un proceso de conexión (figura 1b) y un proceso de desconexión (figura 1c);

20 La figura 2a, esquemáticamente, un circuito en serie con, a título de ejemplo, dos interruptores de semiconductor de potencia, así como, para el circuito en serie, un proceso de conexión (figura 2b) y un proceso de desconexión (figura 2c);

25 La figura 3, un diagrama de bloques para el funcionamiento de un excitador de puerta según la invención; y

La figura 4a, un circuito en serie y la Figura 4b, un circuito en paralelo, cada uno de ellos con un diodo de oscilación libre dispuesto en serie.

30 En las figuras las partes iguales están provistas de los mismos símbolos de referencia.

Modos de realización de la invención

35 En la figura 1a dos interruptores de semiconductor de potencia S_1 y S_2 dispuestos en paralelos son activados por sendos excitadores de puerta correspondientes 2, 3. Cada excitador de puerta 2, 3 recibe una orden de conmutación central z y, además, un valor nominal de intervalo de tiempo Δt_{ref} , así como valores reales y valores nominales de al menos un evento síncrono o una variable síncrona x y al menos una variable asíncrona a . Típicamente, los valores reales x y a se miden localmente en el interruptor de semiconductor de potencia S_1 o S_2 . En el excitador de puerta 2, 3 se genera, sobre la base de los valores de entrada z , Δt_{ref} , x y a , una señal de ajuste o una señal de conmutación, concretamente una corriente de puerta i_{G1}, i_{G2} o una tensión de puerta v_{CG1}, v_{CG2} o una integral de tiempo de la corriente de puerta i_{G1}, i_{G2} , y se alimenta esta señal al terminal de mando o a la puerta G del interruptor de semiconductor de potencia S_1 o S_2 . La tensión de colector-emisor v_{CE} (eventualmente llamada también tensión de ánodo-cátodo) es idéntica en el circuito en paralelo 1 a través de ambos interruptores de semiconductor de potencia S_1 y S_2 y, por tanto, representa una variable de estado síncrona. Sin embargo, debido al diferente comportamiento de conmutación de los interruptores de semiconductor de potencia S_1 y S_2 , las corrientes de colector i_{C1}, i_{C2} (eventualmente llamadas también 40 corrientes de ánodo) pueden ser diferentes una de otra y requieren la sincronización dinámica.

45 La figura 1b muestra para un proceso de conexión evoluciones de tiempo típicas de la orden de conmutación $z(t)$, de la función de estado síncrona o de la variable de estado asíncrona (dependiente del tiempo) $x(t)=v_{CE}(t)$ y de las funciones de estado asíncronas o variables de estado asíncronas (dependientes del tiempo) $a_1(t)=i_{C1}(t)$ y $a_2(t)=i_{C2}(t)$. En el ejemplo mostrado, $a_1(t)$ se adelanta o adelantan y/o $a_2(t)$ se retrasa o retrasan. Se captan metrotécnicamente 50 corrientes de colector $i_{C1}(t), i_{C2}(t)$ integrando la caída de tensión en función de una inductancia en el circuito de potencia, por ejemplo la inductancia de emisor. Preferiblemente, se elige un comienzo del intervalo de integración en las proximidades del comienzo de un transitorio principal de la corriente de colector $i_{C1}(t), i_{C2}(t)$ que se debe medir. Se puede minimizar así una deriva condicionada por el desplazamiento en la señal integrada. En lo que sigue se indican 55 cuatro procedimientos según la invención para la simetrización dinámica de $a_1(t)$ y $a_2(t)$.

En un primer caso, se define un evento síncrono es_1 prefijando un valor umbral ε_{s1} para la variable de estado síncrona $x(t)$. El alcance, aquí rebasamiento por defecto, del valor umbral ε_{s1} se mide localmente en cada interruptor de semiconductor de potencia S_1, S_2 o, en ciertas circunstancias, para un grupo de interruptores de semiconductor de potencia espacialmente contiguos, y se fija el instante de referencia correspondiente ts_1 . Con relación al instante de referencia ts_1 , se genera por adición de un intervalo de tiempo Δt_0 un instante de exploración ts_{10} en el que se miden los valores reales i_{C10} e i_{C20} para los eventos asíncronos ea_1 y ea_2 según los trazados de curva de las variables de estado asíncronas $a_1(t)$ y $a_2(t)$. En un circuito de regulación no representado con detalle se comparan los valores reales i_{C10} e i_{C20} con valores nominales prefijables, se determina una desviación de regulación y se retardan o aceleran 60 temporalmente y/o se adaptan en amplitud las señales de conmutación individuales i_{C1} e i_{C2} de modo que se reduzca la desviación de regulación en el mismo ciclo de conmutación o en ciclos de conmutación siguientes. Las variables de estado asíncronas $a_1(t)$ y $a_2(t)$ vienen así a coincidir ampliamente una con otra al menos en una parte esencial 65 del proceso de conmutación, es decir que las variables de estado asíncronas $a_1(t)$ y $a_2(t)$ se hacen síncronas y todos

ES 2 304 997 T3

los interruptores de semiconductor de potencia S_1 , S_2 llevan sustancialmente la misma corriente de colector $i_{C1}(t) \approx i_{C2}(t)$ y la misma carga térmica. Los tiempos de conmutación pueden elegirse extremadamente cortos conservando una gran sincronicidad, concretamente en el rango de menos de $1 \mu s$, preferiblemente menos de 500 ns y de manera especialmente preferida menos de 100 ns, y se minimizan de manera correspondiente las pérdidas de conmutación dinámicas.

- En un segundo caso, se puede medir un valor real de gradiente para al menos una de las variables de estado asíncronas $a_1(t)$ y $a_2(t)$, se puede comparar este valor real con un valor nominal de gradiente y se puede reducir una desviación de regulación correspondiente en el mismo ciclo de conmutación o en un ciclo de conmutación siguiente.
- 10 Se genera para ello al menos un segundo instante de exploración ts_{20} , se determinan los valores reales i_{C22} e i_{C13} para los eventos asíncronos correspondientes ea_{22} y ea_{13} y se forman valores reales de gradiente da_2/dt y/o da_1/dt a partir de dos respectivos valores reales correspondientes i_{C10} , i_{C13} ; i_{C20} , i_{C22} y de la diferencia de los instantes de exploración $ts_{20}-ts_{10}$.
- 15 En un tercer caso, se prefija un valor umbral común o global ε_a para las variables de estado asíncronas $a_1(t)$ y $a_2(t)$ y se miden los valores reales de tiempo ta_1 y ta_2 al sobrepasarse el valor umbral ε_a para los eventos asíncronos ea_{21} y ea_{11} . Como instante de referencia se emplea nuevamente ts_1 , se expresa ta_1 por medio de la diferencia $\Delta t_1=ta_1-ts_1$ y se expresa ta_2 por medio de la diferencia $\Delta t_2=ta_2-ts_1$. Se forma una desviación de regulación de manera preferiblemente proporcional a la diferencia de los valores reales de tiempo $ta_2-ta_1=\Delta t_2-\Delta t_1$ y se minimiza esta desviación por variación 20 de las señales de conmutación individuales.

En un cuarto caso, se prefijan dos valores umbral ε_a y ε_a' , se miden los valores reales de tiempo ta_1 , ta_{12} , ta_2 y ta_{22} para los eventos asíncronos correspondientes ea_{11} , ea_{12} , ea_{21} y ea_{22} , se forman valores reales de gradiente da_2/dt y da_1/dt a partir de las diferencias de los valores umbrales ε_a - ε_a' y de los valores reales de tiempo mutuamente correspondientes $da_{12}-ta_1$ y $da_{22}-ta_2$, y se determina la desviación de regulación por comparación con valores nominales de gradiente.

En los casos anteriormente citados se colocan preferiblemente el instante de referencia ts_1 del evento síncrono es_1 , los instantes de exploración ts_{10} y ts_{20} y los valores reales de tiempo asíncronos ta_1 , ta_{12} , ta_2 , ta_{22} en una fase A del proceso de conmutación, en la que un diodo de oscilación libre D_S (figura 4b) dispuesto en serie con el circuito 1 se encuentra en un estado conductor. El instante de referencia ts_1 en la fase A puede ser sustituido también por un instante de referencia ts_2 de un segundo evento síncrono es_2 en la fase B, en la que el diodo de oscilación libre D_S se encuentra en un estado de bloqueo. Se define el segundo evento síncrono es_2 haciendo que la variable de estado síncrona $x(t)$ rebase por exceso o por defecto un valor umbral ε_{s2} que se define con respecto a un valor estacionario - antes (como se representa) o después del proceso de conmutación - de la variable de estado síncrona $x(t)$.

35 La figura 1c muestra un proceso de desconexión típico para el circuito en paralelo 1. Se discutirán tres casos a título de ejemplo. Se pueden prefijar un instante de referencia y al mismo tiempo un instante de exploración ts_3 prefijando un valor umbral ε_{s3} para un evento síncrono es_3 de la función de estado síncrona $x(t)=v_{CE}(t)$ en la fase B. Los valores reales i_{C13} , i_{C23} de las funciones de estado asíncronas $a_1(t)=i_{C1}(t)$ y $a_2(t)=i_{C2}(t)$ se comparan con un valor nominal, por ejemplo el valor estacionario antes de iniciar el proceso de conmutación por efecto de la orden de conmutación $z(t)$, y se minimizan las desviaciones de regulación correspondientes para conseguir una simetrización de los interruptores de semiconductor de potencia S_1 y S_2 durante el proceso de desconexión. Como alternativa, un instante de referencia y al mismo tiempo un instante de exploración ts_4 pueden ser definidos por el evento síncrono de un relevo de la fase B por la fase A. La diferencia entre los valores reales asíncronos i_{C14} e i_{C24} representa nuevamente una medida de la 40 desviación de regulación y de la asincronicidad y deberá ser minimizada. En un tercer ejemplo de realización se prefija un valor umbral ε_a'' por debajo del valor estacionario a_{DC} antes de la desconexión, se determinan los valores reales de tiempo ta_{41} y ta_{42} respecto de un instante de referencia ts_3 o ts_4 para los eventos asíncronos ea_{41} y ea_{42} colocados en la 45 fase B y se calculan las desviaciones de regulación por comparación con un valor nominal.

50 La figura 2a muestra el caso de un circuito en serie 4 de, a título de ejemplo, dos interruptores de semiconductor de potencia S_3 y S_4 con tensiones de colector-emisor individuales o asíncronas v_{CE3} y v_{CE4} (eventualmente llamadas tensiones de ánodo-cátodo) y una corriente de colector síncrona i_C (eventualmente llamada corriente de ánodo), así como las corrientes de puerta i_{G3} e i_{G4} . La figura 2b muestra el proceso de conexión. Un instante de referencia puede ser definido en principio como antes por un evento síncrono sobre la función de estado síncrona $x(t)=i_C(t)$ (no representado). Se presenta un evento casi síncrono es_5 en el instante de referencia ts_5 cuando al menos dos variables de estado asíncronas $a_1(t)=v_{CE3}(t)$ y $a_2(t)=v_{CE4}(t)$ experimentan variaciones contrapuestas mensurables. Se coloca el instante de exploración ts_{50} en la fase A de modo que, con una conmutación asíncrona, se puedan medir valores reales diferentes v_{CE30} y v_{CE40} de las variables de estado síncronas y se pueda derivar de éstos una desviación de regulación. Como alternativa a la elección de un instante de exploración ts_{50} , se puede prefijar también un valor umbral global ε_a''' para las variables de estado asíncronas $a_1(t)$ y $a_2(t)$ y se determinan las desviaciones de regulación a partir de los 55 valores reales correspondientes ea_{51} y ea_{52} . Como instante de referencia ts_6 de un evento síncrono es_6 puede emplearse también el instante de relevo entre las fases A y B. Se puede elegir también un instante de referencia de un evento síncrono es_6' en la fase B haciendo que una tensión de colector-emisor v_{ce} rebase por defecto un valor umbral ε_{s6} que se elija especialmente más pequeño que un valor esperado de la tensión de colector-emisor v_{ce} al final de la fase A.

60 65 La figura 2c muestra el proceso de desconexión. A título de ejemplo, se representa una captación de valores reales asíncronos v_{CE37} y v_{CE47} en un instante de exploración asíncrono ts_7 , típicamente en la fase B. Como alternativa, se puede prefijar en la fase A un valor umbral global ε_{s8} para fijar un instante de referencia ts_8 sobre la función de estado

ES 2 304 997 T3

síncrona $x(t)=i_C(t)$ y se pueden determinar los valores reales de tiempo asíncronos ta_{81} y ta_{82} con ayuda de un valor umbral común ε_a^{iv} para las funciones de estado asíncronas $a_1(t)=v_{CE3}(t)$ y $a_2(t)=v_{CE4}(t)$.

- El cálculo de las desviaciones de regulación a partir de los valores reales y nominales se efectúa como se ha descrito anteriormente. En general, se cumple que la señal de conmutación para la cual la desviación de regulación corresponde a un adelanto de un valor real con respecto a un valor nominal o de un valor real de tiempo con respecto a un valor nominal de tiempo, se retarda temporalmente o se reduce en su amplitud, o bien se cumple que la señal de conmutación para la cual la desviación de regulación corresponde a un retraso de un valor real con respecto a un valor nominal o de un valor real de tiempo con respecto a un valor nominal de tiempo, se desplaza temporalmente hacia delante o se incrementa en su amplitud.

La figura 3 muestra un diagrama de bloques para el funcionamiento según la invención de un excitador de puerta 2, 3. La referencia 5 representa un interruptor de valor umbral para al menos una variable de estado síncrona $x(t)$ y al menos un valor umbral correspondiente ε_s ($\varepsilon_{s1}, \varepsilon_{s2}, \varepsilon_{s3}, \varepsilon_{s5}, \varepsilon_{s6}, \varepsilon_{s7}, \varepsilon_{s8}$). La referencia 6 representa un interruptor de valor umbral para variables de estado asíncronas a o $a(t)$ ($a_1(t), a_2(t)$) y al menos un valor umbral correspondiente ε_a ($\varepsilon_a, \varepsilon_a', \varepsilon_a'', \varepsilon_a''', \varepsilon_a^{iv}$). Respecto de la notación, cabe hacer notar que en general los valores reales y los valores nominales para las funciones de estado asíncronas $a(t)$ se pueden designar como a_i y a_s y para las funciones de estado síncronas $x(t)$ como x_i y x_s , los eventos síncronos $es_1 \dots es_3, es_5 \dots es_8$ se pueden designar como e_s , los eventos asíncronos $ea_1, ea_2, ea_{11}, ea_{12}, ea_{13}, ea_{21}, ea_{22}, ea_{41}, ea_{42}, ea_{51}, ea_{52}, ea_{81}, ea_{82}$ se pueden designar como e_a , los instantes de referencia $ts_1 \dots ts_8$ se pueden designar como ts , los instantes de exploración $ts_{10}, ts_{20}, ts_3, ts_4, ts_{50}$ se pueden designar como ts_j , los valores reales de tiempo asíncronos $ta_1, ta_{12}, ta_2, ta_{22}, ta_{41}, ta_{42}, ta_{51}, ta_{52}, ta_{81}, ta_{82}$ se pueden designar como ta_i y los valores nominales correspondientes se pueden designar como ta_s . Además, $t(a)$ designa una función de tiempo en dependencia de una variable de estado asíncrona. El reloj 7 inicia una señal de arranque 7a para el contador 8 a la primera señal x o a y una señal de parada 7b para dicho contador a la segunda señal a o x . Este contador genera un valor real de intervalo de tiempo Δt que se compara en un amplificador diferencial 9 con el valor nominal de intervalo de tiempo Δt_{ref} . El valor de comparación o de diferencia se alimenta, junto con la orden de conmutación z para el circuito 1, 4, al sistema de activación de un circuito de retardo controlable 10 que a su vez activa un generador de corriente de puerta 11 para generar la corriente de puerta deseada i_{G1} o i_{G2} o, en general, la señal de conmutación individual.

La figura 4a muestra para un circuito en serie 4 y la figura 4b para un circuito en paralelo 1 un diodo de oscilación libre D_S dispuesto en serie con el circuito 1, 4 de los interruptores de semiconductor de potencia, así como el circuito de potencia con una fuente de tensión 13 y una carga 12.

El circuito 1, 4 puede ser parte integrante de un módulo de interruptor, especialmente una rama de un semipuente de un ondulador, para tracción, transmisión de corriente continua a alta tensión, un radioemisor, calentamiento inductivo o soldadura inductiva. El circuito 1, 4 puede ser un circuito en paralelo 4, un circuito en serie 1 o una combinación de circuitos en paralelo y en serie 4, 1. Los interruptores de semiconductor de potencia S_1-S_4 son, por ejemplo, BJTs, IGBTs, MOSFETs, tiristores, GTOs, MCTs o combinaciones de tales componentes.

En total, mediante la invención se consigue una sincronización del comportamiento de conmutación dinámico de interruptores de semiconductor de potencia con independencia de una orden de conmutación central z detectando y sincronizando ampliamente para ello, por medio de sistemas de medida locales, eventos asíncronos de los interruptores de semiconductor de potencia S_1-S_4 con referencia a eventos asíncronos del circuito 1, 4. En principio, la orden de conmutación puede ser impartida también en forma al menos parcialmente descentralizada. Por ejemplo, al menos un primer interruptor de semiconductor de potencia S_1 puede recibir una orden de conmutación z de un controlador central y puede retransmitir una orden de conexión local a unos segundos interruptores de semiconductor de potencia S_2-S_4 . Sin embargo, los demás interruptores de semiconductor de potencia S_2-S_4 pueden también reconocer ellos mismos el proceso de conmutación y generar localmente órdenes de conmutación, por ejemplo sobre la base de la observación de variaciones de sus variables de estado síncronas y/o asíncronas $x(t)$ y/o $a(t)$.

50

55

60

65

ES 2 304 997 T3

REIVINDICACIONES

1. Procedimiento de simetrización dinámica de un circuito (1, 4) de interruptores de semiconductor de potencia (S₁-S₄), en el que cada interruptor de semiconductor de potencia (S₁-S₄) comprende un primer terminal de potencia o colector (C), un segundo terminal de potencia o emisor (E) y al menos un terminal de mando o una puerta (G), y en el que se entrega al terminal de mando (G) una orden de conmutación (z) para iniciar un proceso de conmutación del circuito (1, 4) y se puede activar el terminal de mando (G) por medio de una señal de conmutación individual en función de una desviación de regulación de una función de estado del interruptor de semiconductor de potencia (S₁-S₄), **caracterizado** porque
- a) la función de estado es una variable de estado asíncrona (a(t)) dependiente del tiempo, cuyo valor real (a_i) se mide en al menos un instante de exploración síncrono (t_{sj}), determinándose independientemente el instante de exploración síncrono (t_{sj}) para cada interruptor de semiconductor de potencia (S₁-S₄) sobre la base de un evento síncrono (e_s) del circuito (1, 4), y
- b) en el mismo ciclo de conmutación o en uno de los ciclos de conmutación siguientes se desplaza temporalmente la señal de conmutación (i_{G1}, i_{G2}) o se varía su amplitud de modo que se reduzca la desviación de regulación entre el valor real (a_i) y un valor nominal prefijable (a_s).
2. Procedimiento según la reivindicación 1, **caracterizado** porque
- a) se determina localmente el instante de exploración síncrono (t_{sj}) en cada interruptor de semiconductor de potencia (S₁-S₄) y/o
- b) se determina el instante de exploración síncrono (t_{sj}) desplazando hacia atrás o hacia delante un instante de referencia (ts) del evento síncrono (e_s) en una medida igual a un intervalo de tiempo (Δt_0) prefijable en común para los interruptores de semiconductor de potencia (S₁-S₄).
3. Procedimiento según una de las reivindicaciones anteriores, **caracterizado** porque
- a) se determina globalmente el valor nominal (a_s) de la variable de estado asíncrona (a(t)) a partir de un valor medio de los valores reales (a_i) de una pluralidad de variables de estado asíncronas (a(t)) o de todas ellas, o
- b) se elige localmente el valor nominal (a_s) de la variable de estado asíncrona (a(t)) y se elige este valor nominal de modo que sea especialmente igual a una desviación respecto de un valor estacionario de la variable de estado asíncrona (a(t)), cuya desviación sea más pequeña que un 10% de un valor esperado de una amplitud máxima de la variable de estado asíncrona (a(t)), y
- c) especialmente porque para un proceso de conexión de un circuito en serie (4) o para un proceso de desconexión de un circuito en paralelo (1) se resta una porción de DC (a_{DC}) del valor nominal (a_s) y del valor real (a_i) de la variable de estado asíncrona (a(t)).
4. Procedimiento según una de las reivindicaciones anteriores, **caracterizado** porque
- a) en dos instantes de exploración síncronos (t_{sj}) se miden valores reales (a_i) y a partir del gradiente (da_i/dt) de éstos y de un valor nominal de gradiente (da_s/dt) se determina la desviación de regulación,
- b) se reduce o se incrementa en el mismo ciclo de conmutación o en uno de los ciclos de conmutación siguientes una amplitud de la señal de conmutación (i_{G1}, i_{G2}) para la cual la desviación de regulación corresponde a un gradiente sobreelevado o rebajado (da_i/dt), y
- c) especialmente porque se elige un primer instante de exploración a una pequeña distancia en tiempo de un instante de referencia (ts) del evento síncrono (e_s) y, por medio de un segundo instante de exploración, se approxima una diferencia entre los instantes de exploración (t_{sj}).
5. Procedimiento de simetrización dinámica de un circuito (1, 4) de interruptores de semiconductor de potencia (S₁-S₄), en el que cada interruptor de semiconductor de potencia (S₁-S₄) comprende un primer terminal de potencia o colector (C), un segundo terminal de potencia o emisor (E) y al menos un terminal de mando o una puerta (G), y en el que se entrega al terminal de mando (G) una orden de conmutación (z) para iniciar un proceso de conmutación del circuito (1, 4) y se puede activar el terminal de mando (G) por medio de una señal de conmutación individual (i_{G1}, i_{G2}) en función de una desviación de regulación de una función de estado del interruptor de semiconductor de potencia (S₁-S₄), **caracterizado** porque
- a) se elige la función de estado igual a una función de tiempo (t(a)) en dependencia de una variable de estado asíncrona (a) del interruptor de semiconductor de potencia (S₁-S₄), prefijándose globalmente para la variable de estado asíncrona (a) al menos un valor umbral (ε_a) común a los interruptores de semiconductor de

ES 2 304 997 T3

potencia (S_1-S_4) y midiéndose para cada interruptor de semiconductor de potencia (S_1-S_4), al sobrepasarse el valor umbral (ε_a), un valor real de tiempo individual (ta_i),

- 5 b) se fija localmente por medio de un evento síncrono (e_s) del circuito (1, 4) un instante de referencia (ts) para el valor real de tiempo (ta_i) y
- c) en el mismo ciclo de conmutación o en uno de los ciclos de conmutación siguientes se desplaza temporalmente o se varía en amplitud la señal de conmutación (i_{G1}, i_{G2}) de modo que se reduzca la desviación de regulación entre el valor real de tiempo (ta_i) y un valor nominal de tiempo prefijable (ta_s).

10 6. Procedimiento según la reivindicación 5, **caracterizado** porque se determina globalmente el valor nominal de tiempo (ta_s) a partir de un máximo de los valores reales de tiempo (ta_i) o se elige localmente el valor nominal de tiempo (ta_s).

15 7. Procedimiento según una de las reivindicaciones 5 y 6, **caracterizado** porque, para cada interruptor de semiconductor de potencia (S_1-S_4),

- 20 a) se determina localmente la desviación de regulación a partir de una diferencia entre el valor real de tiempo (ta_i) y el valor nominal de tiempo (ta_s) o
- b) se elige el instante de referencia (ts) cerca del valor nominal de tiempo (ta_s) y se aproxima la desviación de regulación por medio del valor real de tiempo (ta_i), y/o
- c) se retarda inicialmente la señal de conmutación (i_{G1}, i_{G2}) y/o se reduce inicialmente su amplitud.

25 8. Procedimiento según una de las reivindicaciones 5 a 7, **caracterizado** porque

- 30 a) en caso de dos valores umbral (ε_a) de la variable de estado asíncrona ($a(t)$), se miden valores reales de tiempo (ta_i) y a partir del gradiente de estos y de un valor nominal de gradiente se determina la desviación de regulación, y
- b) se reduce o incrementa en el mismo ciclo de conmutación o en un ciclo de conmutación siguiente una amplitud de la señal de conmutación (i_{G1}, i_{G2}) para la cual la desviación de regulación corresponde a un gradiente sobreelevado o rebajado.

35 9. Procedimientos según una de las reivindicaciones anteriores, **caracterizado** porque

- 40 a) como variable de estado asíncrona ($a(t)$) se elige, en un circuito en serie (4) una tensión de colector-emisor o de ánodo-cátodo ($v_{CE3}(t), v_{CE4}(t)$) o un gradiente de tensión de colector-emisor o de ánodo-cátodo o bien se elige, en un circuito en paralelo (1), una corriente de colector o corriente de ánodo ($i_{C1}(t), i_{C2}(t)$) o un gradiente de corriente de colector o gradiente de corriente de ánodo, y/o
- b) como una variable de estado síncrona ($x(t)$) se elige, en un circuito en serie (4), una corriente de colector o corriente de ánodo ($i_C(t)$) o un gradiente de corriente de colector o gradiente de corriente de ánodo o bien se elige, en un circuito en paralelo (1), una tensión de colector-emisor o de ánodo-cátodo ($v_{CE}(t)$) o un gradiente de tensión de colector-emisor o de ánodo-cátodo.

45 10. Procedimiento según una de las reivindicaciones anteriores, **caracterizado** porque

- 50 a) se define el evento síncrono (e_s) por el rebasamiento o la travesía o el alcance de un valor umbral prefijable (ε_s) de una variable de estado síncrona ($x(t)$) o
- b) se define el evento síncrono (e_s) por variaciones de amplitud contrapuestas de variables de estado asíncronas ($a(t)$) de interruptores de semiconductor de potencia diferentes (S_1-S_4), y
- 55 c) especialmente porque se elige el evento síncrono (e_s) al comienzo del proceso de conmutación, para lo cual se elige una desviación del valor umbral (ε_s) respecto de un valor estacionario de la variable de estado síncrona ($x(t)$) que sea más pequeña que un 10% de un valor esperado de una amplitud máxima de la variable de estado síncrona ($x(t)$).

60 11. Procedimiento según una de las reivindicaciones 1 a 9, **caracterizado** porque

- 65 a) para un proceso de desconexión de un circuito en paralelo (1) se define aproximadamente el evento síncrono (e_s) haciendo que en una fase A, en la que un diodo de oscilación libre (D_S) dispuesto en serie con el circuito en paralelo (1) se encuentra en un estado conductivo, la variable de estado asíncrona ($a(t)$) se quede por debajo de un valor umbral prefijable (ε_a''), o

ES 2 304 997 T3

- 5 b) para un proceso de conexión de un circuito en serie (4) se define aproximadamente el evento síncrono (e_{s6}') haciendo que en un fase B, en la que el diodo de oscilación libre (D_S) se encuentra en un estado de bloqueo, la variable de estado asíncrona ($a(t)$) se quede por debajo de un valor umbral prefijable (ε_{s6}), o

- 10 c) se define el evento síncrono (e_s) mediante un cambio entre una fase A, en la que un diodo de oscilación libre (D_S) dispuesto en serie con el circuito (1, 4) se encuentra en un estado conductivo, y una fase B en la que el diodo de oscilación libre (D_S) se encuentra en un estado de bloqueo.

12. Procedimiento según una de las reivindicaciones anteriores, **caracterizado** porque

- 15 a) para un proceso de desconexión de un circuito en paralelo (1) se elige un instante de referencia (t_s) del evento síncrono (e_s) que sea igual a un instante en el que una tensión de colector-emisor o de ánodo-cátodo ($v_{CE}(t)$) sobrepasa un valor umbral y un gradiente de tensión de colector-emisor o de ánodo-cátodo se queda por debajo de un valor umbral, especialmente del valor umbral cero, o

- 20 b) para un proceso de conexión de un circuito en serie (4) se elige un instante de referencia (t_s) del evento síncrono (e_s) que sea igual a un instante en el que una tensión de colector-emisor o de ánodo-cátodo ($v_{CE}(t)$) se queda por debajo de un valor umbral (ε_{s6}), y especialmente porque el valor umbral (ε_{s6}) se elige más pequeño que un valor esperado de la tensión de colector-emisor o de ánodo-cátodo ($v_{CE}(t)$) al final de una fase A en la que un diodo de oscilación libre (D_S) dispuesto en serie con el circuito en serie (4) se encuentra en un estado conductivo.

13. Procedimiento según una de las reivindicaciones anteriores, **caracterizado** porque

- 25 a) se retarda temporalmente o se reduce en amplitud la señal de commutación (i_{G1}, i_{G2}) para la cual la desviación de regulación corresponde a un adelanto de un valor real (a_i) con respecto a un valor nominal (a_s) o de un valor real de tiempo (ta_i) con respecto a un valor nominal de tiempo (ta_s), o

- 30 b) se desplaza temporalmente hacia delante o se incrementa en amplitud la señal de commutación (i_{G1}, i_{G2}) para la cual la desviación de regulación corresponde a un retraso de un valor real (a_i) con respecto a un valor nominal (a_s) o de un valor real de tiempo (ta_i) con respecto a un valor nominal de tiempo (ta_s), y

- 35 c) especialmente porque la señal de commutación (i_{G1}, i_{G2}) es una corriente de puerta (i_{G1}, i_{G2}), una tensión de puerta o una integral de tiempo de la corriente de puerta.

14. Procedimiento según una de las reivindicaciones anteriores, **caracterizado** porque la orden de commutación (z) es transmitida desde un controlador central hasta al menos un primer interruptor de semiconductor de potencia (S_1) y

- 40 a) desde allí se imparten órdenes de conexión locales a unos segundos interruptores de semiconductor de potencia (S_2-S_4) y/o

- 45 b) se reconoce un proceso de commutación por parte de unos segundos interruptores de semiconductor de potencia (S_2-S_4) y sobre la base de éste, especialmente por observación de variaciones de variables de estado síncronas y/o asíncronas ($x(t), a(t)$), se generan órdenes de commutación locales.

15. Procedimiento según una de las reivindicaciones anteriores, **caracterizado** porque

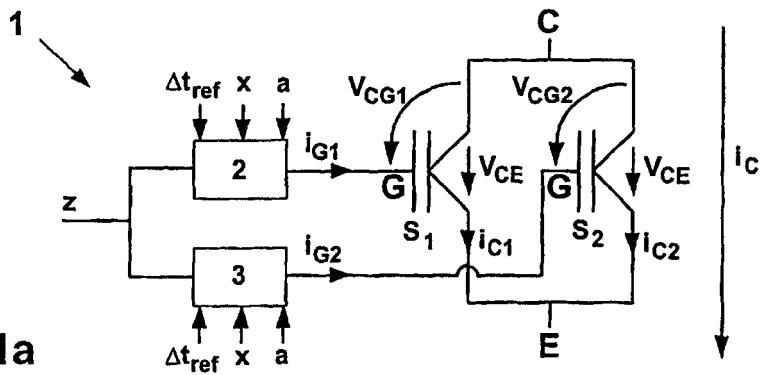
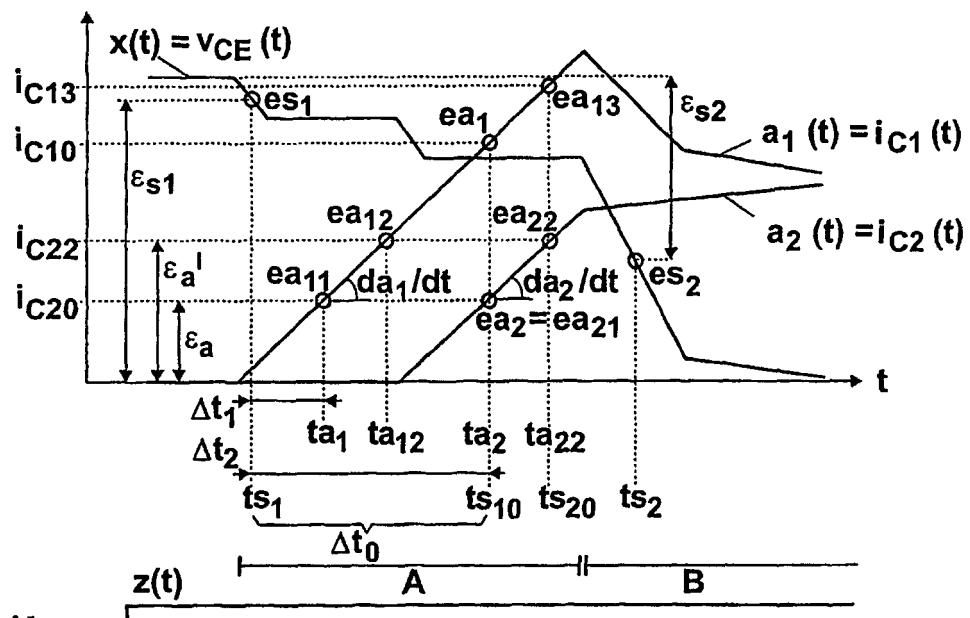
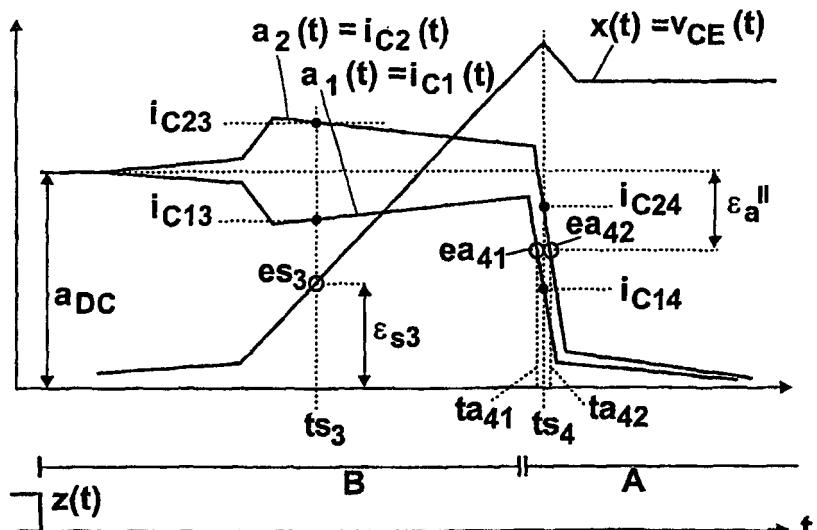
- 50 a) el circuito (1, 4) es parte integrante de un módulo de interruptor, especialmente una rama de un semi-puente de un ondulador, para tracción, transmisión de corriente continua a alta tensión, un radioemisor, calentamiento inductivo o soldadura inductiva, y/o

- 55 b) los interruptores de semiconductor de potencia (S_1-S_4) son BJTs, IGBTs, MOSFETs, tiristores, GTOs, MCTs o combinaciones de tales componentes.

55

60

65

**Fig. 1a****Fig. 1b****Fig. 1c**

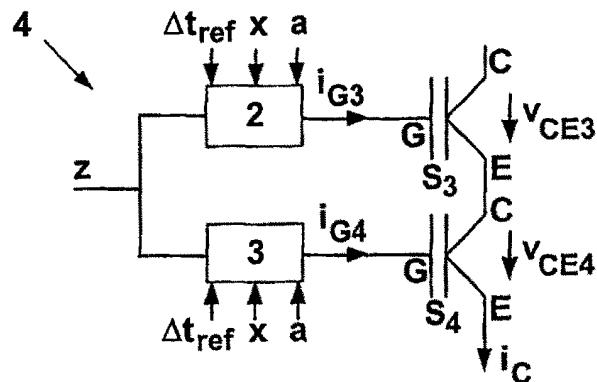


Fig. 2a

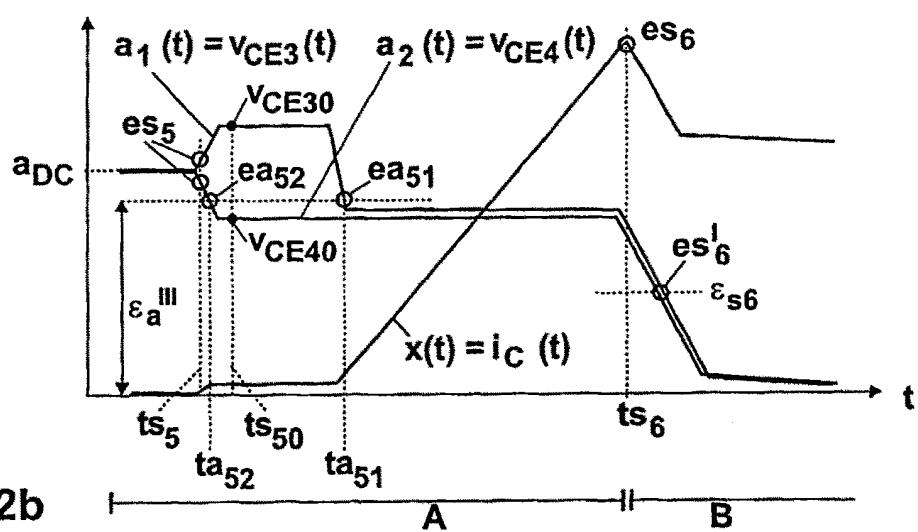


Fig. 2b

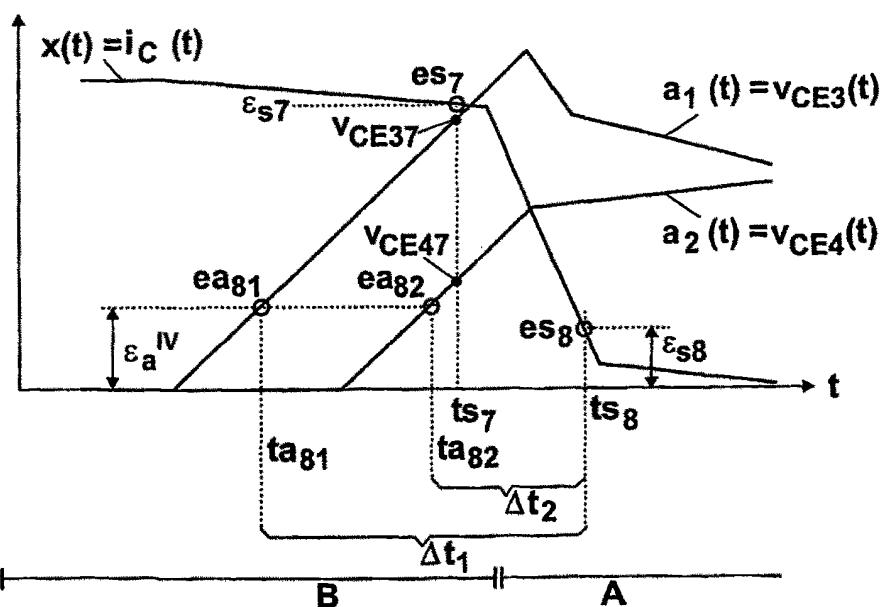


Fig. 2c

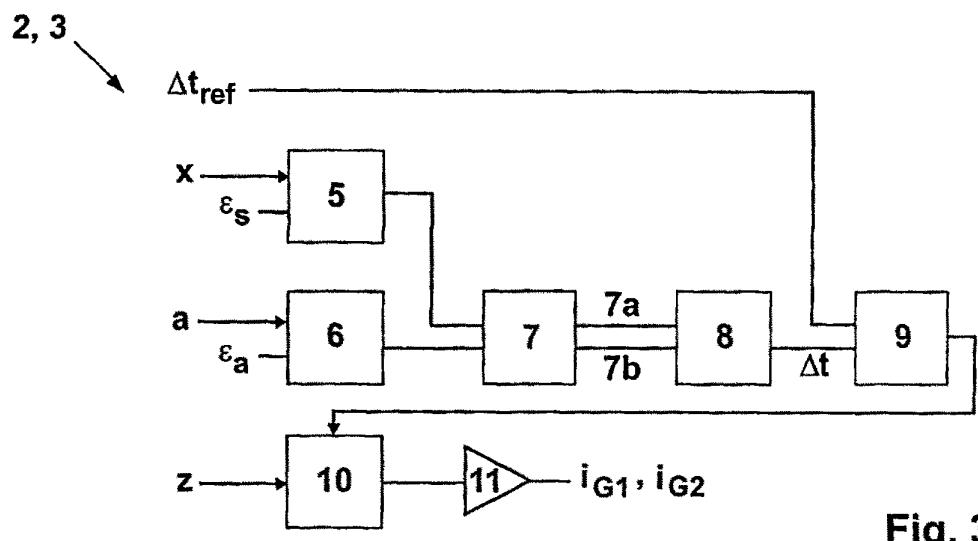


Fig. 3

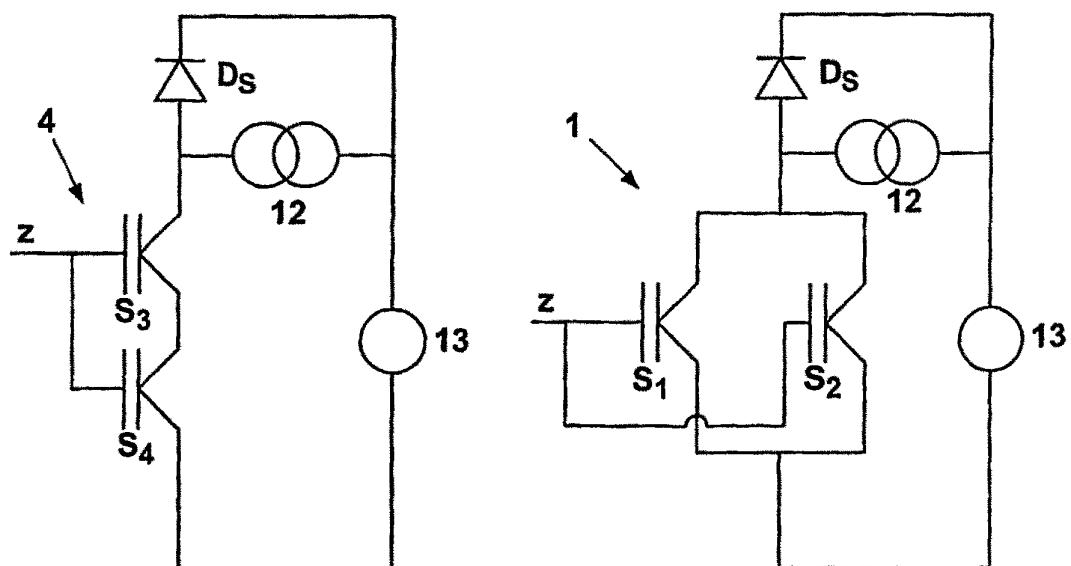


Fig. 4a

Fig. 4b