

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年10月26日(26.10.2017)



(10) 国際公開番号

WO 2017/183260 A1

(51) 国際特許分類:

G01J 1/44 (2006.01) H04N 5/33 (2006.01)
G01J 1/02 (2006.01) H04N 5/374 (2011.01)
H01L 27/144 (2006.01) H04N 5/378 (2011.01)
H01L 27/146 (2006.01)

(72) 発明者: 前川 倫 宏 (MAEGAWA, Tomohiro);
〒1008310 東京都千代田区丸の内二丁目7番
3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 鮫 島 睦, 外 (SAMEJIMA, Mutsumi et al.);
〒5300017 大阪府大阪市北区角田町
8番1号 梅田阪急ビル オフィスタワー
青山特許事務所 Osaka (JP).

(21) 国際出願番号: PCT/JP2017/004434

(22) 国際出願日: 2017年2月7日(07.02.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

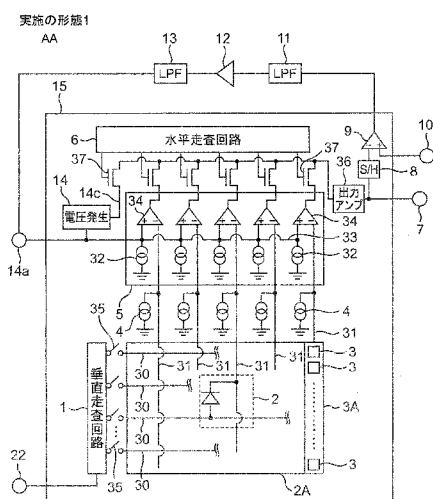
(30) 優先権データ:
特願 2016-083354 2016年4月19日(19.04.2016) JP

(71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,

(54) Title: INFRARED IMAGING ELEMENT AND INFRARED CAMERA

(54) 発明の名称: 赤外線撮像素子及び赤外線カメラ



1 Vertical scanning circuit
6 Horizontal scanning circuit
14 Voltage generation
36 Output amplifier
AA Embodiment 1

(57) Abstract: An infrared imaging element is provided with: a photosensitive pixel array; photosensitive pixel drive lines; a vertical scanning circuit for sequentially selecting drive lines and connecting the selected drive line to a power supply; signal lines that are connected to each of the photosensitive pixels and have first constant current sources connected to the end parts thereof; a bias line that connects second constant current sources provided to each of the rows of the photosensitive pixel array in parallel and causes the same voltage drop as the drive line; difference integration circuits that are provided to each of the pixel array columns and that each temporally integrate and output the difference between the end-to-end voltages of the two constant current sources; a horizontal scanning circuit for column-by-column selection of a difference integration circuit output signal; a reference pixel array for outputting a reference signal that changes according to temperature variation in the photosensitive pixels; a bias generation circuit for generating a bias voltage corresponding to the difference between the difference signal for the voltage on the bias line and the reference signal and a reference voltage; and a voltage generation circuit for generating a temperature signal generation voltage on the basis of the bias voltage.



ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: 赤外線撮像素子は、感光画素アレイと、感光画素の駆動線と、駆動線を順次選択して電源に接続する垂直走査回路と、各感光画素に接続し、終端部分に第一の定電流源が接続された信号線と、感光画素アレイの列毎に設けられた第二の定電流源が並列に接続され、駆動線と同一の電圧降下を発生するバイアス線と、画素アレイの列毎に設けられ、2つの定電流源の両端電圧の差を時間積分して出力する差動積分回路と、差動積分回路の出力信号を列毎に選択する水平走査回路と、感光画素の温度変化に応じて変化する参照信号を出力する参照画素アレイと、バイアス線上の電圧と参照信号との差分信号と、基準電圧との差に対応するバイアス電圧を生成するバイアス発生回路と、バイアス電圧に基づいて温度信号生成電圧を生成する電圧発生回路とを備える。

明 細 書

発明の名称： 赤外線撮像素子及び赤外線カメラ

技術分野

[0001] 本発明は、例えば入射赤外線による温度変化を２次元配列された半導体センサで検出する赤外線撮像素子に関し、特に、半導体センサからの電気信号を信号処理回路にて積分処理した後に出力する赤外線撮像素子に関する。また、本発明は上記赤外線撮像素子を用いた赤外線カメラに関する。

背景技術

[0002] 一般的な熱型赤外線固体撮像素子では、断熱層を有する画素を２次元に配列し、入射した赤外線によって画素の温度が変化することを利用して赤外線像を撮像する。非冷却型の熱型赤外線固体撮像素子の場合、画素を構成する温度センサには、ポリシリコン、アモルファスシリコン、炭化ケイ素や酸化バナジウム等のボロメータの他、ダイオードやトランジスタ等の半導体素子を用いたものが知られている。特に、ダイオード等の半導体素子は、電気特性や温度依存性のバラツキが固体間で非常に小さいため、各画素の特性を均一にする上で有利である。

[0003] また、熱型赤外線固体撮像素子では、画素は２次元に配列されており、行ごとに駆動線によって接続され、列ごとに信号線によって接続されている。垂直走査回路とスイッチにより各駆動線が順番に選択され、選択された駆動線を介して電源から画素に通電される。画素の出力は信号線を介して積分回路に伝えられ、積分回路で積分及び増幅され、水平走査回路とスイッチによって順次出力端子へ出力される（例えば、非特許文献１参照）。

[0004] これらの熱型赤外線固体撮像素子において、積分回路に入力される電圧に対して画素の両端電圧以外に駆動線での電圧降下が影響する。ところが、駆動線での電圧降下量は画素列毎に異なるため、積分回路の出力も画素列毎に異なった値となり、撮像した画像に駆動線の抵抗によるオフセット分布が発生してしまう。また、熱型赤外線固体撮像素子の赤外光に対するレスポンス

、すなわち、画素の両端電圧の変化は、駆動線における電圧降下成分にくらべはるかに小さい。このため、駆動線による電圧降下分布によって増幅器が飽和等をおこし、必要な増幅度を確保できない問題もある。

[0005] また、画素のレスポンスには赤外光のレスポンス以外に素子温度変化によるレスポンスも含まれるため、素子出力が素子温度変化とともにドリフトする問題もある。すなわち、画素が完全に断熱され、赤外線吸収による温度変化のみを検出することが理想であるが、画素の断熱層は有限の熱抵抗をもつため、検出動作を行っているときに環境温度が変化すると出力も変化してしまう。この環境温度の変化による出力変動は入射赤外線の変化と区別がつかないため、赤外線の測定精度が低下して安定した画像取得ができなくなってしまう。

[0006] こうした問題を解消するため、特許文献1では、次のような構成を採用している。

[0007] (1) 積分回路に差動積分回路を用いる。

(2) 駆動線に平行なバイアス線を設け、その抵抗を駆動線と実質同じにし、かつ、バイアス線の画素列毎に画素用電流源と実質同じ電流を流す電流源を設ける。

(3) 差動積分回路の入力に、画素用電流源の両端電圧と、バイアス線に接続した電流源の両端電圧とを入力する。

(4) 素子温度変化に応じた出力をだす参照信号出力回路を設け、その出力とリファレンス電源の比較により得られる出力レベル安定化電圧を生成し、低域通過フィルタやバッファを介してバイアス線に与える。

[0008] バイアス線と駆動線の抵抗は実質同じであるので、バイアス線と駆動線の電圧降下量はほぼ同じになる。すなわち、駆動線抵抗による電圧降下分布は差動積分回路で減算され、外部に出力されない。さらにバイアス線に加えられる電圧は、画素の素子温度変動に対する信号出力変化を出力する参照信号出力回路をもとに生成されているので、素子温度変動によるドリフトも差動積分回路で減算され、外部に出力されない。

[0009] しかし、前記対策では画素ごと、読出し列ごと、行ごとの微小な特性ばらつきに起因する素子温度変動による出力変動は抑制できない。こうした問題を解消するため、特許文献2では、次のような構成を採用している。

[0010] (1) 撮像素子内部に温度センサを設置する。

(2) 温度信号成分から、適切な出力になるようなバイアス電圧を設定することで素子からの出力を制御し、アナログ／デジタル変換器（以下、アナログ／デジタル変換をA／D変換という）にて画素情報を取得する。

(3) 同時に、前記画像取得用と別に設けたA／D変換器にて温度信号情報を取得する。

(4) 温度情報をもとに、予め取得したルックアップテーブルから補正値を決定し、画像の安定化に利用する。

先行技術文献

特許文献

[0011] 特許文献1：特開2005-214639号公報

特許文献2：特開2002-314887号公報

非特許文献

[0012] 非特許文献1：石川ほか，「従来のシリコンIC プロセスを用いた低コスト320×240 非冷却IRFPA」，Part of the SPIE Conference on Infrared Technology and Applications XXV，1999年4月発行，Vol. 3698，556頁～564頁

発明の概要

発明が解決しようとする課題

[0013] しかしながら、特許文献1の赤外線撮像素子においては、画素信号レベルを一定レベルに保持するような出力レベル安定化電圧を発生させ、素子バイアスとしてフィードバックする機構となっており、画素信号内に基板温度情報は含まれない。基板温度情報を取得する場合、出力レベル安定化電圧をA

／D変換器により読み取りを行う必要があり、本機構を付加することにより雑音成分増加の危険性が高まると同時に、A／D変換器及び情報取得の機構が画像情報取得と別に必要であり、消費電力の増加と回路規模の増加をもたらす。また、正確な温度情報取得には、A／D変換の大きなビット数を有するA／D変換器が必要であり、コスト増加を招くという問題点があった。

[0014] また、正確な温度情報取得のためには、温度情報として素子、さらに好ましくは画素アレイ内の温度情報を信号成分とする必要がある。さらに好ましくは、画素が動作している、つまり温度情報を読み出しているタイミングにおける温度情報を取得することが好ましい。

[0015] 本発明の目的は以上の問題点を解決し、従来技術に比較して簡単な回路構成により低コストで温度情報を取得することができる赤外線撮像素子及びこれを備えた赤外線カメラを提供することにある。

課題を解決するための手段

[0016] 本発明の一態様に係る赤外線撮像素子は、断熱層と赤外線吸収部材を有し、複数の感光画素が2次元形状に配置された感光画素アレイと、前記各感光画素の一方の極を行毎に共通に接続した駆動線と、前記駆動線を順次選択して電源に接続する垂直走査回路と、前記各感光画素の他方の極を列毎に共通に接続し、終端部分に第一の定電流源手段が接続された信号線と、前記感光画素アレイの列毎に設けられた第二の定電流源手段が並列に接続され、前記駆動線と実質的に同一の電圧降下を発生するバイアス線と、前記感光画素アレイの列毎に設けられ、前記第一の定電流源手段と前記第二の定電流源手段の両端電圧の差を所定の積分時間で時間積分して出力する差動積分回路と、前記差動積分回路の出力信号を列毎に選択して画像信号として画像信号出力端子に導く水平走査回路とを備える。ここで、赤外線撮像素子は、実質的に前記複数の感光画素の全体の温度変化に応じて変化する参照信号を出力する参照画素アレイと、前記バイアス線上の所定位置の電圧と前記参照信号との差分信号と、所定の基準電圧との差に対応しかつ出力レベル安定化電圧の電圧成分を含むバイアス電圧を生成してバイアス線に印加するバイアス発生回

路と、前記バイアス電圧に基づいて所定の温度信号生成電圧を生成して前記画像信号出力端子に付加する電圧発生回路とを備える。

発明の効果

[0017] 従って、本発明によれば、温度信号生成電圧を含む画像信号を生成することができる。それ故、例えば、画像信号の取得と同一のA/D変換器にて温度情報の取得が可能となり、消費電力の増加と回路規模の増加をもたらさない。同時に、画像情報と温度情報がともに出力されるため、後段の画像信号処理回路における各種の画像補正が容易となる。

図面の簡単な説明

[0018] [図1]本発明の実施の形態1に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[図2A]図1の感光画素2の外観を示す斜視図である。

[図2B]図2AのA-A'線についての縦断面図である。

[図3A]図1の参照画素3の実施例1の構成を示す縦断面図である。

[図3B]図1の参照画素3の実施例2の構成を示す縦断面図である。

[図3C]図1の参照画素3の実施例3の構成を示す縦断面図である。

[図3D]図1の参照画素3の実施例4の構成を示す縦断面図である。

[図3E]図1の参照画素3の実施例5の構成を示す縦断面図である。

[図4]図1の電圧発生回路14の構成例を示す回路図である。

[図5]本発明の実施の形態2に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[図6A]図5の電圧発生回路14Aの実施例1の構成例を示すブロック図である。

[図6B]図5の電圧発生回路14Aの実施例2の構成例を示すブロック図である。

[図6C]図5の電圧発生回路14Aの実施例3の構成例を示すブロック図である。

[図6D]図5の電圧発生回路14Aの実施例4の構成例を示すブロック図であ

る。

[図7A]本発明の実施の形態3に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[図7B]本発明の実施の形態3の変形例1に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[図7C]本発明の実施の形態3の変形例2に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[図8A]本発明の実施の形態4に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[図8B]本発明の実施の形態4の変形例に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[図9]比較例に係る熱型赤外線固体撮像素子の画像補正回路の構成例を示すブロック図である。

[図10]本発明の実施の形態5に係る熱型赤外線固体撮像素子の補正回路の構成例を示すブロック図である。

[図11]図4の電圧発生回路14の各端子の電圧レベルを示す模式波形図である。

[図12]図4の電圧発生回路14の出力電圧を示す模式波形図である。

[図13]比較例に係る熱型赤外線固体撮像素子における各種電圧レベルと内在する雑音成分の関係を示す図であって、各端子の電圧レベルを示す模式波形図である。

[図14]図6Aの電圧発生回路14Aの出力電圧レベルを示す模式波形図である。

発明を実施するための形態

[0019] 以下、本発明に係る実施形態について図面を参照して説明する。なお、以下の各実施形態において、同様の構成要素については同一の符号を付している。

[0020] 実施の形態1.

図 1 は本発明の実施の形態 1 に係る熱型赤外線固体撮像素子の構成例を示す回路図である。また、図 2 A は図 1 の感光画素 2 の外観を示す斜視図であり、図 2 B は図 2 A の A - A' 線についての縦断面図である。

[0021] 図 1 において、実施の形態 1 に係る熱型赤外線固体撮像素子は、従来技術に係る熱型赤外線固体撮像素子と同様に、複数の感光画素 2 が 2 次元形状で格子形状で配列されて感光画素アレイ 2 A を形成するように構成され、ここで、各感光画素 2 は直列に接続された複数個（少なくとも一つでもよい）のダイオード 1 0 0 により構成される。感光画素 2 は、図 2 A 及び図 2 B に示すように、断熱層 1 0 2 上に支持脚 1 0 3 を形成し、その上に、赤外線吸収部材 1 0 1 を形成して構成される。

[0022] 所定数の感光画素 2 の各行ごとに駆動線 3 0 が共通して接続される一方、所定数の感光画素 2 の各列ごとに信号線 3 1 が共通して接続され、各信号線 3 1 の終端には第 1 群の定電流源手段として第一の定電流源 4 が接続され、さらに差動積分回路 3 4 の反転入力端子に接続されている。また、垂直走査回路 1 と複数の垂直選択スイッチ 3 5 により駆動線 3 0 が順番に選択され、各駆動線 3 0 が電源端子 2 2 に順次接続される。一方、第一の定電流源 4 に近接して感光画素 2 の各列毎に、第 2 群の定電流源手段として、第一の定電流源 4 と略同一の電流を流す第二の定電流源 3 2 が配置されており、複数の第二の定電流源 3 2 は駆動線 3 0 と略平行なバイアス線 3 3 によって並列接続されている。バイアス線 3 3 は、駆動線 3 0 と略同一の電圧降下を生じるように、駆動線 3 0 と略同一の抵抗値を有し、各差動積分回路 3 4 の非反転出力端子に接続されている。

[0023] なお、バイアス線 3 3 は、駆動線 3 0 と略同一の電圧効果を生じればよく、必ずしも駆動線 3 0 と同一の抵抗を有する必要はない。第一の定電流源 4 の電流値が第二の定電流源 3 2 と異なる場合には、それに応じてバイアス線 3 3 と駆動線 3 0 が異なる抵抗を有していてもよい。

[0024] 感光画素 2 の各列毎に差動積分回路 3 4 が設けられており、差動積分回路 3 4 は、第一の定電流源 4 の両端電圧と第二の定電流源 3 2 の両端電圧との

差を所定の積分期間で時間積分しかつ増幅して、積分増幅された結果の画素信号の信号電圧は例えばトランジスタにてなる複数の水平選択スイッチ 3 7 及び出力アンプ 3 6 を介して出力される。ここで、水平走査回路 6 によって複数の水平選択スイッチ 3 7 が順次オンされ、列毎に配置された差動積分回路 3 4 の出力信号が画素信号として、出力アンプ 3 6 を介して画像信号出力端子 7 から外部回路に出力される。バイアス線 3 3 では駆動線 3 0 と略同一の電圧降下を生じているため、前記構成によって駆動線 3 0 での電圧降下分を出力電圧からキャンセルし、駆動線 3 0 に由来するオフセット分布が除去される。

[0025] 次に、従来技術に係る出力レベル安定化電圧 1 4 a の決定方法について以下に説明する。

[0026] 図 1 の右端の差動積分回路 3 4 は、感光画素アレイ 2 A 内もしくは感光画素アレイ 2 A 外に設けられた参照画素アレイ 3 A（参照信号出力回路）の参照画素 3 から出力される、素子温度を反映した参照信号と、バイアス線 3 3 の電圧との差分信号を発生し、差分信号を出力アンプ 3 6 及びサンプルホールド回路 8 を介して、差動増幅回路にてなるバイアス発生回路 9 の反転入力端子に出力する。バイアス発生回路 9 は前記差分信号を所定の基準電圧 1 0 と対比し、その差に応じたバイアス電圧を生成して、低域通過フィルタ 1 1、バッファアンプ 1 2 及び低域通過フィルタ 1 3 を介してバイアス線 3 3 にフィードバックする。以上のループ回路により、バイアス線 3 3 の電圧を参照信号に応じて（すなわち、素子温度に応じて）変化させながら、製造バラツキ等によるバイアス線の電圧バラツキを自動修正することができる。

[0027] 次いで、参照画素アレイ 3 A の構造について以下に説明する。

[0028] 図 3 A～図 3 E はそれぞれ図 1 の参照画素 3 の実施例 1～5 の構成を示す縦断面図である。ここで、参照画素 3 は感光画素 2 から、断熱層 1 0 2 と赤外線吸収部材 1 0 1 の少なくとも一方を除去し、又は赤外線遮光層 1 0 4 を付加して構成される。なお、図 3 A～図 3 E の参照画素アレイ 3 A の構造については、実施の形態 1 以外の他の実施の形態及びその変形例に適用しても

よい。

[0029] 例えば、参照画素3は、図3Aに示すように、図2A及び図2Bの構造から赤外線吸収部材101と断熱層102を除去して構成してもよい。また、参照画素3は、図3Bに示すように、図2A及び図2Bの構造において、赤外線遮光層104を赤外線吸収部材101に直接付加しただけで構成してもよい。さらに、参照画素3は、図3Cのように、図2A及び図2Bの構造に対して、赤外線遮光層104を画素全体を覆うように構成してもよい。

[0030] また、参照画素3は、図3Dに示すように、図2A及び図2Bの構造において、赤外線吸収部材101を除去し、赤外線遮光層104を形成して構成してもよい。ここで、赤外線吸収部材101を除去するだけで赤外線吸収率が十分無視できる場合は、参照画素3を図3Eに示す構造で構成してもよい。すなわち、参照画素3は、図3Eに示すように、図2A及び図2Bの構造から赤外線吸収部材101を除去することで構成される。とって代わって、入光する赤外線が阻害されるようなフィルタを熱型赤外線固体撮像素子の前面（図1の紙面に対して上方）に設置してもよい。

[0031] 図1において、参照画素3に接続された第一の定電流源4の両端電圧を参照信号として読み出す。この参照信号は、通常の感光画素2の出力信号の経路と同様にして読み出される。すなわち、参照画素3に接続された第一の定電流源4の両端電圧は図1の右端の差動積分回路34の反転入力端子に入力され、それに隣接してバイアス線33に接続された第二の電流源32の両端電圧は当該差動積分回路34の非反転入力端子に入力される。当該差動積分回路34は入力された2つの電圧の差を積分しかつ増幅して出力する。その出力信号は、水平走査回路6と水平選択スイッチ37によって、通常の画像読出しの1ライン毎に参照画素3に対応した出力信号として読み出され、出力アンプ36を介して画像信号出力端子7から出力される。

[0032] 画像信号出力端子7には、サンプルホールド回路8が接続されており、サンプルホールド回路8は参照画素3の出力信号をサンプルホールドする。そして、サンプルホールドされた信号電圧は、差動増幅回路にてなるバイアス

発生回路 9 の反転入力端子に入力される一方、バイアス発生回路 9 の非反転入力端子には基準電圧 10 が入力される。バイアス発生回路 9 は、入力される 2 つの電圧の差を対応したバイアス電圧を生成して出力する。生成されたバイアス電圧は、低域通過フィルタ 11、バッファアンプ 12 及び低域通過フィルタ 13 を介して出力レベル安定化電圧 14 a として生成され、出力レベル安定化電圧 14 a がバイアス線 33 に印加される。

[0033] ここで、サンプルホールド回路 8 は参照画素 3 の出力信号をサンプルホールドし、このとき、一画面につき一画素の出力電圧をサンプルホールドすることでバイアス電圧を決定してもよく、もしくは一画面につき複数画素の出力電圧をサンプルホールドすることで、平均化してもよい。

[0034] ここで、差動積分回路 34 の減算極性とバイアス発生回路 9 の減算極性は、参照画素 3 に対応する出力信号の変化が抑制される方向に選択されている。すなわち、バイアス線 33 の電圧（バイアス線 33 に接続した電流源 32 の電圧）が差動積分回路 34 の非反転入力端子に入力された場合には、その差動積分回路 34 からの出力電圧はバイアス発生回路 9 の反転入力端子に入力される。逆に、バイアス線 33 の電圧が差動積分回路 34 の反転入力端子に入力された場合には、差動積分回路 34 の出力電圧はバイアス発生回路 9 の非反転入力端子に入力される。これにより、バイアス発生回路 9 は、サンプルホールドされた信号電圧と基準電圧 10 の差に応じて、この差を減少させる方向にバイアス線 33 の電圧を変化させることになる。

[0035] 従来技術に係る熱型赤外線固体撮像素子においては、出力レベル安定化電圧 14 a を、低域通過フィルタ 11、バッファアンプ 12 及び低域通過フィルタ 13 を介して直接に、バイアス線 33 に印加するものであった。この出力レベル安定化電圧 14 a により、参照画素 3 の信号レベルを一定レベルに保持するため、画素信号内に基板温度情報は含まれず、温度信号は出力レベル安定化電圧 14 a に含まれることになる。出力レベル安定化電圧 14 a を基板温度情報として取得する場合、バイアス電圧を A/D 変換器により読み取りを行う必要があり、本機構において雑音成分増加の危険性が高まると同

時に、A/D変換器及び情報取得の機構が画像情報取得と別に必要であり、消費電力の増加と回路規模の増加をもたらす。また、正確な温度情報取得には、A/D変換の大きなビット数を有するA/D変換器が必要であり、コスト増加を招くという問題点があった。

[0036] 本実施の形態における熱型赤外線固体撮像素子は、これらの問題点を解決する手段として、出力レベル安定化電圧14aを電圧発生回路14に印加し、電圧発生回路14は温度信号生成電圧14cの電圧成分を生成して水平選択スイッチ37及び出力アンプ36を介して画像信号出力端子7に付加するように出力する。

[0037] 図4は図1の電圧発生回路14の構成例を示す回路図である。また、図11は図4の電圧発生回路14の各端子の電圧レベルを示す模式波形図である。

[0038] 出力レベル安定化電圧14aは基板温度に追従して変化する。基板温度は環境温度により強く影響を受けるとともに、素子動作周期等の微小な温度変化に対しても影響を受ける。このため、基板温度を取得するときは、差動積分回路34の動作期間、つまり画素動作期間における温度情報を取得することが好ましい。また、図11において、画素信号50の信号電圧は画素信号の出力A/D変換範囲内に設定されているのに対し、出力レベル安定化電圧14aはこの画素信号出力A/D変換範囲に設定されとは限らない。

[0039] 図4において、第一レベルシフト回路40は、出力レベル安定化電圧14aを画像信号出力端子7における画素信号A/D変換範囲内にレベルシフトするように、出力レベル安定化電圧14を第一生成電圧14dに変換してサンプルホールド回路41に出力する。このとき、レベルシフト量を規定するため、レベルシフト量調整電圧42を第一レベルシフト回路40に入力してもよい。サンプルホールド回路41は、入力される第一生成電圧14dを、差動積分回路34の動作期間を示す動作期間信号51に応じて当該動作期間においてサンプルホールドを行うことで、温度信号生成電圧14cを生成する。これにより、画素信号を取得しているタイミングに同期して基板温度を

取得することができる。

[0040] 図12は図4の電圧発生回路14の出力電圧を示す模式波形図である。図1において、前記温度信号生成電圧14cを水平選択スイッチ37に印加し、水平選択スイッチ37が水平走査回路6からの制御信号を受けてオンすることで、温度信号生成電圧14cは画像信号出力端子7へと出力される。つまり、温度信号生成電圧14cと画素信号は異なるタイミングで画素信号50と同一信号上に印加されることになる。

[0041] なお、図1の電圧発生回路14は、安定化電圧14aを画素信号出力範囲内にレベルシフトされており、かつ温度信号取得期間に同期した温度情報を取得できればよく、前記回路構成に限定されない。

[0042] 本手法により、新しく設けた電圧発生回路14において画素信号と出力レベルを同一範囲とした温度信号生成電圧を発生させる。この温度信号生成電圧を画像信号出力端子7に出力することで、画像取得と同一のA/D変換器にて温度情報の取得が可能となり、消費電力の増加と回路規模の増加をもたらさない。また、同時に、画素アレイ内、画素が動作している、つまり温度情報を読み出しているタイミングにおける温度情報を取得できるため、正確な温度情報取得が可能となる。

[0043] 以上説明したように、実施の形態1に係る赤外線撮像素子によれば、断熱層102と赤外線吸収部材101を有し、複数の感光画素2が2次元形状に配置された感光画素アレイ2Aと、各感光画素2の一方の極を行毎に共通に接続した駆動線30と、駆動線30を順次選択して電源に接続する垂直走査回路1と、各感光画素2の他方の極を列毎に共通に接続し、終端部分に第一の定電流源4が接続された信号線31と、感光画素アレイ2Aの列毎に設けられた第二の定電流源32が並列に接続され、駆動線30と実質的に同一の電圧降下を発生するバイアス線33と、感光画素アレイ2Aの列毎に設けられ、第一の定電流源4と第二の定電流源32の両端電圧の差を所定の積分時間で時間積分して出力する差動積分回路34と、差動積分回路34の出力信号を列毎に選択して画像信号として画像信号出力端子7に導く水平走査回路

6とを備える。ここで、赤外線撮像素子は、実質的に複数の感光画素2の全体の温度変化に応じて変化する参照信号を出力する参照画素アレイ3Aと、バイアス線上の所定位置の電圧と参照信号との差分信号と、所定の基準電圧との差に対応しかつ出力レベル安定化電圧の電圧成分を含むバイアス電圧を生成してバイアス線に印加するバイアス発生回路9と、バイアス電圧に基づいて所定の温度信号生成電圧を生成して画像信号出力端子に付加する電圧発生回路14とを備える。

[0044] 従って、新しく設けた電圧発生回路14は画素信号と出力レベルを同一範囲とした温度信号生成電圧を発生する。この温度信号生成電圧を画像信号出力端子7に印加することで、画像信号の取得と同一のA/D変換器16a（図9，図10）にて温度情報の取得が可能となり、消費電力の増加と回路規模の増加をもたらさない。同時に、画像情報と温度情報が同期して出力されるため、後段の画像信号処理回路における各種の画像信号の補正が容易となる。

[0045] ここで、好ましくは、参照画素アレイ3Aは、断熱層102と赤外線吸収部材101のいずれか一方又は両方を除去するように構成され、もしくは赤外線遮光層104を有するように構成される。

[0046] また、好ましくは、感光画素アレイ2Aは、断熱層102と赤外線吸収部材のいずれか一方又は両方を除去するように構成される。

[0047] さらに、好ましくは、参照画素アレイ3Aは、感光画素アレイ2Aの垂直方向又は水平方向の少なくとも1辺に隣接するように形成される。

[0048] またさらに、好ましくは、参照画素アレイ3Aは複数の参照画素3を備え、バイアス発生回路9の前段に設けられ、複数の参照画素3からの画素信号を平均化した後サンプルホールドし、サンプルホールドされた画素信号をバイアス発生回路9に出力するサンプルホールド回路8をさらに備える。従って、複数の参照画素3からの出力信号を平均化することで、出力レベル安定化電圧14bが安定し、結果的に画像信号の出力レベルも安定したものが得られる。

[0049] また、温度信号生成電圧 1 4 c は、画像信号の電圧レベルとともに所定電圧となるように調整され、画素信号とは異なるタイミングで画像信号に付加されるように構成される。

[0050] 実施の形態 2.

図 5 は本発明の実施の形態 2 に係る熱型赤外線固体撮像素子の構成例を示す回路図である。図 5 の実施の形態 2 に係る熱型赤外線固体撮像素子は、図 1 の実施の形態 1 に係る熱型赤外線固体撮像素子に比較して、以下の点が異なる。

(1) 実施の形態 1 と同一の方法により生成したバイアス電圧は、バイアス発生回路 9 から、入力電圧を低域通過ろ波する低域通過フィルタ 1 1 を介して出力レベル安定化電圧 1 4 a として生成されて、当該出力レベル安定化電圧 1 4 a は電圧発生回路 1 4 A に入力される。

(2) 本回路において、温度信号生成電圧 1 4 c と出力レベル安定化電圧 1 4 b の二種類の電圧が生成され、該温度信号生成電圧 1 4 c を水平選択スイッチ 3 7 を介して画像信号出力端子 7 に出力し、出力レベル安定化電圧 1 4 b をバイアス線 3 3 に出力する。

[0051] 従来技術に係る熱型赤外線固体撮像素子においては、出力レベル安定化電圧 1 4 a を低域通過フィルタ 1 1、バッファアンプ 1 2 及び低域通過フィルタ 1 3 を介して直接バイアス線 3 3 に直接印加するものであったが、バイアス線 3 3 に印加される出力レベル安定化電圧 1 4 a は、増幅度の高い差動積分回路（多くの場合、利得 1 0 以上）によって増幅され、さらに素子が組込まれたカメラ内部のアンプ回路でも増幅されるため、高精度な設定が必要である。また、前記出力レベル安定化電圧 1 4 a に含まれる雑音成分と、画素駆動用電源端子 2 2 の電源電圧に含まれる雑音成分は別相の関係を持つため、差動積分回路 3 4 におけるコモンモード雑音抑制効果が得られにくいという問題が存在する。また、基板温度情報を取得する場合、バイアス電圧を A/D 変換器により読み取りを行う必要があり、本機構において雑音成分増加の危険性が高まると同時に、A/D 変換器及び情報取得の機構が画像情報取

得と別に必要であり、消費電力の増加と回路規模の増加をもたらす。

[0052] 図 1 3 は比較例に係る熱型赤外線固体撮像素子における各種電圧レベルと内在する雑音成分の関係を示す図であって、各端子の電圧レベルを示す模式波形図である。すなわち、図 1 3 は電源端子 2 2 に印加されている電源端子電圧 5 2 と、出力レベル安定化電圧 1 4 a と、第一の定電流源 4 の両端電圧と第二の定電流源 3 2 の両端電圧の関係性を示す。

[0053] 図 1 3 から明らかなように、出力レベル安定化電圧 1 4 a は基板温度に追従して変化するため、基板温度は環境温度により強く影響を受けるとともに、素子動作周期等の微小な温度変化に対しても影響を受ける。また、バイアス発生回路 9 やバッファアンプ 1 2 をはじめとする、バイアス線 3 3 に至る経路の回路では、様々な雑音が印加される。同様に、電源端子 2 2 に印加されている電源端子電圧 5 2 においても、雑音成分が存在している。ここで、出力レベル安定化電圧 1 4 a と電源端子電圧 5 2 に存在している雑音成分は必ずしも同期しているものではない。

[0054] 次いで、差動積分回路 3 4 に印加されている 2 種類の電圧信号、つまり第一の定電流源 4 の両端電圧と第二の定電流源 3 2 の両端電圧について以下に説明する。

[0055] 第一の定電流源 4 の両端電圧は、電源端子電圧 5 2 から垂直走査回路 1 うちの配線、駆動線 3 0、ダイオード 1 0 0、信号線 3 1 を経由して生成される。それぞれの経路において電圧降下が発生するため、第一の定電流源 4 の両端電圧は電源端子電圧 5 2 よりも電圧レベルが低くなる。また、前記それぞれの経路においての雑音成分と、電源端子電圧 5 2 に内在する雑音成分が合成された雑音を有している。

[0056] 第二の定電流源 3 2 の両端電圧は出力レベル安定化電圧 1 4 a からバイアス線 3 3 を経由して生成される。第二の定電流源 3 2 は出力レベル安定化電圧 1 4 a よりも電圧レベルが低くなる。また、バイアス線 3 3 において発生する雑音成分と、出力レベル安定化電圧 1 4 a に内在する雑音成分が合成された雑音を有している。

[0057] つまり、差動積分回路 3 4 に印加される 2 種類の電圧信号、つまり第一の定電流源 4 の両端電圧と第二の定電流源 3 2 の両端電圧においても、雑音成分は同期しておらず、差動積分回路 3 4 からの出力電圧には前記 2 種類の信号の雑音が合算されたものが出力されることになる。本実施の形態にかかる熱型赤外線固体撮像素子は、これらの問題点を解決するものであり、以下に詳述する。

[0058] 図 6 A～図 6 D はそれぞれ図 5 の電圧発生回路 1 4 A の実施例 1～4 の構成例を示すブロック図である。また、図 1 4 は図 6 A の電圧発生回路 1 4 A の出力電圧レベルを示す模式波形図である。

[0059] 図 6 A の電圧発生回路 1 4 A は、第一レベルシフト回路 4 0 と、サンプルホールド回路 4 1 と、第二レベルシフト回路 4 3 と、雑音成分印加回路 4 4 と、バッファアンプ 4 5 とを備えて構成される。図 6 A において、出力レベル安定化電圧 1 4 a は、第一レベルシフト回路 4 0 及び第二レベルシフト回路 4 3 に入力される。第一レベルシフト回路 4 0 から出力された電圧は、実施の形態 1 と同様にサンプルホールド回路 4 1 により電圧安定化が図られ、温度信号生成電圧 1 4 c として生成される。温度信号生成電圧 1 4 c は水平選択スイッチ 3 7 を介して画像信号出力端子 7 に出力される。

[0060] 図 6 A の電圧発生回路 1 4 A では、同時に、出力レベル安定化電圧 1 4 a は第二レベルシフト回路 4 3 によりレベルシフトされて第二生成電圧 1 4 e が生成される。ここで、第二レベルシフト回路 4 3 における回路利得（入力電圧に対する出力レベル安定化電圧 1 4 b の利得）は 0 を超えて 1 以下に設定することで、出力レベル安定化電圧 1 4 a に内在していた雑音成分は抑制されることになる。当該第二生成電圧 1 4 e は雑音成分印加回路 4 4 に入力され、電源端子電圧 5 2 に内在する雑音成分が電源端子 2 2 から印加されることで、第三生成電圧 1 4 f が生成される。当該第三生成電圧 1 4 f はバッファアンプ 4 5 を介して出力され、バッファアンプ 4 5 は出力レベル安定化電圧 1 4 b を生成してバイアス線 3 3 に出力する。これらの回路構成により、結果的に、出力レベル安定化電圧 1 4 b においては出力安定化電圧 1 4 a

に内在する雑音成分は抑制され、かつ感光画素アレイ 2 A の感光画素 2 を駆動する電源電圧（以下、駆動電源電圧という。）である電源端子電圧 5 2 に同期する雑音成分が印加されることとなる。

[0061] 差動積分回路 3 4 に印加される 2 種類の電圧信号、つまり第一の定電流源 4 の両端電圧と第二の定電流源 3 2 の両端電圧は前記電源端子電圧 5 2 と出力レベル安定化電圧 1 4 b で決定されるため、上記駆動電源電圧に同期する雑音成分を有していることになる。差動積分回路 3 4 の出力電圧は、上記駆動電源電圧に同期する雑音成分は相殺する効果を有しているため、コモンモード雑音抑制効果が得られる。結果的に画像信号出力端子 7 における雑音成分は抑制されることとなる。

[0062] ここで、第二レベルシフト回路 4 3 からバッファアンプ 4 5 に至る電流経路における回路利得（入力電圧に対する出力レベル安定化電圧 1 4 b の利得）は 0 を超えて 1 以下に設定することが好ましい。これにより、出力レベル安定化電圧 1 4 a に内在していた雑音成分は抑制され、結果的に画像信号出力端子 7 における雑音成分は抑制されることとなる。同時に、本構成における出力レベル安定化電圧 1 4 a と、従来の熱型赤外線固体撮像素子における出力レベル安定化電圧 1 4 a の設定精度が同程度であれば、バイアス線 3 3 に印加される出力レベル安定化電圧 1 4 b は該電圧発生回路 1 4 A の回路利得の逆数だけ高精度となる。

[0063] また、第一レベルシフト回路 4 0 とサンプルホールド回路 4 1 の構成は実施の形態 1 と同一であるため、画像取得と同一である A/D 変換器にて温度情報の取得が可能となり、消費電力の増加と回路規模の増加をもたらさないという効果は保たれる。同時に、画像情報と温度情報が同期して出力されるため、信号処理回路における各種補正が容易となる効果も保たれる。

[0064] なお、本実施の形態に係る電圧発生回路 1 4 A は、出力レベル安定化電圧 1 4 a に基づいて、画素信号出力範囲内にレベルシフトした、安定な電圧である温度信号生成電圧 1 4 c を発生させるという機能、及び出力レベル安定化電圧 1 4 a に基づいて、電源端子 2 2 に入力される駆動電源電圧に同期す

る雑音成分が印加され、変動幅が減衰処理された出力レベル安定化電圧 1 4 b を生成する機能を有していればよく、図 6 A に示す回路構成に限らない。以下に変形例を示す。

[0065] 例えば、図 6 B に示すように、第二レベルシフト回路 4 3 とバッファアンプ 4 5 において、電源端子 2 2 からの雑音成分を印加する図 6 A の雑音成分印加回路 4 4 の機能を持たせることで、雑音成分印加回路 4 4 を省略してもよい。

[0066] また、例えば、図 6 C に示すように、出力安定化電圧 1 4 a を第三レベルシフト回路 4 6 に入力し、第三レベルシフト回路 4 6 からの出力電圧をバッファアンプ 4 5 を介して得た電圧を、第一抵抗 4 7 及び第二抵抗 4 8 で抵抗分割する。第一抵抗 4 7 及び第二抵抗 4 8 の接続点で得られる電圧をサンプルホールド回路 4 1 によりサンプルホールドすることで温度信号生成電圧 1 4 c を得る。また、バッファアンプ 4 5 の出力電圧を第一抵抗 4 7 及び第二抵抗 4 8 を介して得た電圧を出力レベル安定化電圧 1 4 b として生成する。これらの方法により、温度信号生成電圧 1 4 c 及び出力レベル安定化電圧 1 4 b を得ることができ、電圧発生回路 1 4 A を図 6 A 及び図 6 B の回路に比較して簡素化できる。

[0067] さらに、図 6 D に示すように、図 6 B の電圧発生回路 1 4 A に比較して、第二レベルシフト回路 4 3 及びバッファアンプ 4 5 と、電源端子 2 2 との間にスイッチ SW を追加挿入してもよい。これにより、第二レベルシフト回路 4 3 及びバッファアンプ 4 5 に印加される電圧を、所定の制御信号に基づいてスイッチ SW によりオン／オフ制御してもよい。このとき、オンタイミングは、赤外線検知を行っているタイミング（図 6 D の電圧発生回路 1 4 A の駆動タイミングであって図 1 等の差動積分回路 3 4 の積分期間）、つまり垂直選択スイッチ 3 5 に同期していることが好ましい。これにより、電圧発生回路 1 4 A における消費電力が、オン期間のみに限定されるため、消費電力抑制効果が得られる。

[0068] また、電圧発生回路 1 4 A でバッファ機能を持たせるのであれば、図 5 で

示す通り、バイアス発生回路 9 から電圧発生回路 14 A 間には低域通過フィルタ 11 のみを挿入すればよく、バッファアンプ 12 及び低域通過フィルタ 13 は必ずしも必要ではなくなる。これにより、出力レベル安定化電圧 14 a 中のバッファアンプ 12 で発生する雑音成分を除去できるため、出力信号の定雑音化に効果がある。同時に、バッファアンプ 12 での消費電力が不要になるため、低消費電力化が可能となり、かつ製造コストを抑制することができる。

[0069] 以上説明したように、実施の形態 2 及びその変形例によれば、電圧発生回路 14 A は、バイアス電圧及び電源端子 22 からの入力電圧に基づいて、温度信号生成電圧 14 c を生成して画像信号出力端子 7 に付加するとともに、出力レベル安定化電圧 14 b を発生してバイアス線 33 に印加する。従って、実施の形態 1 と同様の作用効果を有するとともに、出力レベル安定化電圧 14 b に感光画素の駆動電圧と同相の雑音成分を付加することが可能であり、差動積分回路 34 におけるコモンモード雑音抑制効果を効果的に得られる。

[0070] また、例えば図 6 D に示すように、電圧発生回路 14 は、差動積分回路 34 の積分期間において駆動されるように構成される。従って、電圧発生回路 14 における消費電力がオン期間のみに限定されるため、消費電力抑制効果が得られる。

[0071] さらに、実施の形態 2 の図 5、図 6 A ～図 6 D に示すように、出力レベル安定化電圧 14 b は、感光画素 2 を駆動する駆動電源電圧に同期する雑音成分を含む。従って、出力レベル安定化電圧 14 b に駆動電源電圧と同相の雑音成分を付加することで、差動積分回路 34 におけるコモンモード雑音抑制効果が効果的に得られる。

[0072] またさらに、実施の形態 2 によれば、電圧発生回路 14 における入力電圧に対する出力レベル安定化電圧 14 b の回路利得は 0 を超えて 1 以下に設定される。これにより、出力レベル安定化電圧 14 b の制御性を高めるとともに、出力レベル安定化電圧 14 b に含まれる雑音成分の画素出力信号への影響を抑えることができる。

[0073] またさらに、実施の形態 2 によれば、バイアス発生回路 9 からのバイアス電圧を低域通過ろ波して電圧発生回路 14 に出力する低域通過フィルタ 11 を備える。従って、電圧発生回路 14 でバッファ機能を持たせるときに、バイアス発生回路 9 から電圧発生回路 14 までの間には低域通過フィルタ 11 のみを設ければよく、図 1 のバッファアンプ 12 及び低域通過フィルタ 13 は必ずしも必要ではなくなる。これにより、出力レベル安定化電圧 14 a のバッファアンプ 12 で発生する雑音成分を除去できるため、出力信号の定雑音化に効果がある。

[0074] 実施の形態 3.

図 7 A は本発明の実施の形態 3 に係る熱型赤外線固体撮像素子の構成例を示す回路図である。また、図 7 B は本発明の実施の形態 3 の変形例 1 に係る熱型赤外線固体撮像素子の構成例を示す回路図である。さらに、図 7 C は本発明の実施の形態 3 の変形例 2 に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[0075] 実施の形態 1 及び 2 で示した参照画素アレイ 3 A は、参照画素 3 の温度が感光画素アレイ 2 A の感光画素 2 の温度と同等のものであればよく、図 1 で示したような右側一列に限らない。例えば、図 7 A のように下側一行に配置してもよいし、図 7 B のように任意の一画素に配置してもよい。また、感光画素アレイ 2 A と同一の温度である、もしくは温度差が十分小さいと判断できる場合、図 7 C のように感光画素アレイ 2 A 外に参照画素アレイ 3 A を配置してもよい。

[0076] 図 1 及び図 7 A ～図 7 C のいずれの場合も、サンプルホールド回路 8 において参照画素 3 からの出力に相当するタイミングでサンプルホールドを行うことで、実施の形態 1 及び実施の形態 3 と同等の効果を得ることができる。

[0077] また、複数の感光画素 2 からの画素信号の信号電圧を平均化することで、出力レベル安定化電圧 14 a が安定し、結果的に画像信号の出力レベルも安定したものが得られる効果が得られる。

[0078] 実施の形態 4.

図 8 A は本発明の実施の形態 4 に係る熱型赤外線固体撮像素子の構成例を示す回路図である。また、図 8 B は本発明の実施の形態 4 の変形例に係る熱型赤外線固体撮像素子の構成例を示す回路図である。

[0079] 実施の形態 1 で示した図 1 及び実施の形態 2 で示した図 5 中の第一の定電流源 4 は各信号線 3 1 の終端に設置されていたが、本発明はその配置に限らない。具体的には、図 8 A に示す通り、第一の定電流源 4 を感光画素 2 を間に挟んで第二の定電流源 3 2 と対向する位置に設けてもよい。この配置方法により、感光画素 2 の信号線 3 1 への接続点における電圧が差動積分回路 3 4 に入力されることになる。つまり、図 1 及び図 5 での差動積分回路 3 4 に入力されていた電圧信号が信号線 3 1 での電圧降下成分を含むものであったのに対し、本構成では含まれない。製造ばらつき及び温度成分が変化したときの電圧降下量変化等のばらつき成分を除去した画素信号の出力電圧を得ることができるため、画素信号レベルの安定化が図られる。

[0080] このとき、図 8 B の変形例に示すとおり、電源端子 2 2 からの電圧を垂直走査回路 1 の上下端から入力してもよい。この回路構成により、各行の駆動線 3 0 に入力される電圧の均一性が向上するため、画素信号レベルの安定化が図られる。なお、図 8 B では上下二点からの入力としたが、本発明はそれに限らず、垂直走査回路 1 の途中での入力を含み、多点入力とすることで、画素信号レベルをさらに安定化できる。

[0081] 以上説明したように、実施の形態 4 とその変形例によれば、第一の定電流源 4 と第二の定電流源 3 2 とは、感光画素アレイ 2 A を挟設するように設けられる。従って、差動積分回路 3 4 に入力されていた電圧信号は信号線 3 1 での電圧降下成分を含まない。これにより、製造ばらつき及び温度成分が変化したときの電圧降下量変化等のばらつき成分を除去した画素信号を出力できるため、出力信号を安定化できる。

[0082] 実施の形態 5.

図 9 は比較例に係る熱型赤外線固体撮像素子の画像補正回路の構成例を示すブロック図である。図 9 において、画像補正回路 1 7 は、温度信号変動量

判定回路 18 と、補正信号生成回路 19 と、画像信号合成回路 20 とを備えて構成され、補正信号生成回路 19 及び画像信号合成回路 20 に、予め温度変化による補正データを保持するメモリ 21 が接続される。すなわち、図 9 において、画像信号の読出しを行う手段として、画像信号用 A/D 変換器 16a を有し、温度信号の読出しを行う手段として、温度信号用 A/D 変換器 16b を有する。ここで、温度信号用 A/D 変換器 16b の出力信号に基づいて、温度信号変動量判定回路 18 は基板温度の判定を行い、その判定結果を補正信号生成回路 19 に出力する。補正信号生成回路 19 は、入力される判定結果と、メモリ 21 からの補正データに基づいて補正信号を生成して画像信号合成回路 20 に出力する。画像信号合成回路 20 は、画像信号用 A/D 変換器 16a により読み出された画像信号に対して補正信号を用いて補正することで、補正後の画像信号を合成して出力する。これにより、温度変化時においても安定した画像出力を得ることができる。

[0083] 図 10 は本発明の実施の形態 5 に係る熱型赤外線固体撮像素子の画像補正回路の構成例を示すブロック図である。

[0084] 実施の形態 1 で示した図 1 及び実施の形態 2 で示した熱型赤外線固体撮像素子の回路構成により、画素信号中に温度信号を付加することができるため、図 10 に示すように、図 9 の比較例に比較して、温度信号用 A/D 変換器 16b を省略することができる。これにより、画像補正回路 17 は、画像信号用 A/D 変換器 16a から読み出した画像信号に基づいて、画像信号と温度信号の一括判定が可能となる。従って、雑音成分増加の危険性を抑制でき、消費電力、製造コストの増加と回路規模の増加を防ぐことができる。また、高精度な A/D 変換器で構成されている画像信号用 A/D 変換器 16a を利用することにより、正確な温度情報取得が可能となる。また、温度信号として画素アレイと同一の温度を測定することができるため、正確な温度情報取得が可能となる。

[0085] また、図 10 の実施の形態 5 に係る画像補正回路においては、図 9 と同様に温度信号変動量判定回路 18、メモリ 21、補正信号生成回路 19、画像

信号合成回路 20 を用いて、画像信号の補正及び合成を行う。本構成により温度変化時においても安定した画像出力を得るという効果が向上されるとともに、消費電力、製造コストの増加と回路規模の増加を防ぐことができる。

[0086] 図 10 の画像補正回路を備えた赤外線撮像素子及び、赤外線撮像素子からの画像信号に対して所定の画像信号処理を行って、当該画像信号のデータを画像メモリに格納する赤外線カメラを構成してもよい。これにより、赤外線撮像素子に含まれる温度情報に基づいて、図 10 の画像補正回路において赤外線撮像素子から出力される画像信号を上述のように調整することで、環境温度変化によらず一定の均一性を有する画像を得ることができる。すなわち、温度変化時においても安定した画像信号の出力を得るという効果が向上されるとともに、消費電力、製造コストの増加と回路規模の増加を防ぐことができる。

産業上の利用可能性

[0087] 以上詳述したように、本発明によれば、温度信号生成電圧を含む画像信号を生成することができる。それ故、例えば、画像信号の取得と同一の A/D 変換器にて温度情報の取得が可能となり、消費電力の増加と回路規模の増加をもたらさない。同時に、画像情報と温度情報がともに出力されるため、後段の画像信号処理回路における各種の画像補正が容易となる。

符号の説明

[0088] 1 垂直走査回路、2 感光画素、2A 感光画素アレイ、3 参照画素、3A 参照画素アレイ、4 第一の定電流源、5 読出し回路、6 水平走査回路、7 画像信号出力端子、8 サンプルホールド回路、9 バイアス発生回路、10 基準電圧、11 低域通過フィルタ、14, 14A 電圧発生回路、14a 出力レベル安定化電圧、14b 出力レベル安定化電圧、14c 温度信号生成電圧、14d 第一生成電圧、14e 第二生成電圧、14f 第三生成電圧、15 熱型赤外線固体撮像素子、16a 画素信号用 A/D 変換器、16b 温度信号用 A/D 変換器、17 画像補正回路、18 温度信号変動量判定回路、19 補正信号生成回路、20 画

像信号合成回路、21 メモリ、22 電源端子、30 駆動線、31 信号線、32 第二の定電流源、33 バイアス線、34 差動積分回路、35 垂直選択スイッチ、36 出力アンプ、37 水平選択スイッチ、40 第一レベルシフト回路、41 サンプルホールド回路、42 レベルシフト量調整電圧、43 第二レベルシフト回路、44 雑音成分印加回路、45 バッファアンプ、46 第三レベルシフト回路、47 第一抵抗、48 第二抵抗、50 画素信号、51 動作期間信号、52 電源端子電圧、100 ダイオード、101 赤外線吸収部材、102 断熱層、103 支持脚、104 赤外線遮光層、SW スイッチ。

請求の範囲

- [請求項1] 断熱層と赤外線吸収部材を有し、複数の感光画素が2次元形状に配置された感光画素アレイと、
- 前記各感光画素の一方の極を行毎に共通に接続した駆動線と、
- 前記駆動線を順次選択して電源に接続する垂直走査回路と、
- 前記各感光画素の他方の極を列毎に共通に接続し、終端部分に第一の定電流源手段が接続された信号線と、
- 前記感光画素アレイの列毎に設けられた第二の定電流源手段が並列に接続され、前記駆動線と実質的に同一の電圧降下を発生するバイアス線と、
- 前記感光画素アレイの列毎に設けられ、前記第一の定電流源手段と前記第二の定電流源手段の両端電圧の差を所定の積分時間で時間積分して出力する差動積分回路と、
- 前記差動積分回路の出力信号を列毎に選択して画像信号として画像信号出力端子に導く水平走査回路とを備えた赤外線撮像素子であって、
- 実質的に前記複数の感光画素の全体の温度変化に応じて変化する参照信号を出力する参照画素アレイと、
- 前記バイアス線上の所定位置の電圧と前記参照信号との差分信号と、所定の基準電圧との差に対応しかつ出力レベル安定化電圧の電圧成分を含むバイアス電圧を生成してバイアス線に印加するバイアス発生回路と、
- 前記バイアス電圧に基づいて所定の温度信号生成電圧を生成して前記画像信号出力端子に付加する電圧発生回路とを備えたことを特徴とする赤外線撮像素子。
- [請求項2] 前記電圧発生回路は、前記バイアス電圧及び電源端子からの入力電圧に基づいて、前記温度信号生成電圧を生成して前記画像信号出力端子に付加するとともに、出力レベル安定化電圧を発生して前記バイアス

線に印加することを特徴とする請求項1記載の赤外線撮像素子。

[請求項3] 前記参照画素アレイは、前記断熱層と前記赤外線吸収部材のいずれか一方又は両方を除去するように構成され、もしくは赤外線遮光層を有するように構成されたことを特徴とする請求項1又は2記載の赤外線撮像素子。

[請求項4] 前記感光画素アレイは、前記断熱層と前記赤外線吸収部材のいずれか一方又は両方を除去するように構成されたことを特徴とする請求項1～3のうちのいずれか1つに記載の赤外線撮像素子。

[請求項5] 前記参照画素アレイは、前記感光画素アレイの垂直方向又は水平方向の少なくとも1辺に隣接するように形成されたことを特徴とする請求項1～4のうちのいずれか1つに記載の赤外線撮像素子。

[請求項6] 前記参照画素アレイは複数の参照画素を備え、
前記バイアス発生回路の前段に設けられ、前記複数の参照画素からの画素信号を平均化した後サンプルホールドし、前記サンプルホールドされた画素信号を前記バイアス発生回路に出力するサンプルホールド回路をさらに備えたことを特徴とする請求項1～5のうちのいずれか1つに記載の赤外線撮像素子。

[請求項7] 前記第一の定電流源手段と前記第二の定電流源手段とは、前記感光画素アレイを挟設するように設けられたことを特徴とする請求項1～6のうちのいずれか1つに記載の赤外線撮像素子。

[請求項8] 前記温度信号生成電圧は、前記画像信号の電圧レベルとともに所定電圧となるように調整され、前記画像信号とは異なるタイミングで前記画像信号に付加されるように構成されたことを特徴とする請求項1～7のうちのいずれか1つに記載の赤外線撮像素子。

[請求項9] 前記電圧発生回路は、前記差動積分回路の積分期間において駆動されるように構成されたことを特徴とする請求項1～8のうちのいずれか1つに記載の赤外線撮像素子。

[請求項10] 前記出力レベル安定化電圧は、前記感光画素を駆動する駆動電源電

圧に同期する雑音成分を含むことを特徴とする請求項 2 記載の赤外線撮像素子。

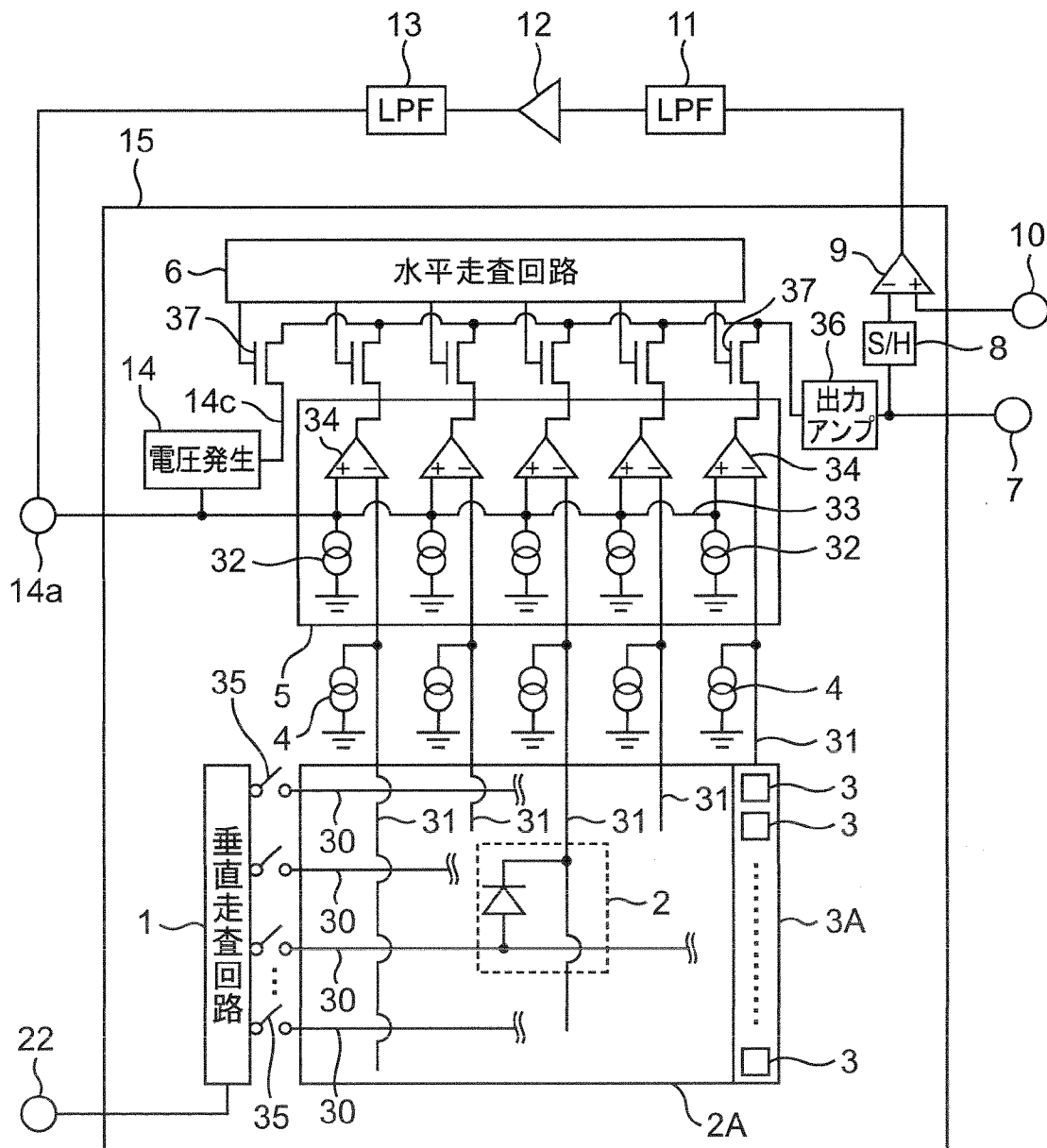
[請求項 11] 前記電圧発生回路における入力電圧に対する前記出力レベル安定化電圧の回路利得は 0 を超えて 1 以下に設定されたことを特徴とする請求項 2 又は 10 記載の赤外線撮像素子。

[請求項 12] 前記バイアス電圧を低域通過ろ波して前記電圧発生回路に出力する低域通過フィルタをさらに備えたことを特徴とする請求項 2、10 又は 11 記載の赤外線撮像素子。

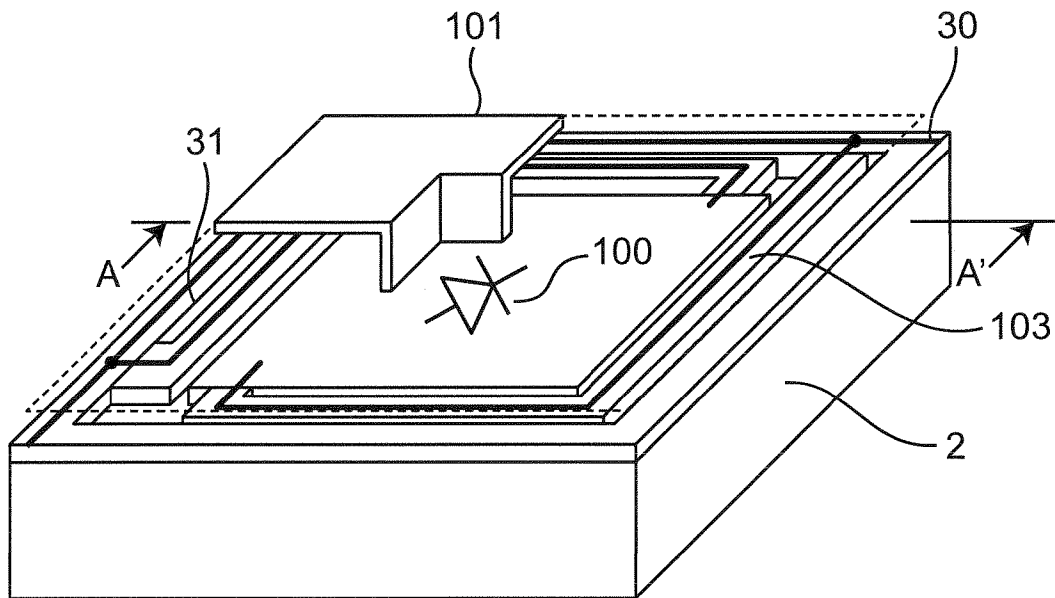
[請求項 13] 請求項 1 ～ 12 のうちのいずれか 1 つに記載の赤外線撮像素子と、
前記赤外線撮像素子から出力され、前記温度信号生成電圧を含む画像信号に基づいて、出力される画像信号が一定になるように補正する画像補正回路とを備えたことを特徴とする赤外線カメラ。

[図1]

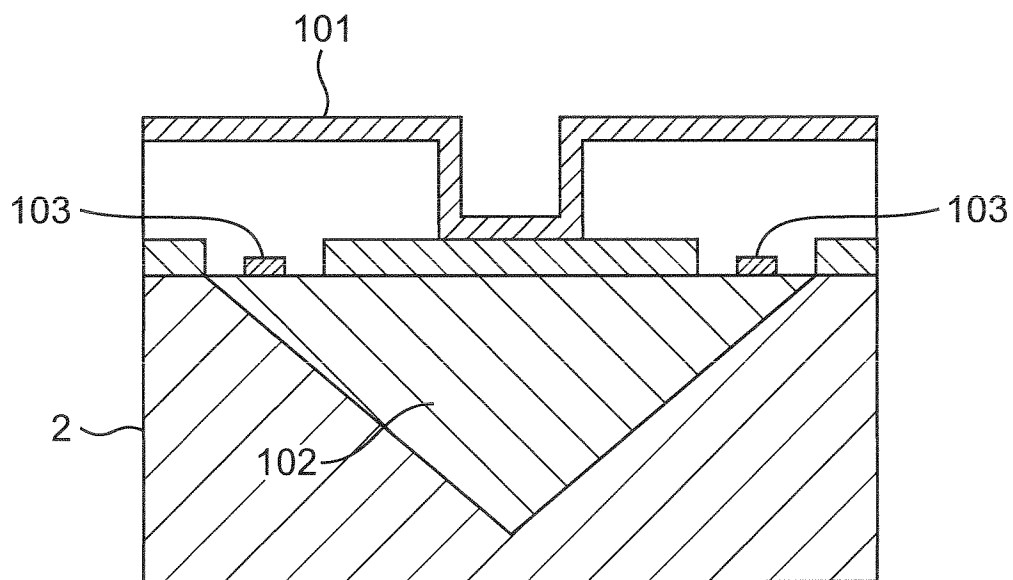
実施の形態1



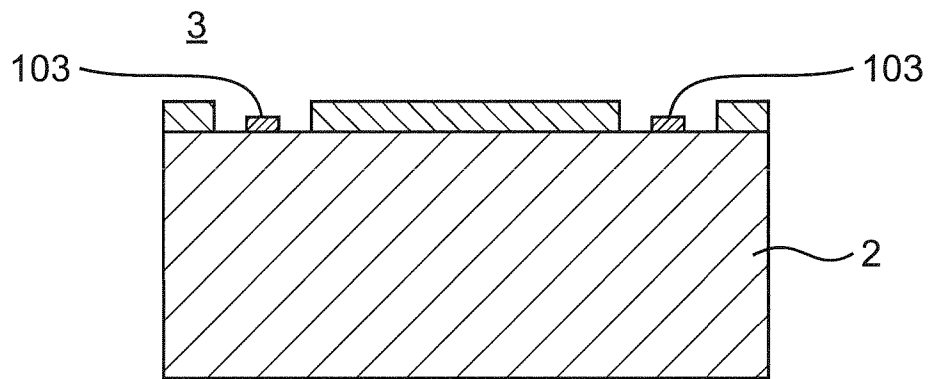
[図2A]



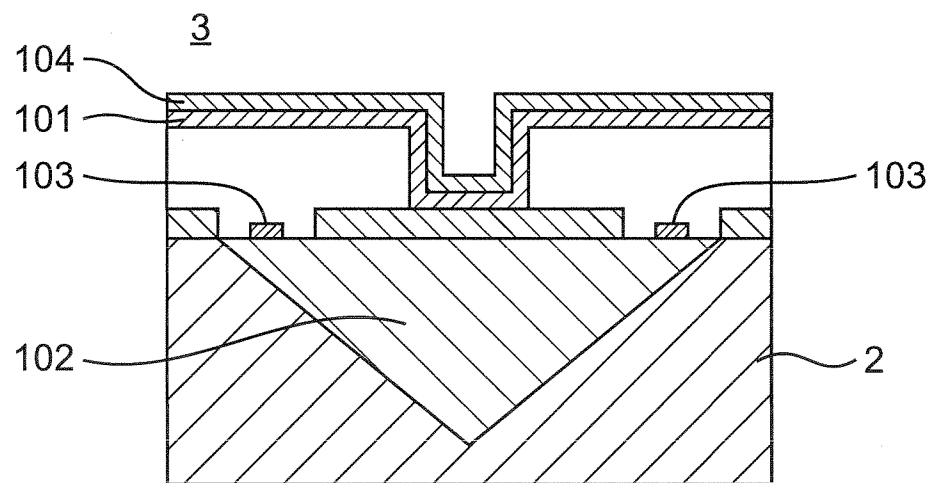
[図2B]



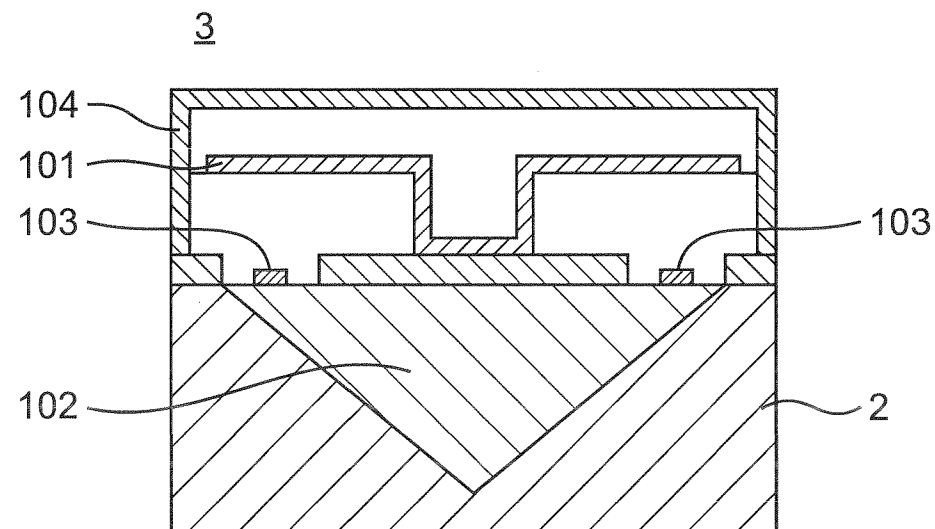
[図3A]



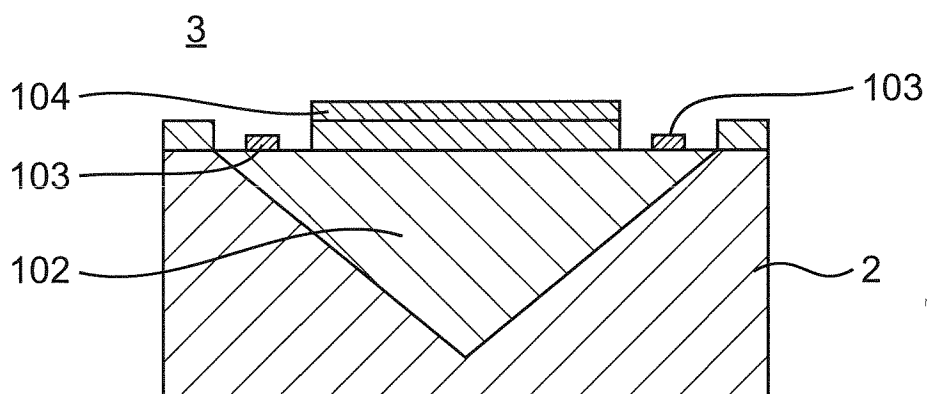
[図3B]



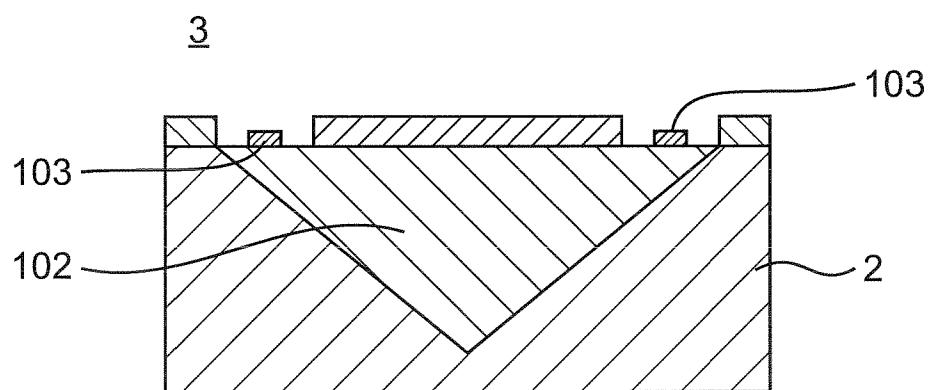
[図3C]



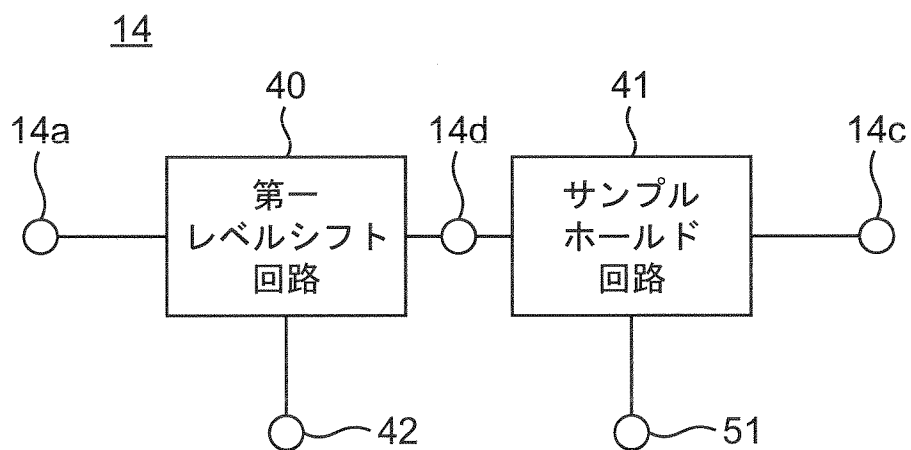
[図3D]



[図3E]

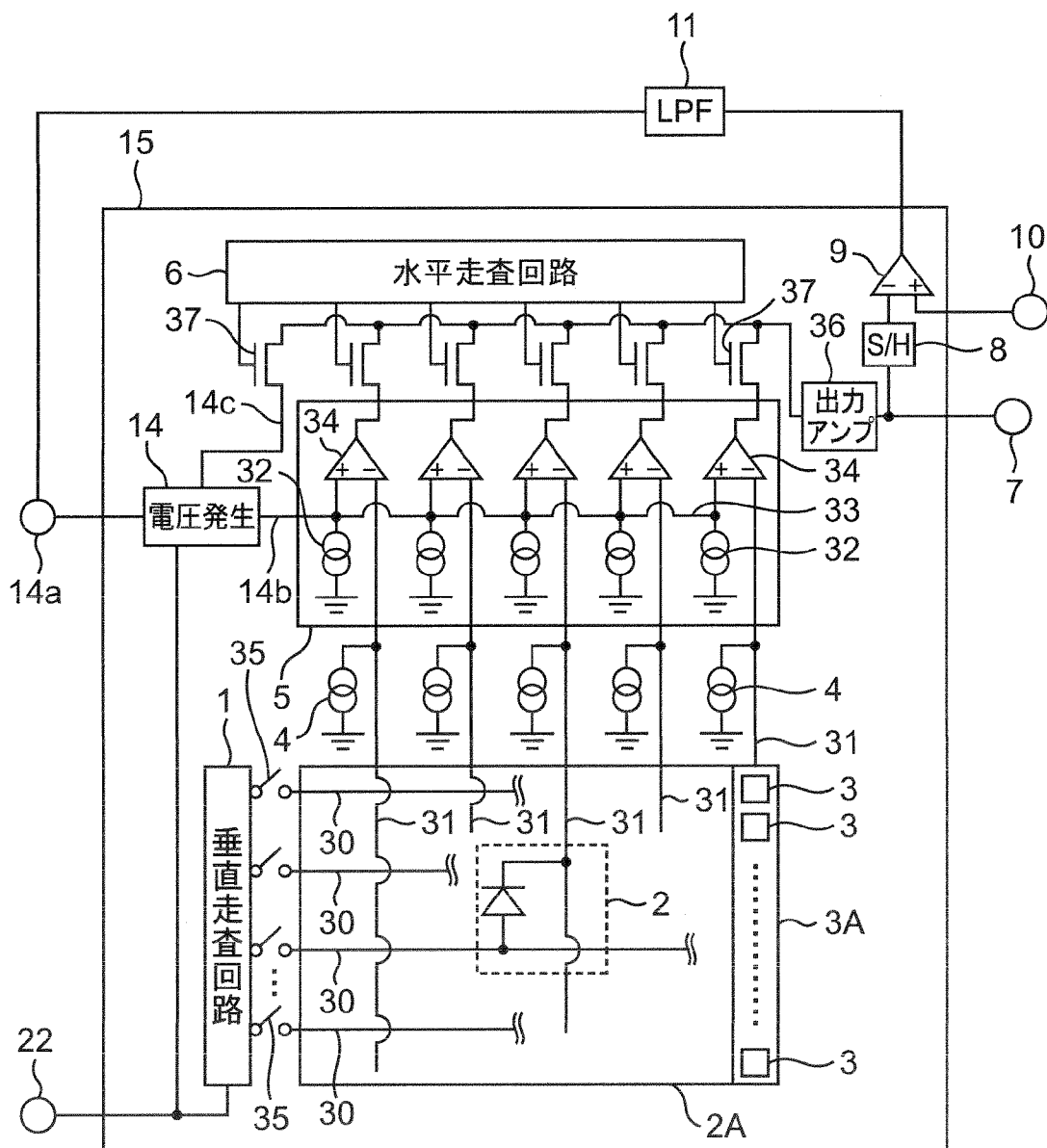


[図4]

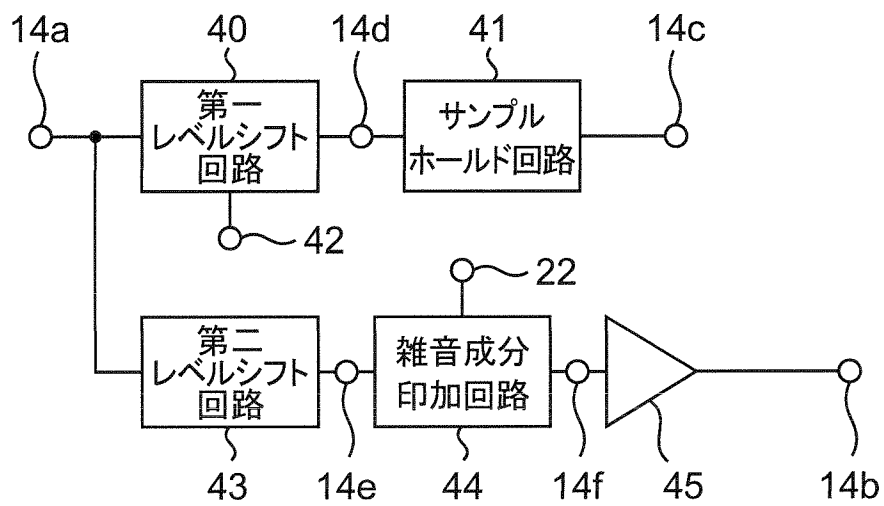


[図5]

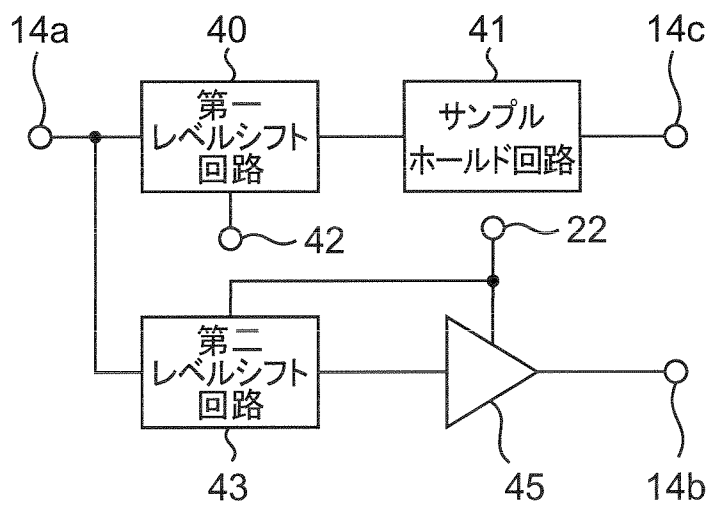
実施の形態2



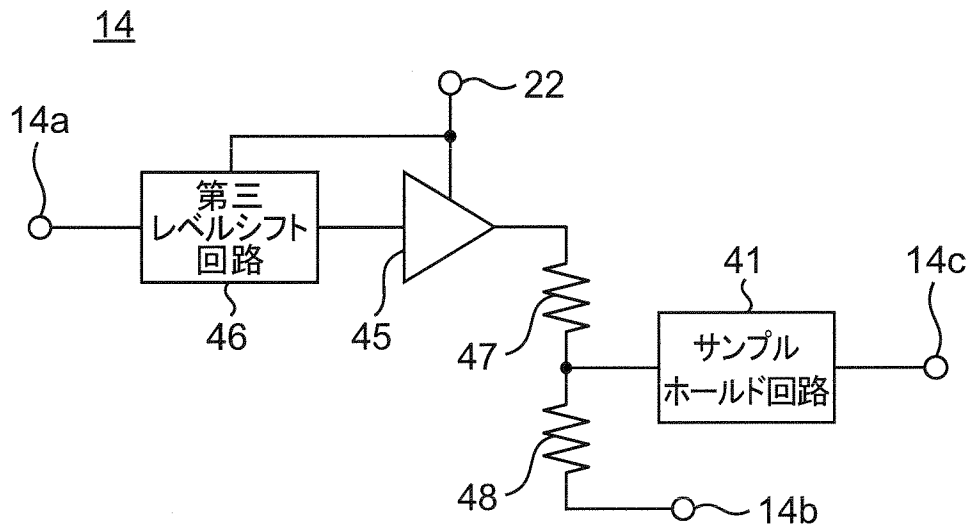
[図6A]

14

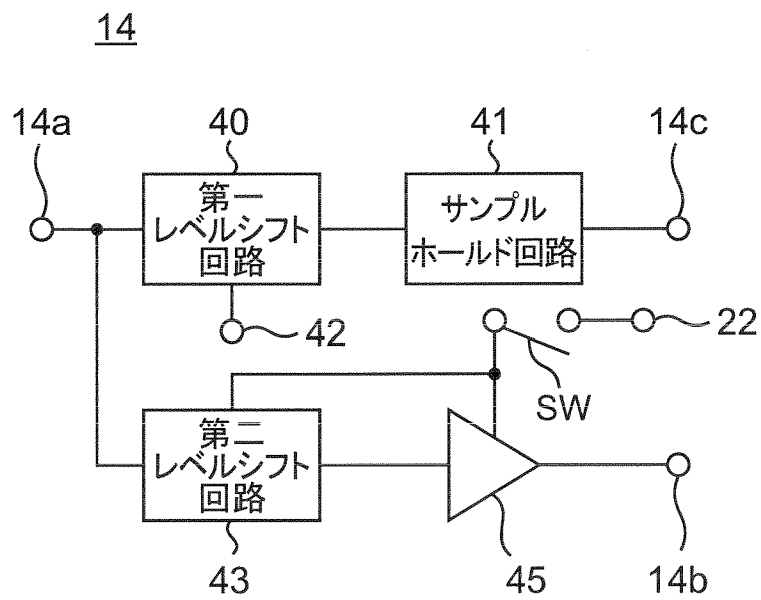
[図6B]

14

[図6C]

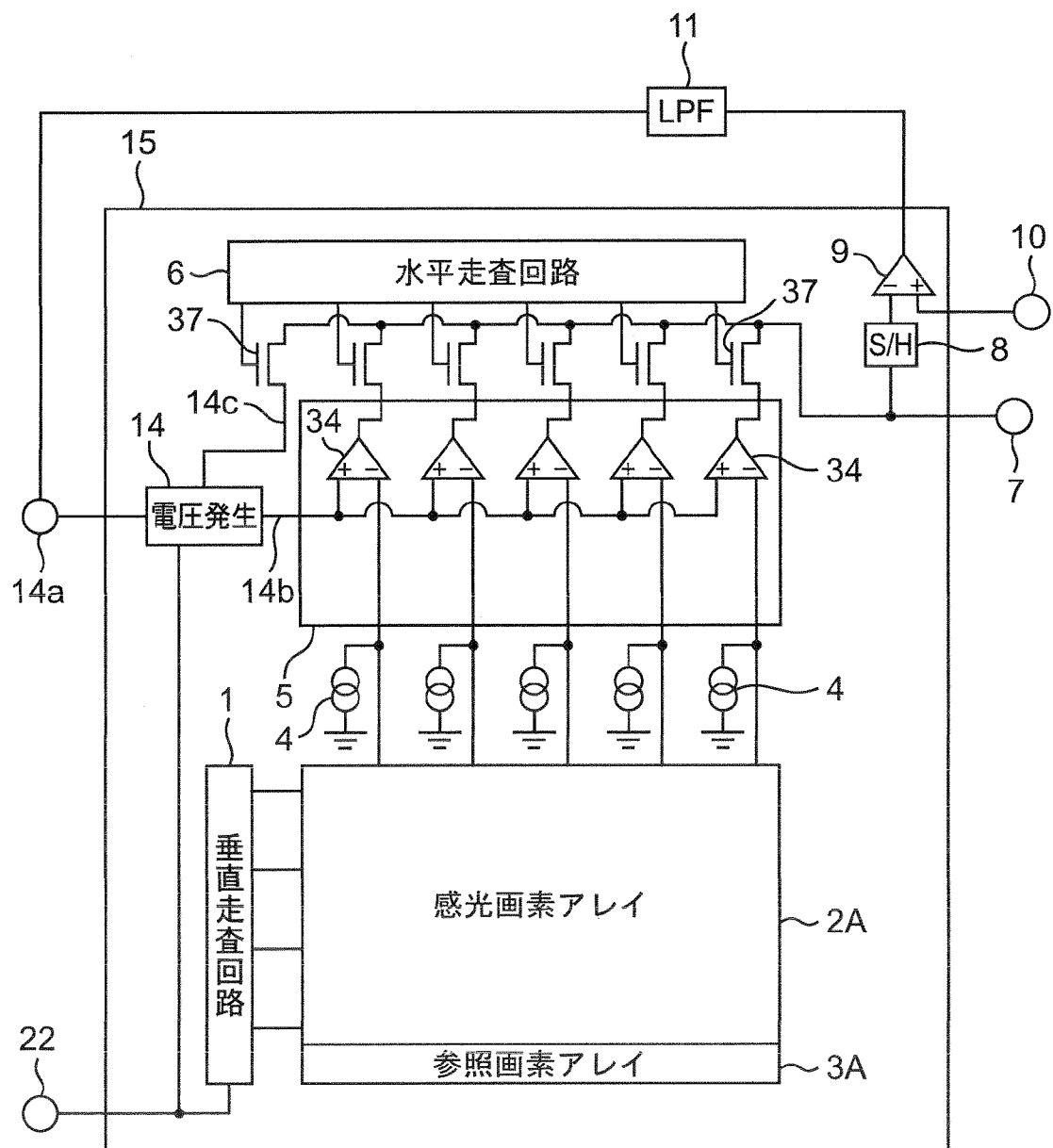


[図6D]

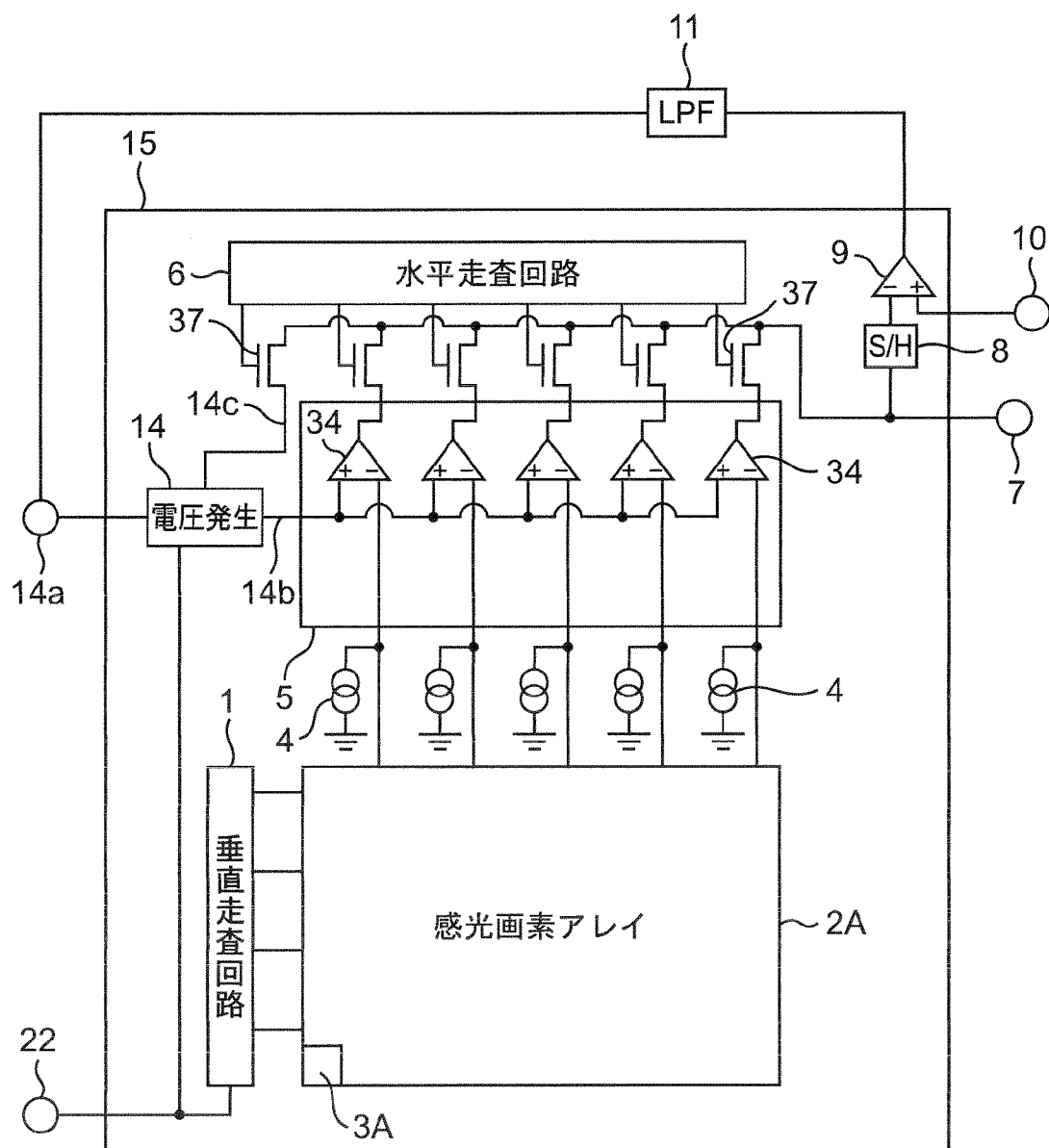


[図7A]

実施の形態3

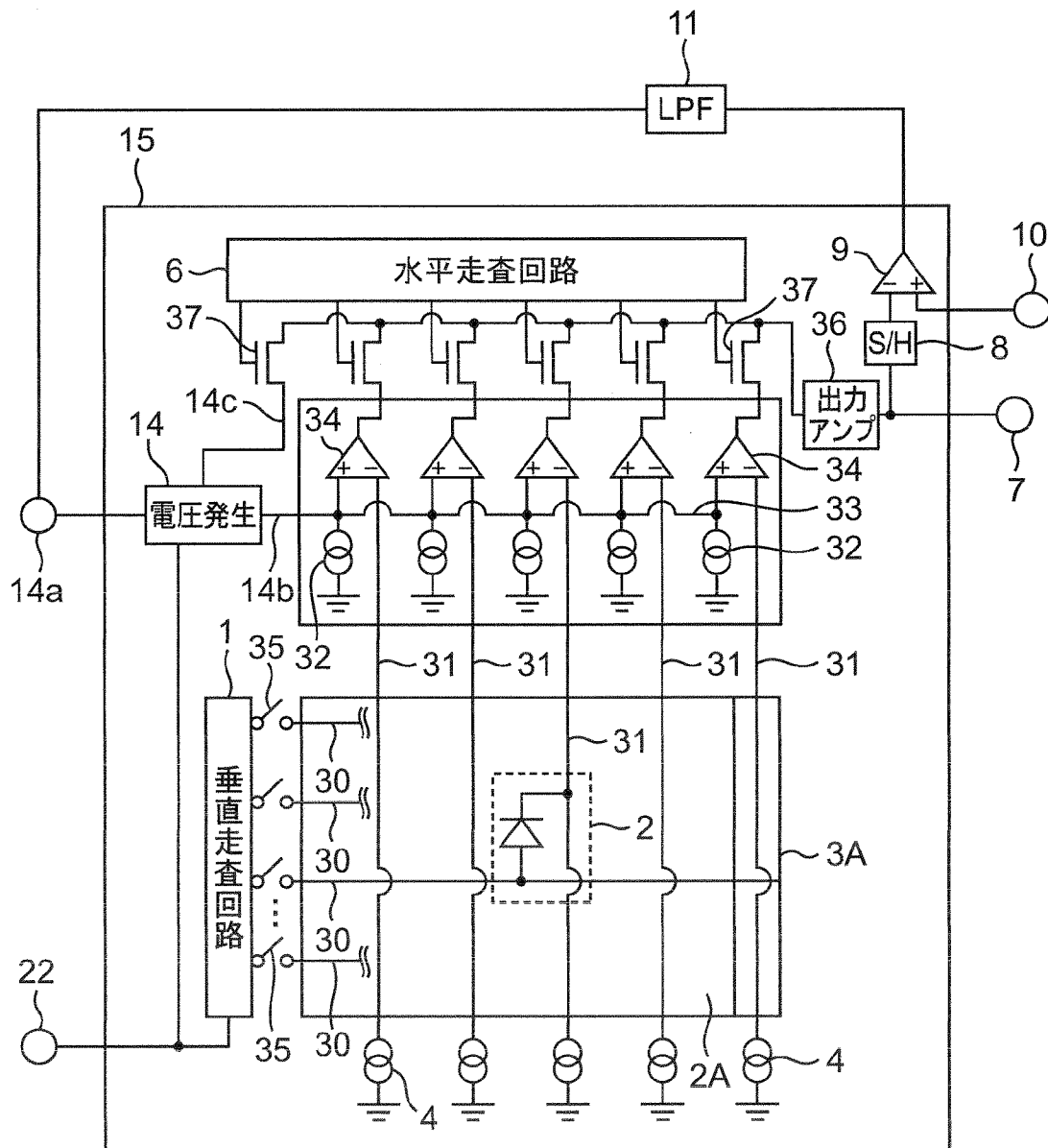


[図7B]

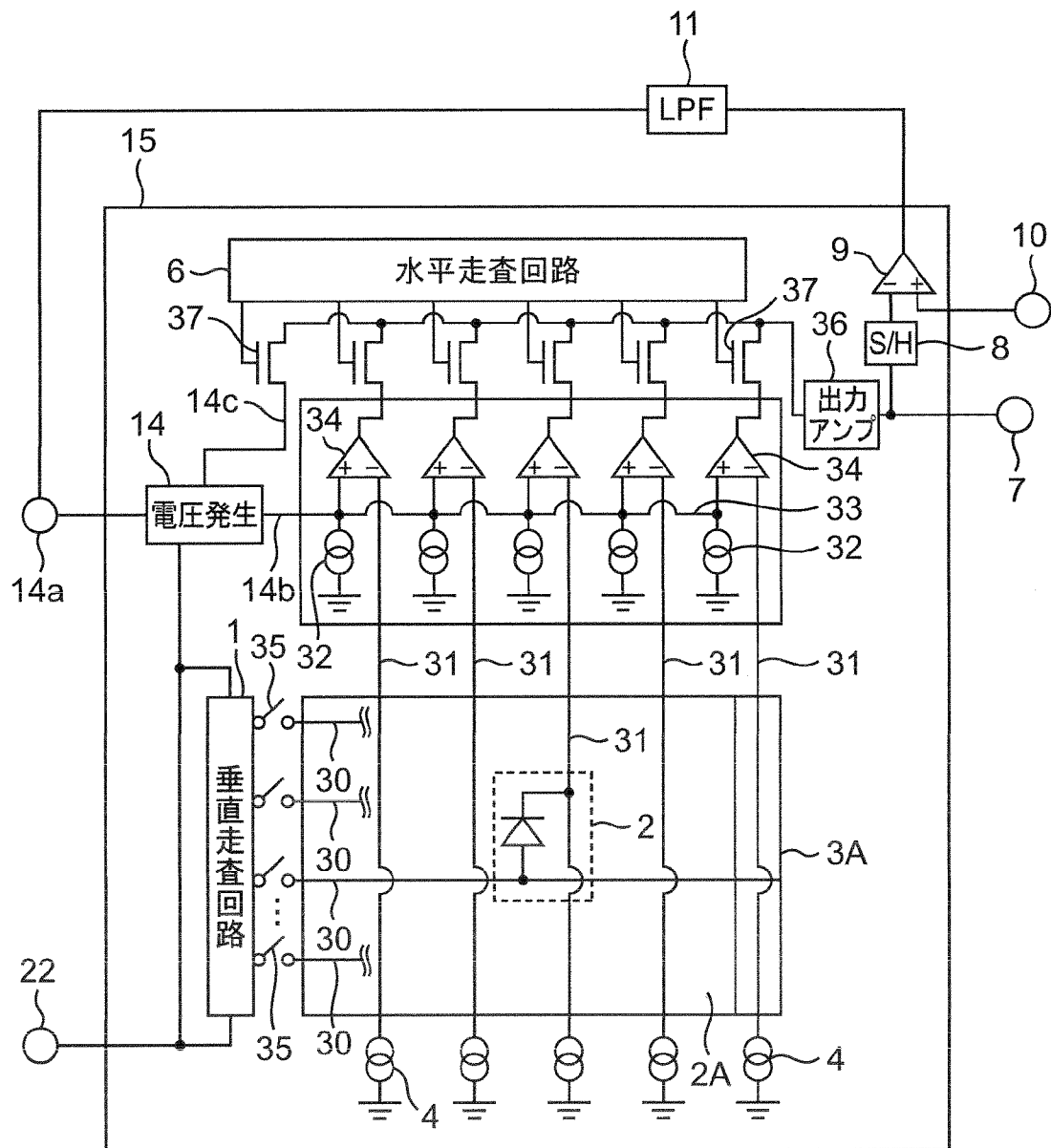


[図8A]

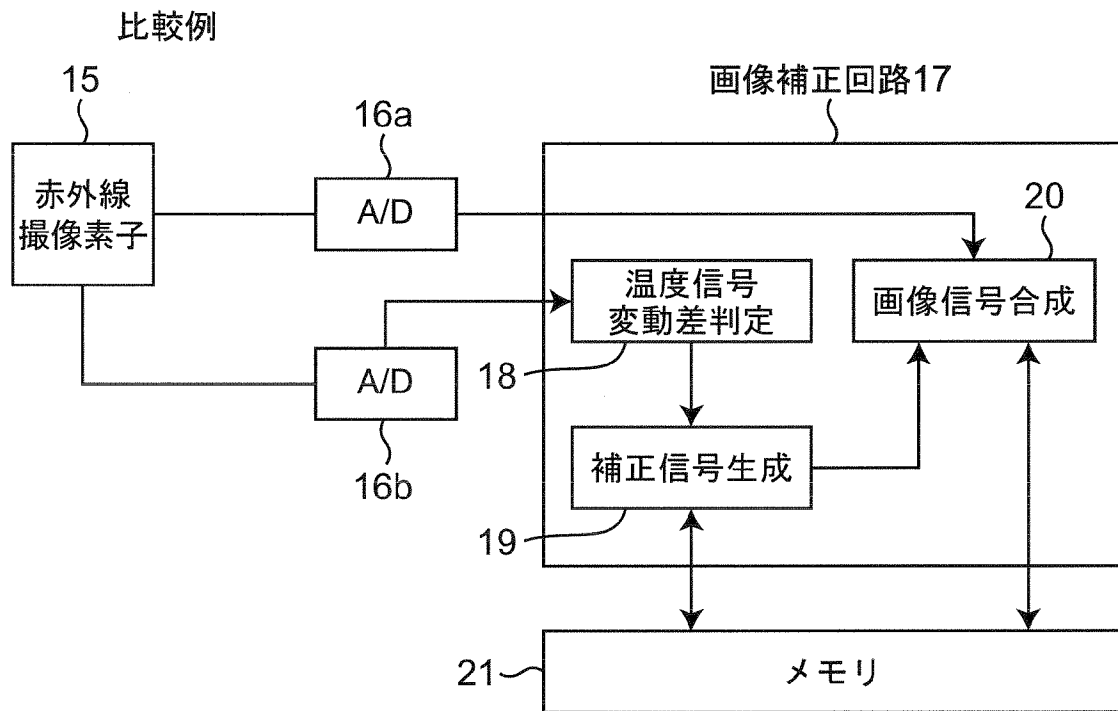
実施の形態4



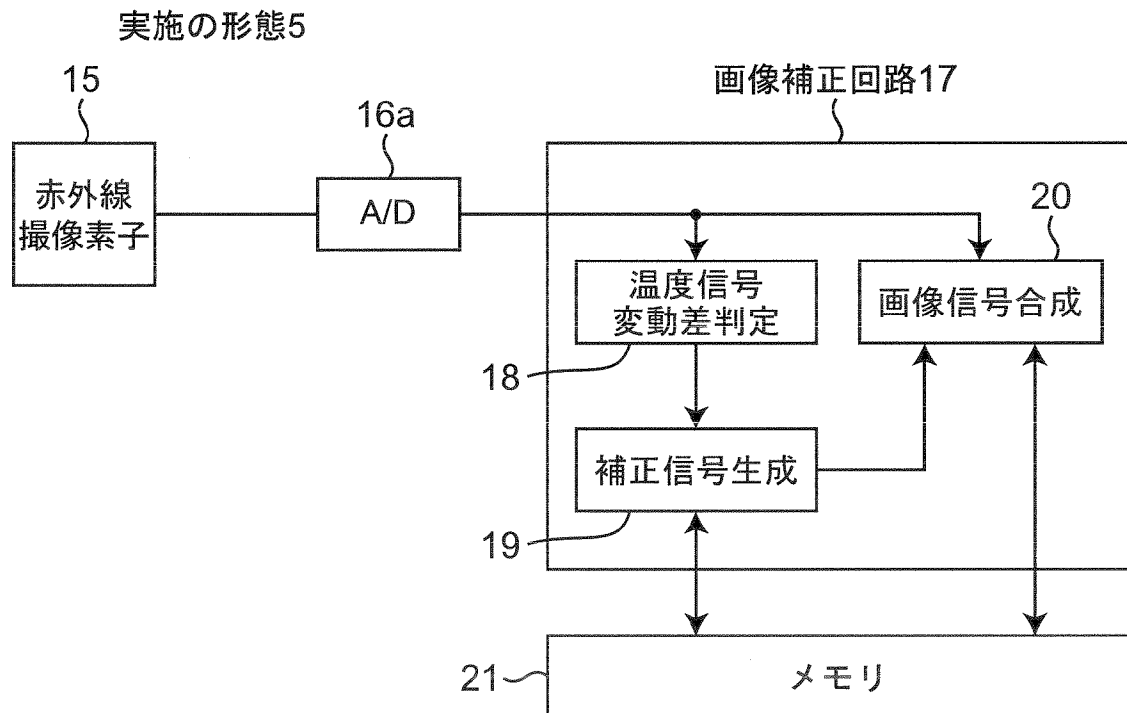
[図8B]



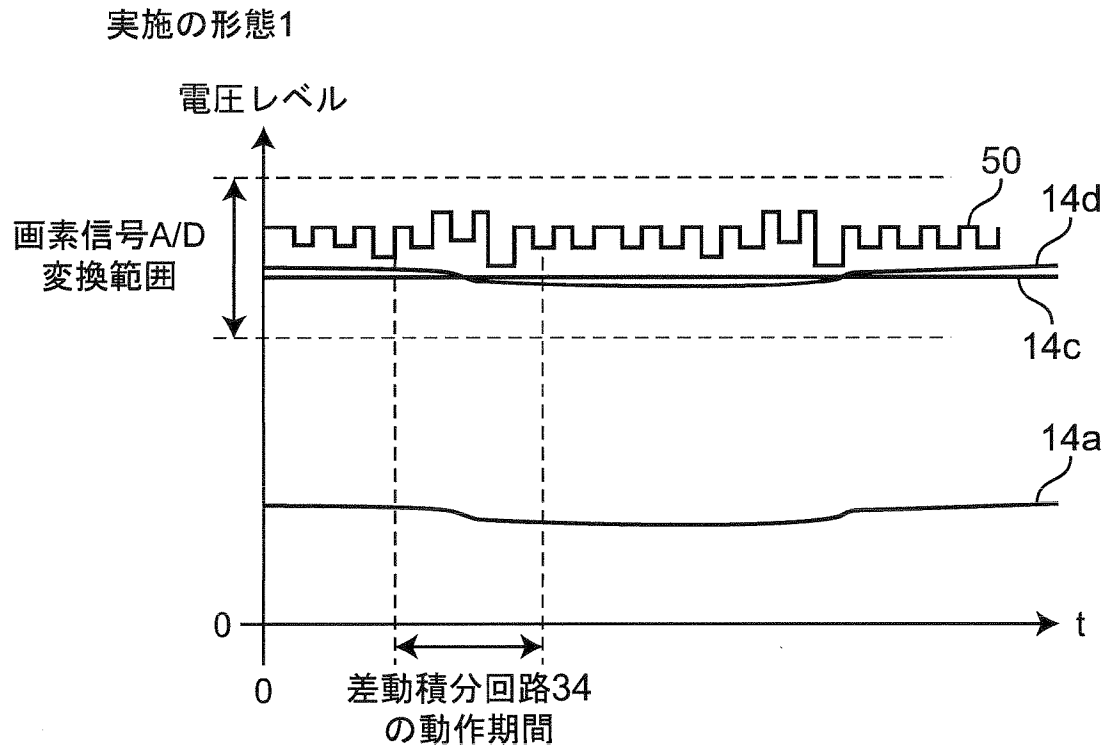
[図9]



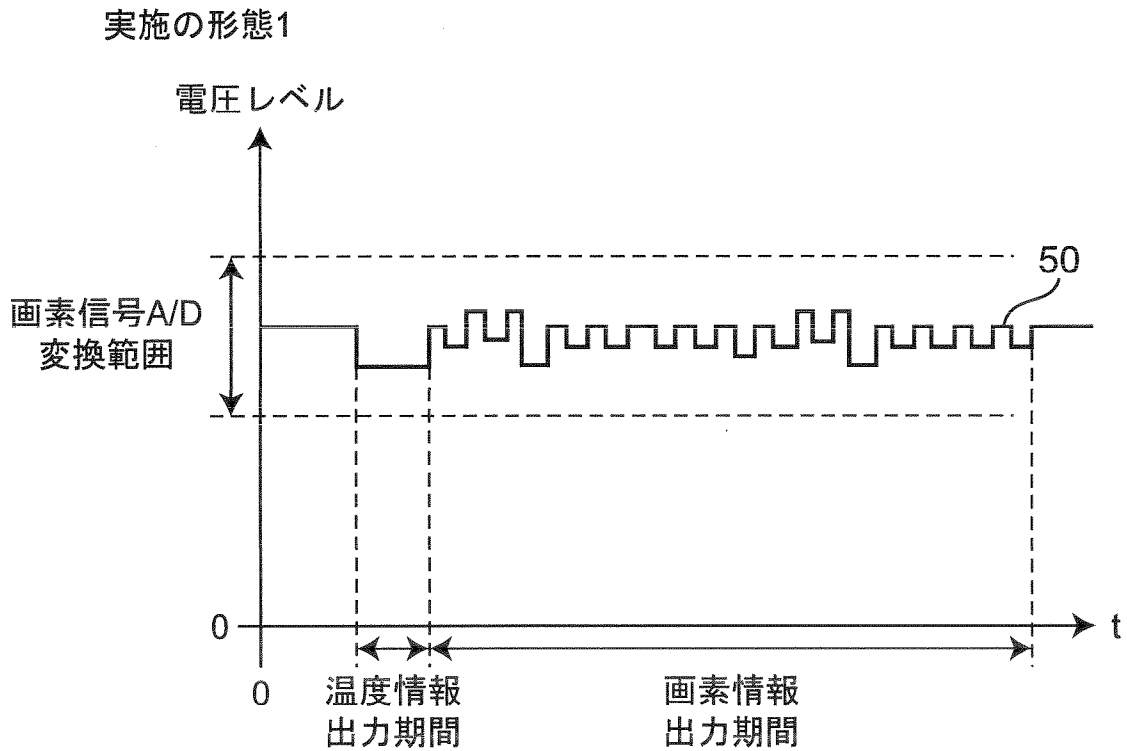
[図10]



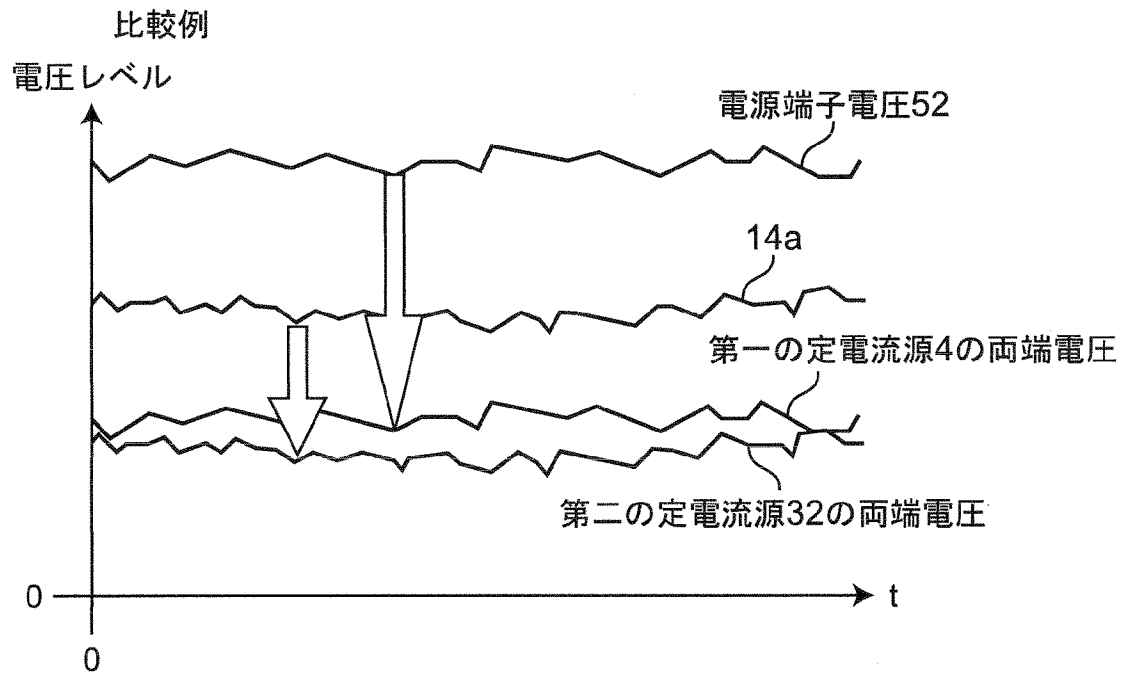
[図11]



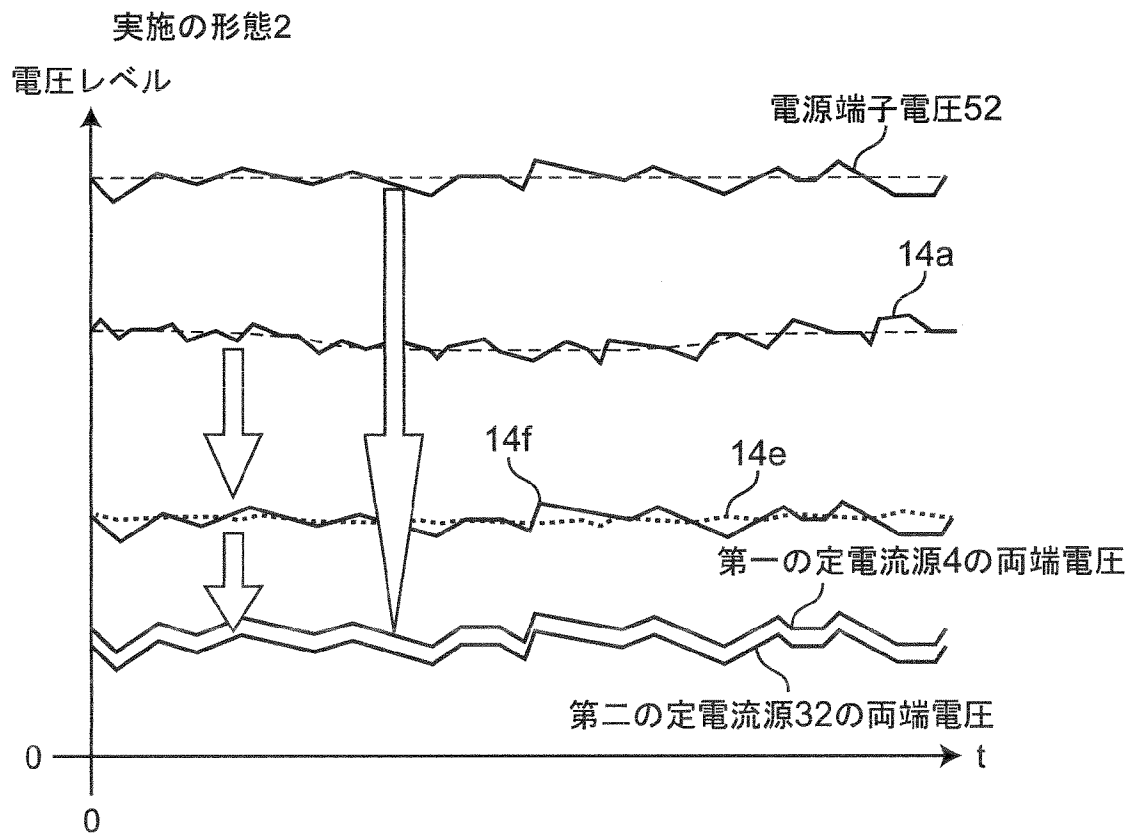
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/004434

A. CLASSIFICATION OF SUBJECT MATTER

G01J1/44(2006.01)i, G01J1/02(2006.01)i, H01L27/144(2006.01)i, H01L27/146(2006.01)i, H04N5/33(2006.01)i, H04N5/374(2011.01)i, H04N5/378(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01J1/00-1/60, H01L27/144, H01L27/146, H04N5/33, H04N5/374, H04N5/378, G01J5/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-214639 A (Mitsubishi Electric Corp.), 11 August 2005 (11.08.2005), entire text (Family: none)	1-13
A	JP 2012-26925 A (Mitsubishi Electric Corp.), 09 February 2012 (09.02.2012), entire text (Family: none)	1-13
A	JP 2004-364241 A (Toshiba Corp.), 24 December 2004 (24.12.2004), entire text (Family: none)	1-13

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 April 2017 (10.04.17)

Date of mailing of the international search report
18 April 2017 (18.04.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/004434

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-110938 A (Toshiba Corp.), 11 April 2003 (11.04.2003), entire text & US 2003/0057372 A1 entire text	1-13
A	JP 2009-186457 A (Mitsubishi Electric Corp.), 20 August 2009 (20.08.2009), entire text & US 2009/0194698 A1 entire text	1-13
A	WO 2007/015235 A1 (SEMI-CONDUCTOR DEVICES-AN ELBIT SYSTEMS-RAFAEL PARTNERSHIP), 08 February 2007 (08.02.2007), entire text (Family: none)	1-13
A	US 2005/0029453 A1 (ALLEN et al.), 10 February 2005 (10.02.2005), entire text & WO 2005/015261 A2	1-13

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G01J1/44(2006.01)i, G01J1/02(2006.01)i, H01L27/144(2006.01)i, H01L27/146(2006.01)i, H04N5/33(2006.01)i, H04N5/374(2011.01)i, H04N5/378(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G01J1/00-1/60, H01L27/144, H01L27/146, H04N5/33, H04N5/374, H04N5/378, G01J5/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-214639 A (三菱電機株式会社) 2005.08.11, 全文 (ファミリーなし)	1-13
A	JP 2012-26925 A (三菱電機株式会社) 2012.02.09, 全文 (ファミリーなし)	1-13
A	JP 2004-364241 A (株式会社東芝) 2004.12.24, 全文 (ファミリーなし)	1-13

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

10.04.2017

国際調査報告の発送日

18.04.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

塚本 丈二

2W

3304

電話番号 03-3581-1101 内線 3258

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2003-110938 A (株式会社東芝) 2003.04.11, 全文 & US 2003/0057372 A1, 全文	1-13
A	JP 2009-186457 A (三菱電機株式会社) 2009.08.20, 全文 & US 2009/0194698 A1, 全文	1-13
A	WO 2007/015235 A1 (SEMI-CONDUCTOR DEVICES-AN ELBIT SYSTEMS-RAFAEL PARTNERSHIP) 2007.02.08, 全文 (ファミリーなし)	1-13
A	US 2005/0029453 A1 (ALLEN et al.) 2005.02.10, 全文 & WO 2005/015261 A2	1-13