

公告本

申請日期	90.11.23
案 號	90129046
類 別	G11C 5/00

A4
C4

533426

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新 型 名 稱	中 文	晶片卡-積體電路之電壓穩壓電路
	英 文	"VOLTAGE REGULATOR CIRCUIT FOR SMART CARD ICs"
二、發明 創 作 人	姓 名	魏 威 德 UWE WEDER
	國 籍	德國
	住、居所	德國奧哈勒陶市艾貝克費德路23a號
三、申請人	姓 名 (名 稱)	德商億恒科技公司 INFINEON TECHNOLOGIES AG
	國 籍	德國
	住、居所 (事務所)	德國慕尼黑市馬汀街53號
	代 表 人 名 姓 名	1. 安娜 哈舒伯 ANNA HASHUBER 2. 卡索里那 克林格 KATHARINA KLINGER

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權德國 2000年12月06日 10060651.2 ☒有 ☐無主張優先權

有關微生物已寄存於： 寄存日期： ，寄存號碼：

裝

訂

線

五、發明說明 (1)

本發明與晶片卡 IC 設計領域內的電壓穩壓器電路有關。

使用不同電壓需求(外部與內部電壓)的積體電路通常包含電壓穩壓器電路，例如美國國家半導體公司於1999年6月所公佈的文件 LP2954/LP2954A 5V and Adjustable Micropower Low-Dropout Voltage Regulators第10頁上的描述。積體電路的操作電壓是接地連接(VSS)與供應電位之間的電位差異，而使用由一串聯穩壓器所形成的複雜電壓穩壓器電路，可從外部供應電壓 VDD_{ext} 產生此電壓(以下稱為內部供應電壓 VDD_{int})。為了簡化整個說明，將使用電路圖來說明圖1內先前技藝的電壓穩壓器電路內之串聯穩壓器，其以基礎方式顯示此電路驅動一串聯穩壓電晶體的情況。

圖1內顯示的電路包含一串聯穩壓器L，該穩壓器具有一串聯穩壓電晶體並且將外部供應電壓 VDD_{ext} 轉換成內部供應電壓 VDD_{int} 。串聯穩壓電晶體M1的閘極連接(當成串聯穩壓器的穩壓器連接R)具有供應其上的電位，該電位用來控制電壓轉換。此訊號為穩壓器內部的類比訊號。而所供應的內部供應電壓 VDD_{int} 用來將電壓提供給晶片卡 IC (IC)。為了解釋電路的運作，所以在此也顯示出核心電容 C_{core} 。串聯穩壓器的電路通常更複雜，並且與所示具有相同操作原理的簡單範例內之電路不同。

圖1內顯示的電壓穩壓器電路具有下列缺點，當外部供應電壓 VDD_{ext} 快速啟動時，內部供應電壓 VDD_{int} 會發生過高的現象並且在經過某種整合位準之後就無法承受，因為

五、發明說明 (2)

它已經破壞了連接到 VDD_{int} 的電晶體之薄氧化閘。圖 4 顯示在啟動過程中所有時間上 VDD_{int} 與 VDD_{ext} 之電壓幅度。

此外，將預先說明晶片卡 IC 為數只有 5 個的連接接點區域，這些區域通常稱為接墊(VDD_{ext} 、 VSS 、時脈、IO、重置)以及依照 ISO/GSM 標準的啟動順序。因此並無法藉由提供無外的接墊或不同的啟動順序，來獲得所要的瞬間反應之方法。

本發明的目的是指定一儘可能簡單的電壓穩壓器電路給晶片卡 IC，並且其中不會產生在啟動過程中電壓過高的問題。

使用具有申請專利範圍第 1 項之特色的電壓穩壓器電路就達成此目的，而在附屬申請專利範圍內有更精細的說明。

本發明的電壓穩壓器電路提供一熟知的串聯穩壓器，並且提供該電路用來從一外部供應電壓 VDD_{ext} 產生一內部供應電壓 VDD_{int} ，而一電容與一場效電晶體則提供當成一串聯在外部供應電壓 VDD_{ext} 的一連接與串聯穩壓器的穩壓器連接間之轉換閘。在此會提供此轉換閘一個隨來自晶片卡 IC 的控制訊號而改變之電位。該串聯穩壓器特別包含一串聯穩壓電晶體，該電晶體的源極與汲極串聯配置在外部供應電壓 VDD_{ext} 與內部供應電壓 VDD_{int} 之間，並且其閘極連接是串聯穩壓器的穩壓器連接，或至少繞送至穩壓器連接。如此就可穩定閘極上該串聯穩壓電晶體的電位。

在解釋本發明的圖式中：

五、發明說明 (3)

圖 1 顯示在簡介中所說明的先前技藝之電壓穩壓器電路；

圖 2 顯示本發明電壓穩壓器電路的較佳具體實施例；

圖 3 顯示 POR 訊號的圖式；

圖 4 顯示圖 1 內所示電路的 VDD_{int} 與 VDD_{ext} 之圖式；

圖 5 顯示圖 2 內所示電路對應至圖 4 的圖式。

圖 2 顯示本發明電壓穩壓器電路的範例具體實施例，其中為了解釋圖 1 內電路的工作情況而顯示串聯穩壓器 L。而對於串聯穩壓器的修改產生對應的本發明電路之範例具體實施例(並不需要另外說明)。電容 C1 與轉換閘 TG1 (由場效電晶體所形成)串聯在串聯穩壓電晶體 M1 (其源極/汲極路徑用於電壓轉換)的源極與閘極之間，其他的電路組件則與傳統電路連接在一起，如圖 1 內所示。

使用由訊號產生器 SG 所產生 POR (重置電源啟動) 形式的訊號來驅動轉換閘，並且通常具有如圖 3 內圖式所示的時間特性。此 POR 訊號為一數位訊號並且具有兩個值，換言之就是接地電位 VSS 以及外部供應電壓 VDD_{ext} ，此訊號獨立產生於依照本發明所提供晶片卡 IC 的電路段落內，並且用於啟動過程中。

在啟動實例中，電容 C1 將進行放電動作。當供應外部供應電壓 VDD_{ext} 並且轉換閘開啟時，將發生串聯穩壓電晶體 M1 關閉而電容 C1 充電的情況。因為此充電過程會耗用相當量的時間，所以串聯穩壓器 L 只會緩慢關閉。本發明的電路元件 C1 與 TG1 將當成本發明的基礎組件而存在，不

五、發明說明 (4)

論串聯穩壓器的精確程度與否。其最好使用一大於(內部)電壓穩壓器時間常數的時間常數。由此達成的效果就是(內部)核心電容 C_{core} 也只會緩慢充電，如此可避免內部供應電壓 VDD_{int} 過高。在此電路內，因此整個時間上的電壓值將對應到圖5內圖式所示之曲線。

在內部瞬間處理結束後，轉換閘會因為POR訊號而永久開啟。因為額外的電容C1僅附加於外部供應電壓 VDD_{ext} ，並且在整個操作期間轉換閘持續開啟，所以晶片卡IC (IC) 的動態反應並不會受到電壓穩壓器電路的影響，而操作期間的靜態與動態電流消耗也不受影響。峰值電流位準的降低就是減少電子遷徙的優點。

參考符號清單

C1	電容
C_{core}	核心電容
IC	積體電路
L	串聯穩壓器
M1	串聯穩壓電晶體
POR	訊號
R	穩壓器連接
SG	訊號產生器
TG1	轉換閘
VDD_{ext}	外部供應電壓
VDD_{int}	內部供應電壓

四、中文發明摘要(發明之名稱：晶片卡-積體電路之電壓穩壓電路)

本發明揭示一種電路，該電路包含一具有一FET (M1)的串聯穩壓器(L)。該電路串聯在源極連接之間，並供應外部供應電壓(VDD_{ext})，並且閘極連接為一電容(C1)以及其他FET，用來當成轉換閘(TG1)並且由POR訊號所驅動。當供應外部電壓(VDD_{ext})並且轉換閘開啟時，將發生串聯的FET (M1)關閉而電容充電的情況。因為此充電過程會耗用相當量的時間，所以可避免內部電壓(VDD_{int})過高。

英文發明摘要(發明之名稱："VOLTAGE REGULATOR CIRCUIT FOR SMART CARD ICs")

The circuit contains a series regulator (L) having an FET (M1). Connected in series between the source connection, to which the external supply voltage (VDD_{ext}) is applied, and the gate connection are a capacitance (C1) and another FET, which is provided as a transfer gate (TG1) and is driven by the POR signal. When the external voltage (VDD_{ext}) is applied and the transfer gate is on, the FET (M1) turns off in line with the charging of the capacitance which now takes place. Since this charging takes up a certain amount of time, the internal voltage (VDD_{int}) is prevented from overshooting.

六、申請專利範圍

1. 一種用於晶片卡IC的電壓穩壓器電路，其具有以一串聯穩壓器(L)形式提供的電路，用來從一外部供應電壓(VDD_{ext})產生一內部供應電壓(VDD_{int})，

其中該串聯穩壓器(L)包含一串聯穩壓電晶體(M1)，該電晶體的源極與汲極串聯配置在該外部供應電壓(VDD_{ext})與該內部供應電壓(VDD_{int})之間，以及

其中將提供一電容(C1)與一場效電晶體當成一串聯配置在該外部供應電壓(VDD_{ext})的一連接與該串聯穩壓器(L)的一穩壓器連接(R)間之轉換閘(TG1)，在此用它來將該串聯穩壓電晶體的閘極連接上之電位穩壓，以及

其中對於該轉換閘(TG1)而言，將提供一可變電位，用來在暫態處理期間將電路內的轉換閘關閉，並且在暫態處理結束後永久開啟轉換閘。

2. 如申請專利範圍第1項之電壓穩壓器電路，其中

該轉換閘(TG1)的連接係連接到傳遞一電壓訊號的電路區段內，而在整個時間上造成兩連續不同的值。

3. 如申請專利範圍第2項之電壓穩壓器電路，其中

該兩階段電壓訊號為對應到來自一晶片卡IC的一控制訊號之POR(重置電源啟動)。

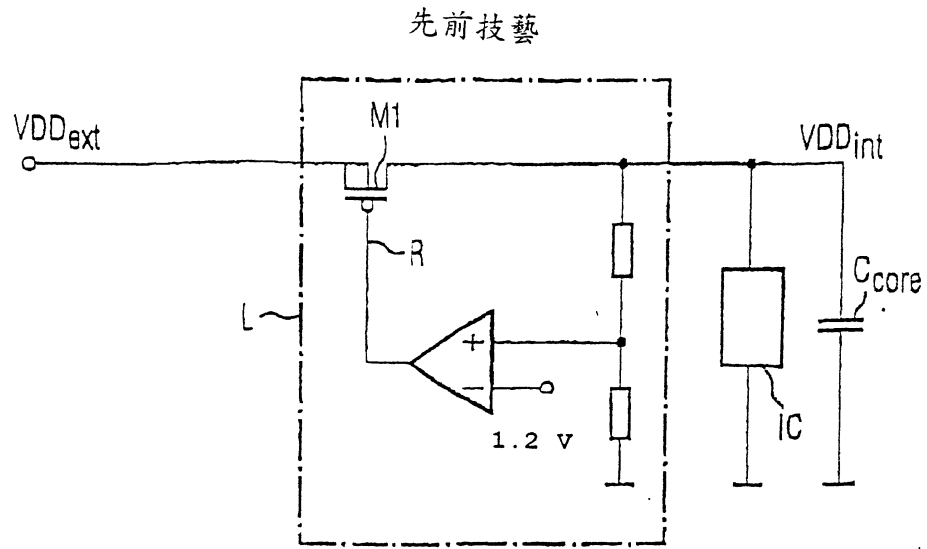


圖 1

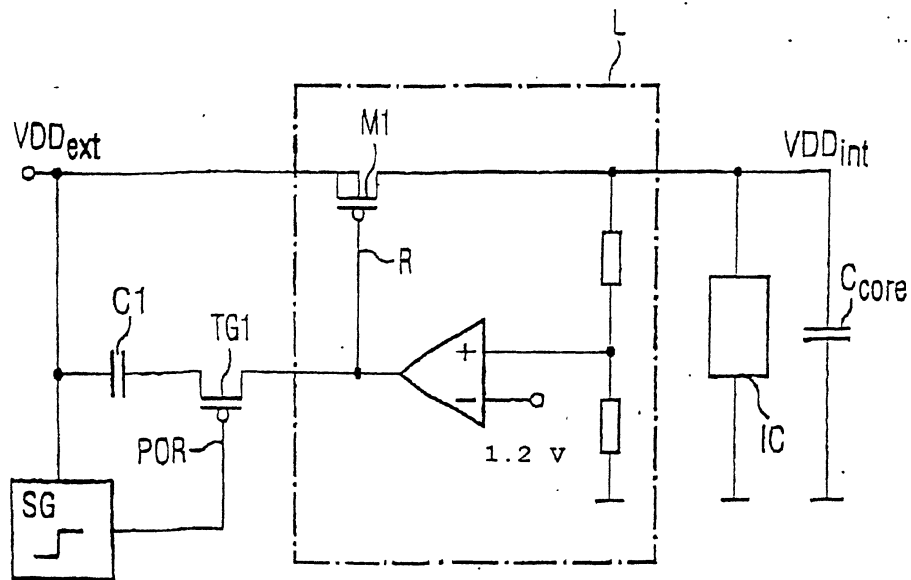


圖 2

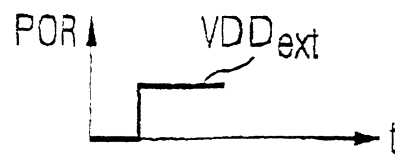


圖 3

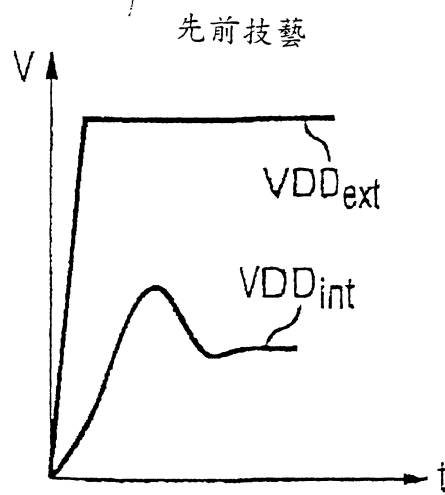


圖 4

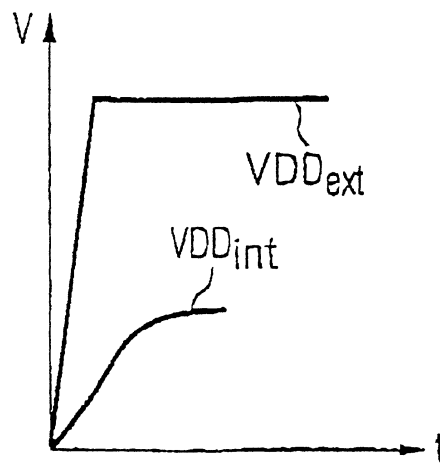


圖 5