

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5300577号
(P5300577)

(45) 発行日 平成25年9月25日 (2013. 9. 25)

(24) 登録日 平成25年6月28日 (2013. 6. 28)

(51) Int. Cl. F I
H O 1 L 27/148 (2006.01)
 H O 1 L 27/14 B
 H O 1 L 27/14 H

請求項の数 5 (全 15 頁)

(21) 出願番号	特願2009-105352 (P2009-105352)	(73) 特許権者	000006013
(22) 出願日	平成21年4月23日 (2009. 4. 23)		三菱電機株式会社
(65) 公開番号	特開2010-258155 (P2010-258155A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成22年11月11日 (2010. 11. 11)	(74) 代理人	100101454
審査請求日	平成23年10月28日 (2011. 10. 28)		弁理士 山田 卓二
		(74) 代理人	100081422
			弁理士 田中 光雄
		(74) 代理人	100100479
			弁理士 竹内 三喜夫
		(72) 発明者	中西 淳治
			東京都千代田区丸の内二丁目7番3号 三
			菱電機株式会社内
		審査官	小川 将之

最終頁に続く

(54) 【発明の名称】 T D I 方式のイメージセンサ、及び該イメージセンサの駆動方法

(57) 【特許請求の範囲】

【請求項 1】

画素を形成し垂直方向へ信号電荷を転送する光電変換部を備え、該光電変換部に対し時間遅延積分動作にて上記信号電荷の転送を行う T D I 方式のイメージセンサであって、

上記光電変換部は、水平方向に延在し上記垂直方向へ4つ以上で並設された転送電極を有し、該転送電極の内の一は、仮想電極で形成したバーチャルフェーズ型転送電極であり、

上記バーチャルフェーズ型転送電極以外の上記転送電極にのみ、それぞれに対応した上記光電変換部における垂直転送チャンネル部分に隣接して横型オーバーフロードレイン構造を設ける、

ことを特徴とする T D I 方式のイメージセンサ。

【請求項 2】

上記光電変換部に対し上記時間遅延積分動作にて上記信号電荷の転送を行わせる垂直転送クロックを供給する駆動部をさらに備え、

上記垂直転送クロックは、上記光電変換部に対して上記信号電荷の転送を行わせる転送電位を有し、上記駆動部は、上記垂直方向に互いに隣接する2つの上記転送電極を同時刻に上記転送電位として、上記垂直転送クロックを上記転送電極に供給する、請求項1記載の T D I 方式のイメージセンサ。

【請求項 3】

上記横型オーバーフロードレイン構造を構成するオーバーフローゲートに正電位の駆動

電圧を印加したときの第一ポテンシャルレベルが上記バーチャルフェーズ型転送電極に対応した垂直転送チャンネル部分の第二のポテンシャルレベルよりも深いレベルを有する、請求項 1 又は 2 記載の T D I 方式のイメージセンサ。

【請求項 4】

上記第二のポテンシャルレベルに対して、上記バーチャルフェーズ型転送電極に隣接する上記転送電極に設けた上記横型オーバーフロードレイン構造を構成するオーバーフローゲートに正電位の駆動電圧を印加したときの第三のポテンシャルレベルが浅く、かつ上記バーチャルフェーズ型転送電極に隣接しない上記転送電極に設けた上記横型オーバーフロードレイン構造を構成するオーバーフローゲートに正電位の駆動電圧を印加したときの第四のポテンシャルレベルが深いレベルを有する、請求項 1 又は 2 記載の T D I 方式のイメ

10

【請求項 5】

請求項 1 に記載する T D I 方式のイメージセンサの駆動方法において、
時間遅延積分動作にて信号電荷の転送を行わせる垂直転送クロックを光電変換部に供給し、

ここで、上記垂直転送クロックは、上記光電変換部に対して上記信号電荷の転送を行わせる転送電位を有し、垂直方向に互いに隣接する 2 つの転送電極を同時刻に上記転送電位として上記転送電極に供給される、
ことを特徴とする T D I 方式のイメージセンサの駆動方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、リモートセンシング等の分野で用いられる T D I 方式のイメージセンサ、及び該イメージセンサの駆動方法に関する。

【背景技術】

【0002】

半導体基板上に多数の光検出器をアレイ状に配置し、同一基板上に信号電荷の読出回路や出力アンプを備えたイメージセンサが多数開発されている。リモートセンシングにおいては、光検出器を 1 次元アレイ状に配置したリニアイメージセンサを人工衛星等に搭載して、アレイと垂直な方向を衛星の進行方向に一致させることによって地表の 2 次元画像が撮影される。画像解像度を向上させるには画素ピッチをできるだけ小さくすることが望ましいが、光検出器の面積が縮小する分だけ入射光量が減少し、S/N が劣化するという課題がある。

30

【0003】

S/N を改善するための巧妙な手段として T D I (Time Delay and Integration) 方式のイメージセンサが開発されている。T D I 方式は、2 次元イメージセンサである F F T (フル・フレーム・トランスファ) 型 C C D (Charge Coupled Devices) を用い、電荷転送のタイミングを被写体像の移動タイミングに同期させることで S/N を改善する読出し方式である。リモートセンシングの場合、垂直方向の電荷転送を衛星の移動速度に合わせることで T D I 動作が実現できる。垂直 C C D で M 段の T D I 動作を行うと、蓄積時間が実効的に M 倍となるため、感度が M 倍向上し、S/N は $\sqrt{M}$ 倍に改善される。

40

【0004】

多くの場合、可視イメージセンサは、チップの表面側から光を入射させて撮像を行う。入射した光は、S i 基板内部で光電変換されて信号電荷を発生させる。F F T 型 C C D では、垂直電荷転送を制御するポリシリコン電極を通して光が光検出器に入射するため、特に短波長領域の光が上記ポリシリコン電極で吸収されてしまい、感度が低下するといった課題がある。その対策として、一部の垂直転送電極、例えばポリシリコン電極を仮想電極で置き換えることで電極部での光吸収を抑えた、いわゆる V P C C D (バーチャルフェーズ C C D) 構造にすることで感度を改善したイメージセンサが提案されている。

【0005】

50

例えば特許文献1には、上記V P C C D構造を有するイメージセンサの一例が開示されている。特許文献1のイメージセンサは、2相駆動のV P C C D構造となっており、転送電極下のポテンシャルに勾配がつけられている。このため、信号電荷の垂直転送方向はポテンシャルの浅い方から深い方への一方向に限定される。

【0006】

一方、衛星搭載用のT D Iセンサでは、垂直転送が双方向に転送できる、いわゆる双方向T D Iが望ましい。この場合のV P C C Dは、転送電極下にポテンシャル勾配をつける替わりに、3相以上で駆動することで双方向T D Iが実現できる。

【0007】

また、光検出器への過大光量入射時に発生する過剰電荷を排出する機能、つまりアンチブルーミング機能を有するイメージセンサも提案されている。該センサにおいて上記過剰電荷は、光検出器に隣接したポテンシャル障壁を介してオーバーフロードレイン（O F D）領域に排出される。このオーバーフロードレイン構造には、光検出器の水平方向にO F Dを配置した横型オーバーフロードレイン構造と、検出器の垂直方向にO F Dを配置した縦型オーバーフロードレイン構造がある。リモートセンシングに用いるC C Dでは、可視～近赤外領域の光を検出できる横型オーバーフロードレイン構造が適している場合が多い。

【0008】

さらに、例えば特許文献2では、その図4に示されるように、F F T型C C Dにおいて横型オーバーフロードレインを形成したイメージセンサの一例が開示されている。

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特公平6-91659号公報

【特許文献2】特開平10-229183号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

しかしながら従来の技術では、V P C C D構造において横型O F Dを形成してT D I動作を実行するイメージセンサを製造しようとしても、アンチブルーミング機能が正しく機能しなかったり、開口率が減少して感度が低下するという問題があった。

そこで本発明は、V P C C D構造において開口率を犠牲にすることなく横型O F Dを形成してT D I動作を実行可能な、T D I方式のイメージセンサ、及び該イメージセンサの駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0011】

上記目的を達成するため、本発明は以下のように構成する。

即ち、本発明の一態様におけるT D I方式イメージセンサは、画素を形成し垂直方向へ信号電荷を転送する光電変換部を備え、該光電変換部に対し時間遅延積分動作にて上記信号電荷の転送を行うT D I方式のイメージセンサであって、上記光電変換部は、水平方向に延在し上記垂直方向へ4つ以上で並設された転送電極を有し、該転送電極の内の一つは、仮想電極で形成したバーチャルフェーズ型転送電極であり、上記バーチャルフェーズ型転送電極以外の上記転送電極にのみ、それぞれに対応した上記光電変換部における垂直転送チャンネル部分に隣接して横型オーバーフロードレイン構造を設ける、ことを特徴とする。

【発明の効果】

【0012】

本発明の一態様におけるT D I方式イメージセンサによれば、光電変換部は4つ以上の転送電極を有し、その内の一つを仮想電極にて構成したバーチャルフェーズ（V P）型とし、さらに仮想電極（バーチャルフェーズ型転送電極）以外に対応した垂直転送チャンネル

部分に隣接して横型オーバーフロードレイン（OFD）構造を備え、仮想電極（バーチャルフェーズ型転送電極）に対応した垂直転送チャンネル部分には横型オーバーフロードレイン構造を設けない構成とした。このような構成において、上記VP構造としたことにより、イメージセンサの感度が向上し、さらに、横型OFDを形成したことにより、ブルーミングを抑制することができる。

【図面の簡単な説明】

【0013】

【図1】本発明の実施の形態1によるTDI-CCDの素子平面図である。

【図2】図1に示すTDI-CCDを構成する光電変換部の拡大平面図である。

【図3A】図2に示すA部における断面図である。

10

【図3B】図2に示すB部及びD部における断面図である。

【図3C】図2に示すC部における断面図である。

【図4】図1に示すTDI-CCDを構成する遮光画素の拡大平面図である。

【図5A】図4に示すE部及びG部における断面図である。

【図5B】図4に示すF部及びH部における断面図である。

【図6】本発明の実施の形態1、2によるTDI-CCDの駆動方法における垂直転送クロックのタイミング図である。

【図7】図1に示すTDI-CCDを構成する転送部における動作を説明するためのポテンシャル図である。

【図8】図1に示すTDI-CCDの駆動方法を説明するためのポテンシャル図である。

20

【図9】本発明の実施の形態2によるTDI-CCDを構成する光電変換部の拡大平面図である。

【図10A】図9に示すJ部における断面図である。

【図10B】図9に示すK部及びM部における断面図である。

【図10C】図9に示すL部における断面図である。

【図11】図9に示すTDI-CCDの駆動方法について説明するためのポテンシャル図である。

【発明を実施するための形態】

【0014】

本発明の実施形態であるTDI方式のイメージセンサ、及び該イメージセンサの駆動方法について、図を参照しながら以下に説明する。尚、各図において、同一又は同様の構成部分については同じ符号を付している。

30

【0015】

実施の形態1.

まず、上述したような従来技術に基づいて、従来のVPCCDにおいて横型OFDを形成して、TDI動作を実行させるような構成を考えた場合、以下に説明するように、アンチブルーミングが正しく機能しないという課題が予想される。

この予想される課題について、双方向TDIが実現可能な、垂直転送が3相駆動のFFT型CCDにおいて、垂直転送クロック $\phi 1$ 、 $\phi 2$ 、 $\phi 3$ を与える3つの転送電極の内、一つの転送電極を仮想電極で構成したVPCCDを例に採り、以下に説明する。

40

【0016】

即ち、P型Si基板を用いる場合、横型OFDにおけるオーバーフローバリアは、N型不純物領域のCCD転送チャンネルとN型不純物領域のOFDとの間にP型不純物領域を設けたもので、酸化膜を挟んでその上方に形成されたポリシリコンゲート（オーバーフローゲート。以降、OFGと記す）とでMOSトランジスタが構成されている。

【0017】

このとき、OFGに与えられる電圧によってポテンシャル障壁の高さが変化して、電荷の排出が制御される。特許文献2の図4に示されるように、FFT型CCDでは垂直CCD転送電極とOFGとを共通のポリシリコンゲートで形成できる。このようなレイアウトにすることで、OFGへの配線を別に用意する必要がなくなり、開口率の低下が抑制され

50

る。

【0018】

一方、VPCCDの仮想電極は、イオン注入によって基板表面に高濃度のP型不純物層を形成したもので、その上方にポリシリコンゲートが存在しない。そのため、VPCCDの仮想電極に隣接して横型OFDを形成しようとする、別途ポリシリコンゲートを用意して横型OFDを形成する必要があるが、開口率を犠牲にすることになり、感度劣化を引き起こすことになる。そこで、VPCCD構造に横型OFDを形成する場合、仮想電極部には横型OFDを形成せず、仮想電極以外の転送電極を形成するポリシリコンの転送ゲート部だけに横型OFDを形成する。

【0019】

このような構成における垂直CCDの転送動作では、垂直転送クロック $\phi 1$ がHigh電圧のとき、垂直転送クロック $\phi 1$ が供給された転送電極に対応するゲートを含むMOSトランジスタが機能し、過剰電荷は、OFDへと排出される。同様に、垂直転送クロック $\phi 2$ がHigh電圧のときには、垂直転送クロック $\phi 2$ が供給された転送電極に対応するゲートを含むMOSトランジスタが機能し過剰電荷は排出される。

ところが、垂直転送クロック $\phi 3$ がHigh電圧（垂直転送クロック $\phi 1$ 及び垂直転送クロック $\phi 2$ はLow電圧）のとき、垂直転送クロック $\phi 3$ が供給される転送電極を仮想電極としたVPCCDでは、垂直転送クロック $\phi 3$ が供給された転送電極に対応するゲートを含むMOSトランジスタは存在しない。このため、このタイミングでは横型OFDが機能しない。つまり、過剰電荷の排出は行われない。

【0020】

静止画撮像の場合であれば、垂直転送クロック $\phi 1$ 又は垂直転送クロック $\phi 2$ をHigh電圧として撮像を行い、機械式シャッターを閉じた後に、垂直転送及び信号読出しを行うようにすれば、過剰電荷は、垂直転送クロック $\phi 1$ のゲート、又は垂直転送クロック $\phi 2$ のゲートに形成した横型OFDへと排出され、アンチブルーミングが正しく機能する。

【0021】

しかしながらTDI動作の場合、CCDのポテンシャル井戸の移動が被写体像の移動に一致するように転送クロック $\phi 1$ 、 $\phi 2$ 、 $\phi 3$ を与えるため、転送クロック $\phi 3$ のみがHigh電圧となる期間が一定の割合で必ず存在する。よって、この期間中に光検出器への過大光量の入射があると、発生した過剰電荷は、垂直転送方向に隣接する画素へとあふれ出し、ブルーミングが発生してしまう。

【0022】

以上説明したように、従来のVPCCDにおいて、単に、横型OFDを形成してTDI動作を実行させるように構成した場合では、アンチブルーミングが正しく機能しないという課題が予想される。

【0023】

そこで、以下に説明する本発明の実施形態におけるTDI方式のイメージセンサ、及び該イメージセンサの駆動方法は、上述したような課題をも解決するように構成している。

【0024】

尚、以下の実施形態では、光電変換部としてCCD（電荷結合素子）を例に採るが、光電変換部は、CCDに限定するものではない。

【0025】

図1は、本発明の実施の形態1によるTDI方式イメージセンサとしてのTDI-CCD101の回路構成を素子平面図にて示している。TDI-CCD101は、画素を形成し垂直方向191へ信号電荷を転送する光電変換部1をアレイ状に備え、該光電変換部1に対し時間遅延積分（TDI）動作にて上記信号電荷の転送を行うTDI方式で、バッチャルフェーズ（VP）型で、さらに横型オーバーフローライン（OFD）構造を備えたイメージセンサである。又、本実施形態では、光電変換部1に対し上記TDI動作にて上記信号電荷の転送を行わせる垂直転送クロックを供給する駆動部71が、当該TDI-CCD101と同じSi基板に形成されている。しかしながら、駆動部71は、TDI-C

10

20

30

40

50

C D 1 0 1 とは分離して異なる基板に設けることもできる。

以下に、T D I - C C D 1 0 1 の構成を具体的に説明する。

【0026】

S i 基板表面上に、画素を形成し V P C C D 構造とした光電変換部 1 が 2 次元アレイ状（図 1 の例では、垂直 6 画素×水平 10 画素）に配列された受光部 8 1 と、V P C C D 構造を採らない遮光画素 2 が 2 次元アレイ状（図 1 の例では、垂直 2 画素×水平 10 画素）に配列された転送部 8 2 とが形成されている。

【0027】

それぞれの光電変換部 1 では、水平方向 1 9 2 に延在し垂直方向 1 9 1 へ本実施形態では 4 つ並設された転送電極 7 a, 7 b, 8 c, 7 d を有し、これらの転送電極 7 a, 7 b, 8 c, 7 d の内の一つを仮想電極で構成して V P C C D 構造を採っている。本実施形態では、上記 4 つの転送電極 7 a, 7 b, 8 c, 7 d の内、第 3 転送電極 8 c を仮想電極 8 c とし、残り 3 つの転送電極 7 a, 7 b, 7 d は、ポリシリコンなどからなるゲート電極で構成している。詳細後述するが、転送電極 7 a, 7 b, 7 d には、駆動部 7 1 から垂直転送クロック $\phi 1$ 、 $\phi 2$ 、 $\phi 4$ がそれぞれ供給され、T D I - C C D 1 0 1 は、T D I 動作にて信号電荷が垂直方向 1 9 1 へ転送される。

【0028】

駆動部 7 1 は、入力ピン 1 5（1 5 a～1 5 d）と電氣的に接続され、該入力ピン 1 5 は、配線 1 4（1 4 a～1 4 d）、コンタクト 1 3（1 3 a～1 3 d）、及び配線 1 2（1 2 a～1 2 d）と電氣的に接続されている。

上記転送電極 7 a, 7 b, 7 d は、配線 1 2 a、1 2 b、1 2 d を介して配線 1 4 a、1 4 b、1 4 d と電氣的に接続されている。一方、仮想電極 8 c は、配線 1 4 c と電氣的に接続されていない。

【0029】

また図 2 は、図 1 に示した T D I - C C D 1 0 1 において、光電変換部 1 の平面構造を拡大して示す素子平面図である。また図 3 A～図 3 C は、図 2 に示す A～D 部における各断面の構造を模式的に示す素子断面図である。

【0030】

図 2 に示すように、垂直方向 1 9 1 における各光電変換部 1 の垂直転送チャンネル 1 9 と、水平方向 1 9 2 においてこれに隣接する他の垂直転送チャンネル 1 9（図示せず）との間には、画素分離領域 1 1 が形成され、以下に説明するように、画素分離領域 1 1 に横型 O F D（オーバーフロードレイン）が形成される。

【0031】

図 3 A の断面 A に示すように、垂直転送クロック $\phi 1$ が供給される第 1 転送電極（ゲート電極）7 a は、第 1 層ポリシリコン 2 2 で形成され、P 型 S i 基板 2 0 の表面側に N 型不純物領域 2 5 からなる垂直転送チャンネル 1 9 が形成され、画素分離領域 1 1 として、高濃度 P 型不純物領域からなるチャンネルストップ 1 7、高濃度 N 型不純物領域からなる電荷排出ドレイン 1 6、及び P 型不純物領域 1 8 が形成されている。この P 型不純物領域 1 8 と、酸化膜 2 1 を挟んでその上方に形成されたポリシリコン 2 2 とが O F G（オーバーフローゲート）を構成しており、この O F G に与えられる電圧によってポテンシャル障壁の高さが変化し、過剰電荷の電荷排出部 5 への排出が制御される。

【0032】

次に、図 3 B の断面 B 及び断面 D に示すように、垂直転送クロック $\phi 2$ が供給される第 2 転送電極（ゲート電極）7 b、及び垂直転送クロック $\phi 4$ が供給される第 4 転送電極（ゲート電極）7 d は、第 2 層ポリシリコン 2 3 で形成され、上記断面 A における構成と同様に画素分離領域 1 1 として、P 型 S i 基板 2 0 の表面側に N 型不純物領域 2 5 からなる垂直転送チャンネル 1 9、高濃度 P 型不純物領域からなるチャンネルストップ 1 7、高濃度 N 型不純物領域からなる電荷排出ドレイン 1 6、及び P 型不純物領域 1 8 が形成されている。この P 型不純物領域 1 8 と、酸化膜 2 1 を挟んでその上方に形成されたポリシリコン 2 3 とが O F G を構成しており、O F G に与えられる電圧によってポテンシャル障壁の高さ

が変化し、過剰電荷の排出が制御される。

【0033】

一方、第3転送電極（ゲート電極）、つまり仮想電極8cは、次のように構成される。即ち、図3Cの断面Cに示すように、P型Si基板20の最表面側に形成した高濃度P型不純物領域24が仮想電極8cとなる。高濃度P型不純物領域24の下方にN型不純物領域25からなる垂直転送チャネル19が形成されている。これに隣接し画素分離領域11として、高濃度P型不純物領域からなるチャネルストップ17と、チャネルストップ17に挟まれて高濃度N型不純物領域からなる電荷排出ドレイン16とが形成されている。

このように仮想電極8cでは、酸化膜21の上方には電極（ポリシリコン）が形成されておらず、仮想電極8cには、横型OFDは、形成されていない。

10

【0034】

次に、上記遮光画素2について説明する。

遮光画素2は、4相駆動の垂直CCDで、水平方向192に延在し垂直方向191へ本実施形態では4つ並設された転送電極7a, 7b, 7c, 7dをポリシリコンなどからなるゲート電極で構成している。図示していないが、遮光画素2の上方には被写体からの光が入射しないように遮光膜が設けられている。また、転送電極7a, 7b, 7c, 7dは、配線12a～12dを介して配線14a～14dとそれぞれ電氣的に接続されており、駆動部71から遮光画素2への垂直転送クロック $\phi 1 \sim \phi 4$ の供給は、入力ピン15a～15dを介して、配線14a～14d、コンタクト13a～13d、配線12a～12dを介して行われる。

20

【0035】

図4は、図1に示した遮光画素2の平面構造を示す素子平面図である。また図5A及び図5Bは、図4における各断面E～Hの構造を模式的に示す素子断面図である。

図4に示すように、遮光画素2においても、垂直方向191における各画素列の垂直転送チャネル19と、水平方向192においてこれに隣接する垂直転送チャネル19（図示せず）との間には、画素分離領域11が形成されている。一方、遮光画素2に関して、横型OFDは、形成されていない。

【0036】

図5Aの断面E及び断面Gに示すように、垂直転送クロック $\phi 1$ 及び $\phi 3$ が供給される転送電極7a, 7cは、第1層ポリシリコン22で形成され、P型Si基板20の表面側にN型不純物領域25からなる垂直転送チャネル19が形成され、画素分離領域11として、高濃度P型不純物領域からなるチャネルストップ17が形成されている。また、図5Bの断面F及び断面Hに示すように、垂直転送クロック $\phi 2$ 及び $\phi 4$ が供給される転送電極7b, 7dは、第2層ポリシリコン23で形成され、P型Si基板20の表面側にN型不純物領域25からなる垂直転送チャネル19が形成され、画素分離領域11として、高濃度P型不純物領域からなるチャネルストップ17が形成されている。

30

【0037】

さらにまた、図1に示すように、光電変換部1アレイの水平CCD3とは反対側の端には、過剰電荷を排出するための電荷排出部5が形成されている。

【0038】

光電変換部1で時間遅延積分された信号電荷は、上記垂直転送クロック $\phi 1 \sim \phi 4$ によって、遮光画素2アレイからなる転送部82を電荷蓄積部4へ向かって図面下方へと転送される。電荷蓄積部4に一旦蓄積された信号電荷は、一水平期間毎に水平CCD3へと転送され、次に、水平CCD3内を水平方向192（図面右方）へと転送されて、出力アンプ6から読み出される。

40

【0039】

次に、上記垂直転送クロック $\phi 1 \sim \phi 4$ について説明する。

図6は、本実施形態1のTDI-CCD101の駆動方法において、TDI-CCD101に供給する垂直転送クロック $\phi 1 \sim \phi 4$ のタイミングを示している。本実施の形態1によるTDI-CCD101の駆動方法では、垂直転送クロックは、上述のように4相と

50

し、光電変換部 1 及び遮光画素 2 に対して信号電荷の転送を行わせる転送電位、本実施形態では「H」レベルの電圧、を有する。上記駆動部 7 1 は、垂直方向 1 9 1 において互いに隣接する 2 つの転送電極を同時刻に上記転送電位つまり「H」レベルとして、垂直転送クロック $\phi 1 \sim \phi 4$ を転送電極 7 a ~ 7 d に供給する。このように、T D I - C C D 1 0 1 は、駆動部 7 1 により、ダブルクロックで駆動される。ここでダブルクロックとは、図 6 に図示する $\phi 1 \sim \phi 4$ のクロック位相関係を持つクロック群を表す。

尚、駆動部 7 1 は、上述のタイミングで垂直転送クロック $\phi 1 \sim \phi 4$ を送出するが、説明したように光電変換部 1 の仮想電極 8 c には垂直転送クロック $\phi 3$ は供給されない。

【0040】

次に、図 6 に示した垂直転送クロック $\phi 1 \sim \phi 4$ を、図 1 に示す T D I - C C D 1 0 1 に与えた場合の垂直 C C D の転送動作について説明する。

図 7 は、遮光画素 2 のアレイからなる転送部 8 2 について、垂直転送チャネル 1 9 のポテンシャルの模様を時系列に表した図である。転送ゲート 2 6 (上述の転送電極 7 a ~ 7 d に相当) に与えられるクロック電圧が「H」電圧であるゲート下にポテンシャル井戸が形成される。ポテンシャル井戸に蓄積された信号電荷 2 7 は、垂直転送クロック $\phi 1 \sim \phi 4$ に応じてポテンシャル井戸が移動するのに伴って、図 7 における右方向へと C C D 転送される。

【0041】

次に、図 8 は、光電変換部 1 のアレイからなる受光部 8 1 について、垂直転送チャネル 1 9 のポテンシャルの模様を時系列に表した図である。

図 8 に示す点線 2 8 は、V P C C D 構造とした仮想電極 8 c 下の垂直転送チャネル 1 9 のポテンシャルレベルを示すものである。

また図 8 に示す一点鎖線 2 9 は、転送電極 7 a、転送電極 7 b、又は、転送電極 7 d に、垂直転送クロックにおける「H」電圧を印加した場合の、これらの転送電極 7 a、7 b、7 d に対応する垂直転送チャネル 1 9 に隣接して形成した O F G のポテンシャルレベルを示すものである。

【0042】

V P C C D 構造では、転送電極 7 a、転送電極 7 b、又は、転送電極 7 d に、垂直転送クロックの「H」電圧を印加した場合の、これらの電極下の垂直転送チャネル 1 9 におけるポテンシャルレベルが、仮想電極 8 c 下の垂直転送チャネル 1 9 のポテンシャルレベル 2 8 よりも深くなるように、不純物領域であるチャネルストップ 1 7 の不純物濃度と、駆動電圧つまり上記「H」レベル電圧とを設定する。

【0043】

また、V P C C D 構造において、転送電極 7 a、転送電極 7 b、又は、転送電極 7 d に、垂直転送クロックの「L」レベルの電圧を印加した場合の、これらの電極下の垂直転送チャネル 1 9 におけるポテンシャルレベルが、仮想電極 8 c 下の垂直転送チャネル 1 9 のポテンシャルレベル 2 8 よりも浅くなるように、不純物領域であるチャネルストップ 1 7 の不純物濃度と、駆動電圧つまり上記「L」レベル電圧を設定する。

【0044】

このような条件下で、転送電極 7 a、転送電極 7 b、及び、転送電極 7 d に、図 6 に示した垂直転送クロック $\phi 1$ 、 $\phi 2$ 、 $\phi 4$ を与えると、これらの各電極下の垂直転送チャネル 1 9 のポテンシャル分布は、図 8 に示すようになる。よって、ポテンシャル井戸に蓄積された信号電荷 2 7 は、垂直転送クロック $\phi 1$ 、 $\phi 2$ 、 $\phi 4$ に応じてポテンシャル井戸が移動するのに伴って、図 8 の右方向へと転送される。

【0045】

O F G のポテンシャルレベル 2 9 は、仮想電極 8 c 下の垂直転送チャネル 1 9 のポテンシャルレベル 2 8 よりも深くなるように設定する。このように設定することで、転送動作中に過大光量が入射してポテンシャル井戸内の信号電荷 2 7 の量が増した場合でも、過剰電荷が隣接画素にオーバーフローする前に O F G のポテンシャルバリアを超えて電荷排出ドレイン 1 6 へと過剰電荷が排出されることになる。

【0046】

また、上述の設定によれば、さらに、転送動作中に一部の信号電荷がポテンシャル井戸内に取り残されて転送方向に対して後側の（図中左の）ポテンシャル井戸内の信号電荷と合流してしまうという現象が発生しない。よって、転送効率が向上するという効果も得られる。

【0047】

以上説明したように、本実施の形態1によるTDI-CCD101によれば、VPCCD構造としたことによって検出器つまりイメージセンサの感度が向上するとともに、横型OFDを形成したためブルーミングを抑制することができる。

【0048】

また、本実施の形態1によるTDI-CCD101の駆動方法によれば、仮想電極8c以外の転送電極7a、7b、7dに対応してOFDを形成し、かつ、垂直方向191において互いに隣接する2つの転送電極を同時刻に「H」レベルになるように垂直転送クロックを与えるように構成したことから、OFDが機能しないタイミングは存在せず、任意のタイミングで過大光量の入射があった場合でも、アンチブルーミングを正しく機能させることができる。

【0049】

尚、以上の説明した本実施形態1では、垂直CCDを4相駆動とした場合について述べたが、これを5相以上で駆動する場合についても、上述と同様の構成を採ることができ、同様の効果を得ることができる。

【0050】

実施の形態2.

本実施の形態2におけるTDI方式イメージセンサとしてのTDI-CCDでは、上述した実施形態1のTDI-CCD101における光電変換部1の構成の一部を変更している。尚、本実施形態2のTDI-CCDにおける光電変換部以外の構成は、上述した実施形態1のTDI-CCD101における構成に同じであり、ここでの説明を省略する。

【0051】

本実施形態2のTDI-CCDの光電変換部における変更内容は、以下のものである。即ち、図9に示す本実施形態2のTDI-CCD102における光電変換部61では、垂直方向191において、仮想電極8cに隣接する転送電極7b、7dに対応した垂直転送チャンネル19に隣接して設けた横型オーバーフローレイン（OFD）構造を構成するオーバーフローゲート（OFG）のポテンシャルレベルを、仮想電極8cに対応した垂直転送チャンネル19のポテンシャルレベルよりも浅く設定し、さらに、垂直方向191において仮想電極8cに隣接しない転送電極7aに対応した垂直転送チャンネル19に隣接して設けた横型OFD構造を構成するOFGのポテンシャルレベルを、仮想電極8cに対応した垂直転送チャンネル19のポテンシャルレベルよりも深く設定した。

尚、光電変換部61におけるその他の構成は、実施形態1のTDI-CCD101における光電変換部1の構成に同じである。

【0052】

光電変換部61における上述の構成について、さらに図10A～図10Cをも参照して、さらに詳しく説明する。

図9及び図10A～図10Cにおいて、光電変換部61は、4相駆動の垂直CCDで、第3転送電極を仮想電極8cで構成したVPCCD構造をしており、残り3つの転送電極（転送ゲート）7a、7b、7dは、ポリシリコンなどからなるゲート電極で構成されている。垂直方向191におけるそれぞれの光電変換部61列の垂直転送チャンネル19と、水平方向192においてこれに隣接する垂直転送チャンネル19（図示せず）との間には、画素分離領域11が形成され、ここに横型OFDが形成されている。

【0053】

図10Aの断面Jにおける構成は、実施形態1のTDI-CCD101について図3Aを参照して説明した断面Aの構成に同じである。また、図10Cの断面Lにおける構成に

10

20

30

40

50

についても、実施形態1のTDI-CCD101について図3Cを参照して説明した断面Cの構造に同じである。よって、これらの説明は省略する。

【0054】

一方、仮想電極8cに隣接し、垂直転送クロック ϕ 2が供給される第2転送電極（ゲート電極）7bに関する領域、及び垂直転送クロック ϕ 4が供給される第4転送電極（ゲート電極）7dに関する領域では、実施形態1のTDI-CCD101の構成と一部相違した構成を採っている。

【0055】

即ち、図10Bの断面K及び断面Mに示すように、転送電極7b及び転送電極7dは、第2層ポリシリコン23で形成され、画素分離領域11として、P型Si基板20の表面側にN型不純物領域25からなる垂直転送チャンネル19、高濃度P型不純物領域からなるチャンネルストップ17、高濃度N型不純物領域からなる電荷排出ドレイン16、及びP型不純物領域30が形成されている。

10

このP型不純物領域30と、酸化膜21を挟んでその上方に形成されたポリシリコン電極23とがOFGを構成しており、OFGに与えられる電圧によってポテンシャル障壁の高さが変化し、電荷の排出が制御される。

【0056】

以上の画素構造において、本実施の形態2によるTDI-CCD102では、仮想電極8cに隣接していない転送電極7a下のP型不純物領域18と、仮想電極8cに隣接する転送電極7b及び転送電極7d下のP型不純物領域30とは、その不純物濃度を異なる値に設定している。

20

【0057】

即ち、上述したように、本実施形態2のTDI-CCD102における光電変換部61では、上記P型不純物領域30とポリシリコン電極23とで構成するOFGのポテンシャルレベル31（図11）は、仮想電極8c下の垂直転送チャンネル19のポテンシャルレベル28（図11）よりも浅く、上記P型不純物領域18とポリシリコン電極22とで構成するOFGのポテンシャルレベル29（図11）は、上記ポテンシャルレベル28よりも深く設定している。

【0058】

以上のように構成される本実施の形態2によるTDI-CCD102では、実施形態1によるTDI-CCD101の駆動方法と同様に、垂直転送クロックは4相とし、実施形態1にて説明した垂直転送クロック ϕ 1～ ϕ 4が、垂直方向191において互いに隣接する2つの転送電極を同時刻にHレベルとして転送電極7a～7dに供給され、ダブルクロックで駆動される。

30

【0059】

次に、図6に示した駆動クロックを本発明の実施の形態2によるTDI-CCDに与えた場合の垂直CCDの転送動作について説明する。

図11は、光電変換部61のアレイからなる受光部81について、垂直転送チャンネル19のポテンシャルの模様を時系列に表した図である。図11に示す点線28は、VPCCD構造とした仮想電極8c下の垂直転送チャンネル19のポテンシャルレベルを示す。また、図11に示す一点鎖線29は、上述のように、仮想電極8cに隣接しない転送電極7aに転送電位としての「H」レベル電圧を印加した場合で、転送電極7aに関する領域に形成したOFGのポテンシャルレベルを示す。また、図11に示す二点鎖線31は、上述のように、仮想電極8cに隣接する転送電極7b又は転送電極7dに転送電位としての「H」レベル電圧を印加した場合で、転送電極7b及び転送電極7dに関する領域にそれぞれ形成したOFGの両ポテンシャルレベルを示す。

40

【0060】

VPCCD構造では、転送電極7a、転送電極7b、又は転送電極7dに、垂直転送クロックの「H」レベルの電圧を印加した場合の、これらの電極下の垂直転送チャンネル19におけるポテンシャルレベルが、仮想電極8c下の垂直転送チャンネル19のポテンシャル

50

レベル28よりも深くなるように、不純物領域の濃度と、駆動電圧つまり上記「H」レベル電圧とを設定する。また、転送電極7a、転送電極7b、又は転送電極7dに、垂直転送クロックの「L」レベル電圧を印加した場合の、これらの電極下の垂直転送チャンネル19におけるポテンシャルレベルが、上記ポテンシャルレベル28よりも浅くなるように、不純物領域の濃度と、駆動電圧つまり上記「L」レベル電圧とを設定する。

【0061】

この条件下で、転送電極7a、転送電極7b、及び転送電極7dに、図6に示した駆動クロック $\phi 1$ 、 $\phi 2$ 、 $\phi 4$ を与えると、これらの各電極下の垂直転送チャンネル19のポテンシャル分布は、図11のようになる。よって、ポテンシャル井戸に蓄積された信号電荷27は、垂直転送クロック $\phi 1$ 、 $\phi 2$ 、 $\phi 4$ に応じてポテンシャル井戸が移動するのに伴って、図11内で右方向へと転送される。ここまでの信号転送動作は、上述した実施の形態1によるTDI-CCD101の場合と同様である。

10

【0062】

上述のように、転送電極7aに関する領域に形成したOFGのポテンシャルレベル29は、仮想電極8c下の垂直転送チャンネル19のポテンシャルレベル28よりも深くなるように設定する。また、転送電極7b及び転送電極7dに関する領域に形成したOFGのポテンシャルレベル31は、仮想電極8c下の垂直転送チャンネル19のポテンシャルレベル28よりも浅く、かつ転送電極7aに「L」レベル電圧を印加した場合のポテンシャルレベルよりも深くなるように設定する。このように設定した場合、過大光量が入射した場合に、どのOFGが機能して過剰電荷が排出されるかは、垂直転送のクロックタイミングによって異なってくる。

20

【0063】

即ち、図11に示す時刻t1、時刻t4、及び時刻t5では、転送電極7aに関する領域に形成したOFGのポテンシャルレベル29を越えて過剰電荷がOFGへと排出される。時刻t2では、転送電極7bに関する領域に形成したOFGのポテンシャルレベル31を越えて過剰電荷がOFGへと排出される。また、時刻t3では、転送電極7dに関する領域に形成したOFGのポテンシャルレベル31を越えて過剰電荷がOFGへと排出される。

【0064】

図8及び図11において、垂直CCDで転送できる飽和電荷量は、ポテンシャル井戸の底面からOFGのポテンシャルレベル29又はポテンシャルレベル31までの、井戸の断面積に比例する。図8の場合、時刻t2及び時刻t3のタイミングでは、ポテンシャル井戸が転送電極7b又は転送電極7dのただ1つのゲート下に形成されるため飽和電荷量が相対的に小さい。

30

一方、図11に示した本実施の形態2によるTDI-CCD102の場合では、時刻t2及び時刻t3のタイミングで機能するOFGのポテンシャルレベル31を相対的に浅く設定したため、このタイミングにおける飽和電荷量が増大する。その結果、TDI-CCD102のダイナミックレンジを拡大することができる。

【0065】

VPCCDでは、1画素を構成する転送電極7a、転送電極7b、仮想電極8c、転送電極7dの内、仮想電極8cのゲート長を相対的に長く、他のポリシリコンゲートつまり転送電極7a、転送電極7b、及び転送電極7dを相対的に短くする方が、イメージセンサ全体としての光透過率が高くなるため、感度が向上する。この場合、仮想電極8cに隣接した転送電極7b及び転送電極7dのゲート長が短くなるため、これらのゲート下に蓄積できる飽和電荷量は小さくなる。

40

【0066】

しかしながら、本実施の形態2によれば、図11に示すように、時刻t2及び時刻t3のタイミングにおけるポテンシャル井戸を仮想電極8c下まで広げて蓄積できるため、飽和電荷量を維持したままで感度を向上させることができるという優れた効果を得ることができる。

50

【0067】

尚、本実施の形態2においても、垂直CCDを4相駆動とした場合について示したが、これを5相以上で駆動する場合についても上述と同様の構成を採ることができ、同様の効果を得ることができる。

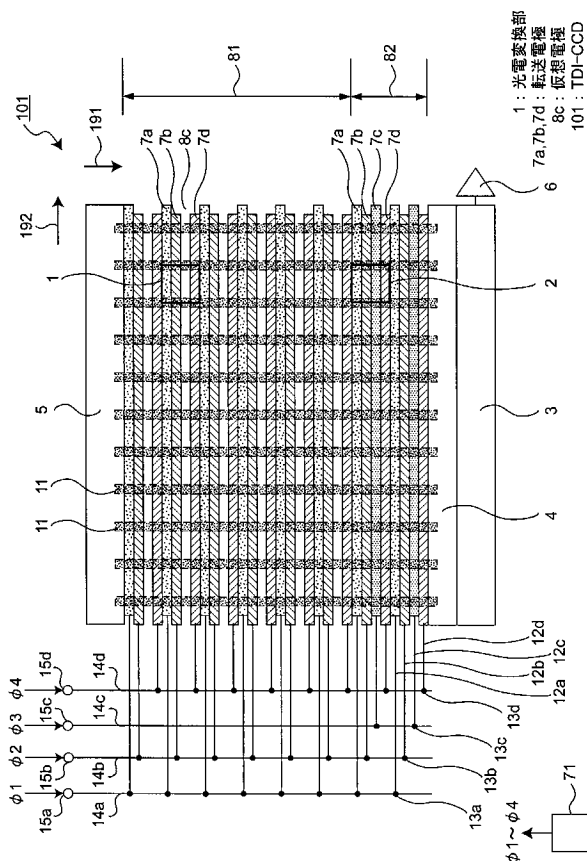
【符号の説明】

【0068】

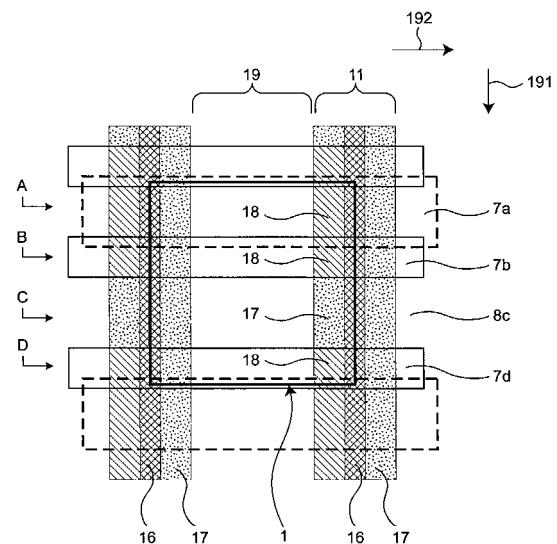
- 1 光電変換部、2 画素、7a～7d 転送電極、8c 仮想電極、
 19 垂直転送チャンネル、28 ポテンシャルレベル、29 ポテンシャルレベル、
 30 P型不純物領域、31 ポテンシャルレベル、61 光電変換部、
 81 受光部、82 転送部、
 101, 102 TDI-CCD、191 垂直方向、192 水平方向。

10

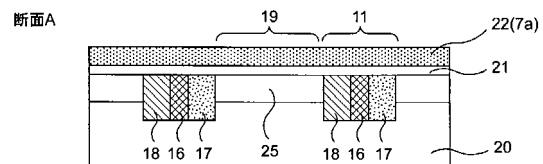
【図1】



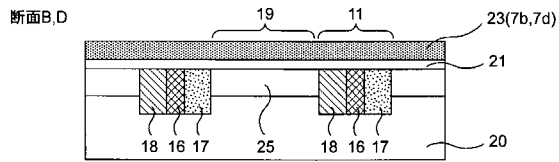
【図2】



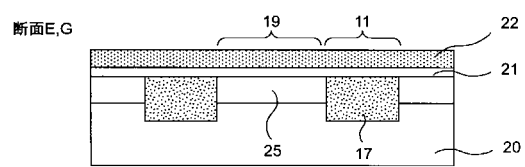
【図3A】



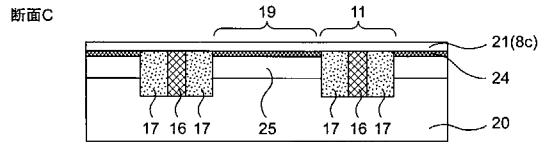
【図 3 B】



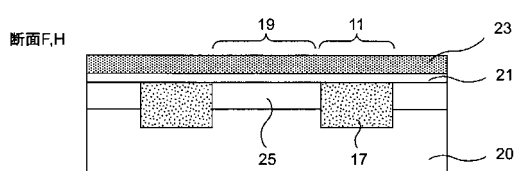
【図 5 A】



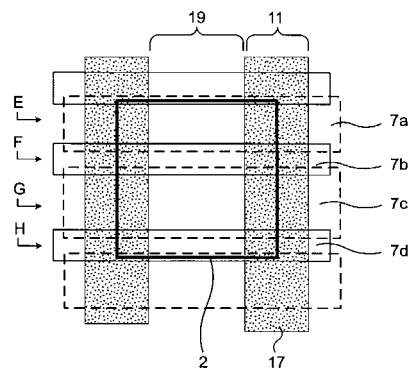
【図 3 C】



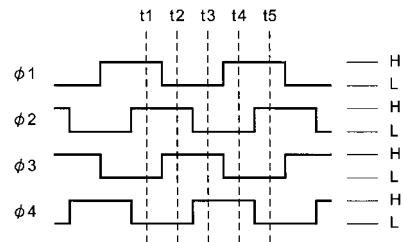
【図 5 B】



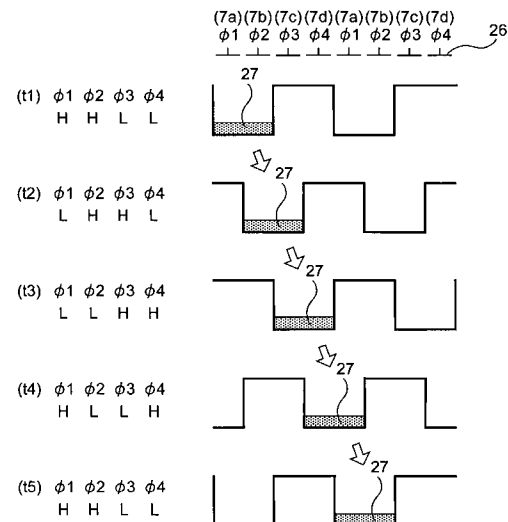
【図 4】



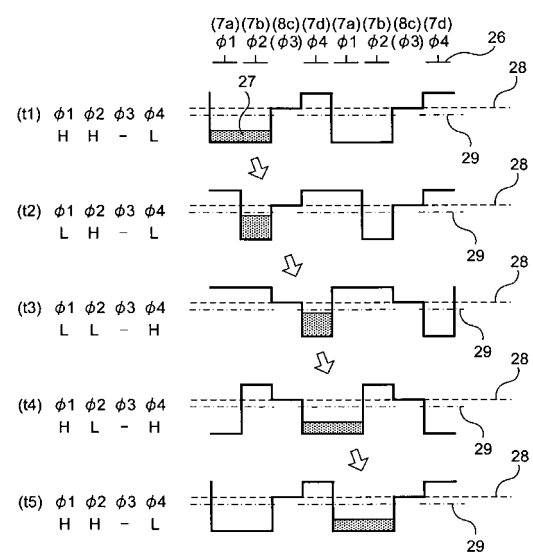
【図 6】



【図 7】

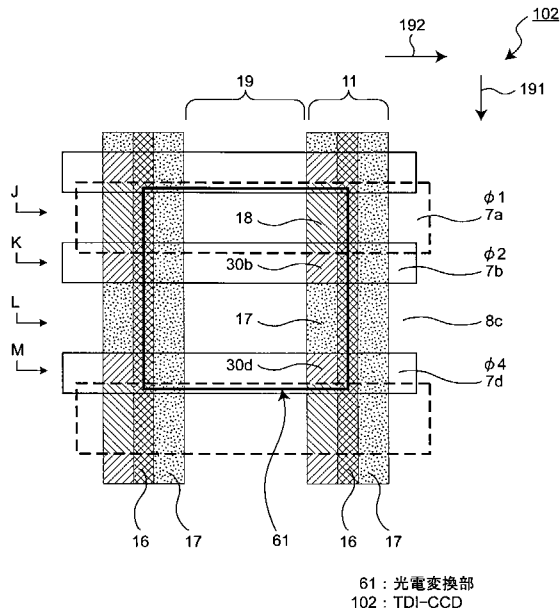


【図 8】

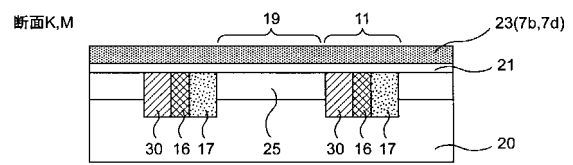


28,29 : ポテンシャルレベル

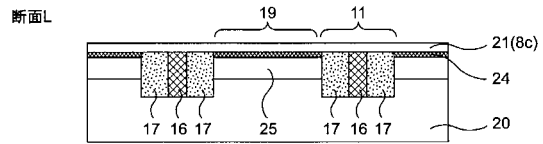
【図 9】



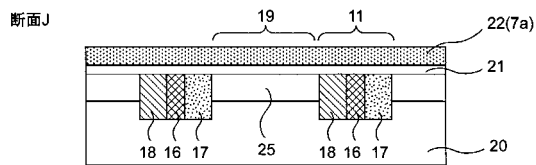
【図 10 B】



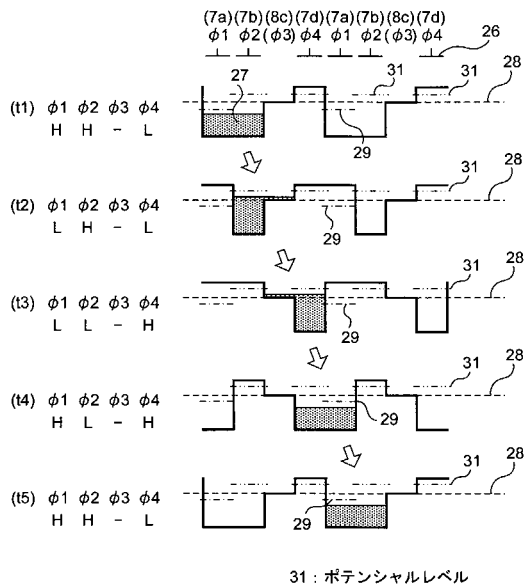
【図 10 C】



【図 10 A】



【図 11】



フロントページの続き

- (56)参考文献 特開平11-298805 (JP, A)
特開昭57-206070 (JP, A)
特開2002-231925 (JP, A)
特表2003-521837 (JP, A)
特開2001-326344 (JP, A)
特開2001-284569 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 27/14
H01L 27/148