



(12) 实用新型专利

(10) 授权公告号 CN 220896526 U

(45) 授权公告日 2024. 05. 03

(21) 申请号 202322652693.X

(22) 申请日 2023.09.28

(73) 专利权人 深圳市石头电气有限公司

地址 518000 广东省深圳市光明区玉塘街道玉律社区玉泉路新益工业园第A栋204

(72) 发明人 刘珂 罗汉生 谢世华 廖元涛

(74) 专利代理机构 深圳市高智新知识产权代理事务所(普通合伙) 441060

专利代理师 黄丽娴

(51) Int. Cl.

H02M 1/32 (2007.01)

H02M 1/00 (2007.01)

H02H 7/10 (2006.01)

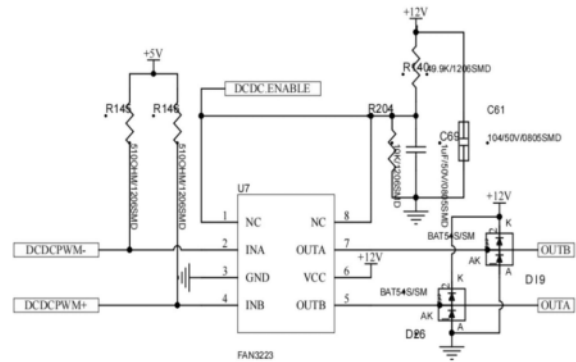
权利要求书1页 说明书3页 附图1页

(54) 实用新型名称

一种驱动延时开启保护电路

(57) 摘要

本实用新型公开了一种驱动延时开启保护电路,包括接收DSP驱动信号的驱动电路,所述驱动电路的一端连接有可以抑制干扰信号的延时电路,所述延时电路包括电容C69、电容C61和电阻R204,所述电阻R204与电容C69并联,所述电容C69与电阻R204的其中一个连接端连接有电阻R140,所述电阻R140的一端与电容C61的一端连接,所述电容C69和电阻R204的另一个连接端连接在电容C61的另一端;本实用新型通过在驱动电路与延时电路的配合,使设备的电源建立初期电压还未稳定时通过电容C69与电阻R204将驱动电路上拉电压适当降低,使电压建立时的上拉过程曲线缓慢,此时前级DSP产生的信号就不起作用,使驱动电路形成了延时开启状态,有效降低了上电初期开关管损坏的现象。



CN 220896526 U

1. 一种驱动延时开启保护电路,包括接收DSP驱动信号的驱动电路,其特征在于:所述驱动电路的一端连接有可以抑制干扰信号的延时电路,所述延时电路包括电容C69、电容C61和电阻R204,所述电阻R204与电容C69并联,所述电容C69与电阻R204的其中一个连接端连接有电阻R140,所述电阻R140的一端与电容C61的一端连接,所述电容C69和电阻R204的另一个连接端连接在电容C61的另一端,所述电容C69与电阻R204的其中一个连接端与驱动电路连接。

2. 根据权利要求1所述的一种驱动延时开启保护电路,其特征在于:所述驱动电路包括型号为FAN3223驱动芯片U7,所述驱动芯片U7的六脚连接12V电压,所述驱动芯片U7的三脚接地,所述驱动芯片U7的一脚与八脚连接,且所述驱动芯片U7的一脚上连接有保护电路。

3. 根据权利要求2所述的一种驱动延时开启保护电路,其特征在于:所述保护电路包括三极管Q21,所述三极管Q21的基极分别连接有电阻R205和电阻R206,所述电阻R206的一端与三极管Q21的发射极连接,所述电阻R205的一端设置有DCRLY连接端,所述三极管Q21的集电极与驱动芯片U7的一脚连接。

4. 根据权利要求3所述的一种驱动延时开启保护电路,其特征在于:所述驱动电路还包括二极管D19和二极管D26,所述二极管D19与二极管D26并联,且所述二极管D19连接在驱动芯片U7的七脚上,所述二极管D26连接在驱动芯片U7的五脚上。

5. 根据权利要求4所述的一种驱动延时开启保护电路,其特征在于:所述驱动电路还包括电阻R145和电阻R146,所述电阻R145与电阻R146并联,所述电阻R145与电阻R146的连接端连接12V电压,所述电阻R145的另一端与驱动芯片U7的二脚连接,所述电阻R146的另一端与驱动芯片U7的四脚连接。

6. 根据权利要求5所述的一种驱动延时开启保护电路,其特征在于:所述二极管D19和二极管D26均设置为双向整流二极管,所述二极管D19与二极管D26的另一个连接端接地。

## 一种驱动延时开启保护电路

### 技术领域

[0001] 本实用新型涉及UPS驱动电路技术领域,具体为一种驱动延时开启保护电路。

### 背景技术

[0002] UPS电源用于提供电力保护和备份电源,以防止电力中断或波动对电子设备造成损害的电源设备,在现有的不间断电源设计中,几乎都离不开驱动电路,不论是AC-DC、DC-DC、DC-AC变换,最关键的因素还是DSP的驱动控制。因为DSP产生的信号是很微弱的,无法直接对开关管进行驱动控制,所以就需要通过驱动IC来进行转换,而大多驱动IC通常需要对其使能引脚使能才会工作。

[0003] 但是,目前上电初期DSP概率会产生脉冲或者电平信号以及驱动芯片本身通电使能过程也概率产生电平或脉冲干扰,导致驱动IC产生驱动信号造成开关管导通损坏,DSP重新打开驱动信号时概率会产生未清除干净的大脉宽驱动信号,也会导致初始状态的开关管承受不住损坏;关机时DSP引脚混乱发出干扰信号不能抑制,从而影响驱动信号的精准性,因此我们需要提出一种驱动延时开启保护电路来解决上述存在的问题。

### 实用新型内容

[0004] 本实用新型的目的在于提供一种驱动延时开启保护电路,通过在驱动电路与延时电路的配合,有效降低了上电初期开关管损坏的现象,以解决背景技术中提出的技术问题。

[0005] 为实现上述目的,本实用新型提供如下技术方案:一种驱动延时开启保护电路,包括接收DSP驱动信号的驱动电路,所述驱动电路的一端连接有可以抑制干扰信号的延时电路,所述延时电路包括电容C69、电容C61和电阻R204,所述电阻R204与电容C69并联,所述电容C69与电阻R204的其中一个连接端连接有电阻R140,所述电阻R140的一端与电容C61的一端连接,所述电容C69和电阻R204的另一个连接端连接在电容C61的另一端,所述电容C69与电阻R204的其中一个连接端与驱动电路连接。

[0006] 优选的,所述驱动电路包括型号为FAN3223驱动芯片U7,所述驱动芯片U7的六脚连接12V电压,所述驱动芯片U7的三脚接地,所述驱动芯片U7的一脚与八脚连接,且所述驱动芯片U7的一脚上连接有保护电路。

[0007] 优选的,所述保护电路包括三极管Q21,所述三极管Q21的基极分别连接有电阻R205和电阻R206,所述电阻R206的一端与三极管Q21的发射极连接,所述电阻R205的一端设置有DCRLY连接端,所述三极管Q21的集电极与驱动芯片U7的一脚连接。

[0008] 优选的,所述驱动电路还包括二极管D19和二极管D26,所述二极管D19与二极管D26并联,且所述二极管D19连接在驱动芯片U7的七脚上,所述二极管D26连接在驱动芯片U7的五脚上。

[0009] 优选的,所述驱动电路还包括电阻R145和电阻R146,所述电阻R145与电阻R146并联,所述电阻R145与电阻R146的连接端连接12V电压,所述电阻R145的另一端与驱动芯片U7的二脚连接,所述电阻R146的另一端与驱动芯片U7的四脚连接。

[0010] 优选的,所述二极管D19和二极管D26均设置为双向整流二极管,所述二极管D19与二极管D26的另一个连接端接地。

[0011] 与现有技术相比,本实用新型的有益效果是:

[0012] 1、本实用新型通过在驱动电路与延时电路的配合,使设备的电源建立初期电压还未稳定时通过电容C69与电阻R204将驱动电路上拉电压适当降低,使电压建立时的上拉过程曲线缓慢,此时前级DSP产生的信号就不起作用,使驱动电路形成了延时开启状态,有效降低了上电初期开关管损坏的现象。

[0013] 2、本实用新型通过保护电路与延时电路的配合,可有效抑制关机时DSP引脚混乱发出干扰信号,实现对驱动电路的保护,一定程度上提高驱动信号的精准性。

### 附图说明

[0014] 图1为本实用新型的电路图;

[0015] 图2为本实用新型保护电路的电路图。

### 具体实施方式

[0016] 下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本实用新型一部分实施例,而不是全部的实施例。基于本实用新型中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0017] 请参阅图1-2,本实用新型提供一种技术方案:一种驱动延时开启保护电路,包括接收DSP驱动信号的驱动电路,所述驱动电路的一端连接有可以抑制干扰信号的延时电路,所述延时电路包括电容C69、电容C61和电阻R204,所述电阻R204与电容C69并联,所述电容C69与电阻R204的其中一个连接端连接有电阻R140,所述电阻R140的一端与电容C61的一端连接,所述电容C69和电阻R204的另一个连接端连接在电容C61的另一端,所述电容C69与电阻R204的其中一个连接端与驱动电路连接;

[0018] 通过在驱动电路与延时电路的配合,使设备的电源建立初期电压还未稳定时通过电容C69与电阻R204将驱动电路上拉电压适当降低,使电压建立时的上拉过程曲线缓慢,此时前级DSP产生的信号就不起作用,使驱动电路形成了延时开启状态,有效降低了上电初期开关管损坏的现象。

[0019] 所述驱动电路包括型号为FAN3223驱动芯片U7,所述驱动芯片U7的六脚连接12V电压,所述驱动芯片U7的三脚接地,所述驱动芯片U7的一脚与八脚连接,且所述驱动芯片U7的一脚上连接有保护电路。

[0020] 所述驱动电路还包括二极管D19和二极管D26,所述二极管D19与二极管D26并联,且所述二极管D19连接在驱动芯片U7的七脚上,所述二极管D26连接在驱动芯片U7的五脚上。

[0021] 所述驱动电路还包括电阻R145和电阻R146,所述电阻R145与电阻R146并联,所述电阻R145与电阻R146的连接端连接12V电压,所述电阻R145的另一端与驱动芯片U7的二脚连接,所述电阻R146的另一端与驱动芯片U7的四脚连接。

[0022] 所述二极管D19和二极管D26均设置为双向整流二极管,所述二极管D19与二极管

D26的另一个连接端接地。

[0023] 现有技术中:设备的电源建立初期电压还未稳定时DSP产生上一次保留的信号,以及驱动芯片使能过程不稳定产生的脉冲信号致使开关管导通短路损坏。

[0024] 为了解决此问题,在本申请中因为驱动芯片U7要工作时需要足够的上拉电压,在将其下拉到GND时是锁定状态,驱动芯片U7不工作。在两个使能脚上拉电路中增加2个电容C69和电容C61,容值为1uF和0.1uF,在电源建立时会先给它们进行充电,上拉过程就会形成一个曲线,达到驱动芯片U7的可工作电压时驱动芯片U7才工作,但由于12V电压偏高,电压上升曲线比较快,没有达到理想要求,就需要在电容C69上并联一个10K的电阻R204,将其上拉电压适当降低,这样电压建立时的上拉过程曲线就比较缓慢,这个时候前级DSP产生的信号就不起作用,以及驱动芯片U7本身也是一个稳定的开启过程,就形成了延时开启状态。

[0025] 所述保护电路包括三极管Q21,所述三极管Q21的基极分别连接有电阻R205和电阻R206,所述电阻R206的一端与三极管Q21的发射极连接,所述电阻R205的一端设置有DCRLY连接端,所述三极管Q21的集电极与驱动芯片U7的一脚连接。

[0026] 现有技术中DSP在重新开启驱动信号时可能保留上一次的驱动脉宽,以及掉电时引脚混乱产生干扰信号,在正常工作时的驱动芯片没有延时与抑制能力。

[0027] 为了解决此问题,在驱动芯片U7使能引脚上连接一个三极管Q21,给三极管导通信号时使能引脚被下拉到GND,驱动芯片U7就不工作了,在DSP不使用此驱动芯片U7时就给三极管导通,要打开驱动时再将三极管断开,通过C69、C61的作用再次实现延时开启,可有效抑制关机时DSP引脚混乱发出干扰信号,实现了对驱动电路的保护,一定程度上提高驱动信号的精准性。

[0028] 尽管已经示出和描述了本实用新型的实施例,对于本领域的普通技术人员而言,可以理解在不脱离本实用新型的原理和精神的情况下可以对这些实施例进行多种变化、修改、替换和变型,本实用新型的范围由所附权利要求及其等同物限定。

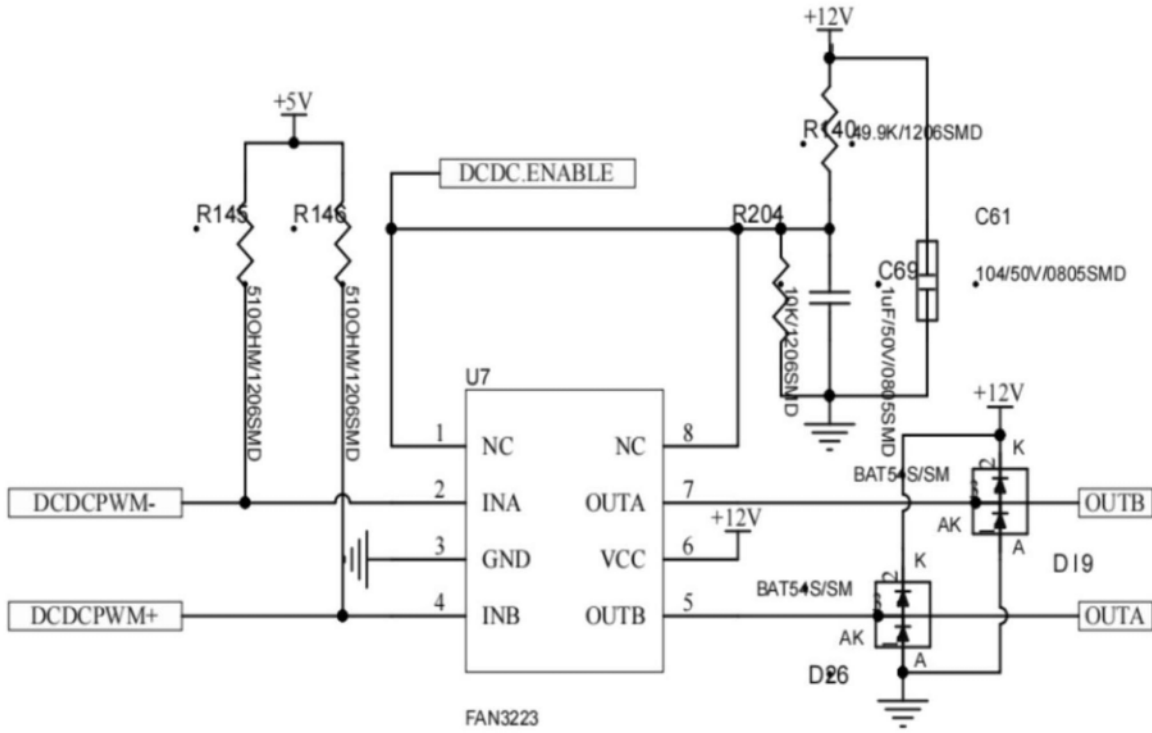


图1

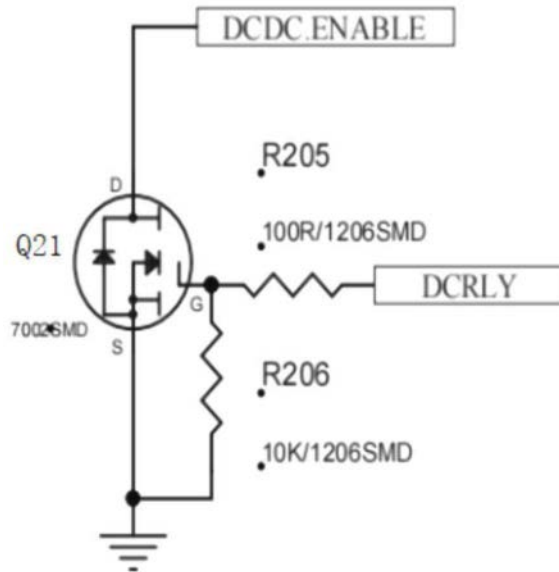


图2