



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

244875

(11) (B1)

(51) Int. Cl.⁴

G 01 R 19/00

/22/ Přihlášeno 10 09 84

/21/ PV 6793-84

(40) Zveřejněno 13 06 85

(45) Vydáno 14 08 87

(75)

Autor vynálezu

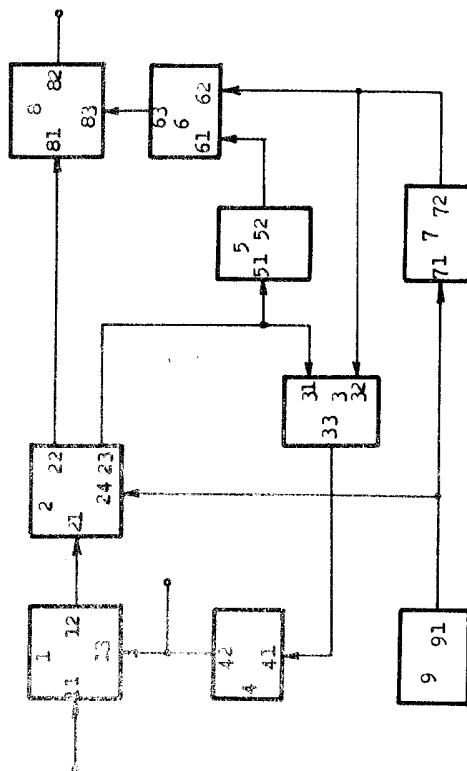
POSPÍCHAL LADISLAV ing. CSc., BRNO

(54) Zapojení pro měření napětí obou polarit jednopolaritním analogově-číslicovým převodníkem

Zapojení řeší technický problém měření napětí obou polarit jednopolaritním analogově-číslicovým převodníkem.

Podstata spočívá v tom, že jednopolaritní analogově-číslicový převodník rozlišující podtečení a překročení měřicího rozsahu se využívá dvojnásobně, jednak jako detektor polarity měřeného napětí a jednak po případné změně polarity měřeného napětí jako analogově-číslicový převodník.

Zapojení může být využito při měření pomalu se měnících napětí.



Vynález se týká zapojení pro měření napětí obou polarit jednopolaritním analogově-číslicovým převodníkem, jež je využíván jednak jako detektor polarity měřeného napětí a také po případné změně polarity měřeného napětí jako analogově-číslicový převodník.

Dosavadní známá zapojení pro měření napětí obou polarit používají pro detekci polarity samostatný komparátor nebo jiný obvod detekující polaritu vstupního napětí případně využívají zdroj normálového napětí, na který je měřené napětí superponováno, tím jsou tato zapojení složitější a dražší a mohou způsobovat nesprávnou činnost při měření napětí v okolí nuly v důsledku nestejného nastavení.

Podstata vynálezu spočívá v tom, že zesilovač s řiditelnou polaritou zesílení se vstupem má výstup připojen na vstup jednopolaritního analogově-číslicového převodníku, jehož první výstup je připojen na první vstup prvního součinnového členu, jehož výstup je připojen na hodinový vstup čítače mod dva, jehož výstup je připojen na řídicí vstup zesilovače s řiditelnou polaritou zesílení, přičemž první vstup prvního součinnového členu je rovněž připojen na vstup invertoru, jehož výstup je připojen na první vstup druhého součinnového členu, jehož výstup je připojen na řídicí vstup výstupní paměti se vstupem a výstupem, jejíž vstup je připojen na druhý výstup jednopolaritního analogově-číslicového převodníku, přičemž řídicí výstup nadřazeného systému je připojen na spouštěcí vstup jednopolaritního analogově-číslicového převodníku, jež je spojen se vstupem zpožďovacího obvodu jehož výstup je připojen na druhý vstup prvního součinnového členu, přičemž výstup zpožďovacího obvodu je rovněž připojen na druhý vstup druhého součinnového členu.

Zapojení podle vynálezu využívá jednopolaritní analogově-číslicový převodník rozlišující překročení a podtečení měřicího rozsahu dvojnásobně, jednak jako detektor polarity měřeného napětí a jednak po případné změně polarity měřeného napětí jako analogově-číslicový převodník. Zapojení podle vynálezu je jednodušší a levnější.

Na připojeném výkrese je znázorněno zapojení pro měření napětí obou polarit jednopolaritním analogově-číslicovým převodníkem.

Vzájemné spojení konkrétního provedení podle vynálezu je tvořeno zesilovačem 1 s řiditelnou polaritou zesílení se vstupem 11 má výstup 12 připojen na vstup 21 jednopolaritního analogově-číslicového převodníku 2, jehož první výstup 23 je připojen na první vstup 31 prvního součinnového členu 3, jehož výstup 33 je připojen na hodinový vstup 41 čítače 4 mod dva, jehož výstup 42 je připojen na řídicí vstup 13 zesilovače 1 s řiditelnou polaritou zesílení, přičemž první vstup 31 prvního součinnového členu 3 je rovněž připojen na vstup 51 invertoru, jehož výstup 52 je připojen na první vstup 61 druhého součinnového členu 6, jehož výstup 63 je připojen na řídicí vstup 83 výstupní paměti 8, jejíž vstup 81 je připojen na druhý výstup 22 jednopolaritního analogově-číslicového převodníku 2, přičemž řídicí výstup 91 nadřazeného systému 9 je připojen na spouštěcí vstup 24 jednopolaritního analogově-číslicového převodníku 2, jež je spojen se vstupem 71 zpožďovacího obvodu 7, jehož výstup 72 je připojen na druhý vstup 32 prvního součinnového členu 3, přičemž výstup 72 zpožďovacího obvodu 7 je rovněž připojen na druhý vstup 62 druhého součinnového členu 6.

Zapojení podle vynálezu měří vstupní napětí obou polarit. V prvním kroku, který nastává pouze v případě, že došlo ke změně polarity vstupního napětí, dojde ke změně polarity zesílení zesilovače 1 s řiditelnou polaritou zesílení v takovém smyslu, aby na vstupu 21 jednopolaritního analogově-číslicového převodníku 2 bylo napětí správné polarity. V druhém kroku se uskuteční vlastní měření napětí.

V zapojení podle vynálezu je využíván jednopolaritní analogově-číslicový převodník 2 nejen k měření velikosti napětí, ale také pro detekci polarity vstupního napětí.

Zapojení pracuje takto: Impuls napětí do nízké úrovně na řídicím výstupu 91 nadřazeného systému 9 spustí přes spouštěcí vstup 24 jednopolaritního analogově-číslicového převodníku

2 převod; pokud napětí na vstupu 11 zesilovače 1 s říditelnou polaritou zesílení má opačnou polaritu než napětí změřené v předchozím měření, je na vstupu 21 jednopolaritního analogově-číslicového převodníku 2 napětí s polaritou opačnou než je schopen zpracovat. To je signalizováno na jeho prvním výstupu 23 jako podtečení rozsahu zvýšením úrovně signálu, které připraví přes první vstup 31 první součinnový člen 3 a přes invertor 5 zablokuje prostřednictvím prvního vstupu 61 druhý součinnový člen 6.

Pokles signálu na řídicím vstupu 91 nadřazeného systému 9 rovněž vybudí zpožďovací obvod 7, na jehož výstupu 72 po době delší než je doba převodu jednopolaritního analogově-číslicového převodníku 2, je generován impuls napětí.

Ten je přenesen přes druhý vstup 32 prvního součinnového členu 3 na jeho výstup 33 a dále na hodinový vstup 41 čítače 4 mod dva, který se překlápí do opačného stavu. Změněné napětí na výstupu 42 čítače 4 mod dva prostřednictvím řídicího vstupu 13 zesilovače 1 s říditelnou polaritou zesílení změní polaritu výstupního signálu na jeho výstupu 12 tak, že na vstupu 21 jednopolaritního analogově-číslicového převodníku 2 je napětí vhodné polarity.

Impuls generovaný zpožďovacím obvodem 7 na jeho výstupu 72 nemůže projít druhým součinným obvodem 6 v důsledku blokování jeho prvního vstupu 61 a do výstupní paměti 8 se nemůže zapsat nová informace.

Změnou napětí např. na výstupu 42 čítače 4 mod dva je v nadřazeném systému 9 vyvolána generace dalšího impulsu do nízké úrovně. Nyní je již na vstup 21 jednopolaritního analogově-číslicového převodníku 2 napětí správné polarity, takže napětím nízké úrovně z prvního výstupu 23 je přes první vstup 31 zablokován první součinnový člen 3 a prostřednictvím invertoru 5 odblokován druhý součinnový člen 6.

Jednopolaritní analogově-číslicový převodník 2 změní napětí a na jeho druhém výstupu 22 připojeném na vstup 81 výstupní paměti 8 je měřené hodnota. Zpožděný impuls na výstupu 72 zpožďovacího obvodu 7 nyní projde přes druhý součinnový člen 6 na řídicí vstup 83 výstupní paměti 8, do které se přes její vstup 81 zapíše změřená hodnota.

Využitím jednopolaritního analogově-číslicového převodníku pro detekování polarity a měření se zjednoduší a zlevní zapojení a potlačí vliv nestejně nastavení nuly různých bloků zapojení na činnost celého zapojení.

Popsaný vynález najde využití při měření pomalu se měnících napětí.

P Ř E D M Ě T V Y N Á L E Z U

1. Zapojení pro měření napětí obou polarit jednopolaritním analogově-číslicovým převodníkem vyznačené tím, že zesilovač /1/ s říditelnou polaritou zesílení se vstupem /11/ má výstup /12/ připojen na vstup /21/ jednopolaritního analogově-číslicového převodníku /2/, jehož první výstup /23/ je připojen na první vstup /31/ prvního součinnového členu /3/, jehož výstup /33/ je připojen na hodinový vstup /41/ čítače /4/ mod dva, jehož výstup /42/ je připojen na řídicí vstup /13/ zesilovače /1/ s říditelnou polaritou zesílení, přičemž první vstup /31/ prvního součinnového členu /3/ je rovněž připojen na vstup /51/ invertoru /5/, jehož výstup /52/ je připojen na první vstup /61/ druhého součinnového členu /6/, jehož výstup /63/ je připojen na řídicí vstup /83/ výstupní paměti /8/, jejíž vstup /81/ je připojen na druhý výstup /22/ jednopolaritního analogově-číslicového převodníku /2/, přičemž

řídící výstup /91/ nadřazeného systému /9/ je připojen na spouštěcí vstup /24/ jednopolaritního analogově-číslicového převodníku /2/, jež je spojen se vstupem /71/ zpožďovacího obvodu /7/, jehož výstup /72/ je připojen na druhý vstup /32/ prvního součinnového členu /3/, přičemž výstup /72/ zpožďovacího obvodu /7/ je rovněž připojen na druhý vstup /62/ druhého součinnového členu /6/.

1 výkres

