

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3634800号

(P3634800)

(45) 発行日 平成17年3月30日(2005.3.30)

(24) 登録日 平成17年1月7日(2005.1.7)

(51) Int. Cl.⁷

F I

H O 4 L 1/18

H O 4 L 1/18

H O 4 L 29/08

H O 4 L 13/00 3 O 7 Z

請求項の数 27 (全 13 頁)

(21) 出願番号	特願2001-506180 (P2001-506180)	(73) 特許権者	598036300
(86) (22) 出願日	平成12年6月8日(2000.6.8)		テレフオンアクチーボラゲット エル エム エリクソン (パブル)
(65) 公表番号	特表2003-503894 (P2003-503894A)		スウェーデン国 ストックホルム エスー
(43) 公表日	平成15年1月28日(2003.1.28)		1 6 4 8 3
(86) 国際出願番号	PCT/EP2000/005315	(74) 代理人	100076428
(87) 国際公開番号	W02001/001624		弁理士 大塚 康德
(87) 国際公開日	平成13年1月4日(2001.1.4)	(74) 代理人	100112508
審査請求日	平成13年12月21日(2001.12.21)		弁理士 高柳 司郎
(31) 優先権主張番号	60/141, 159	(74) 代理人	100115071
(32) 優先日	平成11年6月25日(1999.6.25)		弁理士 大塚 康弘
(33) 優先権主張国	米国 (US)	(74) 代理人	100116894
(31) 優先権主張番号	09/411, 025		弁理士 木村 秀二
(32) 優先日	平成11年10月4日(1999.10.4)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 パリティチェック結合を用いたハイブリッド自動再送要求を実施するシステム及び方法

(57) 【特許請求の範囲】

【請求項 1】

送信されたデータ中の誤りを検出及び訂正する電気通信システムであって、
 データのブロック (2 1 5) を受信し、前記データのブロック (2 1 5) を少なくとも2つのデータユニット (2 2 0) にセグメント化し、前記少なくとも2つのデータユニット (2 2 0) の各々について誤り検出符号 (2 2 5 a) 及び誤り訂正符号 (2 2 8) を生成し、前記誤り訂正符号 (2 2 8) の全てを1つの誤り訂正ブロック (2 2 9) に結合する送信機 (2 0 0) と、
 前記少なくとも2つのデータユニット (2 2 0) 、前記誤り検出符号 (2 2 5 a) 及び前記誤り訂正ブロック (2 2 9) を前記送信機 (2 0 0) から受信し、前記少なくとも2つのデータユニット (2 2 0) のいずれかが誤っているか否かを前記関連する誤り検出符号 (2 2 5 a) を用いて判定し、正しく受信された前記少なくとも2つのデータユニット (2 2 0) の各々に関連する前記誤り訂正符号 (2 2 8) を前記誤り訂正ブロック (2 2 9) から除去するとともに、誤って受信された前記少なくとも2つのデータユニット (2 2 0) の各々を前記誤り訂正ブロック (2 2 9) の残りから生成された前記関連する誤り訂正符号 (2 2 8) を用いて訂正する受信機 (2 5 0) とを有することを特徴とする電気通信システム。

【請求項 2】

前記少なくとも2つのデータユニット (2 2 0) 、前記誤り検出符号 (2 2 5 a) 及び前記誤り訂正ブロック (2 2 9) を前記送信機 (2 0 0) から前記受信機 (2 5 0) へ送信

10

20

するためのチャンネル(240)を更に有することを特徴とする請求項1記載の電気通信システム。

【請求項3】

前記チャンネル(240)がエアインタフェースであることを特徴とする請求項2記載の電気通信システム。

【請求項4】

前記送信機(200)が、さらに前記誤り検出符号(225a)を1つの誤り検出ブロック(226)に結合し、

前記受信機(250)が、前記少なくとも2つの受信データユニット(220)のいずれかが誤っているかの判定に前記誤り検出ブロック(226)を用いることを特徴とする請求項1記載の電気通信システム。

10

【請求項5】

前記受信機(250)が前記少なくとも2つの受信データユニット(220)を用いて追加誤り検出符号(225b)を生成し、前記受信機(250)が前記追加誤り検出符号(225b)を前記誤り検出ブロック(226)とともに用いて前記少なくとも2つの受信データユニット(220)のいずれかが誤っているか否かを判定することを特徴とする請求項4記載の電気通信システム。

【請求項6】

前記送信機(200)が、

前記データのブロック(215)を生成するネットワーク層(50a)と、

20

前記データのブロック(215)を前記ネットワーク層(50a)から受信し、前記データのブロック(215)を前記少なくとも2つのデータユニット(220)にセグメント化するとともに、前記誤り検出符号(225a)及び前記誤り訂正ブロック(229)を生成するデータリンク層(60a)と、

前記少なくとも2つのデータユニット(220)、前記誤り検出符号(225a)及び前記誤り訂正ブロック(229)を前記受信機(250)に送信する物理層(70a)とを更に有することを特徴とする請求項1記載の電気通信システム。

【請求項7】

前記受信機(250)が、

前記少なくとも2つのデータユニット(220)、前記誤り検出符号(225a)及び前記誤り訂正ブロック(229)を前記送信機(200)から受信する物理層(70b)と

30

、前記少なくとも2つの受信データユニット(220)のいずれかが誤っているか否かを判定するとともに、誤って受信された前記少なくとも2つのデータユニット(220)の各々を前記誤り訂正ブロック(229)の前記残りから生成された前記関連する誤り訂正符号(228)を用いて訂正するデータリンク層(60b)を更に有することを特徴とする請求項6記載の電気通信システム。

【請求項8】

前記受信機(250)が、正しく受信されたか、前記誤り訂正ブロック(229)の前記残りから生成された前記関連する誤り訂正符号(228)を用いて訂正された前記少なくとも2つのデータユニット(220)の各々について、確認メッセージ(270)を送信することを特徴とする請求項1記載の電気通信システム。

40

【請求項9】

前記送信機(200)が、

前記少なくとも2つのデータユニット(220)を前記少なくとも2つのデータユニット(220)の各々に対する前記確認メッセージ(270)が受信されるまで格納する送信バッファ(230)を更に有することを特徴とする請求項8記載の電気通信システム。

【請求項10】

前記受信機(250)が、

誤って受信された前記少なくとも2つのデータユニット(220)の各々を、前記誤って

50

受信された前記少なくとも2つのデータユニット(220)の各々が訂正されるまで格納する受信機バッファ(260)を更に有することを特徴とする請求項1記載の電気通信システム。

【請求項11】

前記受信機(250)が、訂正できない前記少なくとも2つのデータユニット(220)の各々に対する前記誤り訂正符号(228)を前記送信機(200)から再送するよう要求することを特徴とする請求項10記載の電気通信システム。

【請求項12】

前記誤り訂正ブロック(229)が前記誤り訂正符号(228)の全てをビットに関して2を法として加算することによって生成されることを特徴とする請求項1記載の電気通信システム。

10

【請求項13】

前記誤り検出符号(225a)が巡回冗長検査ビットを含むことを特徴とする請求項1記載の電気通信システム。

【請求項14】

前記誤り訂正符号(228)がパリティチェックビットを含むことを特徴とする請求項1記載の電気通信システム。

【請求項15】

前記誤り訂正ブロック(229)が少なくとも2つの誤り訂正ブロック(229)から構成されることを特徴とする請求項1記載の電気通信システム。

20

【請求項16】

データを再送する必要なく送信機(200)から受信機(250)へ前記データを送信する方法であって、

前記送信機(200)において、データのブロック(215)を受信するステップと、

前記データのブロック(215)を少なくとも2つのデータユニット(220)にセグメント化するステップと、

前記少なくとも2つのデータユニット(220)の各々について誤り検出符号(225a)を生成するステップと、

前記少なくとも2つのデータユニット(220)の各々について誤り訂正符号(228)を生成するステップと、

30

前記誤り訂正符号(228)の全てを1つの誤り訂正ブロック(229)に結合するステップと、

前記少なくとも2つのデータユニット(220)、前記誤り検出符号(225a)及び前記誤り訂正ブロック(229)を送信するステップとを有することを特徴とする方法。

【請求項17】

前記誤り検出符号(225a)を1つの誤り検出ブロック(226)に結合するステップを更に有し、前記誤り検出ブロック(226)が送信されることを特徴とする請求項16記載の方法。

【請求項18】

前記送信するステップが、

40

前記少なくとも2つのデータユニット(220)を前記送信機(200)内の送信バッファ(230)に格納するステップと、

前記少なくとも2つのデータユニット(220)の各々に対する確認メッセージ(270)を受信すると、前記少なくとも2つのデータユニット(220)を前記送信バッファ(230)から除去するステップをさらに有することを特徴とする請求項16記載の方法。

【請求項19】

前記結合するステップが、

前記誤り訂正符号(228)の全てをビットに関して2を法として加算することによって前記誤り訂正符号(228)を前記誤り訂正ブロック(229)に結合するステップを更に有することを特徴とする請求項16記載の方法。

50

【請求項 20】

送信機(200)から受信機(250)に送信されたデータ中の誤りを検出及び訂正する方法であって、

受信機(250)において、少なくとも2つのデータユニット(220)、前記少なくとも2つのデータユニット(220)の各々に対する誤り検出符号(225a)及び前記少なくとも2つのデータユニット(220)の各々に対する誤り訂正符号(228)のまとまりを含む1つの誤り訂正ブロック(229)を受信するステップと、前記少なくとも2つの受信データユニット(220)のいずれかが誤っているか否かを前記関連する誤り検出符号(225a)を用いて判定するステップと、正しく受信された前記少なくとも2つのデータユニット(220)の各々に関連する前記誤り訂正符号(228)を前記誤り訂正ブロック(229)から除去するステップと、誤って受信された前記少なくとも2つのデータユニット(220)の各々を、前記誤り訂正ブロック(229)の残りから生成された前記関連する誤り訂正符号(228)を用いて訂正するステップとを有することを特徴とする方法。

10

【請求項 21】

前記受信するステップが、

前記誤り検出符号(225a)のまとまりを含む1つの誤り検出ブロック(226)を受信するステップと、

前記誤り検出ブロック(226)を前記少なくとも2つのデータユニット(220)のいずれかが誤っているか否かの判定に用いるステップを更に有することを特徴とする請求項20記載の方法。

20

【請求項 22】

前記判定するステップが、

前記少なくとも2つのデータユニット(220)の各々に対する第2の誤り検出符号(225b)を、前記少なくとも2つのデータユニット(220)の各々を用いて生成するステップと、

前記少なくとも2つのデータユニット(220)のいずれかが誤っているかの判定に前記第2の誤り検出符号(225b)を前記受信した誤り検出ブロック(226)とともに用いるステップとを更に有することを特徴とする請求項21記載の方法。

30

【請求項 23】

前記訂正するステップが、

誤って受信された前記少なくとも2つのデータユニット(220)に対する前記誤り訂正符号(228)を前記誤り訂正ブロック(229)の前記残りをを用いて生成するステップと、

前記誤って受信された少なくとも2つのデータユニット(220)を訂正するため、前記生成された誤り訂正符号(228)を前記誤って受信された前記少なくとも2つのデータユニット(220)に適用するステップとを更に有することを特徴とする請求項20記載の方法。

【請求項 24】

正しく受信されたか、前記誤り訂正ブロック(229)の前記残りから生成された前記関連する誤り訂正符号(228)を用いて訂正された前記少なくとも2つのデータユニット(220)の各々について、確認メッセージ(270)を送信するステップを更に有することを特徴とする請求項20記載の方法。

40

【請求項 25】

誤って受信された前記少なくとも2つのデータユニット(220)の各々を、前記誤って受信された前記少なくとも2つのデータユニット(220)の各々が訂正されるまで受信機バッファ(260)に格納するステップを更に有することを特徴とする請求項20記載の方法。

【請求項 26】

訂正できない前記少なくとも2つのデータユニット(220)の各々に対する前記誤り訂

50

正符号(228)を前記送信機(200)から再送するよう要求するステップを更に有することを特徴とする請求項20記載の方法。

【請求項27】

正しく受信された前記少なくとも2つのデータユニット(220)の各々に対して前記誤り訂正符号(228)を生成するステップを更に有することを特徴とする請求項20記載の方法。

【発明の詳細な説明】

【0001】

本出願は米国特許法第119条(e)(1)に基づき、同時係属の、1999年7月25日に出願された米国仮出願第60/141,159号の優先権を主張する。

10

【0002】

(発明が属する技術分野)

本発明は全体として情報を確実に伝送するための電気通信システム及び方法に関し、特に伝送された情報の信頼性を保証するための誤り制御符号化に関する。

【0003】

(背景技術)

多くのアプリケーションにおいて、実質的に誤りなしに大量のデジタルデータを送受信しなければならない。特に、セルラ通信システム及び衛星通信システムにおいては、エアインタフェース上のデジタルデータ送信をできる限り誤りのない方法で完了することが必須である。しかし、誤りを発生させる様々な要因によりエアインタフェースを通じたデータ送信に用いられる通信チャネルが影響を受けるため、デジタルデータの正確な送信及び受信は困難である。例えば、そのような誤りは雑音や歪みといったチャネルの過渡的な現象に帰因するものや、チャネルの異常による再発性の現象によるものであったりする。過渡的な現象や異常が存在すると、デジタルデータが正しく送信されなかったり、性格に受信されなかったりする。

20

【0004】

デジタルデータはしばしば、各々が多数の情報バイトとそれに続くパリティチェックビット(PCB)のフレームチェックシーケンスを含むパケット(又はブロックやフレーム)によって送信される。デジタルデータの送信及び受信において典型的に発生する誤りには、「ランダム」チャネル誤り及び「バースト」チャネル誤りの2つがある。ランダムチャネル誤りは互いに独立して発生し、パケット内に一様に散らばるのに対し、バーストチャネル誤りはまとまって発生する誤りである。各パケットのPCBはチャネル誤りがいつ、どこでパケットに導入されたのかを検出するために用いられる。

30

【0005】

エアインタフェースを介したデータ送信に典型的な誤りに関する問題を解決する方法の発見に関して、多くの検討がなされてきた。例えば、前進型誤信号訂正(Forward Error Correction:FEC)及び自動再送要求(Automatic Repeat Request:ARQ)を含む2つの一般的な方式である。FEC誤り訂正方式は送信機において冗長な情報を付加し、その情報を受信機での送信誤り訂正に用いるのに対し、(ARQ)誤り訂正方式においては、データパケット中の誤りを検出可能ではあるが、訂正は行われなような方法でデータが符号化される。ARQの場合、誤りが検出されると、受信機は誤って受信されたデータパケットの再送を要求する。

40

【0006】

誤りを検出するための一般的な方法の1つは、巡回冗長検査(CRC)符号等の誤り検出PCBをデータパケットに含ませることである。CRC符号はデータパケット中に含まれる情報から生成される。受信機は受信データパケット中に含まれる情報を付加CRC符号の生成に用いる。受信機で生成されたCRC符号が受信データパケットに含まれるCRC符号と合致したならば、そのデータパケットは正しく受信されたものとして受理される。さもなくば、受信機はそのデータパケットの再送を要求する。ここで、誤りはデータパケットにもCRC符号そのものにも発生しうることを理解されたい。しかし、CRC符号及

50

びデータパケットはあわせて1ユニットして見なされるため、いずれに対する誤りもユニット全体に対する誤りと見なされる。

【0007】

通信チャネル上のビット誤り率(BER)が比較的小さい場合、ARQ技術は実現可能なパケット長に対して高いスループットを実現する。しかし、BERが増加すると、必要な再送信回数の増加によってスループットは急激に低下する。従って、一般的には、平均スループットを大きく犠牲にすることなく信頼性のあるリンクを形成するため、FEC及びARQ技術の組み合わせが用いられる。このARQとFECの組み合わせはハイブリッドARQと呼ばれる。

【0008】

例えば、BERが高い場合におけるARQのパフォーマンスを改善するため、ハイブリッドARQ(タイプ1)方式を用いることができる。ハイブリッドARQ(タイプ1)方式において、データはエラー検出に加え、最も発生しやすい誤りの訂正が受信機で行えるように符号化される。例えば、数ビットのみが誤っているエラーパターンが受信機で訂正され、再送信の回数を削減する。まれに発生するエラーパターンは検出され、このようなエラーパターンを有するデータパケットは再送要求される。従って、パケットの実効データレートを比較的高く維持することが可能である。ハイブリッドARQ(タイプ1)方式はBERが比較的安定しているチャネルに最適である。

【0009】

しかし、実際には、BERが安定せず、むしろ相当変動する 경우가多く存在する。BERのこの変動の理由には、例えば、パケットの一部の期間に干渉者が存在し、パケットの他の部分には干渉者が存在しないような場合も含まれる。この変動の影響は、誤り訂正が必要ないような良品質のチャネルにも、非cじょうに強力な符号(低レートを包含する)が必要であろう、非常に質の悪いチャネルにも存在する。チャネル品質の良い場合、誤り訂正能力は不要であるため、ハイブリッドARQ(タイプ1)方式はうまく動作しない。さらに、まれなエラーパターンの発生が非常に多いことを伺わせるような、チャネル品質が非常に悪い場合、ハイブリッドARQ(タイプ1)方式の誤り訂正能力は十分でない。

【0010】

BERが変動するこれらのケースでは、ハイブリッドARQ(タイプ2)方式を用いることが可能である。ハイブリッドARQ(タイプ2)方式はARQ方式を実際のチャネル状態に適応させる。まず、データパケットを誤り訂正用PCBブロックのみを付加して送信する。受信機で誤りが検出されなければ、パケットは正しく受信されたものと見なす。しかし、誤りが検出された場合、受信パケットはバッファリングされ、受信機は送信機に誤り訂正を実施するための別のPCBブロック(前に受信したPCBブロックと合わせて用いても良い)の送信を要求する。このようにして、実際に必要な場合にのみ誤り訂正が行われる。しかし、従来のARQ方式と同様、ARQ(タイプ2)方式はPCBの再送信に帰因する遅延を伴う。

【0011】

従って、本発明の目的は、データパケットやデータパケットに関するパリティチェックビットの再送を必要としない、データパケットの誤り検出及び誤り訂正の両方を提供することにある。

【0012】

本発明の別の目的は、誤って受信されたデータパケットのみに対する誤り訂正を提供することにある。

【0013】

(発明の概要)

本発明は、データパケットやパリティチェックビットの再送が不要であり、受信機において誤り検出を実行し、また誤って受信されたデータパケットのみ誤り訂正を実行する電気通信システム及び方法を指向する。送信すべき完全データパケット(complete

10

20

30

40

50

data packet) はまずデータユニット (DU) と称される複数のブロックに分割される。これらの DU は誤り検出及び誤り訂正のために符号化される。続いて、完全データパケットの DU に対する誤り訂正パリティチェックビットが 1 つ又は複数のブロックに結合され、好ましくは、同様に誤り検出パリティチェックビットが 1 つ又は複数の独立したブロックに結合される。その後、送信機は、DU 及び、結合されたパリティチェックビットを含むブロックを受信機に送信する。受信機が DU を復号化する際、受信機は各 DU における誤りをチェックする。誤りを含まない DU の各々について、誤り訂正用パリティチェックビットが生成され、このパリティチェックビットの、結合された誤り訂正用パリティチェックビットに対する影響は除去される。その後、実際に誤りを有する DU についての情報のみを含むようになった誤り訂正用パリティチェックビットが、誤った DU を訂正するために用いられる。従って、誤り訂正用パリティチェックビットは誤りがあると判定された DU に対してのみ用いられ、誤り訂正処理能力を正しく受信された DU に対して無駄に使用することがない。

10

【0014】

本発明の重要な例示実施形態を示し、本明細書に参照として組み込まれる添付図面を参照して、本発明を説明する。

【0015】

(発明の詳細な説明)

本出願の多くの画期的な教えを現時点で好ましい例示的な特定の実施形態に関して説明する。しかし、この部類の実施形態は本発明の画期的な教えの多くの有利な利用のわずかな例のみを提供するに過ぎないことを理解すべきである。一般に、本出願の明細書においてなされる記述は請求項に記載された様々な発明の範囲を決定するとは限らない。さらに、いくつかの説明はいくつかの発明的な機能に適用されるが、他のものには適用されないこともある。

20

【0016】

開放型システム間相互接続 (Open Systems Interconnection : OSI) モデルはメインフレーム環境における利用のために、1980年代初期に国際標準化機構 (International Standards Organization : ISO) によって策定された。このプロトコルはメインフレームコンピュータが端末やモデムを含む他の装置と通信を行うために必要な手順及び機構を規定する。OSI モデルはデータ伝送を例えばファイル転送や音声伝送といったアプリケーションを実行するための3つの別個の機能 (プロセス、トランスポート及びネットワーク) に分割する。プロセス機能はそのプロトコルを用いるアプリケーションに特有なプロトコルを用い、一方トランスポート機能はプロセス機能とインタフェースし、ネットワークを介した確実なデータ伝送を提供する。例えば、トランスポート機能は誤り検出や訂正のみならずデータセグメントの順序制御等の他のタスクを提供する。最後に、ネットワーク機能はデータをネットワークを介して宛先ノードへ実際にルーティングするための機構を提供する。

30

【0017】

図1を参照して、開放型システム間相互接続 (OSI) モデルはプロセス機能、トランスポート機能及びネットワーク機能に対応し、これらの機能を7つの異なる層、アプリケーション10、プレゼンテーション20、セッション30、トランスポート40、ネットワーク50、データリンク60、物理70に分割する。各層はその上下の層にサービスを提供する。例えば、物理層70はデータリンク層60にサービスを提供し、データリンク層60はネットワーク層50及び物理層70に提供するという具合である。しかし、各層は独立しており、従って、任意の1層において機能を変更しても、他の層の機能には影響を与えない。

40

【0018】

底層である物理層70はデジタルデータを通信チャネルを介して送信するためのビットストリームに変換する役割を担う層である。データリンク層60は送信機及び受信機といった2装置間での確実な通信を提供する。例えば、図2を参照して、データ215が送信

50

機 200 から受信機 250 へエアインタフェース 240 を介して送信される際、送信機 200 内のネットワーク層 50 a はサービスデータユニット (SDU) 210 と呼ばれ、一般的にいくつかのデータパケットから構成されるデータ 215 のブロックを、送信機 200 内のリンク層 60 a に渡す。送信機 200 内のデータリンク層 60 a は SDU 210 を予め定義された、SDU 210 の長さ (例えば 1500 バイト) と比較して短い長さ (例えば 40 バイト) 複数のデータユニット (DU) 220 にセグメント化する。これら DU 220 はデータリンク層 60 a 内の送信バッファ 230 に格納され、さらに DU 220 内のデジタルデータ 215 をエアインタフェース等の通信チャンネル 240 を介して受信機 250 内の物理層 70 b へ伝送するためのビットストリームに変換するため、送信機 200 内の物理層 70 a へ渡される。

10

【0019】

送信機 200 の物理層 70 a がデータ 215 を含む DU 220 を通信チャンネル 240 を介して受信機 250 に送信する際、送信機 200 及び受信機 250 間の通信チャンネル 240 は送信データ 215 にいくつかの誤りを発生させる。従って、DU 220 の送信に加え、パリティチェックビット (PCB) を含む巡回冗長検査 (CRC) 符号といった誤り検出符号 225 a を各 DU 220 について送信することが可能である。この種の誤り検出方式は自動再送要求 (ARQ) 方式と呼ばれる。各 DU 220 に対する CRC 符号 225 a は、個々の DU 220 内部のデータに基づき、送信機 200 によって生成される。従って、各 CRC 符号 225 a はそれが関連する DU 220 内部のデータに由来する。

【0020】

受信機 250 のデータリンク層 60 b が受信機 250 の物理層 70 b から DU 220 を受信すると、受信機 250 のデータリンク層 60 b は各受信 DU 220 に対し、その各々に含まれるデータ 215 に基づいた追加 CRC 符号 225 b を生成する。CRC 符号 225 b はどの DU 220 が誤っているかの検出に用いられる。受信機 250 のデータリンク層 60 b は、誤った DU 220 及び、誤った DU 220 を有する SDU 210 に関連する全ての DU 220 を、受信機バッファ 260 に格納する。その後、受信機 250 のデータリンク層 60 b は受信機 250 で正しく受信されなかった DU 220 の、送信機 200 のデータリンク層 60 a による再送信を要求する。DU 220 が正しく受信された場合、受信機 250 のデータリンク層 60 b は、DU 220 が正しく受信されたことを送信機 200 に知らせる確認 (acknowledge) メッセージ 270 を送信機 200 のデータリンク層 60 a へ送信する。加えて、SDU 210 に関連する全ての DU 220 が正しく受信された際には、SDU 210 が受信機 250 のネットワーク層 50 b へ送信される。

20

30

【0021】

この種の ARQ 方式は簡単であるが、送信された DU 220 の各々に対する確認 270 を待つために消費される待機時間のために本質的に非効率的である。従って、ARQ 方式の信頼性は高いが、受信機が正しくない DU 220 を受理する確率が低い場合、多くの再送が必要となるためスループット効率は低い。

【0022】

そのため、本発明の実施形態によれば、誤った DU 220 の再送が不要で、誤って受信された DU 220 のみに対して誤り訂正を実施可能とするようなハイブリッド ARQ 方式を用いることが可能である。以下、図 3 を図 4 に記載される手順と関連して説明する。受信機 250 に送信されるデータ 215 が送信機 200 のデータリンク層 60 a によって複数の DU 220₁ 及び 220₂ に分割されると (ステップ 400)、DU 220₁ 及び 220₂ は誤り検出及び誤り訂正の両方を目的として個々に符号化される (ステップ 405)。その後、DU 220₁ 及び 220₂ のそれぞれに対する誤り訂正 PCB 228₁ 及び 228₂ が 1 つ又はいくつかのブロック 229 に結合される (ステップ 410)。同様に、好ましい実施形態においては、CRC ビット等の誤り検出 PCB 225_{a1} 及び 225_{a2} を、1 つ又はいくつかのブロック 226 に結合される (ステップ 415)。代わりに、誤り検出 PCB 225_{a1} 及び 225_{a2} を結合せずに、それらが当然付随すべき DU 220₁ 及び 220₂ とともに送信することも可能である。

40

50

【0023】

送信機がDU220及び、結合された誤り訂正及び誤り検出PCBをそれぞれ含んだ(1つ又は複数の)ブロック229及び226を、エアインタフェース等の通信チャンネル240を介して受信機250のデータリンク層60bへを送信すると(ステップ420)、受信されたDU220₁及び220₂は、各々に対する追加誤り検出PCB225_{b1}及び225_{b2}の生成に用いられる(ステップ425)。その後、追加誤り検出PCB225_{b1}及び225_{b2}と、受信された誤り検出PCBブロック226が、誤ったDU220の有無を判定するために用いられる(ステップ435)。例えば、図3に示すように、DU220₁が誤りでないと判定されたため(ステップ435)、DU220₁に対する誤り訂正PCB228₁が生成される(ステップ440)。これら誤り訂正PCB228₁は既知であるため、結合された(1つ又は複数の)誤り訂正ブロック229に対する影響もまた既知であり、除去可能である(ステップ445)。

10

【0024】

しかし、いずれかのDU(ここではDU220₂とする)が誤りであると判定された場合(ステップ435)、誤って受信されたDU220₂は受信バッファ260(図2参照)にバッファリングされ(ステップ450)、誤って受信されたDU220₂は、誤ったDU220にのみ依存する、残った誤り訂正PCB228₂とともに、誤って受信された

【0025】

DU220₂の訂正に用いられる(ステップ460)。通常はそうならないであろうが、誤って受信されたDU220₂が誤り訂正後も依然として誤っている場合(ステップ465)、受信機250は誤って受信されたDU220₂の再送を要求する(ステップ470)。DU220₁及び220₂が全て正しく受信された(ステップ435)か、誤り訂正によって訂正された(ステップ465)場合、受信機250は確認メッセージ270を送信機に送信し(ステップ475)、送信機はDU220₁及び220₂の各々を送信バッファ230(図2参照)から削除する(ステップ480)。

20

要するに、このハイブリッドARQ方式は結合された誤り訂正PCBブロック229を通じて得られる全ての誤り訂正能力を誤ったDU220の訂正に利用可能にする一方、正しく受信されたDU220に対しては一切の誤り訂正能力を浪費しない。従って、再送回数の増加なしにオーバーヘッドが減少する。

【0026】

図5に関して、本発明の実施形態をより詳細に説明する。Kビットのデータ215から始まり、このデータ215はまず、各々が n_1 、 n_2 、...、 n_N ビットを含むN個のブロックに分割される。これらのブロックは図3におけるDU220に対応し、DU₁...DU_Nと表される。

30

【0027】

これらDU220の各々はまず誤り検出のために、例えばCRCビット225aを付加することによって符号化される。誤り検出PCBの生成に用いられるN個の符号をED₁、ED₂、のように表す。各DU220の誤り検出に用いられるPCB225aはそれぞれC₁、C₂、...、C_Nと表す。次に、これらDU220の各々は、DU220の各々に冗長PCB228が付加されるような、誤り訂正のための符号化を施される。誤り訂正のために用いられるN個の符号はEC₁、EC₂、のように表す。異なるDU220の各々に対する誤り訂正のためのPCB228はそれぞれP₁、P₂、...、P_Nと表す。

40

【0028】

その後、全てのDU220に対する誤り訂正用PCB228が、符号EC_{N+1}を用いて1つの誤り訂正ブロック229(以下Pcombと表す)へ符号化される。例えば、符号EC_{N+1}は、Pcombを形成するため、全ての誤り訂正PCB228をビットに関して法を2として加算(add bitwise modulo-2)することが可能である(PCB228が同一の長さであると仮定する)。代替方法として、符号EC_{N+1}は法を2とした加算方法(modulo-2 sum method)に比べて良好な誤り訂正能力を助長するリードソロモン符号であってもよい。加えて、符号EC_{N+1}にトレリス

50

符号、ブロック符号又は畳み込み符号を用いることも可能である。ここで、符号 EC_{N+1} は誤り訂正 $PCB228$ の結合及び結合された誤り訂正 $PCB228$ についての追加誤り訂正 PCB (図示せず) の生成の両方が可能であることを理解すべきである。従って、受信機 250 は誤り訂正用の結合された $PCB228$ が正しく受信されたことを保証することが可能である。

【0029】

さらに、好ましい実施形態において、全ての $DU220$ に対する CRC 符号 225a が、例えばリードソロモン符号を利用可能な符号 ED_{N+1} を用いてブロック 226 (以下 $Ccomb$ と表す) に符号化 (結合) される。代替方法として、 CRC ビット 225a を結合せずに、全ての CRC ビット 225a をそれらが付随すべき $DU220$ には影響されずに送信しても良いし、 CRC ビット 225a を 1 つのパケットに集めても良い。

10

【0030】

その後、 N 個の $DU220$ の他、誤り検出用の $Ccomb$ ビット及び誤り訂正用の $Pcomb$ ビットが受信機 250 へ送信される。受信機 250 において DU'_1 、 DU'_2 、 \dots 、 DU'_N と表される N 個の $DU220$ を受信すると、 $Ccomb$ ビットが (もし存在すれば) どの $DU220$ が誤っているかの検出に用いられる。これは各 $DU220$ に対して対応する CRC ビット 225b、即ち $C'_1 \dots C'_N$ を生成することによって達成される。これら追加 CRC ビット 225b は、 $Ccomb$ ビットに加え、誤り検出に用いられる。

【0031】

例えば、送信された DU_1 に対応する DU'_1 が受信機 250 で受信された場合、受信機 250 は CRC ビット C'_1 を DU'_1 に基づいて算出する。受信機はこの処理を各 $DU220$ 、即ち $DU_1 \dots DU_N$ に対して繰り返し、 CRC ビット 225b である $C'_1 \dots C'_N$ を生成する。これら CRC ビット 225b、 $C'_1 \dots C'_N$ は、受信した $Ccomb$ とともに、(もし存在すれば) どの $DU220$ が誤って受信されたかの判定に用いられる。

20

【0032】

全ての正しく受信された $DU220$ に対し、対応する誤り訂正用 $PCB228$ 、即ち $P'_1 \dots P'_N$ が生成され、これら $PCB228$ の $Pcomb$ ビットに対する影響が除去される。従って、ブロック $P'comb$ として示される、 $Pcomb$ の残った部分は誤って受信された $DU220$ に完全に依存する。例えば、 DU_2 以外の全 $DU220$ が正しく受信されたと上述の誤り検出ステップで判定され、また $Pcomb$ が正しく受信されたものとそれぞれ仮定すると、 $Pcomb$ が異なる $DU220$ に対する全ての誤り訂正用 $PCB228$ を 2 を法として合計したものである場合、誤って受信された $DU220$ (ここでは DU_2) に対する $PCB228$ は、正しく受信された $DU220$ に対して受信機 250 が生成した誤り訂正用 $PCB228$ の全てと、 $Pcomb$ の合計を 2 を法として加算することによって簡単に得ることが可能である。ここで、2 を法とした合計を用いる方法は最大で 1 つの $DU220$ が誤りである場合にのみ機能する。複数の $DU220$ に誤りが発生すると予想される場合にはさらに複雑な方法が必要である。

30

【0033】

最後に、誤った $DU220$ に対する誤り訂正用に生成された $P'comb$ をそれら $DU220$ の誤り訂正に用いることが可能である。誤り訂正後に依然として 1 つ又は複数の $DU220$ が正しくない場合、それら $DU220$ の再送が要求される。訂正処理の対象である $DU220$ が本当に訂正されたか否かを判定する処理は、上述の誤り検出処理と類似している。例えば、 DU_2 が正しく受信されなかった場合、受信機 250 は DU_2 の訂正試行において DU'_2 の生成に誤り訂正 PCB (P_2) を用いる。その後、 CRC ビット 225b (C'_2) が推定された DU'_2 に基づいて受信機 250 によって生成され、 DU'_2 は訂正がなされる前と同じ方法でチェックされる。 DU_2 が依然として正しく受信されていないと見なされる場合、受信機 250 によって再送要求がなされる。ここで、正しく受信された無かった $DU220$ の全てに対して再送が必要なわけではなく、受信機 250

40

50

において誤り訂正が可能なだけのDU220を再送すればよいことを理解すべきである。

【0034】

本技術分野の当業者に理解されるように、本特許出願において説明された画期的な概念は広範な用途に渡って修正及び変形が可能である。従って、特許の対象となる事項の範囲はここで検討したいかなる特定の典型的な教示にも限定されるべきものではなく、以下の請求範囲によって規定される。

【図面の簡単な説明】

【図1】OSIモデルを形成する7層構造を示すブロック図である。

【図2】自動再送要求（ARQ）誤り訂正方式を用いた、送信機から受信機へのエアインタフェースを介したデータパケット送信を示すブロック図である。

【図3】本発明の実施形態による誤り検出及び誤り訂正の両方を用いるハイブリッドARQ方式を用いたデータパケット送信を示す図である。

【図4】図3に示すハイブリッドARQ方式を用いたデータパケット送信の手順を示す図である。

【図5】複数のデータユニットに対する誤り検出用及び誤り訂正用の結合パリティチェックビットの生成を示す図である。

【図1】

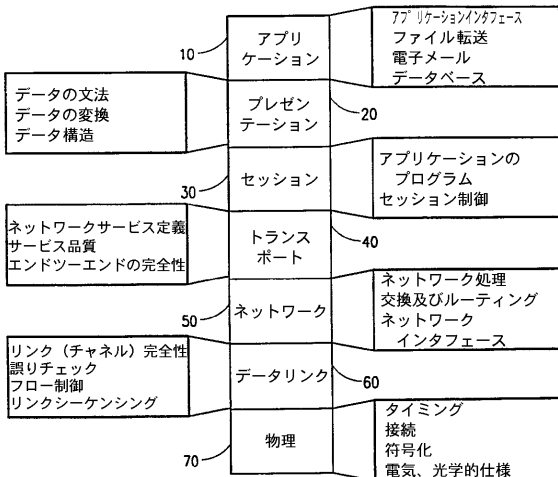


FIG. 1

【図2】

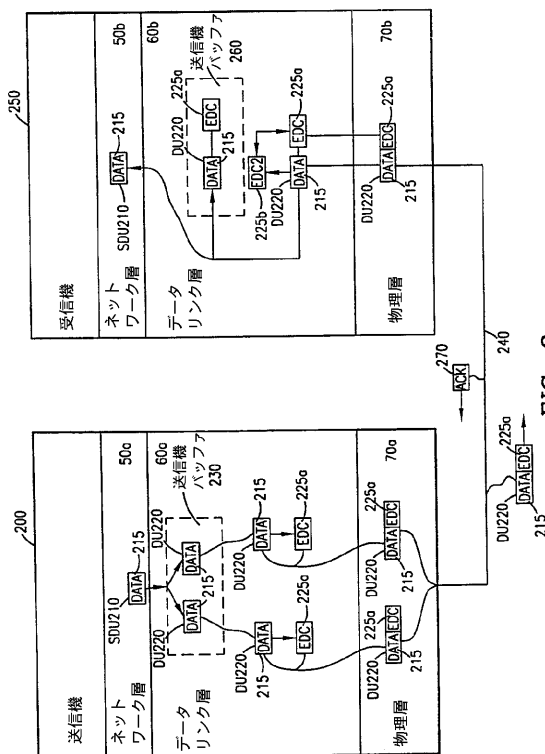


FIG. 2

【 図 3 】

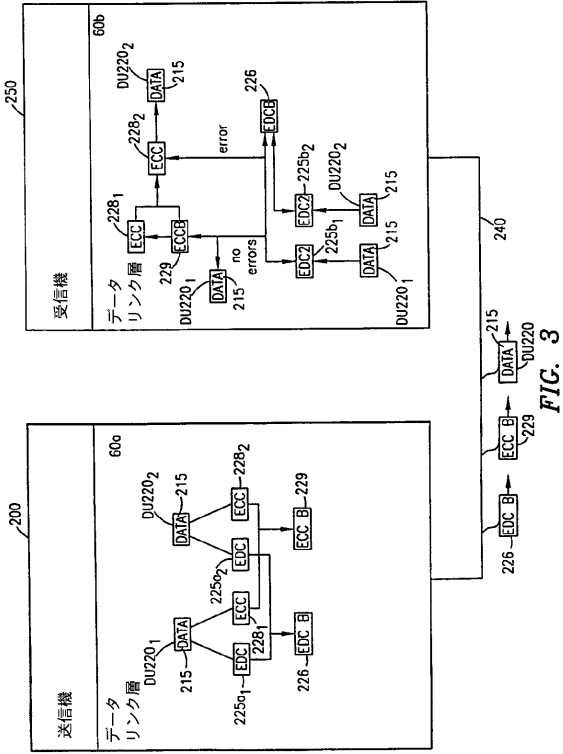


FIG. 3

【 図 4 】

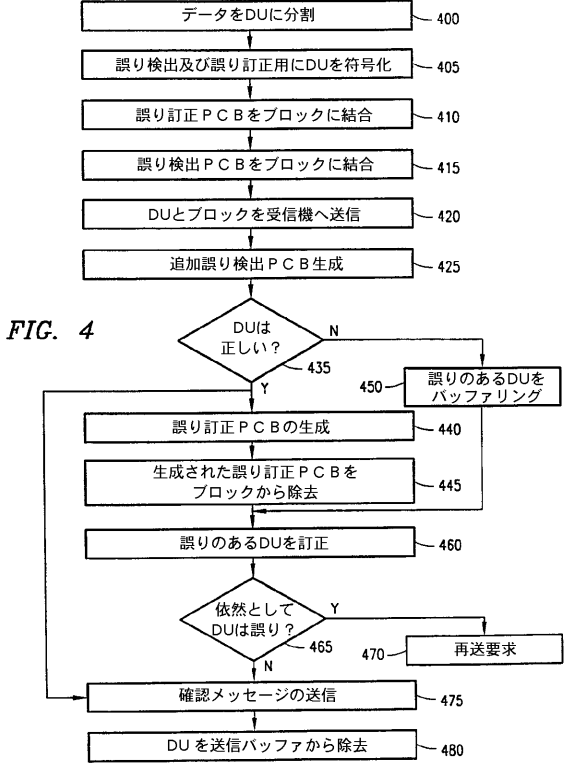


FIG. 4

【 図 5 】

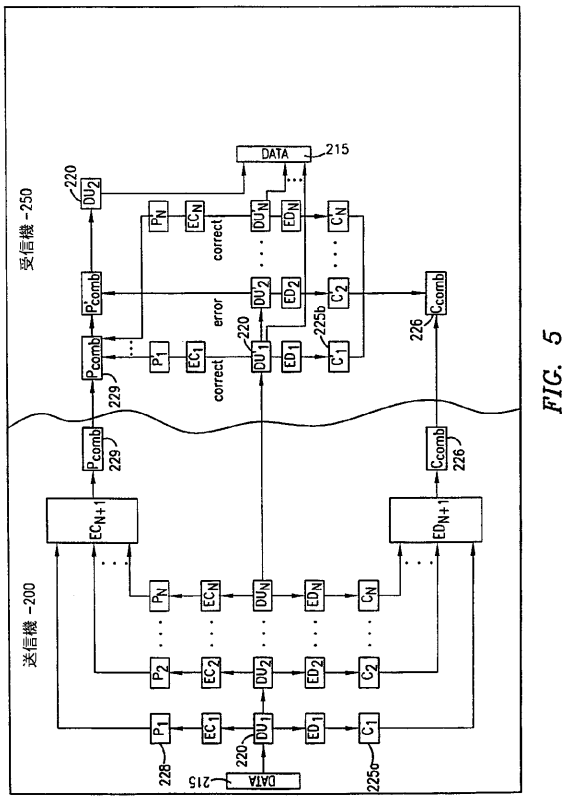


FIG. 5

フロントページの続き

- (72)発明者 ペルッソン, ヨアキム
スウェーデン国 ルント エス - 2 2 4 7 2 , イリオングレンデン 1 4 7
(72)発明者 ウィルヘルムソン, レイフ
スウェーデン国 ダルビュ エス - 2 4 0 1 0 , リュフトヴェーゲン 5

審査官 矢頭 尚之

- (56)参考文献 特開平09 - 214474 (JP, A)

- (58)調査した分野(Int.Cl.⁷, DB名)
H04L 1/18
H04L 29/08