



(51) Classification internationale des brevets :
H03D 7/12 (2006.01) **H03D 7/14** (2006.01)

(21) Numéro de la demande internationale :
PCT/FR2016/052854

(22) Date de dépôt international :
03 novembre 2016 (03.11.2016)

(25) Langue de dépôt : français

(26) Langue de publication : français

(71) Déposants : **STMICROELECTRONICS SA** [FR/FR]
; 29 boulevard Romain Rolland, 92120 Montrouge
(FR). **CENTRE NATIONAL DE LA RECHERCHE
SCIENTIFIQUE (CNRS)** [FR/FR] ; 3 rue Michel Ange,
75016 Paris (FR).

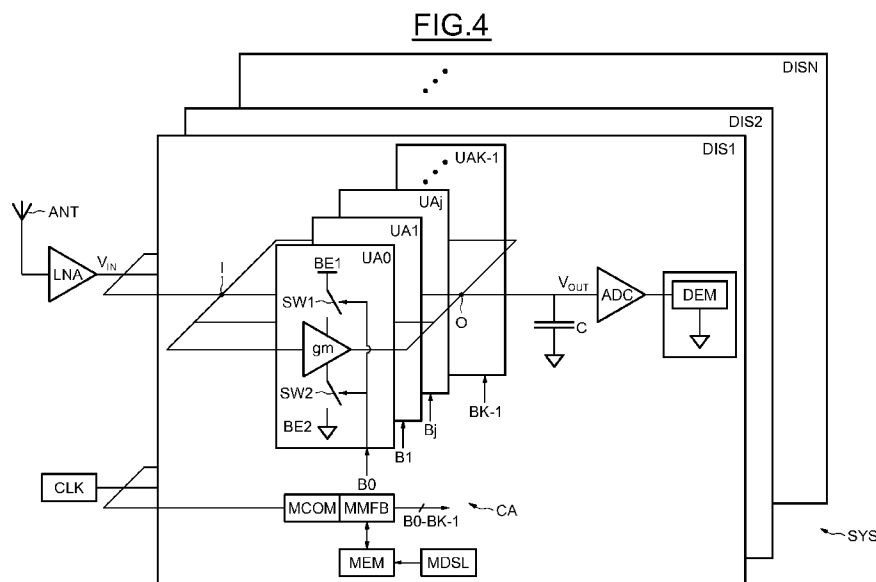
(72) Inventeurs : **NAUTA, Bram** ; Zuid Esch 73, 7622DC
Borne (NL). **KASRI, Reda** ; D01, 854 rue Aimé Paquet,
38660 Saint Vincent De Mercuze (FR). **KLUMPERINK,
Eric Antonius Maria** ; Aaltenseweg 43, 7131NA Lichten-
voorde (NL). **CATHELIN, Philippe** ; 23, Lotissement du
Champ du Pont, 38190 Laval (FR). **TOURNIER, Eric** ; 32
rue Devic, 31400 Toulouse (FR).

(74) Mandataire : **CASALONGA** ; 8 avenue Percier, 75008 Pa-
ris (FR).

(81) États désignés (sauf indication contraire, pour tout titre de
protection nationale disponible) : AE, AG, AL, AM, AO,
AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA,
CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ,
LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK,

(54) Title: SYSTEM FOR PARALLEL RADIO RECEPTION WITH DIGITALLY CONTROLLED ANALOG MIXER AM-
PLIFIERS

(54) Titre : SYSTÈME DE RÉCEPTION RADIO PARALLÈLE À MÉLANGEURS-AMPLIFICATEURS ANALOGIQUES
COMMANDÉS NUMÉRIQUEMENT.



(57) Abstract: The parallel reception system (SYS) comprises a plurality of receiving devices (DIS1-DISN), each comprising an amplifying circuit (CA) in a frequency transformation stage coupled with the antenna and configured to perform a frequency transposition of the signal (V_{in}) received by said antenna. The analog amplifier circuit (CA) comprises transconductance amplifier units (UA_j) in parallel, each comprising a PMOS transistor (PI) and an NMOS transistor (N2) the gates of which are connected to the input node (I) and the drains to the output node (O). A control means (MCOM) is configured to generate a digital control signal, of which each bit (B_j) respectively controls the supply of each amplifier unit (UA_j) according to a sinusoidal wave representation at a frequency of interest.

MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasién (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Publiée:

— avec rapport de recherche internationale (Art. 21(3))

(57) Abrégé : Le système de réception parallèle (SYS) comporte une pluralité de dispositifs de réception (DIS 1 -DISN), comportant chacun un circuit amplificateur (CA) dans un étage de transformation de fréquence couplé à l'antenne et configuré pour effectuer une transposition de fréquence du signal reçu (Vin) par ladite antenne. Le circuit amplificateur analogique (CA), comprend des unités d'amplification à transconductance (UAj) en parallèle, chacune comportant un transistor PMOS (P I) et un transistor NMOS (N2) dont les grilles sont reliées audit nœud d'entrée (I) et les drains audit nœud de sortie (O). Un moyen de commande (MCOM) est configuré pour générer un signal numérique de commande dont chaque bit (Bj) commande respectivement l'alimentation de chaque unité d'amplification (UAj) selon une représentation d'onde sinusoïdale à une fréquence d'intérêt.

Système de réception radio parallèle à mélangeurs-amplificateurs analogiques commandés numériquement.

Des modes de réalisation de l'invention concernent la
5 transposition de fréquence et l'amplification de signaux, par exemple des signaux radiofréquences, et notamment les récepteurs de tels signaux, en particulier dans le cadre d'une réception parallèle massive ou d'une réception de signaux à plusieurs porteuses.

Les récepteurs de signaux sur bandes fréquentielles larges,
10 comme par exemple les signaux de télévision situés dans une bande de 50MHz à 1GHz, présentent un besoin de transposer en parallèle des signaux de différentes fréquences appartenant à la même bande large.

Le même besoin existe dans le cadre de la réception de signaux à plusieurs porteuses, comme par exemple dans les normes de
15 téléphonie mobile, où une même trame de données peut être transmise fragmentée sur plusieurs bandes de fréquences appartenant à une large bande-passante, allant souvent jusqu'à 1GHz.

La figure 1 représente un étage de réception classique, dans lequel un signal reçu par une antenne ANT est mélangé à un signal
20 analogique de transposition généré par un oscillateur local LO, généralement asservi par une boucle à verrouillage de phase PLL. Un filtre passe-bas LPF permet de filtrer les fréquences d'intérêt. Puis des traitements des signaux reçus, comme par exemple une démodulation DEM, se font dans le domaine numérique NUM suite à une conversion
25 analogique-numérique ADC.

Ainsi, un récepteur parallèle analogique de conception habituelle comporte autant d'oscillateurs locaux LO accompagnés de boucles à verrouillage de phase PLL que de chaînes parallèles.

En raison des interférences entre les oscillateurs locaux
30 indépendants, il est presque impossible de réaliser plus de quatre oscillateurs locaux analogiques dans un même circuit intégré. D'autre part, les oscillateurs locaux et les boucles à verrouillage de phase occupent une surface non-négligeable dans un circuit intégré.

La figure 2 illustre une solution, dite de capture du spectre complet par un convertisseur analogique-numérique ADC (connue sous l'acronyme FSC tiré du terme anglosaxon « Full Spectrum Capture »), dans laquelle l'intégralité du signal reçu sur l'antenne est converti
5 dans le domaine numérique NUM et les transpositions parallèles sont mises en œuvre par des moyens numériques.

En effet, il est possible en électronique numérique de modéliser une multitude de fréquences de transposition à partir d'un seul signal d'horloge CLK sans subir les complications précédemment introduites.

10 Cependant la solution dite FSC est limitée par une fréquence maximale de fonctionnement des convertisseurs, située aujourd'hui à environ 1,3GHz. En outre le convertisseur analogique-numérique ADC, qui convertit en permanence l'intégralité d'un large spectre, consomme continuellement une grande quantité d'énergie, même si peu de chaînes
15 sont effectivement traitées.

La figure 3 représente une architecture de convertisseur-mélangeur numérique-analogique commandé par un synthétiseur de fréquence numérique direct et est décrite dans le document US 2005/0266818 A1.

20 Cette architecture propose de générer numériquement (NUM) une fréquence de transposition f_{LO} sur N bits par un synthétiseur de fréquence numérique direct DDFS et de la mélanger (MIX) à un signal analogique f_{IN} reçu par le récepteur. Plus précisément, le signal f_{IN} est amplifié N fois par N amplificateurs gm puis les courants résultant de
25 ces N amplifications sont dirigés, à la manière d'une cellule de Gilbert et par respectivement les N bits du signal f_{LO} , soit vers une borne négative, soit vers une borne positive, la somme des courants arrivant sur les bornes positive et négative formant un signal différentiel transposé des fréquences $f_{IN}-f_{LO}$ et $f_{IN}+f_{LO}$.

30 Cette architecture permet de régler facilement la fréquence de transposition f_{LO} , car générée numériquement, mais est mal adaptée à une réception parallèle massive, notamment en raison d'une forte consommation de courant dans les N amplificateurs gm.

Une telle consommation de courant est peu souhaitable, en particulier dans des appareils à faible consommation d'énergie, comme par exemple dans les téléphones portables.

Il est proposé selon des modes de réalisation des dispositifs
5 avantageux de réceptions parallèles et/ou de réceptions de signaux à plusieurs porteuses comportant un mélangeur analogique commandé par un signal numérique, dans lequel les circuits d'amplification sont adaptés à la réception parallèle et/ou la réception de signaux à
10 plusieurs porteuses tout en présentant une faible consommation d'énergie.

Selon un aspect de l'invention il est ainsi proposé un circuit amplificateur possédant un nœud d'entrée destiné à recevoir un signal d'entrée analogique et un nœud de sortie destiné à délivrer un signal de sortie analogique. Le circuit amplificateur comprend K unités
15 d'amplification à transconductance couplées en parallèle entre le nœud d'entrée et le nœud de sortie. Chaque unité d'amplification comporte un transistor PMOS et un transistor NMOS dont les grilles sont couplées audit nœud d'entrée et les drains audit nœud de sortie, ainsi que deux premiers interrupteurs commandables respectivement
20 disposés entre une première borne, destinée à recevoir une tension d'alimentation, et la source du transistor PMOS, et entre une deuxième borne, destinée à recevoir une tension de référence, par exemple la masse, et la source du transistor NMOS. Le circuit amplificateur comprend en outre un moyen de commande configuré pour générer un
25 premier signal numérique de commande comportant K bits commandant respectivement lesdits deux premiers interrupteurs des K unités d'amplification.

En d'autres termes, le premier signal numérique de commande active ou désactive l'alimentation de chaque unité d'amplification à
30 transconductance, contrairement au convertisseur-mélangeur numérique analogique précédemment cité, dans lequel le signal numérique dirige un courant dans l'une ou l'autre des branches de la cellule de Gilbert, courant qui est consommé dans tous les cas. Cela permet de diminuer substantiellement la consommation d'énergie.

Quantitativement, commander sélectivement l'alimentation des différentes unités d'amplification permet d'améliorer l'efficacité énergétique d'un facteur égal à $\sqrt{2}$ par rapport à une configuration classique en cellules de Gilbert.

5 En outre, l'architecture des unités d'amplification permet, grâce à la réalisation des transistors PMOS et NMOS sur une même sortie, de réutiliser le courant non écoulé sur le nœud de sortie, réduisant d'autant plus la consommation de courant.

10 Cette architecture simple et efficace est avantageusement réalisée en technologie de silicium totalement déserté sur isolant (FDSOI, acronyme tiré du terme anglosaxon « Fully Depleted Silicon On Insulator »), permettant de réaliser des transistors PMOS et NMOS dont les transconductances ont des valeurs effectives égales, ce qui est habituellement difficile à obtenir notamment en raison d'aléas de
15 fabrication multiples et variés.

20 Plus précisément, les unités d'amplifications sont avantageusement disposées dans et sur un film semiconducteur totalement déserté situé sur une couche isolante enterrée, elle-même située sur un substrat porteur semiconducteur, lesdits transistors PMOS et NMOS étant situés au-dessus de caissons respectifs dudit substrat porteur, et lesdites unités d'amplification comprennent un moyen d'équilibrage configuré pour équilibrer les transconductances des transistors PMOS et NMOS à valeurs effectives égales, en appliquant un potentiel d'équilibrage sur le caisson respectif d'au
25 moins l'un des transistors PMOS et NMOS.

L'équilibrage des transconductances permet d'optimiser l'effet de réutilisation du courant, offrant un fonctionnement maîtrisé et économe en énergie.

30 Avantageusement, le circuit amplificateur comporte un condensateur de filtrage disposé entre le nœud de sortie et la deuxième borne (celle destinée à être couplée à la masse par exemple).

Le condensateur de filtrage connecté sur le nœud de sortie permet notamment de convertir le signal de courant issu des unités

d'amplifications en signal de tension et de mettre en œuvre un filtrage passe-bas.

En variante, deux condensateurs différentiels de valeurs capacitives égales sont couplés en parallèle entre le nœud de sortie et la deuxième borne (destinée à être couplée à la masse par exemple), chacun par l'intermédiaire d'un deuxième interrupteur commandable respectif, le moyen de commande étant configuré pour générer un bit commandant lesdits interrupteurs dans des états simultanément inverses (c'est-à-dire que lorsque l'un est ouvert, l'autre est fermée et vice-versa), les tensions présentes aux bornes desdits condensateurs différentiels formant un signal de sortie différentiel.

Selon un mode de réalisation, les K unités d'amplification présentent des valeurs de transconductance respectivement égales à 2^j , avec j variant de 0 à K-1.

Cela permet avantageusement de pouvoir facilement commander une valeur de transconductance équivalente avec un signal numérique, par exemple sous la forme d'un mot numérique représentant un nombre en binaire.

Selon un mode de réalisation, le moyen de commande est configuré pour délivrer les bits dudit premier signal numérique de commande de telle sorte que la somme des produits des valeurs des bits par les valeurs de transconductance des unités d'amplification qu'ils commandent suive une évolution sinusoïdale à une fréquence d'intérêt.

Si le spectre du signal analogique d'entrée est centré sur une fréquence d'intérêt on réalise alors une transposition en bande de base dudit signal d'entrée, le signal transposé ayant alors un spectre centré sur la fréquence nulle.

Ainsi, ce mode de réalisation permet d'utiliser avantageusement le circuit amplificateur comme mélangeur analogique commandé par un signal numérique. En effet, le gain de l'amplification étant proportionnel à la transconductance équivalente des unités d'amplification activées, le gain de l'amplification selon ces modes de réalisation varie selon une sinusoïde à une fréquence

d'intérêt, transposant le spectre des fréquences transmises par l'antenne en bande de base.

5 D'autre part, ce mode de réalisation permet de multiplier des ondes sinusoïdales de manière linéaire et peu bruitée, contrairement aux techniques habituelles.

10 Ainsi, il est également proposé un dispositif de réception comprenant une antenne, un étage de transformation de fréquence couplé à l'antenne et configuré pour effectuer une transposition de fréquence du signal reçu par ladite antenne, un convertisseur analogique-numérique couplé à la sortie de l'étage de transposition de fréquence et des moyens de traitement de signaux numériques couplés à la sortie du convertisseur analogique-numérique, et l'étage de transposition de fréquence comprend avantageusement un circuit amplificateur tel que défini ci-avant.

15 Selon un mode de réalisation dans lequel le signal reçu a une bande de fréquence centrée sur une fréquence d'intérêt, le circuit d'amplification est configuré pour effectuer une transposition de fréquence, éventuellement en bande de base, du signal reçu par ladite antenne, à l'aide du signal numérique sinusoïdal ayant ladite fréquence d'intérêt.

20 Selon un mode de réalisation, le dispositif de réception comporte un moyen de détection du spectre local configuré pour détecter la puissance rayonnée localement par bande de fréquences et un moyen de mise en forme du bruit configuré pour, dans ladite représentation numérique d'onde sinusoïdale, déplacer un bruit de quantification sur des fréquences situées dans au moins une bande de fréquences qui rayonne localement le moins de puissance, détectée(s) par le moyen de détection du spectre local.

25 Cela permet de ne pas transposer le spectre sur des fréquences autres que la fréquence d'intérêt. En effet, le bruit de quantification est quasiment inévitable et peut, s'il est situé dans une bande de fréquence très énergétique localement (usuellement dénommée bande bloqueuse), transmettre une information non-souhaitée portée par cette

bande bloqueuse et potentiellement faire écran à l'information portée par la fréquence d'intérêt.

5 Ce mode de réalisation permet ainsi d'ajuster précisément la fréquence d'intérêt à l'environnement local du dispositif de réception, notamment au moyen d'une architecture de circuit amplificateur permettant un tel ajustement.

10 Le moyen de détection du spectre local est avantageusement configuré pour détecter la puissance rayonnée localement par bande de fréquences en employant le moyen de commande pour effectuer des transpositions, éventuellement en bande de base, de toutes les bandes de fréquences du signal reçu et en calculant la moyenne quadratique du signal de sortie par bande de fréquences.

15 Selon un mode de réalisation, le dispositif de réception comporte une mémoire, et le moyen de détection du spectre local est configuré pour être mis en œuvre isolément, par exemple lors d'un démarrage du dispositif, et enregistrer dans la mémoire ladite puissance rayonnée localement par bande de fréquences, le moyen de mise en forme du bruit étant par ailleurs configuré pour pouvoir lire dans la mémoire.

20 Les dispositifs de réception précédemment définis peuvent avantageusement être exploités dans le cadre d'une réception parallèle d'un même standard ou dans le cadre d'une réception de signaux à plusieurs porteuses.

25 Il est ainsi proposé un système de réception parallèle destiné à recevoir simultanément différentes trames de données transmises sur différentes bandes de fréquences, comportant une pluralité de dispositifs de réception tels que définis ci-avant, dans lequel le circuit amplificateur de chaque dispositif de réception est configuré pour effectuer respectivement des transpositions de fréquence, 30 éventuellement en bande de base, des différentes trames de données.

Il est également proposé un système de réception parallèle destiné à recevoir une trame de données partagées et transmises simultanément sur plusieurs bandes de fréquences discontinues, comportant une pluralité de dispositifs de réception tels que définis ci-

avant, dans lequel le circuit amplificateur de chaque dispositif de réception est configuré pour effectuer respectivement des transpositions de fréquence, éventuellement en bande de base, des différentes bandes de fréquences discontinues.

5 Un appareil électronique, tel qu'un téléphone portable ou un décodeur de télévision, peut avantageusement comporter l'un et/ou l'autre des systèmes de réception parallèle tels que définis ci-avant.

D'autres avantages et caractéristiques de l'invention apparaîtront à l'examen détaillé de modes de réalisation, nullement
10 limitatifs, et des dessins annexés sur lesquels :

- les figures 1 à 3, précédemment décrites, illustrent l'art antérieur ;
- les figures 4 à 7B illustrent différents modes de réalisation de l'invention.

15 La figure 4 représente un exemple de système de réception parallèle SYS comportant N dispositifs de réception DIS1-DISN, N étant supérieur à 1.

Le système SYS peut par exemple être adapté à une réception parallèle de différentes trames de données de même nature mais
20 transmises sur des bandes-passantes différentes. Par exemple, dans le cadre de la réception d'un signal télévisuel, le système SYS peut recevoir simultanément différentes chaînes de télévisions pour par exemple les retransmettre à différents afficheurs.

Le système SYS peut également être adapté à une réception
25 d'un signal à plusieurs porteuses, notamment requis par des normes de téléphonie mobile, ou encore dans le cadre d'une réception d'un signal télévisuel très haute-définition, comme par exemple pour les vidéos de résolution 4k dont les données sont réparties sur 4 bandes-passantes transmettant habituellement chacune l'intégralité d'un signal haute-
30 définition traditionnel « HD ».

A cet égard, dans cet exemple de réalisation, chaque dispositif de réception DIS1-DISN est configuré pour transposer en bande de base (c'est-à-dire autour de la fréquence nulle) le spectre des fréquences reçues sur respectivement l'une desdites bandes-passantes.

Lesdites fréquences sont reçues par une antenne ANT, équipée de manière habituelle d'un amplificateur faible bruit LNA. L'antenne ANT est commune à chacun des dispositifs DIS1-DISN, et leurs fournit un signal analogique de tension V_{in} .

5 Chaque dispositif de réception, par exemple le dispositif DIS1, comporte un circuit amplificateur CA configuré pour recevoir sur un nœud d'entrée I le signal analogique V_{in} et délivrer sur un nœud de sortie O un signal analogique de sortie V_{out} .

10 Le circuit amplificateur CA comporte K ($K > 1$) unités d'amplification à transconductance UA_0 - $UA_{(K-1)}$ dont les transconductances respectives ont des valeurs égales à $2^j g_m$, avec $0 \leq j \leq K-1$ et g_m une valeur de transconductance unitaire.

Le circuit amplificateur CA comporte par exemple sept unités d'amplification ($K=7$).

15 Chaque unité d'amplification UA_j , $0 \leq j \leq K-1$, est alimentée par une première borne BE1 destinée à recevoir une tension d'alimentation (VDD) et une deuxième borne BE2 destinée à recevoir une tension de référence (GND), par exemple la masse.

20 Deux premiers interrupteurs SW1, SW2 commandables permettent de relier une unité d'amplification UA_j respectivement à la première borne BE1 et à la deuxième borne BE2.

25 Chacune des unités d'amplification reçoit le signal V_{in} reçu et transmis par l'antenne ANT sur le nœud d'entrée I, et la somme des courants générés par les unités d'amplification s'écoule sur le nœud de sortie O.

Un condensateur de filtrage C, connecté entre le nœud de sortie O et la deuxième borne BE2, permet de convertir le courant s'écoulant dans le nœud de sortie O en un signal de tension V_{out} .

30 En outre le condensateur de filtrage C réalise un filtrage passe-bas de manière similaire au filtre LPF précédemment décrit en relation avec la figure 1.

Les deux interrupteurs SW1, SW2 de chacune des K unités d'amplification UA_j sont respectivement commandés par les K bits B_j ,

avec $0 \leq j \leq K-1$, d'un premier signal numérique généré par un moyen de commande MCOM.

Par exemple, l'interrupteur SW1(SW2) peut être réalisés par un transistor N-MOS(P-MOS), le signal représentant un bit B_j à l'état logique haut(bas) ayant alors une valeur analogique haute(basse), par exemple à VDD(GND), conduisant à un état passant du transistors SW1/SW2 ; le signal représentant un bit B_j à l'état logique bas/haut ayant alors une valeur analogique basse/haute, par exemple la masse GND/VDD, conduisant à un état bloqué du transistors SW1/SW2.

Les deux transistors SW1 et SW2 sont dimensionnés pour avoir une faible résistance en mode passant, afin d'optimiser la fonction d'amplification de l'unité d'amplification et une faible capacité parasite, afin d'optimiser la consommation du moyen de commande MCOM.

Par exemple, une région active de $1\mu\text{m}$ de largeur et 30nm de longueur pour le transistor SW1 et une région active de 400nm de largeur et 30nm de longueur pour le transistor SW2 sont des dimensions qui permettent d'obtenir un bon compromis entre la résistance en mode passant et la capacité parasite desdits transistors.

La transconductance équivalente G_m du circuit d'amplification CA est égale à la somme des transconductances des unités d'amplification UA_j en état alimentées (c'est-à-dire lorsque leurs interrupteurs SW1, SW2 sont fermés).

Ainsi, le premier signal numérique $B_0-B(K-1)$ généré par le moyen de commande MCOM permet, en alimentant ou non lesdites unités d'amplification $UA_0-UA(K-1)$, de commander la valeur de la transconductance équivalente G_m du circuit d'amplification CA.

Les transconductances des unités d'amplification UA_j ayant pour valeurs respectives $2^j g_m$, $0 \leq j \leq K-1$, le nombre représenté en binaire par le mot numérique formé des bits B_j , $0 \leq j \leq K-1$, est en tant que tel la valeur du coefficient A de la transconductance équivalente $G_m = A * g_m$.

En variante, les valeurs des transconductances des différentes unités d'amplification UA_j peuvent être toutes égales à la transconductance unitaire g_m , selon une échelle dite thermométrique.

Le coefficient A de la transconductance équivalente $G_m = A * g_m$ peut être facilement paramétré à partir des bits B_j au moyen d'un convertisseur de code binaire vers échelle thermométrique classique et connu en soi.

Le moyen de commande MCOM est configuré pour générer le premier signal numérique $B_0-B(K-1)$ de manière à faire varier temporellement le nombre A selon une sinusoïde quantifiée ayant sa fréquence égale à une fréquence d'intérêt.

Dans cet exemple, le circuit amplificateur CA délivre un signal de sortie V_{out} en mode commun, et le profil sinusoïdal est exprimé de signe constant (en raison d'une amplification à transconductance de signe constant) par exemple sous la forme $(A/2) + (A/2) * \sin(2\pi f_{LO} t)$, avec A la valeur maximale du gain de l'amplification, f_{LO} la fréquence d'intérêt et t le temps.

Comme il sera décrit dans la suite et en relation avec la figure 6, la sortie de l'amplificateur CA pourra également être réalisée en configuration de sortie différentielle.

Ainsi, dans chaque dispositif de réception DIS1-DISN, le circuit amplificateur CA réalise une transposition en bande de base du signal incident reçu par l'antenne ANT centré autour de ladite fréquence d'intérêt, par amplification du signal incident selon un profil sinusoïdal ayant ladite fréquence d'intérêt, ce profil sinusoïdal formant un signal de transposition ayant ladite fréquence d'intérêt.

Un convertisseur analogique-numérique ADC convertit ensuite de manière classique le signal V_{out} en un signal numérique, qui est traité de manière habituelle par des moyens de traitement de signaux numériques MTSN.

D'autre part, les dispositifs de réception DIS1-DISN peuvent comporter un moyen de mise en forme du bruit MMFB et un moyen de détection du spectre local MDSL, communiquant via une mémoire MEM.

La mémoire MEM peut être une mémoire volatile, par exemple du type SRAM, ou non-volatile, par exemple du type Flash.

Le moyen de mise en forme du bruit MMFB permet de modifier la forme spectrale du bruit issu d'une quantification.

5 En effet, la génération numérique du profil d'onde sinusoïdale comprend une erreur par rapport à une onde sinusoïdale idéale, causée par la quantification numérique dudit profil.

10 Le moyen de mise en forme du bruit MMFB permet, dans ladite génération numérique de profil sinusoïdal, de « déplacer » les composantes fréquentielles issues des erreurs de quantification vers d'autres fréquences.

Le moyen de détection du spectre local MDSL est par exemple connecté à l'antenne ANT et est capable de cartographier l'utilisation locale des différentes bandes de fréquences reçues par l'antenne ANT.

15 La cartographie comporte par exemple la distribution énergétique du spectre des fréquences reçues.

Le moyen de détection du spectre local MDSL peut être de réalisation classique.

20 Cependant, le moyen de détection du spectre local MDSL peut avantageusement employer le moyen de commande MCOM pour amplifier le spectre reçu localement par l'antenne ANT selon un profil de sinusoïde dont la fréquence varie sur tout le spectre.

25 Les signaux de sortie Vout sont ensuite traités par le moyen de détection du spectre local MDSL, par exemple selon un calcul de moyenne quadratique par bande de fréquences réalisé de manière numérique ou analogique.

30 Ces moyennes des signaux de sortie Vout par bande de fréquences forment une représentation de la cartographie de l'utilisation locale des différentes bandes de fréquences reçues par l'antenne ANT.

Le moyen de détection du spectre local MDSL enregistre ensuite ladite cartographie dans la mémoire MEM.

Afin d'éviter une utilisation excessive du moyen de détection du spectre local MDSL, le moyen de détection du spectre local est mis

en œuvre isolément, de manière discrète, par exemple lors de la première mise en route du système SYS ou lors de chaque démarrage du système SYS.

5 Fonctionnant en collaboration avec le moyen de détection du spectre local MDSL, le moyen de mise en forme du bruit MMFB permet d'éviter d'amplifier des fréquences indésirables.

 En effet, le moyen de mise en forme du bruit MMFB est capable de lire dans la mémoire MEM, et de déplacer les fréquences du bruit de quantification dans une zone de fréquences à faible énergie
10 d'émission détectée par le moyen de détection du spectre local MDSL.

 Cela permet de ne pas transposer le spectre reçu sur des fréquences indésirables comportant potentiellement un signal puissant qui pourrait faire écran au signal porté par la fréquence d'intérêt.

 Les moyens de commande des différents dispositifs de
15 réception DIS1-DISN sont rythmés par un unique signal d'horloge CLK.

 La figure 5 représente un exemple de schéma électronique d'une unité d'amplification UA0 de transconductance unitaire gm.

 L'unité d'amplification comporte un transistor PMOS P1 dont
20 la grille est connectée au nœud d'entrée I, et un transistor NMOS N2 dont la grille est également connectée au nœud d'entrée I.

 Les drains des transistors P1 et N2 sont connectés entre eux et forment le nœud de sortie unique O.

 La source du transistor P1 est reliée au drain d'un autre
25 transistor PMOS SW1 dont la source est reliée à la première borne BE1.

 Ledit autre transistor PMOS SW1 est commandé sur sa grille par le bit $\overline{B0}$ ayant la valeur logique complémentaire de celle du bit B0, et a pour fonction d'être un interrupteur commandable par un
30 signal numérique, en l'espèce le bit $\overline{B0}$.

 De manière similaire, la source du transistor N2 est reliée au drain d'un autre transistor NMOS SW2 dont la source est reliée à la deuxième borne BE2. Ledit autre transistor NMOS SW2 est commandé

sur sa grille par le bit B0 et a pour fonction d'être également un interrupteur commandable par un signal numérique, à savoir le bit B0.

Les deux interrupteurs SW1, SW2 sont par conséquent soit simultanément fermés, soit simultanément ouverts.

5 Les signaux $\overline{B0}$, B0 ont pour seules valeurs possibles VDD ou GND afin que les transistors SW1, SW2 soient passants ou bloqués sans conséquence sur la dynamique du signal de sortie Vout, quel que soit le signal d'entrée Vin.

10 En configuration de fonctionnement, c'est-à-dire lorsque les transistors SW1 et SW2 sont passants et peu résistifs, le signal d'entrée Vin, en fonction de sa grandeur et de son signe, rend plus ou moins passant l'un ou l'autre des transistors P1 et N2.

15 Plus précisément, pour une variation de tension négative δV_{in1} sur l'entrée I, le transistor P1 va écouler un surplus de courant δi_P de sa source vers son drain, avec $\delta i_P = g_{mP1} \delta V_{in1}$, g_{mP1} étant la transconductance effective du transistor P1.

20 De même, pour une variation de tension positive δV_{in2} sur le nœud d'entrée I, le transistor N2 va écouler un surplus de courant δi_N de son drain vers sa source, avec $\delta i_N = g_{mN2} \delta V_{in2}$, g_{mN2} étant la transconductance effective du transistor N2.

25 Par conséquent l'unité d'amplification génère un signal asymétrique ayant des valeurs positives et négatives, et cette configuration permet en outre de réutiliser le courant statique tout en doublant le courant écoulé dans le nœud de sortie O pour le même signal d'entrée Vin, la consommation énergétique étant ainsi fortement réduite.

30 Avantageusement en matière de linéarité du circuit amplificateur CA, les transconductances réelles g_{mP1} , g_{mN2} des transistors P1, N2 sont égales, afin que, pour des variations du signal d'entrée Vin opposées et d'amplitudes égales ($\delta V_{in1} = -\delta V_{in2}$), les variations des courants de sortie δi_N , δi_P soient d'intensités égales.

A cet égard, les unités d'amplifications peuvent être réalisées dans et sur un film semiconducteur totalement déserté situé sur une couche isolante enterrée, elle-même située sur un substrat porteur

semiconducteur, plus connu dans la technique par le terme de « substrat FDSOI » (acronyme tiré du terme anglais « Fully Depleted Silicon On Insulator »).

De manière habituelle, les transistors P1 et N2 sont situés au-dessus de caissons respectifs de conductivités de type N et de type P.

Ainsi, les régions actives des transistors P1 et N2 sont isolées de ces caissons par la couche isolante enterrée. Par conséquent cette isolation permet d'utiliser ledit caisson comme une seconde grille isolée, dite grille face-arrière (« back gate » en langue anglaise), afin de modifier le potentiel présent dans ladite région active.

Une telle modification du potentiel de la région active va modifier la conduction du transistor respectif et par conséquent changer la valeur de la transconductance effective dudit transistor.

Ainsi, un moyen d'équilibrage MEQ est configuré pour équilibrer les transconductances des transistors P1 et N2 à valeurs effectives égales, en appliquant un potentiel d'équilibrage sur une grille face-arrière située dans le caisson respectif d'au moins l'un des transistors P1 et N2.

Pour les autres unités d'amplification UA_j , $1 \leq j \leq K-1$, la valeur de leur transconductance respective peut par exemple être obtenue en montant en parallèle j unités d'amplifications UA_0 du type de celle décrite en relation avec la figure 5.

La figure 6 représente un mode de réalisation avantageux en matière de gain et de réduction du bruit, dans lequel la sortie du circuit amplificateur CA est en configuration différentielle.

Dans ce mode de réalisation, deux condensateurs C1, C2 de valeurs capacitives égales sont connectés en parallèle entre le nœud de sortie O du circuit d'amplification CA et la deuxième borne BE2 (ou masse) par l'intermédiaire d'un interrupteur SWC1, SWC2 respectif.

Un bit Bdiff généré par le moyen de commande MCOM commande simultanément l'ouverture d'un interrupteur SWC1/SWC2 et la fermeture de l'autre interrupteur SWC2/SWC1.

En d'autres termes, l'interrupteur SWC1 est commandé par le bit Bdiff, et l'interrupteur SWC2 est commandé par le complémentaire $\overline{Bdiff}$ du bit Bdiff.

5 Le signal de tension Vout+ aux bornes du condensateur C1 et le signal de tension Vout- aux bornes du condensateur C2 forment les signaux de sortie différentiels de l'amplificateur CA.

Le profil sinusoïdal de l'amplification commandée par le moyen de commande MCOM peut alors avantageusement avoir pour expression $A \cdot \sin(2\pi f_{Lot})$, augmentant le gain et diminuant le bruit.

10 Les figures 7A et 7B représentent des exemples d'appareils tels qu'un décodeur de télévision APPa, ou un téléphone portable APPb, comportant un système de réception parallèle SYS destiné à recevoir simultanément différentes trames de données transmises sur différentes bandes de fréquences et/ou destiné à recevoir une trame de données
15 transmise simultanément sur des bandes de fréquences discontinues.

L'invention n'est pas limitée à ces modes de réalisation mais en embrasse toutes les variantes.

Par exemple, alors qu'il a été décrit ci-avant des modes de réalisation prévoyant une transposition en bande de base du signal
20 analogique ayant un spectre centré sur une fréquence d'intérêt F en utilisant comme signal de transposition le signal sinusoïdal ayant la fréquence F, il sera possible d'effectuer une transposition du signal d'entrée dans une fréquence intermédiaire F-F0 en utilisant comme signal de transposition le signal sinusoïdal ayant la fréquence F0.

REVENDICATIONS

1. Circuit amplificateur (CA) possédant un nœud d'entrée (I) destiné à recevoir un signal d'entrée analogique (V_{in}) et un nœud de sortie (O) destiné à délivrer un signal de sortie analogique (V_{out}), le
5 circuit amplificateur (CA) comprenant K unités d'amplification à transconductance (U_{Aj}) couplées en parallèle entre le nœud d'entrée et le nœud de sortie, chaque unité d'amplification (U_{Aj}) comportant un transistor PMOS (P1) et un transistor NMOS (N2) dont les grilles sont couplées audit nœud d'entrée (I) et les drains audit nœud de sortie (O),
10 ainsi que deux premiers interrupteurs commandables (SW1, SW2) respectivement disposés entre une première borne (BE1) destinée à recevoir une tension d'alimentation et la source du transistor PMOS, et entre une deuxième borne (BE2) destinée à recevoir une tension de référence et la source du transistor NMOS, ledit circuit amplificateur
15 (CA) comprenant en outre un moyen de commande (MCOM) configuré pour générer un premier signal numérique de commande comportant K bits (B_j) commandant respectivement lesdits deux premiers interrupteurs (SW1, SW2) des K unités d'amplification (U_{Aj}).

2. Circuit selon la revendication 1, dans lequel lesdites unités
20 d'amplifications (U_{Aj}) sont disposées dans et sur un film semiconducteur totalement déserté situé sur une couche isolante enterrée, elle-même située sur un substrat porteur semiconducteur, lesdits transistors PMOS (P1) et NMOS (N2) étant situés au-dessus de caissons respectifs dudit substrat porteur, et lesdites unités
25 d'amplification comprennent un moyen d'équilibrage (MEQ) configuré pour équilibrer les transconductances des transistors PMOS et NMOS à valeurs effectives égales, en appliquant un potentiel d'équilibrage sur le caisson respectif d'au moins l'un des transistors PMOS et NMOS.

3. Circuit selon l'une quelconque des revendications 1 ou 2,
30 comportant un condensateur de filtrage (C) disposé entre le nœud de sortie (O) et la deuxième borne (BE2).

4. Circuit selon l'une quelconque des revendications 1 ou 2, dans lequel deux condensateurs différentiels (C1, C2) de valeurs

capacitives égales sont couplés en parallèle entre le nœud de sortie (O) et la deuxième borne (BE2), chacun par l'intermédiaire d'un deuxième interrupteur commandable (SWC1, SWC2) respectif, le moyen de commande (MCOM) étant configuré pour générer un bit (Bdiff) commandant lesdits interrupteurs dans des états simultanément inverses, les tensions présentes aux bornes desdits condensateurs différentiels formant un signal de sortie différentiel (Vout+, Vout-).

5 5. Circuit selon l'une quelconque des revendications précédentes, dans lequel les K unités d'amplification (UAj) présentent des valeurs de transconductance respectivement égales à 2^j , avec j variant de 0 à K-1.

10 6. Circuit selon l'une quelconque des revendications précédentes, dans lequel le moyen de commande (MCOM) est configuré pour délivrer les bits (Bj) dudit premier signal numérique de commande de telle sorte que la somme des produits des valeurs des bits par les valeurs de transconductance des unités d'amplification (UAj) qu'ils commandent suive une évolution sinusoïdale à une fréquence d'intérêt.

15 7. Dispositif de réception (DIS1-DISN) comprenant :
20 - une antenne (ANT), un étage de transformation de fréquence couplé à l'antenne et configuré pour effectuer une transposition de fréquence du signal reçu (Vin) par ladite antenne,

 - un convertisseur analogique-numérique (ADC) couplé à la sortie (O) de l'étage de transposition de fréquence (CA) et

25 - des moyens de traitement de signaux numériques (MTSN) couplés à la sortie du convertisseur analogique-numérique,

 l'étage de transposition de fréquence comprenant un circuit amplificateur (CA) selon l'une quelconque des revendications précédentes.

30 8. Dispositif selon la revendication 7, le signal reçu ayant une bande centrée sur une fréquence d'intérêt, dans lequel le circuit d'amplification (CA), selon la revendication 6, est configuré pour effectuer une transposition de fréquence, éventuellement en bande de

base, du signal reçu (V_{in}) sur ladite antenne (ANT) à l'aide du signal numérique sinusoïdal ayant ladite fréquence d'intérêt.

5 9. Dispositif selon l'une quelconque des revendications 7 ou 8, comportant un moyen de détection du spectre local (MDSL) configuré pour détecter la puissance rayonnée localement par bande de fréquences et un moyen de mise en forme du bruit (MMFB) configuré pour, dans ladite représentation numérique d'onde sinusoïdale, déplacer un bruit de quantification sur des fréquences situées dans au moins une bande de fréquences qui rayonne localement le moins de
10 puissance, détectée(s) par le moyen de détection du spectre local (MDSL).

10. Dispositif selon la revendication 9, dans lequel le moyen de détection du spectre local (MDSL) est configuré pour détecter la puissance rayonnée localement par bande de fréquences en employant
15 le moyen de commande (MCOM) pour effectuer des transpositions, éventuellement en bande de base, de toutes les bandes de fréquences du signal reçu (V_{in}) et en calculant la moyenne quadratique du signal de sortie (V_{out}) par bande de fréquences.

20 11. Dispositif selon l'une quelconque des revendications 9 ou 10, comportant une mémoire (MEM), dans lequel ledit moyen de détection du spectre local (MDSL) est configuré pour être mis en œuvre isolément et enregistrer dans la mémoire (MEM) ladite puissance rayonnée localement par bande de fréquences, le moyen de mise en forme du bruit (MMFB) étant configuré pour pouvoir lire dans
25 la mémoire (MEM).

12. Système de réception parallèle (SYS) destiné à recevoir simultanément différentes trames de données transmises sur différentes bandes de fréquences, comportant une pluralité de dispositifs de réception (DIS1-DISN) selon l'une quelconque des revendications 9 à
30 11, dans lequel le circuit amplificateur (CA) de chaque dispositif de réception (DIS1-DISN) est configuré pour effectuer respectivement des transpositions de fréquence, éventuellement en bande de base, des différentes trames de données.

13. Système de réception parallèle (SYS) destiné à recevoir une trame de données partagées et transmises simultanément sur plusieurs bandes de fréquences discontinues, comportant une pluralité de dispositifs de réception (DIS1-DISN) selon l'une quelconque des revendications 9 à 11, dans lequel le circuit amplificateur (CA) de chaque dispositif de réception (DIS1-DISN) est configuré pour effectuer respectivement des transpositions de fréquence, éventuellement en bande de base, des différentes bandes de fréquences discontinues.

14. Appareil électronique, tel qu'un téléphone portable (APPb) ou un décodeur de télévision (APPa), comportant un système de réception parallèle (SYS) selon la revendication 12.

15. Appareil électronique, tel qu'un téléphone portable (APPb) ou un décodeur de télévision (APPa), comportant un système de réception parallèle (SYS) selon la revendication 13.

1/4
FIG.1
ART ANTERIEUR

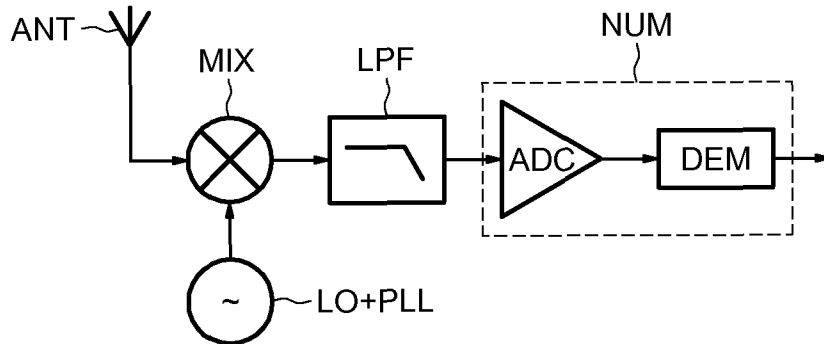


FIG.2
ART ANTERIEUR

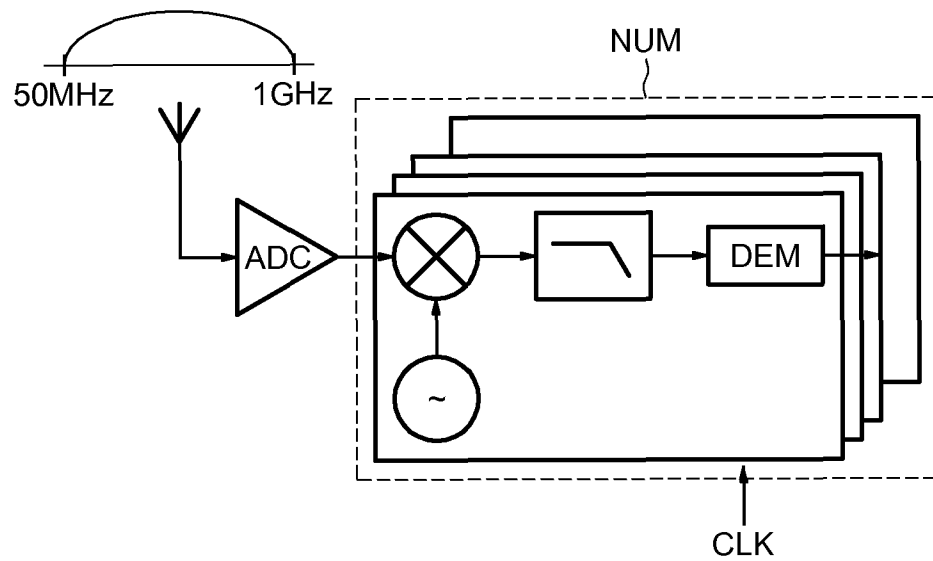


FIG.3
ART ANTERIEUR

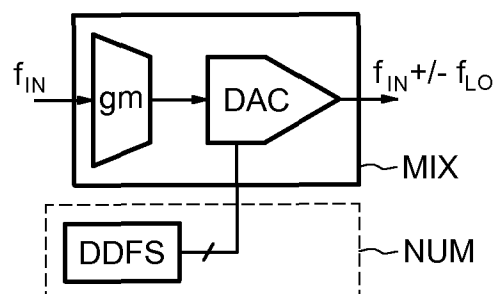
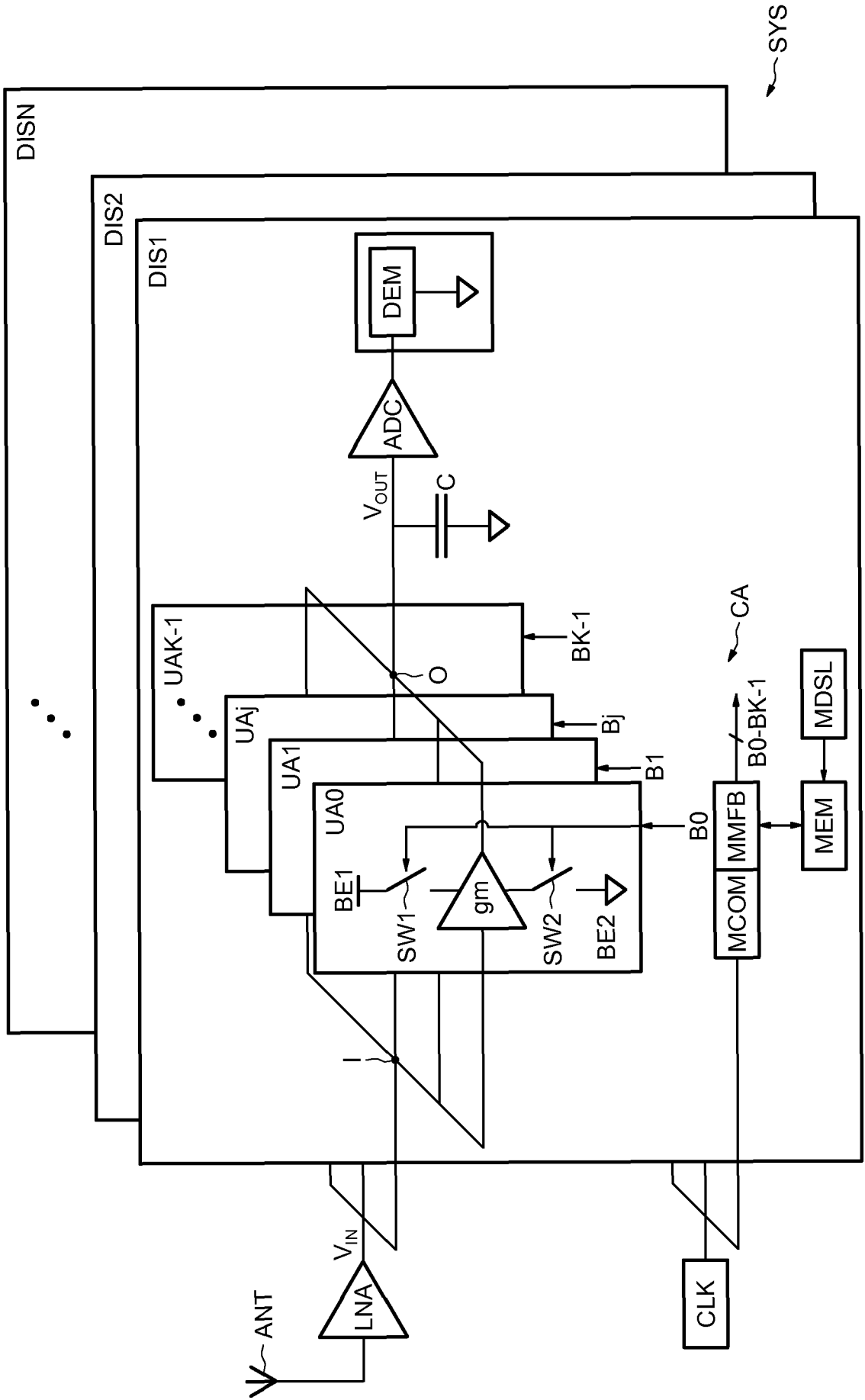


FIG.4



3/4
FIG.5

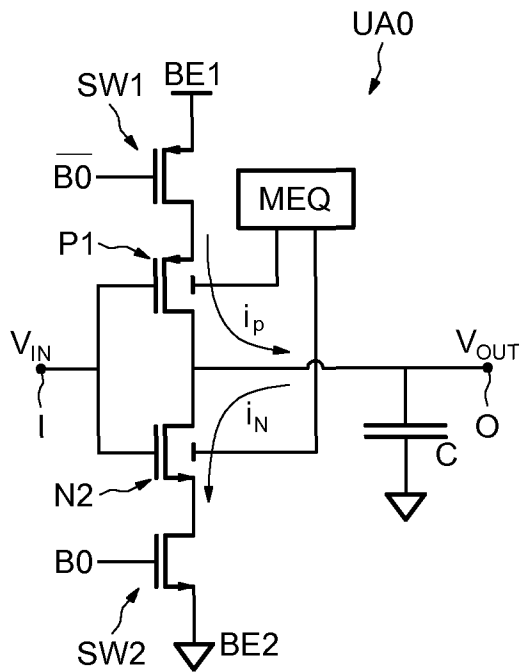
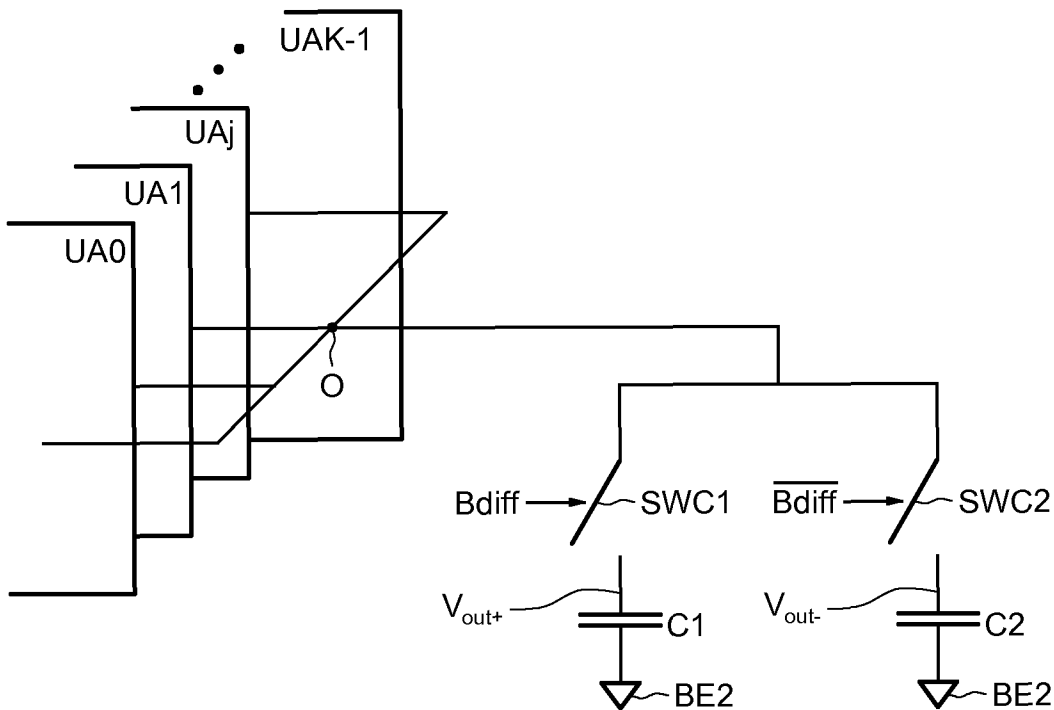


FIG.6



4/4
FIG.7A

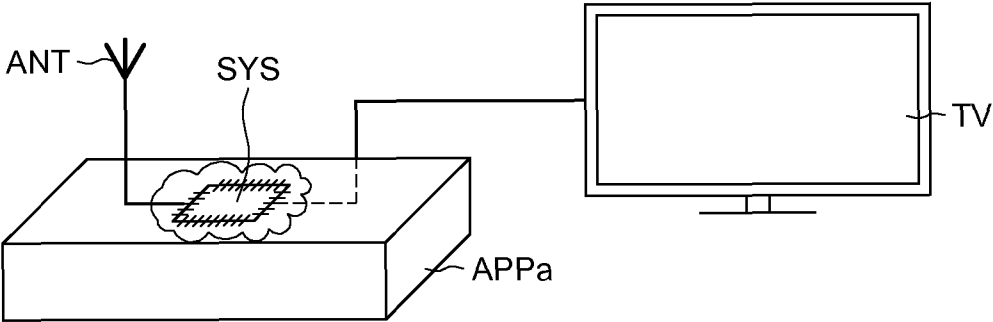
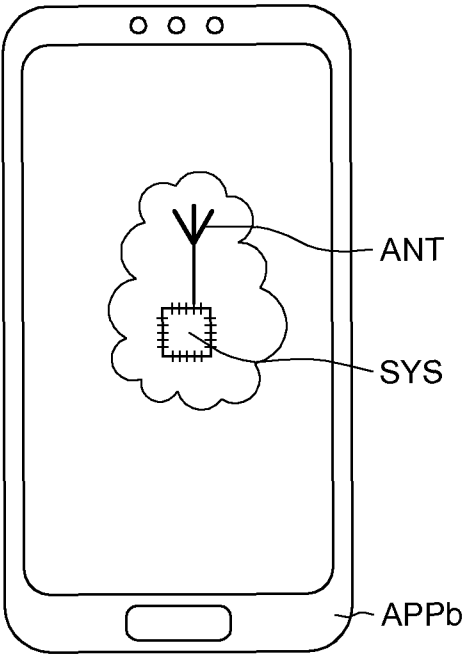


FIG.7B



INTERNATIONAL SEARCH REPORT

International application No
PCT/FR2016/052854

A. CLASSIFICATION OF SUBJECT MATTER
INV. H03D7/12 H03D7/14
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03D H03F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EP0-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	ZHIYI YU ET AL: "An asynchronous array of simple processors for dsp applications", DIGEST OF TECHNICAL PAPERS / 2006 IEEE INTERNATIONAL SOLID-STATE CIRCUITS CONFERENCE : SAN FRANCISCO, CA, 5 - 9 FEBRUARY 2006, IEEE SERVICE CENTER, PISCATAWAY, NJ , US, 6 February 2006 (2006-02-06), pages 1696-1705, XP031741762, ISBN: 978-1-4244-0079-9 figure 23.6.4 ----- -/--	1-6



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

25 July 2017

Date of mailing of the international search report

01/08/2017

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Schnabel, Florian

INTERNATIONAL SEARCH REPORT

International application No
PCT/FR2016/052854

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	Bilal I Abdulrazzaq ET AL: "A review on high-resolution CMOS delay lines: toward sub-picosecond jitter performance Background", 12 April 2016 (2016-04-12), XP055391468, DOI: 10.1186/s40064-016-2090-z Retrieved from the Internet: URL: https://springerplus.springeropen.com/track/pdf/10.1186/s40064-016-2090-z?site=springerplus.springeropen.com [retrieved on 2017-07-17] figure 13	1-6
A	----- EP 2 246 975 A1 (NXP BV [NL]) 3 November 2010 (2010-11-03) figures 4,7,9,11	7-15
A	----- US 2015/126140 A1 (UN KA-FAI [CN] ET AL) 7 May 2015 (2015-05-07) figure 8c -----	7-15

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/FR2016/052854

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
EP 2246975	A1	03-11-2010	CN 102414981 A	11-04-2012
			EP 2246975 A1	03-11-2010
			US 2012105128 A1	03-05-2012
			WO 2010125506 A2	04-11-2010

US 2015126140	A1	07-05-2015	NONE	

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°
PCT/FR2016/052854

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
INV. H03D7/12 H03D7/14
ADD.

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)
H03D H03F

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	ZHIYI YU ET AL: "An asynchronous array of simple processors for dsp applications", DIGEST OF TECHNICAL PAPERS / 2006 IEEE INTERNATIONAL SOLID-STATE CIRCUITS CONFERENCE : SAN FRANCISCO, CA, 5 - 9 FEBRUARY 2006, IEEE SERVICE CENTER, PISCATAWAY, NJ , US, 6 février 2006 (2006-02-06), pages 1696-1705, XP031741762, ISBN: 978-1-4244-0079-9 figure 23.6.4 ----- -/-	1-6

☒ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités:

"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent

"E" document antérieur, mais publié à la date de dépôt international ou après cette date

"L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)

"O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens

"P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention

"X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément

"Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier

"&" document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

25 juillet 2017

Date d'expédition du présent rapport de recherche internationale

01/08/2017

Nom et adresse postale de l'administration chargée de la recherche internationale

Office Européen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Schnabel, Florian

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/FR2016/052854

C(suite). DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	Bilal I Abdulrazzaq ET AL: "A review on high-resolution CMOS delay lines: toward sub-picosecond jitter performance Background", 12 avril 2016 (2016-04-12), XP055391468, DOI: 10.1186/s40064-016-2090-z Extrait de l'Internet: URL: https://springerplus.springeropen.com/track/pdf/10.1186/s40064-016-2090-z?site=springerplus.springeropen.com [extrait le 2017-07-17] figure 13	1-6
A	----- EP 2 246 975 A1 (NXP BV [NL]) 3 novembre 2010 (2010-11-03) figures 4,7,9,11	7-15
A	----- US 2015/126140 A1 (UN KA-FAI [CN] ET AL) 7 mai 2015 (2015-05-07) figure 8c -----	7-15

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°

PCT/FR2016/052854

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 2246975	A1	03-11-2010	CN 102414981 A	11-04-2012
			EP 2246975 A1	03-11-2010
			US 2012105128 A1	03-05-2012
			WO 2010125506 A2	04-11-2010

US 2015126140	A1	07-05-2015	AUCUN	
