



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

211510

(11)

(B1)

/22/ Přihlášeno 07 02 79
/21/ /PV 823-79/

(51) Int. Cl.³
G 06 F 5/00

(40) Zveřejněno 31 07 81

(45) Vydáno 15 02 83

(75)

Autor vynálezu

TOMANEK ERVIN, ROPICE, FEBER STANISLAV ing.,
BOCEK KAREL ing. CSc., BYSTRICE nad Olší

(54) Zapojení k řízení průchodu signálu

1

Vynález se týká zapojení k řízení průchodu signálu, zejména v oblasti jednoúčelových diskretních automatů.

Na úrovni známého stavu techniky řídí diskretní automaty jednotlivé pohony výrobního zařízení hladinovými signály, jejichž časové trvání je shodné s předpokládaným časovým trváním pohybového stavu příslušného pohonu, popřípadě impulsními signály, vymezujícími začátek a konec tohoto pohybového stavu.

Nevýhodou známého stavu techniky je skutečnost, že uvedením jednotlivého pohonu do pohybového stavu se uvolňuje přívod energie do tohoto pohonu nezávisle na skutečném průběhu tohoto pohybového stavu, například nezávisle na nepředpokládaných překážkách, nárůstu zatížení, zeseknutí, nedosažení předpokládané úrovně a podobné havárie.

Tyto nevýhody odstraňuje zapojení k řízení průchodu signálu podle vynálezu, jehož podstata spočívá v tom, že jeden vstup je spojen se vstupem časového obvodu, jehož výstup je spojen s jedním vstupem kombinačního obvodu a se vstupem hradla, druhý vstup je spojen s řídícím vstupem tohoto hradla, jehož výstup je spojen se záznamovým vstupem paměťového obvodu, třetí vstup je spojen s mazacím vstupem tohoto paměťového obvodu, jehož výstup je spojen s druhým vstupem tohoto kombinačního obvodu, kde výstup tohoto kombinačního obvodu je spojen s výstupem zapojení.

Jako časový obvod se rozumí takový logický obvod, kde signál zvolené logické úrovně přivedený na vstup tohoto obvodu způsobuje vybudování signálu zvolené logické úrovně na výstupu tohoto obvodu po dobu časového intervalu konstantní délky, nezávisle na časovém trvání signálu na vstupu tohoto obvodu.

211510

Jako hradlo se rozumí takový logický obvod, kde signál zvolené logické úrovně přivedený na řídicí vstup tohoto hradla uvolňuje průchod signálu ze vstupu tohoto hradla na výstup tohoto hradla.

Jako paměťový obvod se rozumí libovolný paměťový prvek, například klopný obvod, kde signál zvolené logické úrovně přivedený na záznamový vstup způsobuje vybuzení signálu zvolené logické úrovně na výstupu tohoto paměťového obvodu, a signál zvolené logické úrovně přivedený na mazací vstup tohoto paměťového obvodu způsobuje zánik signálu zvolené logické úrovně na výstupu tohoto obvodu.

Jako kombinační obvod se rozumí obvod s funkcí logického součtu, logického součinu apod.

Předností zapojení k řízení průchodu signálů podle vynálezu je časově omezené předběžné a podmíněné následné vybuzení řídicího signálu na výstupu tohoto zapojení determinované signály zvolené logické úrovně na vstupech tohoto zapojení a časovým sledem jejich vzniku. Předností je zejména schopnost rozlišovat podle předem stanovených podmínek poruchový stav a zamezit vznik havárie zamezením vybuzení následného řídicího signálu.

Zapojení k řízení průchodu signálu podle vynálezu je v příkladném provedení znázorněno na přiloženém výkrese. Na obrázku je znázorněn první vstup A spojený se vstupem t časového obvodu T, jehož výstup je spojen s jedním vstupem k₁ kombinačního obvodu K. Výstup tohoto časového obvodu je dále spojen se vstupem h hradla H, jehož řídicí vstup z je spojen s druhým vstupem B. Výstup tohoto hradla je spojen se záznamovým vstupem p₁ paměťového obvodu P, třetí vstup C je spojen s mazacím vstupem p₂ tohoto paměťového obvodu, a výstup tohoto paměťového obvodu je spojen s druhým vstupem k₂ kombinačního obvodu K, jehož výstup je spojen s výstupem X zapojení.

Funkce zapojení k řízení průchodu signálu podle obr. 1 je taková, že ve výchozím stavu jsou na vstupech A, B, C signály logické nuly. Dále se předpokládá vymazaný stav paměťového obvodu P, tj. signál logické nuly na jeho výstupu. Za tohoto stavu je na výstupu kombinačního obvodu K s funkcí logického součtu signál logické nuly.

Přivedením signálu logické jedničky na první vstup A, například stlačením tlačítka, vybuzením čidla napojeného na tento vstup přichází na vstup t časového obvodu T signál logické jedničky, který způsobuje vybuzení signálu logické jedničky na výstupu tohoto časového obvodu po dobu časového intervalu konstantní délky závislé pouze na vlastnostech použitého konkrétního časového obvodu. Vhodnou volbou časového obvodu lze tento interval optimálně přizpůsobovat zadaným požadavkům.

Signál logické jedničky přechází z výstupu časového obvodu T na jeden vstup k₁ kombinačního obvodu K a vzhledem k funkci logického součtu tohoto obvodu přechází na jeho výstup a na výstup X zapojení, a přechází zároveň na vstup h hradla H. Po dobu uzavřeného stavu tohoto hradla je na výstupu tohoto hradla signál logické nuly.

Přijde-li během časového intervalu vybuzeného stavu časového obvodu T signál logické jedničky na druhý vstup B, chod signálu logické jedničky ze vstupu h na výstup tohoto hradla.

Tento signál logické jedničky přechází z výstupu hradla H na záznamový vstup p₁ paměťového obvodu P a způsobuje trvalé vybuzení signálu logické jedničky na výstupu tohoto paměťového obvodu P. Tento signál logické jedničky přechází dále na druhý vstup k₂ kombinačního obvodu K a vzhledem k funkci logického součtu tohoto obvodu přechází na jeho výstup a na výstup X zapojení.

Takto vybuzený signál logické jedničky na výstupu X zapojení trvá tedy po dobu vybuzeného stavu paměťového obvodu P. Následným přivedením signálu logické jedničky na třetí vstup C přichází signál logické jedničky na mazací vstup p₂ paměťového obvodu P a způsobuje vymazání to-

hoto obvodu, tj. zánik signálu logické jedničky na výstupu tohoto obvodu a na výstupu X zapojení.

Praktické aplikace zapojení k řízení průchodu signálu podle vynálezu spadají do oboru řídicích automatů výrobních zařízení. Jedná se například o předběžné a definitivní vysílání řídicího signálu spojeného se zpětnou kontrolou vyvolávaného úkonu na časový průběh tohoto řídicího signálu. U reálných výrobních úkonů probíhajících s konečnou rychlostí je skončení jednotlivého výrobního úkonu zpožděno. Přitom začátek a konec tohoto úkonu, například přechod z jedné krajní do druhé krajní polohy přímočarého motoru je kontrolován snímači polohy. Při vzniku řídicího signálu a jeho příchodu na první vstup A se předpokládá skutečný rozběh tohoto motoru, spojený se změnou stavu snímače polohy během časového intervalu časového obvodu T. Tato změna stavu tohoto snímače spojeného s druhým vstupem B vyvolává vznik signálu logické jedničky na tomto vstupu B a na řídicím vstupu H hradla H otevření průchodu tohoto hradla a vybuzení paměťového obvodu P.

Přivedením signálu logické jedničky na třetí vstup C přechází tento signál na mazací vstup P₂ paměťového obvodu P, způsobuje vymazání tohoto obvodu a obnovení výchozího stavu zapojení. Jedná se například o snímač polohy v druhé krajní poloze, který způsobuje vrácení příslušného motoru do výchozího stavu.

Při poruchovém stavu se změna stavu snímače polohy během časového intervalu časového obvodu T nedostavuje, paměťový obvod se nevybudí a řídicí signál na výstupu X zapojení zanikne současně se zánikem signálu logické jedničky na výstupu časového obvodu T na konci tohoto časového intervalu, a příslušný motor popřípadě výrobní úkon se zastaví. Tím se zabrání případnému přetížení, násilnému přemáhání překážek a podobně.

Při použití kombinačního obvodu K s funkcí logického součinu je chování zapojení podle obrázku poněkud odlišné, a představuje praktickou realizaci řídicího signálu podmíněného dvěma rozdílně vznikajícími vstupními signály na prvním vstupu A a na druhém vstupu B, s omezením časového trvání tohoto řídicího signálu časovým intervalem časového obvodu T.

Zapojení k řízení průchodu signálů podle vynálezu se uplatňuje při konstrukci řídicích automatů ve výrobních linkách. Zcela konkrétní uplatnění nachází v oblasti řízení přímočarých motorů.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení k řízení průchodů signálů složené z logických obvodů vyznačené tím, že první vstup /A/ je spojen se vstupem /t/ časového obvodu /T/, jehož výstup je spojen s jedním vstupem /k₁/ kombinačního obvodu /K/ a se vstupem /h/ hradla /H/, druhý vstup /B/ je spojen s řídicím vstupem /H/ tohoto hradla /H/, jehož výstup je spojen se záznamovým vstupem /p₁/ paměťového obvodu /P/, třetí vstup /C/ je spojen s mazacím vstupem /p₂/ tohoto paměťového obvodu /P/, jehož výstup je spojen s druhým vstupem /k₂/ tohoto kombinačního obvodu /K/, kde výstup tohoto kombinačního obvodu je spojen s výstupem X zapojení.

