(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
G11C 7/00

(45) 공고일자 1999년12월01일
(11) 등록번호 10-0232553
(24) 등록일자 1999년09월07일

(21) 출원번호 10-1996-0072354
(22) 출원일자 1996년12월26일
(65) 공개번호 특1997-0051126
(43) 공개일자 1997년07월29일
(30) 우선권주장 95-342757 1995년12월28일 일본(JP)

(73) 특허권자 후지쓰 가부시키가이샤 아끼구사 나오유끼
일본국 가나가와켄 가와사키시 나카하라꾸 가미고다나카 4초메 1-1
(72) 발명자 세끼야마 아끼노리
일본국 아이찌켄 가수가이시 꼬조지쪼오 2쪼오메 1844-2 후지쓰 브이 엘 에스 아이 가부시키가이샤 내
(74) 대리인 문기상, 조기호

심사관 : 반성원

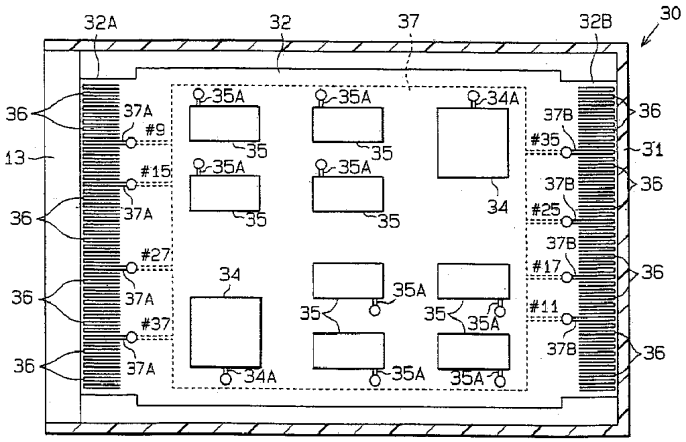
(54) 메모리카드

요약

본 발명의 목적은 전원배선의 전압을 안정화시킬 수 있는 메모리카드를 용이하게 제조함에 있다.

프린트배선기판(32)은 다층기판이며, 그 1층에는 전면에 걸쳐 전원배선이 설비된다. 기판(32)에는 배선(37)을 형성한 면과는 별도의 면에 메모리LSI(35)가 탑재된다. 기판(32)의 변(32A, 32B)에는 복수의 신호선(36)이 레이아우트된다. 변(32A)에는 전원배선(37)에 접속된 인입배선(37A)이 인터페이스 커넥터(13)의 5V계의 전원단자에 대응하여 레이아우트된다. 변(32B)에는 전원배선(37)에 접속된 인입배선(37B)이 커넥터(13)의 3V계의 전원단자에 대응하여 레이아우트된다. 변(32A)에 커넥터(13)를 접속하면 5V계 전원용의 메모리카드(30)가 구성된다.

대표도



명세서

도면의 간단한 설명

제1도는 제1실시예의 메모리카드를 나타낸 평단면도.

제2도는 제1도 메모리카드의 요부를 나타낸 확대단면도.

제3도는 제1실시예의 메모리카드를 나타낸 개략도.

제4도는 인터페이스 커넥터의 정면도.

제5도는 제2실시예의 메모리카드를 나타낸 평단면도.

제6도는 제2실시예의 메모리카드를 나타낸 개략도.

제7도는 제3실시예의 메모리카드를 나타낸 평단면도.

제8도는 제4실시예의 메모리카드를 나타낸 평단면도.

제9도는 제4실시예의 메모리카드를 나타낸 개략도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 메모리장치를 탑재한 메모리카드에 관한 것이다.

근년에 와서 메모리카드에 탑재도는 메모리장치인 메모리LSI는 통상의 5V(볼트)품 이외에 3.3V품이 개발되어 있다. 금후에도 이와 같은 메모리LSI는 보다 저전압화의 방향으로 진전해 나갈 것이다. 따라서 메모리카드도 그 탑재하는 메모리LSI의 전원전압에 대응한 제품을 시의적절하게 제공할 필요가 있다.

제9도는 종래의 메모리카드(10)의 개략도를 나타낸 것이며, 메모리카드(10)는 케이스(11)와, 케이스(11) 내에 수용된 프린트배선기판(12)과, 인터페이스 커넥터(13)를 갖춘다. 이 메모리카드(10)는 5V계이며, 프린트배선기판(12)에는 5V계 전원으로 동작하는 버퍼(IC14)가 탑재됨과 동시에 5V계 전원으로 동작하는 메모리LSI(15)가 탑재된다.

프린트배선기판(12)상에는 열번지 스트로브신호 CAS 바용, 행번지 스트로브신호 RAS 바용, 제어신호용, 번지신호용 및 데이터신호음이 복수의 신호선(16)이 설치되어 있다. 또 프린트배선기판(12)상에는 버퍼(IC14) 및 메모리LSI(15)등에 전원을 공급하기 위한 전원배선(17)이 설치됨과 동시에 5V계 전원(5.0V)을 공급하기 위한 보조배선(18)과 3V계 전원(3.3V)을 공급하기 위한 보조배선(19)이 설치되어 있다.

상기 프린트배선기판(12)에 장착되는 인터페이스 커넥터(13)는 규격화되어 있으며, 제4도에 나타낸 바와 같이 상단에 44개의 단자(#1~#44)와, 하단에 44개의 단자(#45~#88)의 합계 88개의 단자를 갖춘다. 이들 단자중에서 전원단자의 위치는 사용되는 전원전압의 값에 따라 각각 다르게 되어 있으며, 5V계의 전원단자는 상기 보조배선(18)에 접속되고, 3V계의 전원단자는 상기 보조배선(19)에 접속된다. 다른 단자는 상기 복수의 신호선(16)에 각각 접속된다.

이 메모리카드(10)는 5V계 전원으로 동작하기 때문에 보조배선(18)과 전원배선(17) 사이에 점퍼소자(20)를 삽입함으로써, 전원배선(17)에 공급하는 전원전압을 5.0V로 전환하도록 하고 있다. 메모리카드(10)의 전원전압이 3V계 전원이 경우에는 보조배선(19)과 전원배선(17) 사이에 점퍼소자(20)가 삽입되어, 전원배선(17)에 공급하는 전원전압이 3.3V로 전환된다.

발명이 이루고자 하는 기술적 과제

상기와 같이 종래의 메모리카드(10)는 보조배선(18, 19)과 전원배선(17) 사이에 점퍼소자(20)가 삽입된다. 따라서 메모리카드(10)내에 대전류가 흐르면 점퍼소자(20)가 저항성분으로서 작용하여, 점퍼소자(20)에서 전압강하가 커져서 전원배선(17)의 전압이 불안정하게 되는 문제가 있었다.

본 발명은 상기 문제점을 해결하기 위하여 이루어진 것으로서, 그 목적은 전원배선의 전압을 안정화시킬 수 있는 메모리카드를 용이하게 제조하는데 있다.

발명의 구성 및 작용

상기의 목적을 달성하기 위하여 청구항 1 발명의 메모리카드는, 프린트배선기판에는 전원배선에 접속되고, 또한 전원전압의 값에 대응하는 상이한 레이아우트의 인입배선을 각각 갖춘 복수의 배선군을 설치하고, 탑재되는 메모리장치의 전원전압의 값에 대응한 레이아우트의 인입배선을 갖춘 배선군에 대하여 인터페이스 커넥터를 접속하였다.

청구항 2 발명의 메모리카드는, 탑재되는 메모리장치의 전원전압의 값에 대응한 레이아우트의 인입배선을 갖춘 배선군을 포함한 복수의 배선군에 대하여 개별적으로 인터페이스 커넥터를 접속하였다.

청구항 3 발명의 메모리카드는, 프린트배선기판은 다층기판으로 구성하고, 상기 다층기판의 1층 전체에 전원배선을 할당하고 있다.

청구항 1 발명에서는 프린트배선기판에는 전원전압의 값에 대응한 상이한 레이아우트의 인입배선을 갖춘 배선군이 설치되어 있으므로, 탑재되는 메모리장치의 전원전압의 값에 대응한 레이아우트의 인입배선을 갖춘 배선군에 대해 인터페이스 커넥터를 접속함으로써, 메모리카드가 용이하게 제조된다. 이때 인입배선 및 전원배선내에 저항성분은 존재하지 않기 때문에 인입배선 및 전원배선에서 전압강하는 없어 전원배선의 전압이 안정화된다.

청구항 2 발명에서는 청구항 1 발명의 작용 이외에 사용하는 전원전압의 값에 대응한 메모리장치를 프린트배선기판상에 탑재하는 것만으로 메모리카드가 용이하게 제조된다.

청구항 3 발명에서는 다층기판의 1층 전체에 전원배선이 할당되어 있으므로, 전원배선의 저항성분은 존재하지 않기 때문에 전원배선의 전압이 안정화된다.

[실시예]

[제1실시예]

이하 본 발명은 구체화한 제1실시예의 메모리카드를 제1도~제4도에 따라 설명한다. 그리고 설명의 편의상 제9도와 마찬가지 구성에 대해서는 동일한 부호를 붙여서 설명한다.

제3도는 본 실시예의 메모리카드(30)의 개략도를 나타내며, 메모리카드(30)는 케이스(31)와, 케이스(31)

내에 수용된 프린트배선기판(32)과, 인터페이스 커넥터(13)를 갖춘다. 이 메모리카드(30)는 5V계이며, 프린트배선기판(32)상에는 5V계 전원으로 동작하는 버퍼IC(34)가 탑재됨과 동시에 5V계 전원으로 동작하는 메모리장치인 복수의 메모리LSI(35)가 탑재되어 있다.

프린트배선기판(32)상에는 열번지 스트로브신호 CAS 바용, 행번지 스트로브신호 RAS 바용, 번지신호용 및 데이터신호용의 복수의 신호선(36)이 설치되어 있다. 또 프린트배선기판(32)상에는 버퍼IC(34) 및 메모리LSI(35)등에 전원을 공급하기 위한 전원배선(37)이 설치되어 있다.

제1도에 나타낸 바와 같이 본 실시예의 프린트배선기판(32)은 장방형상을 이루는 다층기판이다. 제2도에 나타낸 바와 같이 프린트배선기판(32)의 제1층 및 제4층에는 상기 복수의 신호선(36)이 설치되고, 제2층에는 거의 전체에 걸쳐서 전원 Vcc를 공급하기 위한 면형상의 전원배선(37)이 설치되어 있다. 프린트배선기판(32)의 제3층에는 거의 전체에 걸쳐서 접지측의 면형상의 전원배선(37)이 설치되어 있다.

상기 버퍼IC(34) 및 메모리LSI(35)는 프린트배선기판(32)의 제1층 및 제4층에 탑재되어 있으며, 그것들은 전원 핀(34A, 35A)은 관통구멍을 통해서 전원배선(37)에 접속되어 있다.

제1도에 나타낸 바와 같이 프린트배선기판(32)의 짧은 변(32A)에는 인터페이스 커넥터(13)가 장착되어 있다. 인터페이스 커넥터(13)는 규격화되어 있으며, 제4도에 나타낸 바와 같이 상단에 44개의 단자(#1~#44)와, 하단에 44개의 단자(#45~#88)의 합계 88개의 단자를 갖춘다. 이들 단자중에서 전원단자의 위치는 사용되는 전원계에 따라 각가 다르게 되어 있으며, 5V계의 전원단자는 단자 #9, #15, #27, #37이며, 3V계의 전원단자는 단자 #11, #17, #25, #35이다.

제1도에 나타낸 바와 같이 프린트배선기판(32)의 짧은 변(32A)에는 상기 복수의 신호선(36)이 레이아우트되어 있다. 또 짧은 변(32A)에는 전원배선(37)에 접속된 4개의 인입배선(37A)이 설치되어 있다. 제2도에 나타낸 바와 같이 4개의 인입배선(37A)은 상기 인터페이스 커넥터(13)의 5V계의 전원단자(13A)인 단자 #9, #15, #27, #37에 대응하도록 레이아우트되어 있다. 4개의 인입배선(37A) 및 복수의 신호선(36)에 의하여 1개의 배선군이 구성되어 있고, 4개의 인입배선(37)은 4개의 전원단자(13A)에 각각 접속되어 있다.

프린트배선기판(32)의 짧은 변(32B)에는 전원배선(37)에 접속된 4개의 인입배선(37B)은 상기 인터페이스 커넥터(13)의 3V계의 전원단자(13A)인 단자 #11, #17, #25, #35에 대응하도록 레이아우트되어 있다. 4개의 인입배선(37B) 및 복수의 신호선(36)에 의해 1개의 배선군이 구성되어 있다.

따라서 아래의 표 1에 나타낸 바와 같이 짧은 변(32A)에 인터페이스 커넥터(13)를 접속하고, 이 인터페이스 커넥터(13)를 케이스(31)로부터 노출시킴으로써 5V계 전원용의 메모리카드(30)가 구성된다. 또 짧은 변(32B)에 인터페이스 커넥터(13)를 접속하여 그 인터페이스 커넥터(13)를 케이스(31)로부터 노출시키면 3V계 전원용의 메모리카드가 구성된다.

[표 1]

카드의 종별		5V계	3V계
전원단자	#9	5.0V	NC
	#15	5.0V	NC
	#27	5.0V	NC
	#37	5.0V	NC
	#11	NC	3.3V
	#17	NC	3.3V
	#25	NC	3.3V
	#35	NC	3.3V

상기 표 1에서 NC는 논 커넥션(무접속)상태를 나타낸다.

본 실시예는 하기와 같은 효과가 있다.

(1) 프린트배선기판(32)은 2개의 짧은 변(32A, 32B)에 대해 탑재되는 버퍼IC(34) 및 메모리LSI(35)의 전원전압의 값에 대응하여 상이한 레이아우트의 인입배선(37A, 37B)를 설치하였다. 그 때문에 2개의 짧은 변(32A, 32B)중의 한쪽에 대해 인터페이스 커넥터(13)를 접속함으로써, 소망하는 전원전압으로 동작하는 메모리카드(30)를 용이하게 제조할 수가 있다.

(2) 프린트배선기판(32)의 2개의 짧은 변(32A, 32B)의 인입배선(37A, 37B)은 전원배선(37)과 일체이기 때문에 인입배선(37A, 37B) 및 전원배선(37)에 저항성분은 존재하지 않는다. 따라서 메모리카드(30)내에 대전류가 흘려도 인입배선(37A, 37B) 및 전원배선(37)의 전압강하가 없으므로 전원배선(37)의 전압을 안정화시킬 수가 있다.

[제2실시예]

다음에 본 발명의 제2실시예를 제5도, 제6도에 따라 설명한다. 그리고 설명의 편의상 제1도, 제3도와 마찬가지 구성에 대해서는 동일한 부호를 붙여서 그 설명을 일부 생략한다.

제5도는 본 실시예의 메모리카드(50)의 개략도를 나타낸다. 이 메모리카드(50)는 프린트배선기판(32)의 각 짧은 변(32A, 32B)에 대해 각각 인터페이스 커넥터(13)를 장착한 점에 있어서 상기 메모리카드(30)와 다르다. 또한 짧은 변(32B)측의 인터페이스 커넥터(13)는 케이스(51)내에 수용되어 외부로부터 육안으로

볼 수 없게 되어 있다.

프린트배선기판(32)의 각 짧은 변(32A, 32B)의 인터페이스 커넥터(13)는 상기 기판(32)상에 버퍼IC(34) 및 메모리LSI(35)를 탑재하기 이전에 미리 각 짧은 변(32A, 32B)의 배선군에 접속된다.

따라서 본 실시예의 메모리카드(50)는 상기 메모리카드(30)의 효과 이외에 사용하는 전원전압에 대응한 버퍼IC(34) 및 메모리LSI(35)를 프린트배선기판(32)상에 탑재하기만 하면 되므로 메모리카드를 용이하게 제조할 수가 있다.

[제3실시예]

다음에 본 발명의 제3실시예를 제7도에 따라 설명한다. 그리고 설명의 편의상 제1도와 마찬가지 구성에 대해서는 동일한 부호를 붙이고 그 설명을 일부 생략한다.

본 실시예의 메모리카드(52)는 케이스(53)와, 케이스(53)내에 수용된 프린트배선기판(40)과, 인터페이스 커넥터(13)를 갖춘다. 이 메모리카드(52)는 5V계이며, 프린트배선기판(40)상에는 5V계 전원으로 동작하는 버퍼IC(34)가 탑재됨과 동시에 5V계 전원으로 동작하는 메모리장치인 복수의 메모리LSI(35)가 탑재되어 있다.

본 실시예의 프린트배선기판(40)은 정방형상을 이루며, 상기 프린트배선기판(32)과 마찬가지의 다층기판이다. 프린트배선기판(40)의 제2층에는 거의 전체에 걸쳐서 전원 Vcc를 공급하기 위한 면형상의 전원배선(41)이 설치되어 있다.

상기 버퍼IC(34) 및 메모리LSI(35)는 프린트배선기판(40)의 제1층 및 제4층에 탑재되어 있으며, 그것들의 전원 핀(34A, 35A)은 관통구멍을 통해서 전원배선(37)에 접속되어 있다.

프린트배선기판(40)의 변(40A)에는 인터페이스 커넥터(13)가 장착되어 있다. 본 실시예의 인터페이스 커넥터(13)는 다수의 단자중에서 전원단자의 위치는 사용되는 전원계에 따라 상이하게 되어 있으며, 5V계의 전원단자를 단자 #9, #27로 하고, 3V계의 전원단자를 단자 #11, #25로 하고, XV계의 전원단자를 단자 #15, #37로 하고, 또한 YV계의 전원단자를 단자 #17, #35로 하고 있다.

프린트배선기판(40)의 4개의 변(40A, 40B, 40C, 40D)에는 상기 복수의 신호선(36)이 레이아우트되어 있다. 또 변(40A)에는 전원배선(41)에 접속된 2개의 인입배선(41A)이 상기 인터페이스 커넥터(13)의 5V계의 전원단자 #9, #27에 대응하도록 레이아우트되어 있다. 2개의 인입배선(41A) 및 복수의 신호선(36)에 의해 배선군이 구성되어 있다.

변(40B)에는 전원배선(41)에 접속된 2개의 인입배선(41B)이 상기 인터페이스 커넥터(13)의 3V계의 전원단자 #11, #25에 대응하도록 레이아우트되어 있다. 2개의 인입배선(41B) 및 복수의 신호선(36)에 의해 배선군이 구성되어 있다.

변(40C)에는 전원배선(41)에 접속된 2개의 인입배선(41C)이 상기 인터페이스 커넥터(13)의 XV계의 전원단자 #15, #37에 대응하도록 레이아우트되어 있다. 2개의 인입배선(41C) 및 복수의 신호선(36)에 의해 배선군이 구성되어 있다.

변(40D)에는 전원배선(41)에 접속된 2개의 인입배선(41D)이 상기 인터페이스 커넥터(13)의 YV계의 전원단자 #17, #35에 대응하도록 레이아우트되어 있다. 2개의 인입배선(41D) 및 복수의 신호선(36)에 의해 배선군이 구성되어 있다.

따라서 다음 표 2에 나타낸 바와 같이 변(40A)에 인터페이스 커넥터(13)를 접속하고, 이 인터페이스 커넥터(13)를 케이스(53)로부터 노출시킴으로써 5V계 전원용의 메모리카드(52)가 구성된다. 또 변(40B)에 인터페이스 커넥터(13)를 접속하고, 그 인터페이스 커넥터(13)를 케이스(53)로부터 노출시키면 3V계 전원용의 메모리카드(52)가 구성되고, 변(40C)에 인터페이스 커넥터(13)를 접속하고, 그 인터페이스 커넥터(13)를 케이스(53)로부터 노출시키면 XV계 전원용의 메모리카드(52)가 구성된다. 또한 변(40D)에 인터페이스 커넥터(13)를 접속하고, 그 인터페이스 커넥터(13)를 케이스(53)로부터 노출시키면 YV계 전원용의 메모리카드(52)가 구성된다.

[표 2]

카드의 종별		5V계	3V계	XY계	YV계
전원단자	#9	5.0V	NC	NC	NC
	#15	NC	NC	X, XV	NC
	#27	5.0V	NC	NC	NC
	#37	NC	NC	X, XV	NC
	#11	NC	3.3V	NC	NC
	#17	NC	NC	NC	Y, YV
	#25	NC	3.3V	NC	NC
	#35	NC	NC	NC	Y, YV

상기의 표 2에서 NC는 논 커넥션(무접속)상태를 나타낸다.

본 실시예는 하기와 같은 효과가 있다.

(1) 프린트배선기판(40)은 4개의 변(40A, 40B, 40C, 40D)에 대해 탑재되는 버퍼IC(34) 및 메모리LSI(35)

의 전원전압이 값에 대응하여 상이한 레이아우트의 인입배선(41A, 41B, 41C, 41D)를 설치하였다. 그 때문에 4개의 변(40A, 40B, 40C, 40D)중의 한쪽 변에 대해 인터페이스 커넥터(13)를 접속함으로써, 소망하는 전원전압으로 동작하는 메모리카드(52)를 용이하게 제조할 수가 있다.

(2) 프린트배선기판(40)의 4개의 변(40A, 40B, 40C, 40D)의 인입배선 (41A, 41B, 41C, 41D)은 전원배선(41)과 일체이기 때문에 인입배선(41A, 41B, 41C, 41D) 및 전원배선(41)에 저항성분은 존재하지 않는다. 따라서 메모리카드(52)내에 대전류가 흘러도 인입배선(41A, 41B, 41C, 41D) 및 전원배선(41)에서의 전압강하가 없으므로 전원배선(41)의 전압을 안정화시킬 수가 있다.

[제4실시예]

다음에 본 발명의 제4실시예를 제8도에 따라 설명한다. 그리고 설명의 편의상 제7도와 마찬가지 구성에 대해서는 동일한 부호를 붙여서 그 설명을 일부 생략한다.

본 실시예의 메모리카드(55)는 프린트배선기판(40)의 각 변(40A, 40B, 40C, 40D)에 대해 각각 인터페이스 커넥터(13)를 장착한 점에 있어서 상기 메모리카드(52)와 다르다. 또한 변(40B, 40C, 40D)측의 인터페이스 커넥터(13)는 케이스(56)내에 수용되어 외부로부터 육안으로 볼 수 없게 되어 있다.

프린트배선기판(40)의 각 변(40A, 40B, 40C, 40D)의 인터페이스 커넥터(13)는 상기 기판(40)상에 버퍼IC(34) 및 메모리LSI(35)를 탑재하기 이전에 미리 각 변(40A, 40B, 40C, 40D)의 배선군에 접속한다.

따라서 본 실시예의 메모리카드(55)는 상기 메모리카드(52)의 효과 이외에 사용하는 전원전압에 대응한 버퍼IC(34) 및 메모리LSI(35)를 프린트배선기판(40)상에 탑재하기만 하면 되므로 메모리카드를 용이하게 제조할 수가 있다.

또한 본 발명은 다음과 같이 임의로 변경하여 구체화할 수도 있다.

(1) 상기 각 실시예에서는 프린트배선기판(32, 40)의 평면형상을 4각형으로 하였으나, 그 이외의 다각형, 예를 들어 3각형, 5각형의 프린트배선기판으로 하여도 좋다.

상기의 각 실시예로부터 파악할 수 있는 청구항 이외의 기술적 사상에 대해 하기에 그 효과와 더불어 기재한다.

(가) 인터페이스 커넥터에 접속되고, 탑재되는 메모리장치에 전원을 공급하기 위한 전원배선을 형성한 메모리카드용의 프린트배선기판으로서, 상기 전원배선에 접속되고, 또한 상기 전원전압의 값에 대응하는 상이한 레이아우트의 인입배선을 각각 갖춘 복수의 배선군을 설치한 메모리카드용의 프린트배선기판. 이 프린트배선기판을 사용함으로써 전원배선의 전압을 안정화시킬 수 있는 메모리카드를 용이하게 제조할 수가 있다.

(나) 다층기판으로 구성되어, 상기 다층기판의 1층 전체에 상기 전원배선이 할당되어 있는 상기 (가) 기재의 메모리카드용의 프린트배선기판. 전원배선의 전압을 안정화시킬 수가 있다.

발명의 효과

이상 상술한 바와 같이 본 발명은 전원배선의 전압을 안정화시킬 수 있는 메모리카드를 용이하게 제조할 수가 있다.

(57) 청구의 범위

청구항 1

인터페이스 커넥터에 접속되고, 탑재되는 메모리장치에 전원을 공급하기 위한 전원전압을 형성한 프린트배선기판을 갖는 메모리카드에 있어서, 프린트배선기판에는 상기 전원배선에 접속되고, 또한 전원전압의 값에 대응하는 상이한 레이아우트의 인입배선을 각각 갖춘 복수의 배선군이 설치되고, 탑재되는 메모리장치의 전원전압의 값에 대응한 레이아우트의 인입배선을 갖춘 배선군에 대하여 인터페이스 커넥터를 접속한 메모리카드.

청구항 2

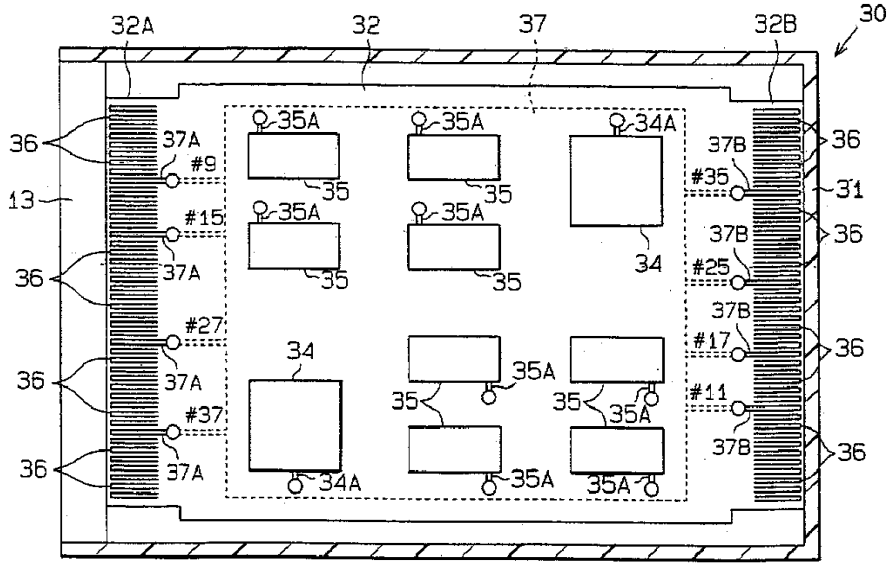
제1항에 있어서, 상기 탑재되는 메모리장치는 전원전압의 값에 대응한 레이아우트의 인입배선을 갖춘 배선군을 포함한 복수의 배선군에 대하여 개별적으로 인터페이스 커넥터를 접속한 메모리카드.

청구항 3

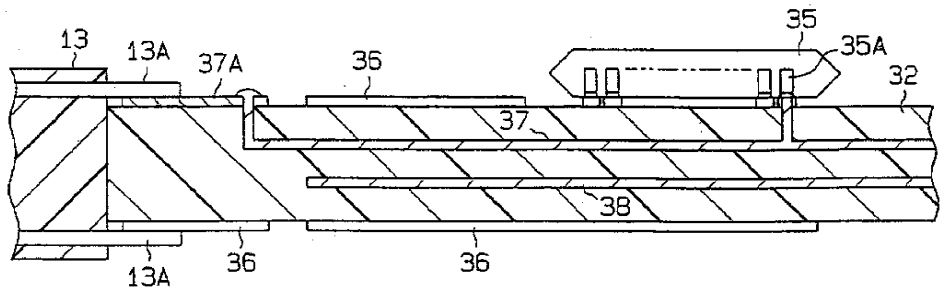
제1항 또는 제2항에 있어서, 상기 프린트배선기판은 다층기판으로 구성되고, 상기 다층기판의 1층 전체에 전원배선이 할당되어 있는 메모리카드.

도면

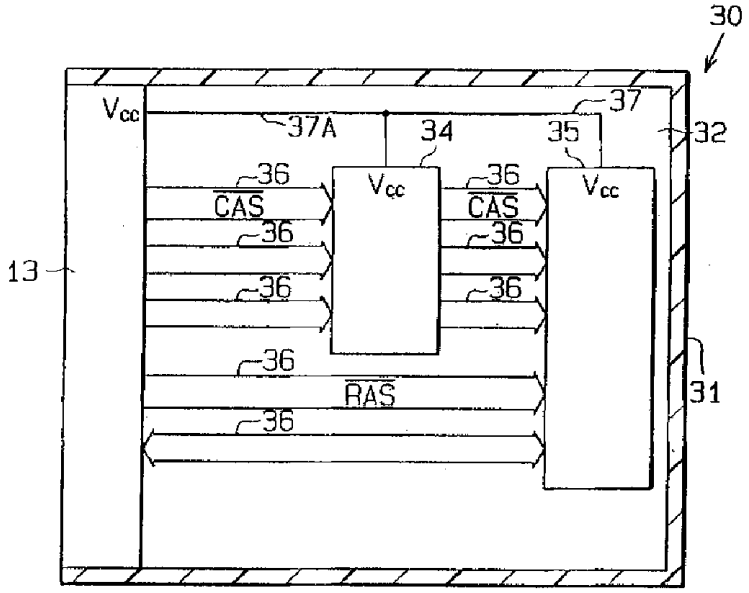
도면1


32A
32
37
32B
30
36
37A
#9
13
#15
#27
#37
35A
34A
35
34
37B
#35
31
#25
#17
#11

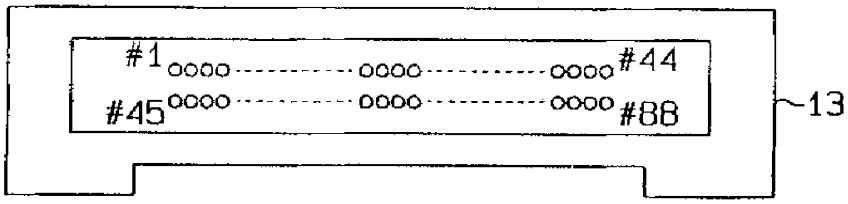
도면2


13
13A
37A
36
35
35A
32
37
38

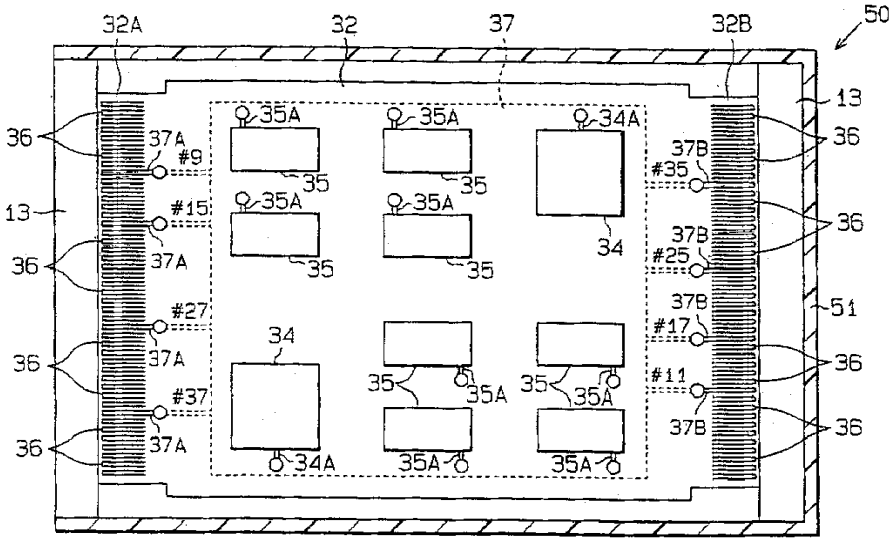
도면3


30
Vcc
37A
34
35
37
32
36
CAS
RAS
13
31

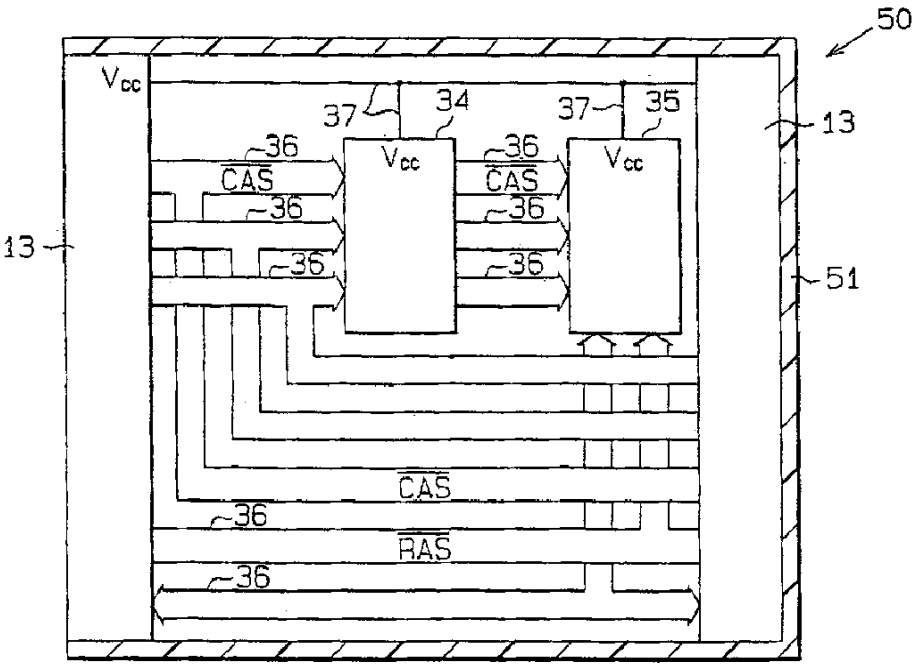
도면4


#1
#44
#45
#88
13

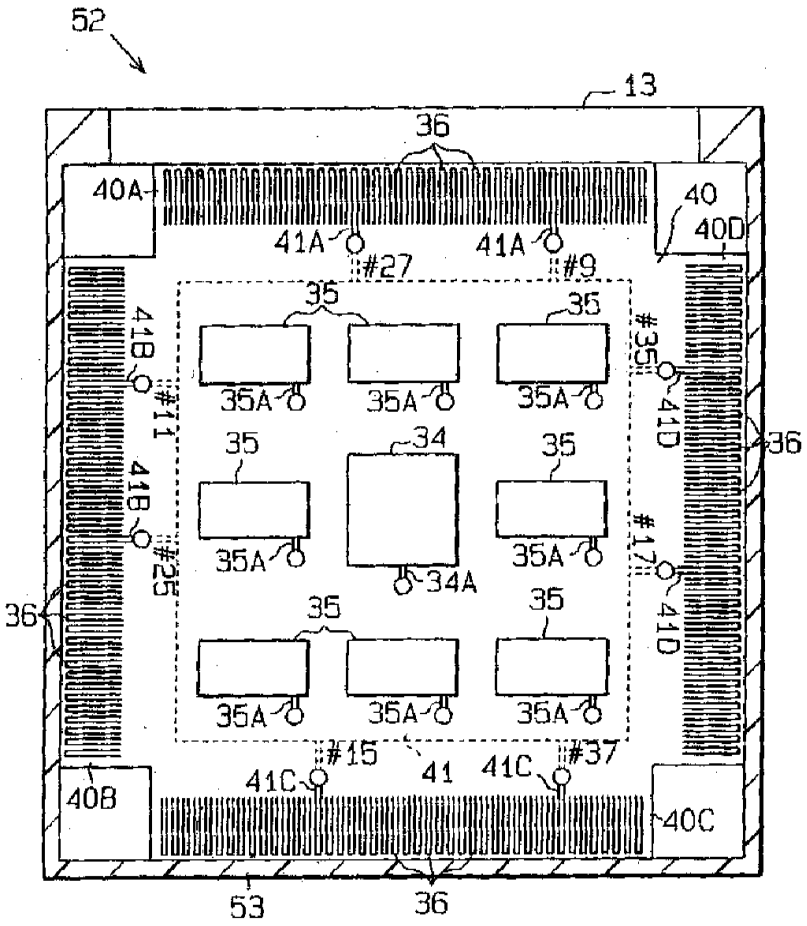
도면5


32A
32
37
32B
50
13
36
37A
#9
#15
#27
#37
35A
35
34A
34
37B
#35
#25
#17
#11
51

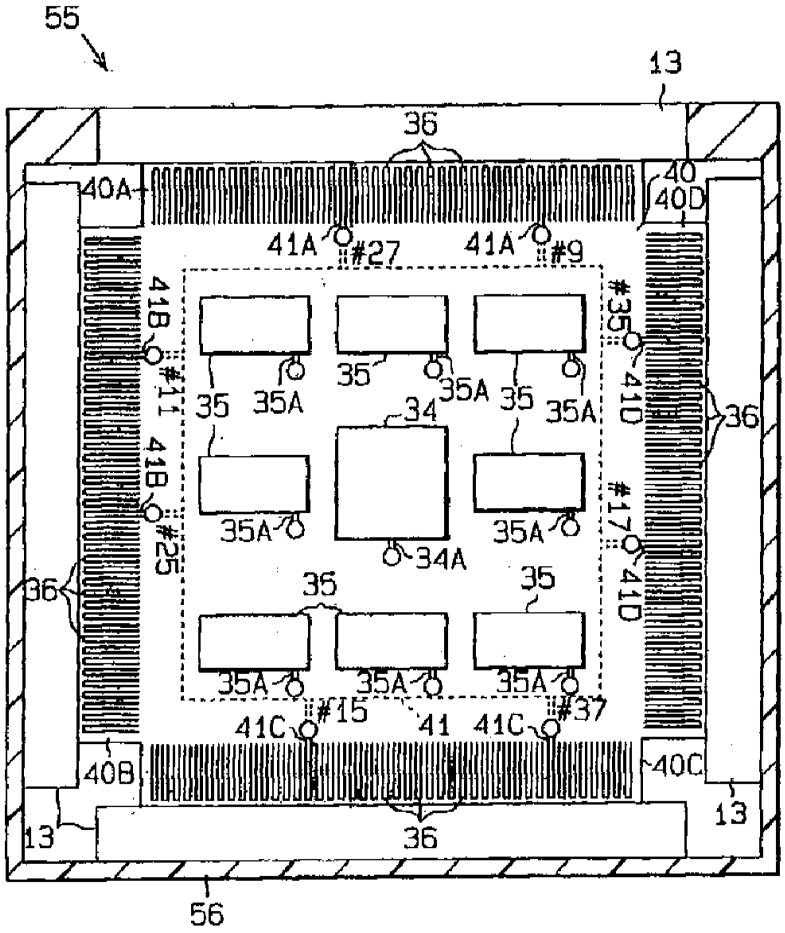
도면6


50
Vcc
37
34
35
36
CAS
RAS
13
51

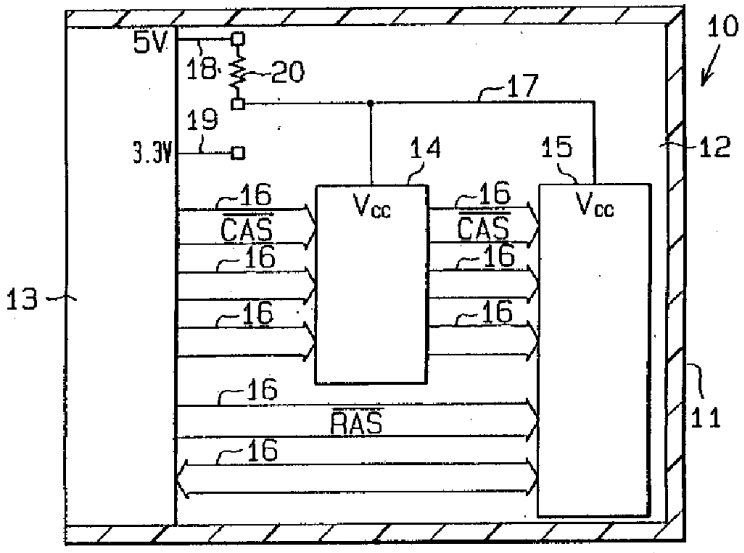
도면7


52
13
36
40A
40
40D
41A
41A
#27
#9
35
35
#35
41B
#11
35A
35A
35A
41D
36
35
34
35
41B
#25
35A
34A
35A
#17
41D
36
35
35
35A
35A
35A
#15
41
41C
#37
41C
40B
40C
53
36

도면8


55
13
36
40
40A
40D
41A
#27
41A
#9
#35
41D
41B
#11
41B
#25
#17
41D
35
35A
34
34A
36
41C
#15
41
41C
#37
40B
40C
13
56

도면9


10
5V
18
20
17
19
3.3V
14
15
12
16
CAS
Vcc
13
RAS
11