



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I469298 B

(45)公告日：中華民國 104 (2015) 年 01 月 11 日

(21)申請案號：098132970

(22)申請日：中華民國 98 (2009) 年 09 月 29 日

(51)Int. Cl. : H01L23/52 (2006.01)

H01L21/768 (2006.01)

(30)優先權：2008/10/03 日本

2008-259063

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)；秋元健吾 AKIMOTO, KENGO (JP)；小森
茂樹 KOMORI, SHIGEKI (JP)；魚地秀貴 UOCHI, HIDEKI (JP)；二村智哉
FUTAMURA, TOMOYA (JP)；笠原崇廣 KASAHARA, TAKAHIRO (JP)

(74)代理人：林志剛

(56)參考文獻：

CN 1539093A

JP 2007-96055A

審查人員：于若天

申請專利範圍項數：18 項 圖式數：26 共 107 頁

(54)名稱

顯示裝置

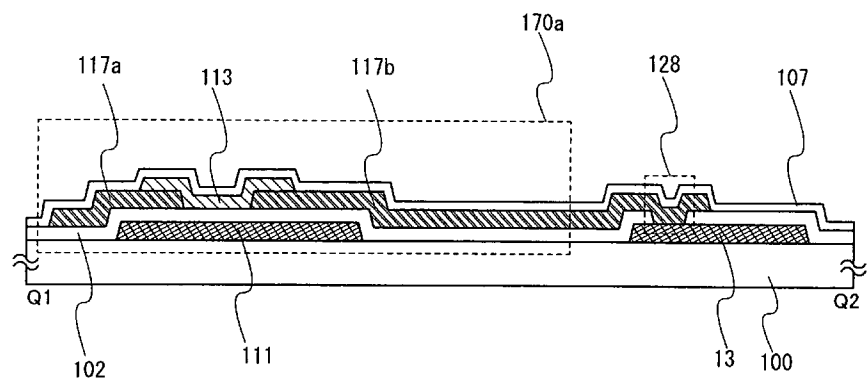
DISPLAY DEVICE

(57)摘要

本發明揭示之該保護電路係使用非線性元件形成，其包括閘絕緣膜，覆蓋閘極；第一佈線層及第二佈線層，在該閘絕緣膜上方且彼等之終端部與該閘極重疊；以及氧化物半導體層，其在該閘極上方並與該閘絕緣膜以及該第一佈線層及該第二佈線層之該等終端部接觸。該非線性元件的該閘極及掃描線或訊號線係包括在佈線中，將該非線性元件的該第一或第二佈線層直接連接至該佈線以施加該閘極電位。

The protective circuit is formed using a non-linear element which includes a gate insulating film covering a gate electrode; a first wiring layer and a second wiring layer which are over the gate insulating film and whose end portions overlap with the gate electrode; and an oxide semiconductor layer which is over the gate electrode and in contact with the gate insulating film and the end portions of the first wiring layer and the second wiring layer. The gate electrode of the non-linear element and a scan line or a signal line is included in a wiring, the first or second wiring layer of the non-linear element is directly connected to the wiring so as to apply the potential of the gate electrode.

圖5



- 100 . . . 基材
- 13 . . . 掃描線
- 111 . . . 閘極
- 102 . . . 閘絕緣膜
- 107 . . . 層間絕緣膜
- 113 . . . 氧化物半導體層
- 117a . . . 第一佈線層
- 117b . . . 第二佈線層
- 128 . . . 接點孔
- 170a . . . 非線性元件

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98132970

※申請日：98年09月29日

※IPC分類：H01L 23/52 (2006.01)
H01L 21/768 (2006.01)

一、發明名稱：(中文／英文)

顯示裝置

Display device

二、中文發明摘要：

本發明揭示之該保護電路係使用非線性元件形成，其包括閘絕緣膜，覆蓋閘極；第一佈線層及第二佈線層，在該閘絕緣膜上方且彼等之終端部與該閘極重疊；以及氧化物半導體層，其在該閘極上方並與該閘絕緣膜以及該第一佈線層及該第二佈線層之該等終端部接觸。該非線性元件的該閘極及掃描線或訊號線係包括在佈線中，將該非線性元件的該第一或第二佈線層直接連接至該佈線以施加該閘極電位。

三、英文發明摘要：

The protective circuit is formed using a non-linear element which includes a gate insulating film covering a gate electrode; a first wiring layer and a second wiring layer which are over the gate insulating film and whose end portions overlap with the gate electrode; and an oxide semiconductor layer which is over the gate electrode and in contact with the gate insulating film and the end portions of the first wiring layer and the second wiring layer. The gate electrode of the non-linear element and a scan line or a signal line is included in a wiring, the first or second wiring layer of the non-linear element is directly connected to the wiring so as to apply the potential of the gate electrode.

四、指定代表圖：

(一) 本案指定代表圖為：第 5 圖。

(二) 本代表圖之元件符號簡單說明：

100：基 材

13：掃 描 線

111：閘 極

102：閘絕緣膜

107：層間絕緣膜

113：氧化物半導體層

117a：第一佈線層

117b：第二佈線層

128：接點孔

170a：非線性元件

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明相關於包括氧化物半導體的顯示裝置。

【先前技術】

形成在平板，諸如玻璃基材，上方的薄膜電晶體係使用非晶矽或多晶矽製造，如同典型地在液晶顯示裝置中所看到的。使用非晶矽製造的薄膜電晶體具有低場效遷移率，但可形成在具有較大面積的玻璃基材上方。另一方面，使用多晶矽製造的薄膜電晶體具有高場效遷移率，但需要晶體化步驟，諸如雷射退火，且並不始終適於較大的玻璃基材。

從上文的觀點，注意力已被吸引至使用氧化物半導體製造薄膜電晶體，並將該電晶體施用至電子裝置或光學裝置的技術上。例如，專利文件 1 及專利文件 2 揭示藉由該技術將含氧化鋅（ ZnO ）或含銦、鎵、以及鋅之氧化物半導體使用為氧化物半導體膜而製造薄膜電晶體，並將此種電晶體使用為影像顯示裝置之切換元件等的技術。

【參考文件】

[專利文件 1]日本已公告專利申請案案號第 2007-123861 號

[專利文件 2]日本已公告專利申請案案號第 2007-96055 號

【發明內容】

一種薄膜電晶體，其中通道形成區域係使用氧化物半導體形成，具有下列性質：操作速度高於包括非晶矽之薄膜電晶體的操作速度，且該製程比包括多晶矽之薄膜電晶體的製程簡單。亦即，氧化物半導體的使用使，甚至在範圍從室溫至 300℃ 或以下的低製程溫度，製造具有高場效遷移率之薄膜電晶體變得可能。

爲了利用該等性質並保證包括氧化物半導體之顯示裝置的可靠性，其在操作特徵中係卓越的並可在低溫製造，必須將具有適當結構之保護電路等形成在該顯示裝置中。此外，必須減少該保護電路所佔據的面積，以實現該顯示裝置之尺寸的減少。

本發明之目的係提供適用於保護電路的結構。

本發明之另一目的係增強保護電路的功能並使爲各種用途設計之顯示裝置中的操作穩定，除了氧化物半導體外，該顯示裝置藉由堆疊絕緣膜及導電膜而製造。

本發明之實施例係保護電路係使用包括氧化物半導體之非線性元件形成的顯示裝置。另外，包括在用於形成該保護電路之該非線性元件中的第一佈線層及第二佈線層之至少一者直接連接至閘極或在與閘極相同的步驟中形成之導電膜。

本發明之例示實施例係一種顯示裝置，其包括掃描線及訊號線，設置在具有絕緣表面的基材上方以彼此相交、像素部，像素電極在其中配置爲矩陣、以及非線性元件，

使用氧化物半導體形成在該像素部外側之區域中。該像素部包括薄膜電晶體，其中通道形成區域形成在氧化物半導體層中。該像素部中的薄膜電晶體包括閘極，其連接至該掃描線、第一佈線層，其連接至該訊號線並與該氧化物半導體層接觸、以及第二佈線層，其連接至該像素電極並與該氧化物半導體層接觸。此外，該非線性元件係設置在該像素部及放置在該基材周邊的訊號線輸入終端之間。該非線性元件包括閘極；閘絕緣膜，覆蓋該閘極；第三佈線層及第四佈線層，彼等各者係在該閘絕緣膜上方並從導電層形成，且彼等之終端部與該閘極重疊；以及氧化物半導體層，其至少與該閘極重疊並與該閘絕緣膜、以及該第三佈線層及第四佈線層之終端部接觸。該非線性元件之閘極連接至該掃描線或該訊號線，且該非線性元件的第三佈線層或第四佈線層直接連接至該閘極，以將該閘極的電位施加至該第一佈線層或該第二佈線層。

本發明之例示實施例係一種顯示裝置，其包括掃描線及訊號線，設置在具有絕緣表面的基材上方以彼此相交、像素部，像素電極在其中配置為矩陣、以及保護電路，在該像素部外側之區域中。該像素部包括薄膜電晶體，其中通道形成區域形成在氧化物半導體層中。該像素部中的薄膜電晶體包括閘極，其連接至該掃描線、第一佈線層，其連接至該訊號線並與該氧化物半導體層接觸、以及第二佈線層，其連接至該像素電極並與該氧化物半導體層接觸。在該像素部外側的區域中，設置用於使該掃描線及共同佈

線彼此連接的保護電路以及用於使該訊號線及共同佈線彼此連接的保護電路。該保護電路包括非線性元件，其包括閘極；閘絕緣膜，覆蓋該閘極；第三佈線層及第四佈線層，彼等各者係在該閘絕緣膜上方並從導電層形成，且彼等之終端部與該閘極重疊；以及氧化物半導體層，其至少與該閘極重疊並與該閘絕緣膜、以及該第一佈線層及第二佈線層之終端部接觸。包括在該保護電路中的非線性元件之閘極直接連接至該第一佈線層或該第二佈線層。

須注意此說明書中的該等有序數字，諸如「第一」及「第二」，係爲了方便而使用，並不代表步驟之順序或層的堆疊順序。此外，此說明書中的該等有序數字並不表示說明本發明的特定名稱。

根據本發明實施例，保護電路係使用包括氧化物半導體的非線性元件形成，因此可得到具有適於保護電路之結構的顯示裝置。

此外，具有第一或第二佈線層及該閘極或以與該閘極相同之層形成的該佈線係使用另一佈線層藉由設置抵達第一或第二佈線層之接點孔或抵達該閘極或以與該閘極相同之層形成的該佈線之接點孔而連接的方法。然而，在此方法中，針對一連接形成二介面及二接點孔。

在包括在根據本發明實施例之保護電路中的該非線性元件中，該第一或第二佈線層的導電層直接連接至該閘極或以與該閘極相同之層形成的該佈線；因此，針對一連接，僅形成一介面及一接點孔。相較於使用其他佈線層的連

接法，因為針對一連接形成的介面數量僅為一，本發明之連接法致能接觸電阻的減少。因此，包括該非線性元件的該保護電路穩定地作業。此外，相較於使用其他佈線的連接法，因為針對一連接僅需要一接點孔，本發明之連接法致能該連接部所佔據面積的減少。因此，該保護電路所佔據的面積可減少並可實施該顯示裝置之尺寸的減少。

【實施方式】

在下文中，將參考該等圖式於下文描述本發明之實施例。本發明並未受限於以下描述，且熟悉本發明之人士可輕易地理解模式及細節可無須脫離本發明之範圍及精神而不同地修改。因此，本發明不應解釋為受以下描述之該等實施例中所描述的內容限制。須注意在不同圖中代表相同部位的參考數字在於下文解釋之本發明的結構中係共用的。

（實施例 1）

在此實施例中，將參考圖式以描述包括像素部及保護電路的顯示裝置範例，該保護電路包括設置成接近該像素部的非線性元件。

圖 1 描繪在顯示裝置中的訊號輸入終端、掃描線、訊號線、包括非線性元件之保護電路、及像素部之間的位置關係。在具有絕緣表面的基材 10 上方，掃描線 13 及訊號線 14 彼此相交以形成像素部 17。

像素部 17 包括配置成矩陣的複數個像素 18。像素 18 包括連接掃描線 13 及訊號線 14 的像素電晶體 19、儲存電容器部 20、以及像素電極 21。

在此處描繪的該像素結構中，儲存電容器部 20 的一電極連接至像素電晶體 19 且另一電極連接至電容器線 22。此外，像素電極 21 形成驅動顯示元件（諸如，液晶元件、發光元件、或造影劑（電子墨水））的一電極。此種顯示元件的另一電極連接至共同終端 23。

該保護電路設置在該像素部 17、及掃描線輸入終端 11 以及訊號線輸入終端 12 之間。在圖 1 中，將複數個保護電路設置在顯示裝置中。因此，即使由於靜電等導致的突波電壓施加至掃描線 13、訊號線 14、以及電容器匯流排線 27，像素電晶體 19 等不受破壞。因此，當突波電壓施加至該保護電路時，該保護電路具有用於釋放電荷至共同佈線 29 或共同佈線 28 的結構。

在圖 1 中，將保護電路 24、保護電路 25、以及保護電路 26 設置在該顯示裝置中。無須多說，該等保護電路的結構未受限於上述該等。

圖 2 描繪保護電路 24 的範例。此保護電路 24 包括非線性元件 30 及非線性元件 31，彼等並列地配置在掃描線 13 及共同佈線 29 之間。非線性元件 30 及非線性元件 31 各者係二終端元件，諸如二極體，或三終端元件，諸如電晶體。例如，使用為該非線性元件的電晶體可經由與該像素部之像素電晶體相同的步驟形成。例如，可藉由連接該

電晶體之閘終端至汲終端而得到與二極體之特徵相似的特徵。

將非線性元件 30 之第一終端（閘極）及第三終端（汲極）連接至掃描線 13，並將其之第二終端（源極）連接至共同佈線 29。將非線性元件 31 之第一終端（閘極）及第三終端（汲極）連接至共同佈線 29，並將其之第二終端（源極）連接至掃描線 13。亦即，描繪於圖 2 的保護電路包括二電晶體，彼等之整流方向彼此相對，且彼等各者連接至掃描線 13 及共同佈線 29。換言之，該保護電路具有在掃描線 13 及共同佈線 29 之間，將其整流方向係從掃描線 13 至共同佈線 29 之電晶體及其整流方向係從共同佈線 29 至掃描線 13 的電晶體連接之結構。

在圖 2 描繪的該保護電路中，當掃描線 13 由於靜電等而正或負相關於共同佈線 29 充電時，電流在抵銷該充電的方向上流動。例如，若掃描線 13 係正充電時，電流係在將該正充電釋放至共同佈線 29 的方向上流動。由於此作業，可防止在連接至充電掃描線 13 之像素電晶體 19 的臨界電壓中的靜電崩潰或移位。此外，可能防止在充電掃描線 13 及其他佈線間之絕緣層的介電質崩潰，該其他佈線與具有該絕緣層插於其間之充電掃描線 13 相交。

須注意在圖 2 中，使用彼等之整流方向彼此相對的一對非線性元件：其第一終端（閘極）連接至掃描線 13 的非線性元件 30 以及其第一終端（閘極）連接至共同佈線 29 的非線性元件 31。共同佈線 29 及掃描線 13 係經由各

非線性元件之第二終端（源極）及第三終端（汲極）而連接；亦即，非線性元件 30 及非線性元件 31 係並列的。可能另外將非線性元件加入並列連接中作為其他結構，使得該保護電路的操作穩定性可增強。例如，圖 3 描繪包括非線性元件 30a 及非線性元件 30b，以及非線性元件 31a 及非線性元件 31b 的保護電路，其設置在掃描線 13 及共同佈線 29 之間。此保護電路總共包括四個非線性元件：二非線性元件（30b 及 31b），各者具有連接至共同佈線 29 的第一終端（閘極）及第三終端以及連接至掃描線 13 之第二終端，以及二非線性元件（30a 及 31a），各者具有連接至掃描線 13 的第一終端（閘極）及第三終端以及連接至共同佈線 29 之第二終端。亦即，二對非線性元件連接在共同佈線 29 及掃描線 13 之間，將包括二非線性元件之各對設置成使得彼等的整流方向彼此相對。換言之，在掃描線 13 及共同佈線 29 之間，具有二電晶體，彼等之整流方向係從掃描線 13 至共同佈線 29，以及二電晶體，彼等之整流方向係從共同佈線 29 至掃描線 13。當共同佈線 29 及掃描線 13 以此方式使用該四個非線性元件彼此連接時，即使在突波電壓施加至掃描線 13，甚至共同佈線 29 係由靜電等所充電時，可能防止直接流經掃描線 13 的充電。須注意圖 9A 描繪將四個非線性元件設置在基材上的範例，且圖 9B 係其等效電路圖。圖 9B 之等效電路等同於圖 3 之等效電路，且描繪於圖 9B 之該等非線性元件對應於描繪於圖 3 的該等非線性元件。具體地說，非線性元

件 740a 對應於非線性元件 30b；非線性元件 740b 對應於非線性元件 31b；非線性元件 740c 對應於非線性元件 30a；非線性元件 740d 對應於非線性元件 31a。此外，圖 9A 及 9B 中的掃描線 651 及共同佈線 650 分別對應於圖 3 中的掃描線 13 及共同佈線 29。因此，描繪於圖 9A 中之將四個非線性元件設置在基材上的該保護電路範例係描繪於圖 3 中之該保護電路的另一範例。

圖 8A 描繪使用奇數個非線性元件形成在基材上方之保護電路的範例，且圖 8B 係其等效電路圖。在此電路中，將非線性元件 730b 及非線性元件 730a 連接至非線性元件 730c 以作為交換元件使用。藉由以此方式序列地連接該等非線性元件，可將施加至該保護電路之該等非線性元件的瞬間負載分散。

圖 2 描繪保護電路 24 的範例。然而，可將具有相似結構的保護電路施用至保護電路 25 及保護電路 26。

圖 4A 係描繪保護電路 24 之範例的平面圖，且圖 4B 係其等效電路圖。圖 5 係沿著圖 4A 之線 Q1-Q2 取得之橫剖面圖。茲參考圖 4A 及 4B 以及圖 5 以下文中描述保護電路 24 的結構範例。

非線性元件 170a 及非線性元件 170b 分別包括閘極 111 及閘極 16，彼等係使用與掃描線 13 相同的層形成。閘絕緣膜 102 形成在閘極 111 及閘極 16 上方。在閘絕緣膜 102 上方，將第一佈線層 117a 及第二佈線層 117b 設置為在閘極 111 上方彼此面對。須注意非線性元件 170a 及

非線性元件 170b 的主部位具有彼此相同的結構。

在本發明之此實施例中，使用與閘極 111 相同的層形成之掃描線 13 以及非線性元件 170a 的第三終端（汲極）係經由設置在閘絕緣膜 102 中的接點孔 128 直接連接。因此，連接掃描線 13 及該第三終端所需之介面的數量可減少至一，且連接掃描線 13 及該第三終端所需之接點孔的數量可減少至一。

將氧化物半導體層 113 設置為覆蓋在第一佈線層 117a 及第二佈線層 117b 之間的部分，該第一佈線層及該第二佈線層在閘極 111 上方彼此面對。換言之，將氧化物半導體層 113 設置成以閘極 111 覆蓋並與閘絕緣膜 102 及第一及第二佈線層 117a 及 117b 接觸。

氧化物半導體膜的導電性係取決於膜形成條件而改變。此處，氧化物半導體膜係在該膜具有高氧濃度的條件下形成，使得該膜的導電性較低。此外，降低導電性致能關閉電流的減少；因此，可提供具有高開啓/關閉比率的薄膜電晶體。

在此規格書中，將包括其組成物公式係表示為 InMO_3 (ZnO)_m ($m > 0$) 之材料的薄膜形成為氧化物半導體膜，且非線性元件及薄膜電晶體係將該薄膜使用為半導體層而形成。須注意 M 代表選自由 Ga、Fe、Ni、Mn、以及 Co 所組成之群組的金屬元素。除了僅將 Ga 包含為 M 的情形外，具有 M 包含 Ga 以及 Ga 以外之上述任何金屬元素的情形，例如，Ga 及 Ni 或 Ga 及 Fe。另外，在部分情形中

，除了包含為 M 之該金屬元素以外，上述氧化物半導體將過渡元素，諸如 Fe 或 Ni，或該過渡元素之氧化物包含為雜質元素。在此規格書中，此薄膜也指稱為以 In-Ga-Zn-O 為底質之非單晶膜。

表 1 顯示藉由感應耦合電漿質譜（ICP-MS）法量測以 In-Ga-Zn-O 為底質之非單晶膜的結果。InGa_{0.95}Zn_{0.41}O_{3.33} 氧化物半導體膜係在條件 1 下得到，其中將濺鍍中的氬氣流動率設定為 40sccm，使用包含比率為 1：1：1（=In₂O₃：Ga₂O₃：ZnO）之氧化銦（In₂O₃）、氧化鎵（Ga₂O₃）、以及氧化鋅（ZnO）（In：Ga：Zn=1：1：0.5）的目標物。另外，InGa_{0.94}Zn_{0.4}O_{3.31} 氧化物半導體膜係在條件 2 下得到，其中將濺鍍中的氬氣及氧流動率分別設定為 10sccm 及 5sccm，使用包含比率為 1：1：1（=In₂O₃：Ga₂O₃：ZnO）之氧化銦（In₂O₃）、氧化鎵（Ga₂O₃）、以及氧化鋅（ZnO）（In：Ga：Zn=1：1：0.5）的目標物。

[表 1]

流動率	組成物（原子%）				組成物公式
	In	Ga	Zn	O	
Ar/O ₂					
40/0	17.6	16.7	7.2	58.6	InGa _{0.95} Zn _{0.41} O _{3.33}
10/5	17.7	16.7	7	58.6	InGa _{0.94} Zn _{0.40} O _{3.31}

表 2 顯示以拉塞福背向散射質譜（RBS）法取代 ICP-MS 法而實施的量化量測結果。

[表 2]

流動率	組成物 (原子%)					組成物公式
	Ar/O ₂	In	Ga	Zn	O	Ar
40/0	17.6	16.7	7.2	58.6	0.3	InGa _{0.93} Zn _{0.44} O _{3.49}
10/5	17.7	16.7	7	58.6	0.4	InGa _{0.92} Zn _{0.45} O _{3.86}

由於以 RBS 量測條件 1 之樣本，該氧化物半導體膜的組成物公式為 InGa_{0.93}Zn_{0.44}O_{3.49}。另外，由於以 RBS 量測條件 2 之樣本，該氧化物半導體膜的組成物公式為 InGa_{0.92}Zn_{0.45}O_{3.86}。

藉由 X 光繞射 (XRD) 質譜儀，非晶結構在該以 In-Ga-Zn-O 為底質的非單晶膜中觀察到。須注意在藉由濺鍍法形成膜之後，以 In-Ga-Zn-O 為底質之非單晶膜的該檢查樣本受 10 分鐘至 100 分鐘之 200℃ 至 500℃ 的熱處理，典型為 300℃ 至 400℃。另外，可製造具有，諸如開啓/關閉比率為 10⁹ 或以上，以及遷移率在閘電壓為 ±20V 時為 10 cm²/V · S 或以上之電特徵的薄膜電晶體。

層間絕緣膜 107 設置在氧化物半導體層 113 上方。層間絕緣膜 107 係使用氧化物形成，諸如二氧化矽或氧化鋁。此外，將氮化矽、氮化鋁、氮氧化矽、或氮氧化鋁堆疊在二氧化矽或氧化鋁上方，從而作為層間絕緣膜 107 之保護膜的功能可更行增強。

無論如何，與氧化物半導體層 113 接觸之層間絕緣膜 107 係氧化物層，因此可能防止氧從氧化物半導體層 113

摺取出，並防止氧化物半導體層 113 改變為缺氧型。此外，在具有氧化物半導體層 113 不與含氮化物的絕緣層直接接觸之結構的情形中，可能防止該氮化物中的氫擴散及由於羥基等而在氧化物半導體層 113 中導致缺陷。

根據此實施例，可得到包括保護電路的顯示裝置，該保護電路包括氧化物半導體。另外，以與閘極 111 相同之層形成的掃描線 13 及非線性元件 170a 之第三終端（汲極）係經由設置在閘絕緣膜 102 中的接點孔 128 而直接連接，從而僅需一介面即可連接掃描線 13 及該第三終端，且僅需一接點孔即可連接掃描線 13 以及該第三終端。結果，除了增強該保護電路的功能並實現作業穩定性以外，該保護電路所佔據的面積減少，使得可實現該顯示裝置之尺寸的減少。特別係當包括在該保護電路中的該等非線性元件之數量增加至三或四時，抑制用於連接之介面及接點孔之形成的效果增加。

須注意雖然圖 4A 及 4B 以及圖 5 描繪保護電路 24 的範例，相似的保護電路可施用至保護電路 25 以及保護電路 26。

此實施例可視情況組合其他實施例描述之結構而實作。

（實施例 2）

在此實施例中，茲參考圖 6A 至 6C 以及圖 7A 至 7C 以描述用於製造於圖 4A 中描繪之在實施例 1 中描述的該

保護電路之製程範例。圖 6A 至 6C 及圖 7A 至 7C 係沿著圖 4A 之 Q1-Q2 線取得的橫剖面圖。

在圖 6A 中，可將市售之鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃、鋁矽酸鹽玻璃等的玻璃基材使用為具有光透射性質之基材 100。例如，在組成比率中包括比硼酸（ B_2O_3 ）更多之氧化鋇（ BaO ）且其應變點為 $730^{\circ}C$ 或以上的玻璃基材較佳。此係因為即使在該氧化物半導體層受約 $700^{\circ}C$ 之高溫熱處理的情形中，此種玻璃基材亦不會應變。

其次，將待成為包括閘極 111 及掃描線 13 之閘佈線、電容器佈線、以及終端部之終端的導電膜整體地形成在基材 100 上方。期望該導電膜由低電阻導電材料形成，諸如鋁（Al）或銅（Cu）；然而，因為 Al 自身具有缺點，諸如低耐熱性及傾向受腐蝕，其常與具有耐熱性之導電材料組合。可將選自鈦（Ti）、鉭（Ta）、鎢（W）、鉬（Mo）、鉻（Cr）、釹（Nd）、或釷（Sc）之元素、或包括該等元素之任一者的合金、包括此等元素之組合物的合金膜、或包括該等元素之任一者的氮化物使用為具有耐熱性的導電材料。

將待成為包括閘極 111 及掃描線 13 之閘佈線的該導電膜形成從 $50nm$ （含）至 $300nm$ （含）的厚度。當待成為包括閘極 111 及掃描線 13 之閘佈線的該導電膜具有 $300nm$ 或以下的厚度時，可防止半導體膜或稍後形成之佈線的斷開。另外，當待成為包括閘極 111 及掃描線 13 之閘佈線的該導電膜具有 $150nm$ 或以上的厚度時，該閘佈

線的電阻可減少，且尺寸上的增加變得可能。

此處，藉由濺鍍法將鋁包含為其主成份的膜及鈦膜堆疊為在基材 100 之整體表面上方的該導電膜。

其次，在此實施例中使用第一光遮罩形成的光阻遮罩，藉由蝕刻將形成在該基材上方之該導電膜的無用部分移除，使得佈線及電極（包括閘極 111 及掃描線 13 的閘佈線、電容器佈線、以及終端）形成。此時，實施蝕刻，使得至少可使該閘極 111 的終端部逐漸變小。圖 6A 描繪此步驟中的橫剖面圖。

然後，形成閘絕緣膜 102。可將二氧化矽膜、氮化矽膜、氮氧化矽膜、氮化氧化矽膜、氧化鋁膜、氧化鎂膜、氮化鋁膜、氧化鈮膜、氧化鈣膜、或氧化鉭膜提供為可使用為閘絕緣膜 102 之絕緣膜的範例。

此處，氮氧化矽膜意指包含比氮更多之氧，並包括濃度範圍分別從 55at.%至 65at.%、1at.%至 20at.%、25at.%至 35at.%、以及 0.1at.%至 10at.%之氧、氮、矽、以及氫的膜。另外，氮化氧化矽膜意指包含比氧更多之氮，並包括濃度範圍分別從 15at.%至 30at.%、20at.%至 35at.%、25at.%至 35at.%、以及 15at.%至 25at.%之氧、氮、矽、以及氫的膜。

閘絕緣膜 102 可能具有單層結構或堆疊二或三絕緣膜的層狀結構。例如，當與該基材接觸之閘絕緣膜係使用氮化矽膜或氮化氧化矽膜形成時，該基材及該閘絕緣膜之間的黏合性增加，而在將玻璃基材使用為該基材的情形中，

可防止來自該基材的雜質擴散入該氧化物半導體層並可防止包括閘極 111 及掃描線 13 之閘佈線的氧化。亦即，可防止膜剝落，並可改善待於稍後完成之薄膜電晶體的電氣特徵。

閘絕緣膜 102 的厚度為 50nm 至 250nm。具有 50nm 或以上之厚度的該閘絕緣膜可覆蓋包括閘極 111 及掃描線 13 之該閘佈線的凸出及凹陷，其係較佳的。此處，藉由 CVD 法或濺鍍法將 100nm 厚的二氧化矽膜形成為閘絕緣膜 102。

其次，在此實施例中閘絕緣膜 102 係使用用第二光遮罩形成的光阻遮罩蝕刻，使得抵達掃描線 13 的接點孔 128 形成。圖 6B 描繪此步驟中的橫剖面圖。

其次，藉由濺鍍法或真空蒸鍍法形成待成為源極及汲極層的導電膜。將選自 Al、Cr、Ta、Ti、Mo、或 W 之元素、包括上述元素的合金、將部分上述元素組合於其中的合金膜等作為該導電膜的材料。

當以 200℃ 至 600℃ 實行熱處理時，該導電膜具有耐熱性質為佳，以忍受此熱處理。因為鋁自身具有缺點，諸如低耐熱性及受腐蝕之傾向，其常與具有耐熱性之導電材料組合。可將選自鈦 (Ti)、鉭 (Ta)、鎢 (W)、鉬 (Mo)、鉻 (Cr)、釹 (Nd)、或釷 (Sc) 之元素、或包括該等元素之任一者的合金、包括此等元素之組合物的合金膜、或包括該等元素之任一者的氮化物膜使用為待與 Al 組合使用之具有耐熱性的導電材料。

此處，該導電膜具有在其中形成 Ti 膜、將含 Nd 之鋁膜，即 Al-Nd 膜堆疊於該 Ti 膜上方、並將另一 Ti 膜堆疊於其上的三層結構。替代地，該導電膜可能具有鈦膜堆疊在鋁膜上方的二層結構。另外替代地，該導電膜可能具有含矽之鋁膜或鈦膜的單層結構。

須注意因為接點孔 128 係形成在閘絕緣膜 102 中，待成為源極及汲極層之導電膜 105 係在形成的同時經由接點孔 128 連接至掃描線 13。

其次，在此實施例中光阻遮罩 131 係使用第三遮罩形成在該導電膜上方，並藉由蝕刻將該導電膜的不必要部分移除。因此，形成源極及汲極層（117a 及 117b）。此時，可將乾蝕刻或濕蝕刻使用為該蝕刻。此處，採用使用 SiCl_4 、 Cl_2 、以及 BCl_3 之混合氣體的乾蝕刻，以蝕刻該 Ti 膜、該 Al-Nd 膜、以及該 Ti 膜堆疊於其中的該導電膜，使得該源極及汲極層（117a 及 117b）形成。圖 6C 描繪此步驟中的橫剖面圖。

在該光阻遮罩移除後，實施電漿處理。此處，實施電漿係在氧氣及氬氣引入之後產生的反轉濺鍍，使得該曝露閘絕緣膜受使用氧自由基或氧的處理。因此，移除黏附在該表面上的灰塵。圖 7A 描繪此步驟中的橫剖面圖。

其次，氧化物半導體膜以已受電漿處理之該基材未曝露於空氣中的此種方式形成。該氧化物半導體膜在電漿處理之後以此種方式形成可避免灰塵或濕氣黏附至閘絕緣膜 102 及該氧化物半導體膜之間的該介面的麻煩。只要該膜

形成可不曝露至空氣中而實施，該氧化物半導體膜可能在與先前實施該反轉濺鍍之室相同的室中形成，或可能在與先前實施該反轉濺鍍之室不同的室中形成。

此處，該氧化物半導體膜係在使用具有 8 英吋直徑之包括 In、Ga、以及 Zn（組成比率係 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ ）的該氧化物半導體目標、將該基材及該目標之間距離設定為 170mm、將壓力設定為 0.4Pa、並將直流（DC）電源供應設定為 0.5kW 的條件下，在氧氣層（或氧氣流動率等於或多於氬氣流動率）中形成。須注意脈衝直流（DC）電源供應較佳，因為可減少灰塵並該膜厚度可係均勻的。將該氧化物半導體膜的厚度設定為 5nm 至 200nm。此實施例中的該氧化物半導體膜的厚度為 100nm。

氧化物半導體膜係在該膜具有高氧濃度的條件下形成，使得該膜的導電性較低。此外，當將該氧化物半導體膜形成為包含大量的氧時，可減少關閉電流量；因此，可提供具有高開啓/關閉比率的薄膜電晶體。

然後，實施 200℃ 至 600℃ 的熱處理為佳，典型為 300℃ 至 500℃。在此情形中，熱處理係以 350℃ 在爐中之氮氣層或大氣層中實施一小時。此熱處理容許重排以 In-Ga-Zn-O 為底質之非單晶膜的原子。因為藉由此熱處理解除干擾載體移動的扭曲，此時的熱處理（包括光退火）係重要的。只要該熱處理係在該氧化物半導體膜形成之後實施，當該熱處理實施時，並無特定限制；例如，其可能在

該像素電極形成之後實施。

其次，光阻遮罩在此實施例中係使用第四遮罩形成，並藉由蝕刻移除該氧化物半導體膜的非必要部分，使得氧化物半導體層 113 形成。此處，濕蝕刻使用 ITO07N (Kanto Chemical Co., Inc. 的產品) 而實施，以移除該氧化物半導體膜的非必要部分；因此，形成氧化物半導體層 113。須注意此處的蝕刻可能係乾蝕刻，無須限制為濕蝕刻。經由上述步驟，可形成在其中氧化物半導體層 113 係通道形成區域的非線性元件 170a。圖 7B 描繪此步驟中的橫剖面圖。

再者，電漿處理可能在氧化物半導體層 113 上實施。電漿處理可修復蝕刻所導致之氧化物半導體層 113 的受損。該電漿處理在 O_2 或 N_2O 氣層中實施為佳，在含氧之 N_2 、He、或 Ar 氣層中更佳。替代地，該電漿處理可能在將 Cl_2 或 CF_4 加至上述氣體層中的氣層中實施。須注意該電漿處理以無偏向施用實施為佳。

其次，形成覆蓋非線性元件 170a 的層間絕緣膜 107。層間絕緣膜 107 可藉由濺鍍法等使用氮化矽膜、二氧化矽膜、氮氧化矽膜、氧化鋁膜、氧化鉬膜等形成。如上文所述，經由使用四片光遮罩的四個光微影製程，可完成包括複數個非線性元件（此實施例中的二非線性元件 170a 及 170b）的保護電路。

在該保護電路形成之後，將像素電極形成為待連接至薄膜電晶體，該薄膜電晶體係藉由與顯示裝置的像素部中

之該非線性元件相同的製程形成。須注意未描繪該像素部中的該薄膜電晶體。使用第五光阻遮罩，將抵達該像素部中的薄膜電晶體之汲極的接點孔形成在層間絕緣膜 107 中。此階段的橫剖面圖描繪於圖 7C 中。

然後，移除該光阻遮罩，並形成透明導電膜。可將氧化銦（ In_2O_3 ）、氧化銦-氧化錫合金（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ，縮寫為 ITO）等提供為該透明導電膜的材料，且該透明導電膜可藉由濺鍍法、真空蒸鍍法等形成。此種材料的蝕刻處理係使用以氫酸為底質的溶液實施。然而，因為 ITO 的蝕刻特別傾向於留下殘留物，可能使用氧化銦-氧化鋅合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）以改善蝕刻可處理性。

其次，實施第六光微影製程。形成光阻遮罩，並藉由蝕刻移除該透明導電膜的非必要部分，使得該像素電極形成。此外，藉由將閘絕緣膜 102 及層間絕緣膜 107 使用為電容器部中的介電質，電容器佈線及像素電極形成儲存電容器。此外，將該透明導電膜留在該終端部中，以形成用於與 FPC 連接之電極或佈線，或形成用於連接之作為源極佈線的輸入終端使用之終端電極。

以此種方式，可將該等像素電極以及藉由與該非線性元件相同之製程形成的複數個薄膜電晶體形成在像素部中，從而，包括 n-通道 TFT 的該像素部以及該保護電路可在同時製造。以與閘極 111 相同之層形成的掃描線 13 係經由設置在閘絕緣膜 102 中的接點孔 128 直接連接至非線性元件 170a 之第三終端（汲極），從而僅需一介面即可

形成一連接，且僅需一接點孔即可形成一連接。結果，除了增強該保護電路的功能並實現作業穩定性以外，該保護電路所佔據的面積減少，使得可實現該顯示裝置之尺寸的減少。換言之，依據此實施例中描述的該等步驟，除了增強該保護電路之功能並實現操作的穩定性外，可製造用於主動矩陣顯示裝置之將具有小佔據面積之保護電路載置於其上的板。

此實施例可視情況組合其他實施例描述之結構而實作。

（實施例 3）

此實施例描繪電子紙之範例，其中設置在像素部中的保護電路及薄膜電晶體係設置在一基材上方，作為將本發明之實施例施用至其的顯示裝置。

圖 10 描繪作為將本發明實施例施用於其之顯示裝置的範例之主動矩陣型電子紙。用於半導體裝置的薄膜電晶體 581 可用與實施例 2 所描述之該非線性元件相似的方式製造，其係包括作為半導體層之含 In、Ga、以及 Zn 的氧化物半導體並具有優秀電氣特徵之薄膜電晶體。

圖 10 之電子紙係採用扭轉球顯示系統之顯示裝置的範例。該扭轉球顯示系統係指將各者以黑白色著色之球形粒子用於顯示元件並配置在係電極層的第一電極層及第二電極層之間，並在該第一電極層及該第二電極層之間產生電位差以控制該等球形粒子之方位，使得顯示實施的方法

。夾於基材 580 及基材 596 之間的薄膜電晶體 581 係該源極層或該汲極層經由形成在絕緣層 585 中的開口電性連接至第一電極層 587 的低閘極結構。球形粒子 589 設置在第一電極層 587 及第二電極層 588 之間。各球形粒子 589 包括黑色區域 590a 及白色區域 590b，以及以圍繞黑色區域 590a 及白色區域 590b 之液體填充的空洞 594。球形粒子 589 的周圍係以填料 595 填充，諸如樹脂等（見圖 10）。

另外，可使用電泳元件取代扭轉球。使用具有約 $10\mu\text{m}$ 至 $20\mu\text{m}$ 直徑之微膠囊，其以透明液體、正向充電之白色微粒子、及負向充電的黑色粒子填充。在設置於該第一電極層及該第二電極層之間的該微膠囊中，當藉由該第一電極層及該第二電極層施加電場時，該等白色微粒子及該等黑色微粒子移至彼此相對之側，使得可顯示白色或黑色。使用此原理的顯示元件係電泳顯示元件，並通常稱為電子紙。該電泳顯示元件具有比液晶顯示元件更高的反射率，且因此不需要輔助光。此外，功率消耗低並可在昏暗處辨視顯示部。再者，即使當電源不供應至該顯示部時，可保持曾顯示過的影像。因此，即使具有顯示功能的半導體裝置（其也簡單地指稱為顯示裝置或設有顯示裝置的半導體裝置）與作為電源供應使用的電波源有相當距離，仍可儲存已顯示影像。

將藉由上述步驟如此製造電子紙的載置該保護電路。

該保護電路包括在其中該第一佈線層或該第二佈線層的導電層係直接連接至該閘極或以與該閘極相同之層形成的佈線之非線性元件。因此，將該保護電路的作業穩定化，且該保護電路佔據小區域。因此，可製造具有高可靠性的小尺寸電子紙。

此實施例可視情況組合其他實施例描述之結構而實作。

（實施例 4）

此實施例參考圖 11A 及 11B、圖 12、圖 13、圖 14、圖 15、以及圖 16 描述其係根據本發明實施例的半導體裝置之範例的顯示裝置。在該顯示裝置中，至少將保護電路、部分的驅動器電路、以及像素部中的薄膜電晶體形成在一基材上方。

在與該保護電路相同之基材上方的該像素部中的該薄膜電晶體係用與實施例 2 描述之該非線性元件相似的方式形成。將該薄膜電晶體形成為 n-通道 TFT；因此，將可用 n-通道 TFT 形成之驅動器電路的一部分形成在與該像素部中之該薄膜電晶體相同的基材上方。

圖 11A 描繪其係根據本發明實施例的半導體裝置之範例的主動矩陣液晶顯示裝置之方塊圖的範例。描繪於圖 11A 中的該顯示裝置在基材 5300 上方包括像素部 5301，包括各者設有顯示元件的複數個像素；選擇像素之掃描線驅動器電路 5302；以及控制輸入至該已選擇像素之視訊

訊號的訊號線驅動器電路 5303。

像素部 5301 以複數條訊號線 S1 至 Sm (未圖示) 連接至訊號線驅動器電路 5303 並以複數條掃描線 G1 至 Gn (未圖示) 連接至掃描線驅動器電路 5302, 該等訊號線在列方向上從訊號線驅動器電路 5303 延伸, 該等掃描線在行方向上從掃描線驅動器電路 5302 延伸。像素部 5301 包括對應於訊號線 S1 至 Sm 及掃描線 G1 至 Gn 之配置成矩陣的複數個像素 (未圖示)。此外, 該等像素各者連接至訊號線 Sj (訊號線 S1 至 Sm 之任何一者) 以及掃描線 Gi (掃描線 G1 至 Gn 之任何一者)。

另外, n-通道 TFT 可藉由與形成該非線性元件之方法相似的方法並連同描述於實施例 2 中的該非線性元件形成。茲參考圖 12 描述包括 n-通道 TFT 的訊號線驅動器電路。

圖 12 之訊號線驅動器電路包括驅動器 IC5601、開關群組 5602_1 至 5602_M、第一佈線 5611、第二佈線 5612、第三佈線 5613、以及佈線 5621_1 至 5621_M。開關群組 5602_1 至 5602_M 各者包括第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c。

將驅動器 IC5601 連接至第一佈線 5611、第二佈線 5612、第三佈線 5613、以及佈線 5621_1 至 5621_M。將開關群組 5602_1 至 5602_M 各者連接至第一佈線 5611、第二佈線 5612、以及第三佈線 5613。此外, 將開關群組 5602_1 至 5602_M 分別連接至佈線 5621_1 至 5621_M。將

佈線 5621_1 至 5621_M 各者經由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c 連接至三訊號線。例如，將第 J 行之佈線 5621_J（佈線 5621_1 至 5621_M 之一者）經由開關群組 5602_J 之第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c 連接至訊號線 Sj-1、訊號線 Sj、以及訊號線 Sj+1。

須注意將訊號輸入至第一佈線 5611、第二佈線 5612、以及第三佈線 5613 各者。

須注意將驅動器 IC5601 形成在單晶基材上為佳。將開關群組 5602_1 至 5602_M 形成在與該像素部相同的基材上方為佳。因此，驅動器 IC5601 經由 FPC 等連接至開關群組 5602_1 至 5602_M 為佳。

其次，茲參考圖 13 的時序圖描述圖 12 之訊號線驅動器電路的作業。圖 13 描繪當選擇第 i 列之掃描線 Gi 時的時序圖。將第 i 列之掃描線 Gi 的選擇週期分割為第一次選擇週期 T1、第二次選擇週期 T2、以及第三次選擇週期 T3。此外，當選擇另一列之掃描線時，圖 12 之訊號線驅動器電路以相似於圖 13 的方式作業。

須注意圖 13 的時序圖顯示第 J 行之佈線 5621_J 經由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c 連接至訊號線 Sj-1、訊號線 Sj、以及訊號線 Sj+1 的情形。

圖 13 的時序圖顯示當選擇第 i 列之掃描線 Gi 時的時

序、當第一薄膜電晶體 5603a 開啓/關閉時的時序 5703a、當第二薄膜電晶體 5603b 開啓/關閉時的時序 5703b、當第三薄膜電晶體 5603c 開啓/關閉時的時序 5703c、以及輸入至第 J 行之佈線 5621_J 的訊號 5721_J。

在第一次選擇週期 T1、第二次選擇週期 T2、以及第三次選擇週期 T3 中，將不同的視訊訊號輸入至佈線 5621_1 至 5621_M。例如，將在第一次選擇週期 T1 中輸入至佈線 5621_J 的視訊訊號輸入至訊號線 Sj-1、將在第二次選擇週期 T2 中輸入至佈線 5621_J 的視訊訊號輸入至訊號線 Sj、並將在第三次選擇週期 T3 中輸入至佈線 5621_J 的視訊訊號輸入至訊號線 Sj+1。將在第一次選擇週期 T1、第二次選擇週期 T2、以及第三次選擇週期 T3 中輸入至佈線 5621_J 的該等視訊訊號分別標示為 Data_j-1、Data_j、Data_j+1。

如圖 13 所示，在第一次選擇週期 T1 中，第一薄膜電晶體 5603a 開啓，且第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 關閉。在此時，將輸入至佈線 5621_J 的 Data_j-1 經由該第一薄膜電晶體 5603a 輸入至訊號線 Sj-1。在第二次選擇週期 T2 中，第二薄膜電晶體 5603b 開啓，且第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 關閉。在此時，將輸入至佈線 5621_J 的 Data_j 經由該第二薄膜電晶體 5603b 輸入至訊號線 Sj。在第三次選擇週期 T3 中，第三薄膜電晶體 5603c 開啓，且第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 關閉。在此時，將輸入至

佈線 5621_J 的 Data_j+1 經由該第三薄膜電晶體 5603c 輸入至訊號線 Sj+1。

如上文所述，在圖 12 的訊號線驅動器電路中，將一閘極選擇週期分割為三；因此，視訊訊號可在一閘極選擇週期中從一佈線 5621 輸入至三訊號線。因此，在圖 12 的訊號線驅動器電路中，在設有驅動器 IC5601 之基材及設有該像素部的基材之間的連接數量約可減少為訊號線數量的三分之一。當連接數量約可減少為訊號線數量的三分之一時，可改善圖 12 之訊號線驅動器電路的可靠性、良率等。

須注意只要將一閘極選擇週期分割為複數個次選擇週期並在個別次選擇週期中將視訊訊號從一佈線輸入至複數條訊號線，如圖 12 所示，該等薄膜電晶體的配置、數量、驅動方法等並無特定限制。

例如，當視訊訊號在個別次選擇週期中從一佈線輸入至三或多條訊號線時，僅須加入一薄膜電晶體以及用於控制該薄膜電晶體的一佈線。須注意當將一閘極選擇週期分割為四或多個次選擇週期時，一次選擇週期變短。因此，將一閘極選擇週期分割為二或三個次選擇週期為佳。

作為另一範例，如圖 14 之時序圖所顯示的，一選擇週期可能分割為預充電週期 Tp、第一次選擇週期 T1、第二次選擇週期 T2、以及第三次選擇週期 T3。圖 14 之時序圖顯示當選擇第 i 列之掃描線 Gi 時的時序、當第一薄膜電晶體 5603a 開啓/關閉時的時序 5803a、當第二薄膜電

晶體 5603b 開啓/關閉時的時序 5803b、當第三薄膜電晶體 5603c 開啓/關閉時的時序 5803c、以及輸入至第 J 行之佈線 5621_J 的訊號 5821_J。如圖 14 所示，第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c 在預充電週期 T_p 中為開啓。在此時，將輸入至佈線 5621_J 的預充電電壓 V_p 經由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b、以及第三薄膜電晶體 5603c 分別輸入至訊號線 S_{j-1} 、訊號線 S_j 、以及訊號線 S_{j+1} 。在第一次選擇週期 T_1 中，第一薄膜電晶體 5603a 開啓，且第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 關閉。在此時，將輸入至佈線 5621_J 的 $Data_{j-1}$ 經由該第一薄膜電晶體 5603a 輸入至訊號線 S_{j-1} 。在第二次選擇週期 T_2 中，第二薄膜電晶體 5603b 開啓，且第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 關閉。在此時，將輸入至佈線 5621_J 的 $Data_j$ 經由該第二薄膜電晶體 5603b 輸入至訊號線 S_j 。在第三次選擇週期 T_3 中，第三薄膜電晶體 5603c 開啓，且第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 關閉。在此時，將輸入至佈線 5621_J 的 $Data_{j+1}$ 經由該第三薄膜電晶體 5603c 輸入至訊號線 S_{j+1} 。

如上文所述，在圖 12 之訊號線驅動器電路中，將圖 14 之時序圖施用於其，該訊號線可藉由在該等次選擇週期之前提供該預充電週期而預充電。因此，可用高速度將視訊訊號寫入至像素。須注意與圖 13 中的部位相似之圖 14 中的該等部位係以相同之參考數字指示，並省略該等

相同部位或具有相似功能之部位的詳細描述。

現在，描述掃描線驅動器電路的構造。該掃描線驅動器電路包括移位暫存器及緩衝器。同樣地，該掃描線驅動器電路在部分情形中可能包括準位移位器。在該掃描線驅動器電路中，當時鐘訊號（CLK）及開始脈衝訊號（SP）輸入至該移位暫存器時，選擇訊號產生。該已產生之選擇訊號藉由該緩衝器緩衝及放大，並將所產生的訊號供應至對應掃描線。在一線上之像素中的電晶體之閘極係連接至該掃描線。另外，因為必須將在一線上之像素中的該等電晶體同時開啓，使用可供給大電流量的緩衝器。

茲參考圖 15 及圖 16 以描述使用為該掃描線驅動器電路之一部分的移位暫存器之範例。

圖 15 描繪該移位暫存器的電路組態。圖 15 所示之該移位暫存器包括複數個正反器，正反器 5701_1 至 5701_n。因此，該移位暫存器係藉由第一時鐘訊號、第二時鐘訊號、開始脈衝訊號、以及重設訊號的輸入而作業。

描述圖 15 之移位暫存器的連接關係。在圖 15 之移位暫存器中的第 i 級正反器 5701_i（正反器 5701_1 至 5701_n）中，顯示於圖 16 中的第一佈線 5501 連接至第七佈線 5717_{i-1}；顯示於圖 16 中的第二佈線 5502 連接至第七佈線 5717_{i+1}；顯示於圖 16 中的第三佈線 5503 連接至第七佈線 5717_i；且顯示於圖 16 中的第六佈線 5506 連接至第五佈線 5715。

另外，顯示於圖 16 中的第四佈線 5504 在奇數級正反

器中連接至第二佈線 5712，並在偶數級正反器中連接至第三佈線 5713。顯示於圖 16 中的第五佈線 5505 連接係第四佈線 5714。

須注意將第一級正反器 5701_1 之顯示於圖 16 中的第一佈線 5501 連接至第一佈線 5711，並將第 n 級正反器 5701_ n 之顯示於圖 16 中的第二佈線 5502 連接至第六佈線 5716。

可能將第一佈線 5711、第二佈線 5712、第三佈線 5713、以及第六佈線 5716 分別指稱為第一訊號線、第二訊號線、第三訊號線、以及第四訊號線。可能將第四佈線 5714 及第五佈線 5715 分別指稱為第一電源供應線及第二電源供應線。

圖 16 描繪圖 15 所描繪之該正反器的細節。顯示於圖 16 中的正反器包括第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577、以及第八薄膜電晶體 5578。須注意第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577、以及第八薄膜電晶體 5578 係 n -通道電晶體，並在閘極-源極電壓 (V_{gs}) 超過臨界電壓 (V_{th}) 時開啓。

現在，於下文描述顯示於圖 16 中的該正反器之連接結構。

第一薄膜電晶體 5571 的第一電極（源極或汲極之一者）連接至第四佈線 5504，且第一薄膜電晶體 5571 的第二電極（源極或汲極之另一者）連接至第三佈線 5503。

第二薄膜電晶體 5572 的第一電極連接至第六佈線 5506。第二薄膜電晶體 5572 的第二電極連接至第三佈線 5503。

第三薄膜電晶體 5573 的第一電極連接至第五佈線 5505，第三薄膜電晶體 5573 的第二電極連接至第二薄膜電晶體 5572 的閘極，且第三薄膜電晶體 5573 的閘極連接至第五佈線 5505。

第四薄膜電晶體 5574 的第一電極連接至第六佈線 5506，第四薄膜電晶體 5574 的第二電極連接至第二薄膜電晶體 5572 的閘極，且第四薄膜電晶體 5574 的閘極連接至第一薄膜電晶體 5571 的閘極。

第五薄膜電晶體 5575 的第一電極連接至第五佈線 5505，第五薄膜電晶體 5575 的第二電極連接至第一薄膜電晶體 5571 的閘極，且第五薄膜電晶體 5575 的閘極連接至第一佈線 5501。

第六薄膜電晶體 5576 的第一電極連接至第六佈線 5506，第六薄膜電晶體 5576 的第二電極連接至第一薄膜電晶體 5571 的閘極，且第六薄膜電晶體 5576 的閘極連接至第二薄膜電晶體 5572 的閘極。

第七薄膜電晶體 5577 的第一電極連接至第六佈線 5506，第七薄膜電晶體 5577 的第二電極連接至第一薄膜

電晶體 5571 的閘極，且第七薄膜電晶體 5577 的閘極連接至第二佈線 5502。第八薄膜電晶體 5578 的第一電極連接至第六佈線 5506，第八薄膜電晶體 5578 的第二電極連接至第二薄膜電晶體 5572 的閘極，且第八薄膜電晶體 5578 的閘極連接至第一佈線 5501。

須注意將第一薄膜電晶體 5571 的閘極、第四薄膜電晶體 5574 之閘極、第五薄膜電晶體 5575 的第二電極、第六薄膜電晶體 5576 的第二電極、以及第七薄膜電晶體 5577 的第二電極連接至其的該點指稱為節點 5543。將第二薄膜電晶體 5572 的閘極、第三薄膜電晶體 5573 的第二電極、第四薄膜電晶體 5574 的第二電極、第六薄膜電晶體 5576 的閘極、以及第八薄膜電晶體 5578 的第二電極連接至其的該點指稱為節點 5544。

可能將第一佈線 5501、第二佈線 5502、第三佈線 5503、以及第四佈線 5504 分別指稱為第一訊號線、第二訊號線、第三訊號線、以及第四訊號線。可能將第五佈線 5505 及第六佈線 5506 分別指稱為第一電源供應線及第二電源供應線。

替代地，該訊號線驅動器電路及該掃描線驅動器電路可僅使用 n-通道 TFT 製造，該等 TFT 可藉由與形成該非線性元件之方法相似的方法並連同描述於實施例 2 中的該非線性元件製造。因為可藉由與形成該非線性元件之方法相似的方法並連同描述於實施例 2 中的該非線性元件形成的 n-通道 TFT 具有高遷移率，該等驅動器電路的驅動頻

率可增加。例如，包括可藉由與形成該非線性元件之方法相似的方法並連同描述於實施例 2 中的該非線性元件形成之該等 n -通道 TFT 的該掃描線驅動器電路可用高速作業；因此，例如可能增加該訊框頻率或實現黑螢幕插入。

此外，例如，當該掃描線驅動器電路中之電晶體的通道寬度增加或提供複數個掃描線驅動器電路時，可實現更高的訊框頻率。當提供複數個掃描線驅動器電路時，將用於驅動偶數掃描線的掃描線驅動器電路設置在一側並將用於驅動奇數掃描線的掃描線驅動器電路設置在相對側；從而，可實現訊框頻率的增加。再者，使用複數個掃描線驅動器電路以將訊號輸出至相同掃描線對顯示裝置之尺寸的增加有益。

在製造主動矩陣發光顯示裝置的情形中，其係將本發明實施例施用於其之半導體裝置的範例，因為將複數個薄膜電晶體配置在至少一像素中，配置複數個掃描線驅動器電路為佳。主動矩陣發光顯示裝置之方塊圖範例描繪於圖 11B 中。

描繪於圖 11B 中的該發光顯示裝置在基材 5400 上方包括像素部 5401，包括各者設有顯示元件的複數個像素、選擇像素的第一掃描線驅動器電路 5402 以及第二掃描線驅動器電路 5404、以及控制輸入至該已選擇像素之視訊訊號的訊號線驅動器電路 5403。

在將數位視訊訊號輸入至圖 11B 的發光顯示裝置之該像素的情形中，藉由開啓/關閉該電晶體將該像素置於發

光狀態或非發光狀態。因此，灰階可使用區域比率灰階法或時間比率灰階法顯示。區域比率灰階法係指將一像素分割為複數個次像素且該等個別次像素係基於視訊訊號而分離驅動，使得灰階顯示的驅動方法。另外，時間比率灰階法係指控制像素在其期間內係在發光狀態的週期，使得灰階顯示的驅動方法。

因為發光元件的反應時間比液晶元件等的反應時間短，該發光元件適合時間比率灰階法。具體地說，在藉由時間灰階法顯示的情形中，將一訊框週期分割為複數個次訊框週期。然後，依據視訊訊號，在各次訊框週期中將像素中的發光元件置於發光狀態或非發光狀態。藉由將訊框分割為複數個次訊框，像素在一訊框週期中的實際發光時間之總長度可用視訊訊號控制，以顯示灰階。

須注意在圖 11B 的發光顯示裝置中，在一像素包括二切換 TFT 的情形中，輸入至第一掃描線的訊號係在第一掃描線驅動器電路 5402 中產生，該第一掃描線係該等切換 TFT 之一者的閘佈線，且輸入至第二掃描線的訊號係在第二掃描線驅動器電路 5404 中產生，該第二掃描線係另一切換 TFT 的閘佈線。然而，輸入至該第一掃描線及該第二掃描線的二訊號可能在一掃描線驅動器電路中產生。此外，例如，取決於包括在一像素中之切換 TFT 的數量，具有將用於控制該等切換元件之作業的複數條掃描線設置在各像素中的可能性。在此情形中，輸入至該等掃描線的該等訊號可能全部在一掃描線驅動器電路中產生，或

可能在複數個掃描線驅動器電路中產生。

同樣在該發光顯示裝置中，可用 n-通道 TFT 形成的該驅動器電路之一部分可連同該像素部之該等薄膜電晶體設置在一基材上方。此外，該訊號線驅動器電路及該掃描線驅動器電路可僅用該等 n-通道 TFT 製造，該等 n-通道 TFT 可藉由與形成描述於實施例 2 中之該非線性元件的方法相同之方法形成。

上述驅動器電路可能不僅用於液晶顯示裝置或發光顯示裝置，也用於電子墨水係藉由使用電性連接至切換元件之元件驅動的電子紙。該電子紙也稱為電泳顯示裝置（電泳顯示）並具有可讀性等級與普通紙相同的優點，其具有較其他顯示裝置更低的功率消耗，並可使其輕薄。

有各種電泳顯示模式。電泳顯示係在其中將複數個微膠囊分散在溶劑或溶質中，該等微膠囊各者包括具有正電荷的第一粒子及具有負電荷之第二粒子，並將電場施加至該等微膠囊，使得該等微膠囊中的粒子往彼此相對的方向移動，並僅顯示集中在一側的該等粒子之顏色的裝置。須注意，該等第一粒子或該等第二粒子包括著色劑，並在無電場時不移動。同樣地，該等第一粒子的顏色與該等第二粒子之顏色（該等粒子也可能係無色的）不同。

因此，該電泳顯示使用所謂的電泳效應，其中具有高介電常數的基質向具有高電場的區域移動。該電泳顯示不需要偏振板及對向基材，彼等為液晶顯示裝置之所必需，使得其之厚度及重量約為一半。

在電子墨水中，該等微膠囊係分散在溶劑中，並可將此列印在玻璃、塑膠、纖維、紙等的表面上。使用彩色濾波器或包括有色物質的粒子，彩色顯示也係可能的。

此外，主動矩陣顯示裝置可視情況藉由將複數個微膠囊設置在主動矩陣基材上方，以插入在二電極間而完成，並可藉由施加電場至該等微膠囊而實施顯示。例如，可使用用薄膜電晶體得到的該主動矩陣基材，該等薄膜電晶體可藉由與形成描述於實施例 2 中的該非線性元件之方法相似的方法形成。

須注意該等微膠囊中的該等第一粒子及該等第二子粒可能從導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電材料、電致發光材料、電色材料、以及電泳材料、或其複合材料之一者形成。

依據上述步驟，可製造具有高可靠性並載置有具有穩定作業及小佔據區域之保護電路的顯示裝置。

此實施例可視情況組合其他實施例描述之結構而實作。

（實施例 5）

薄膜電晶體可連同根據本發明實施例之非線性元件一起製造，且該薄膜電晶體可用於像素部並另外用於驅動器電路，使得可製造具有顯示功能（也稱為顯示裝置）的半導體裝置。此外，薄膜電晶體及根據本發明實施例的非線性元件可用於驅動器電路的一部分或用於整體驅動器電路。

，該等驅動器電路連同像素部形成在一基材上方，使得可形成系統面板。

該顯示裝置包括顯示元件。可將液晶元件（也指稱為液晶顯示元件）、或發光元件（也指稱為發光顯示元件）使用為該顯示元件。發光元件將其發光係由電流或電壓控制的元件包括在其類別中、並具體地包括無機電致發光（EL）元件、有機 EL 元件等。另外，可使用其對比係藉由電效應而改變的顯示媒體，諸如電子墨水。

此外，該顯示裝置包括將顯示元件密封於其中的面板，以及在其中將包括控制器之 IC 等載置於該面板上的模組。本發明實施例另外相關於元件基材在該顯示元件在用於製造該顯示裝置之製程中完成前的一模式，且該元件基材設有複數個像素，該等像素各者具有用於供應電流至該顯示元件的機構。具體地說，該元件基材可能在僅有該顯示元件的像素電極形成之後的一狀態中、在待成為像素電極的導電膜形成之後但該將導電膜蝕刻為該像素電極之前的一狀態中、或任何其他狀態中。

此規格書中的顯示裝置係指影像顯示裝置、顯示裝置、或光源（包括照明裝置）。另外，該顯示裝置也將下列模組的任何一者包括在其類別中：將諸如彈性印刷電路（FPC）、捲帶自動接合（TAB）帶、或捲帶載體包裝（TCP）之連接器裝附至其的模組；在設有印刷佈線板之端具有 TAB 帶或 TCP 的模組；以及在其中積體電路（IC）係藉由玻璃覆晶接合（COG）法直接載置在顯示元件上的

模組。

將參考圖 17A-C 在此實施例中描述液晶顯示面板的外觀及剖面，其係根據本發明實施例之顯示裝置的一模式。圖 17A 及 17B 係面板的頂視圖，其中以密封劑 4005 將形成在第一基材 4001 上方的薄膜電晶體 4010 及 4011 以及液晶元件 4013 密封在第一基材 4001 以及第二基材 4006 之間。薄膜電晶體 4010 及 4011 可用與該非線性元件相似的方式形成，且各者包括半導體層並具有優秀的電氣特徵，該半導體層包括含 In、Ga、以及 Zn 之半導體氧化物。圖 17C 係從圖 17A 及 17B 之 M-N 取得之橫剖面圖。

將密封劑 4005 設置成圍繞設置在第一基材 4001 上方的像素部 4002 及掃描線驅動器電路 4004。將第二基材 4006 設置在像素部 4002 及掃描線驅動器電路 4004 上方。因此，使用密封劑 4005 將像素部 4002 及掃描線驅動器電路 4004 以及液晶層 4008 密封在第一基材 4001 及第二基材 4006 之間。將使用分離製備於基材上方之單晶半導體膜或多晶半導體膜形成的訊號線驅動器電路 4003 載置在第一基材 4001 上方之與密封劑 4005 圍繞之該區域不同的區域中。

須注意對分離形成之該驅動器電路的連接方法並無特別限制，並可使用 COG 法、佈線接合法、TAB 法等。圖 17A 描繪訊號線驅動器電路 4003 係藉由 COG 法載置的範例，且圖 17B 描繪訊號線驅動器電路 4003 係藉由 TAB 法

載置的範例。

設置在第一基材 4001 上方的像素部 4002 及掃描線驅動器電路 4004 各者包括複數個薄膜電晶體。圖 17C 描繪包括在像素部 4002 中的薄膜電晶體 4010 以及包括在掃描線驅動器電路 4004 中的薄膜電晶體 4011。將絕緣層 4020 及 4021 設置在薄膜電晶體 4010 及 4011 上方。

薄膜電晶體 4010 及 4011 各者具有優秀的電氣特徵，並包括半導體層，該半導體層包括含 In、Ga、以及 Zn 的半導體氧化物。此外，薄膜電晶體 4010 及 4011 可藉由與形成該非線性元件之方法相似的方法並連同描述於實施例 2 中的該非線性元件形成。在此實施例中，薄膜電晶體 4010 及 4011 係 n-通道薄膜電晶體。

包括在液晶元件 4013 中的像素電極層 4030 係電性連接至薄膜電晶體 4010。液晶元件 4013 的相對電極層 4031 係形成在第二基材 4006 上。像素電極層 4030、相對電極層 4031、以及液晶層 4008 彼此重疊的該部位對應於液晶元件 4013。須注意像素電極層 4030 及相對電極層 4031 分別設有作為對準膜使用的絕緣層 4032 及絕緣層 4033，並以插於其間的絕緣層 4032 及 4033 支撐液晶層 4008。

須注意第一基材 4001 及第二基材 4006 可從玻璃、金屬（典型地，不銹鋼）、陶瓷、或塑膠形成。可將玻璃纖維強化塑膠（FRP）板、聚氟乙烯（PVF）膜、聚酯膜、或丙烯酸樹脂膜使用為塑膠。替代地，可使用具有將鋁箔夾於 PVF 膜或聚酯膜間之結構的薄片。

參考數字 4035 代表藉由選擇性地蝕刻絕緣膜而得到的圓柱形間隔器，並將其設置為控制像素電極層 4030 及相對電極層 4031 之間的距離（單元間隙）。替代地，可能使用球形間隔器。

替代地，可能使用無須對準膜的藍相液晶。藍相係一種液晶相，當膽固醇型液晶的溫度增加時，其僅在該膽固醇型液晶改變為等相之前出現。藍相僅出現在狹窄的溫度範圍內；因此，液晶層 4008 使用含 5wt.%或以上之掌性劑的液晶組成物形成，以擴展該溫度範圍。包括藍相液晶及掌性劑的該液晶組成物具有 $10\mu\text{s}$ 至 $100\mu\text{s}$ 的短反應時間，並選擇性地等相；因此對準處理係非必要的且具有小視角依存性。

須注意此實施例描述透射液晶顯示裝置；然而，本發明之實施例可施用至反射液晶顯示裝置或半透射液晶顯示裝置。

雖然此實施例的液晶顯示裝置具有設置在比該基材更外側（觀看側）的偏振板及設置在比該基材更內側的著色層及顯示元件之電極層，彼等以此順序配置，該偏振板可能比該基材更內側。該偏振板及該著色層的堆疊結構未受限於此實施例之所示，並可能依據該偏振板及該著色層的材料以及製程條件而視情況設定。另外，可能設置作為黑矩陣螢幕使用的遮光膜。

在此實施例中，為減少該等薄膜電晶體之表面的不均勻性並改善該等薄膜電晶體的可靠性，將描述於實施例 2

中的該非線性元件及該等薄膜電晶體以作為偏振絕緣膜使用的保護膜或絕緣層（絕緣層 4020 及 4021）覆蓋，該等薄膜電晶體可藉由與形成該非線性元件之方法相似的方法形成，並可連同該非線性元件形成。須注意將該保護膜設置成防止在空氣中漂浮的雜質進入，諸如有機基質、金屬基質、或濕氣，且係高密度膜為佳。該保護膜可能使用二氧化矽膜、氮化矽膜、氮氧化矽膜、氮化氧化矽膜、氧化鋁膜、氮化鋁膜、氮氧化鋁膜、或氮化氧化鋁膜之單層或堆疊層藉由濺鍍法形成。雖然在此實施例中該保護膜係藉由濺鍍法形成，該方法未受限於特定方法並可能選自各種方法。

此處，將絕緣層 4020 形成為具有如同該保護膜的堆疊結構。此處，藉由濺鍍法將二氧化矽膜形成為絕緣層 4020 的第一層。將二氧化矽膜用於該保護膜提供防止用於源極層及汲極層之鋁膜突起的有利效應。

此外，將絕緣層形成為該保護膜的第二層。此處，藉由濺鍍法將氮化矽膜形成為絕緣層 4020 的第二層。當將氮化矽膜用於該保護膜時，可能防止可移動離子，諸如鈉，進入半導體區域而改變該 TFT 的電氣特徵。

另外，在保護膜形成後，可能將該氧化物半導體層退火（在 300℃ 至 400℃）。

另外，將絕緣層 4021 形成為該偏振絕緣膜。絕緣層 4021 可從具有耐熱性的有機材料形成，諸如聚醯亞胺、丙烯酸、苯環丁烯、聚醯胺、或環氧樹脂。可能將低介電

常數材料（低 k 材料）、以矽氧烷為基質的樹脂、磷矽酸鹽玻璃（PSG）、硼磷矽酸鹽玻璃（BPSG）等使用為此種有機材料的替代物。矽氧烷為基質的樹脂可能將氟、烷基、及芳基、以及氫之至少一者包括為取代基。須注意絕緣層 4021 可能藉由堆疊從此等材料形成之複數個絕緣膜而形成。

須注意以矽氧烷為基質的樹脂係自作為起始材料並具有 Si-O-Si 鍵之以矽氧烷為基質的材料形成。矽氧烷為基質的樹脂可能將氟、烷基、及芳族烴、以及氫之至少一者包括為取代基。

用於絕緣層 4021 之形成的方法未受限於特定方法，並可取決於絕緣層 4021 的材料而使用下列方法：濺鍍法、SOG 法、旋轉塗佈、浸塗、噴塗、液滴排放法（例如，噴墨法、網板印刷法、或平版印刷）、刮刀、滾筒塗佈機、簾幕塗佈機、刮刀塗佈機等。在使用材料溶液形成絕緣層 4021 的情形中，退火（在 300℃ 至 400℃）可能在與烘焙步驟相同的時間在氧化物半導體層上實施。當絕緣層 4021 的烘焙步驟及該氧化物半導體層的退火組合時，半導體裝置可有效率地製造。

像素電極層 4030 及相對電極層 4031 可從光透射導電材料形成，諸如含氧化鎢的氧化銦、含氧化鎢的氧化銦鋅、含氧化鈦的氧化銦、含氧化鈦的氧化銦錫、氧化銦錫（在下文中指稱為 ITO）、氧化銦鋅、或將二氧化矽加至其的氧化銦錫。

可將包括導電高分子（也指稱為導電聚合物）的導電組成物用於像素電極層 4030 及相對電極層 4031。該導電組成物形成的該像素電極具有 $10000\Omega/\text{square}$ 或以下的薄片電阻並對 550nm 之波長有 70%或以上的透射率為佳。另外，包括在該導電組成物中的該導電高分子之電阻率為 $0.1\Omega\cdot\text{cm}$ 或以下為佳。

可將所謂的 π 電子複合導電聚合物使用為該導電高分子。可將聚苯胺或其衍生物、聚吡咯或其衍生物、聚塞吩或其衍生物、二或多種此等材料的共聚物作為其範例。

另外，將各種訊號及電位從 FPC4018 供應至分離地形成之訊號線驅動器電路 4003、掃描線驅動器電路 4004、以及像素部 4002。

在此實施例中，連接終端電極 4015 係使用與包括在液晶元件 4013 中之像素電極層 4030 相同的導電膜形成，且終端電極 4016 係使用與薄膜電晶體 4010 及 4011 之源極及汲極層相同的導電膜形成。

連接終端電極 4015 係經由各向異性導電膜 4019 電性連接至 FPC4018 的終端。

雖然圖 17A-C 顯示訊號線驅動器電路 4003 係分離地形成並載置在第一基材 4001 上的範例，此實施例未受限於此結構。該掃描線驅動器電路可能分離地形成，然後載置，或僅有部分的訊號線驅動器電路或部分之掃描線驅動器電路可能分離地形成，然後載置。

圖 18 描繪使用根據本發明實施例製造的 TFT 基材

2600，將液晶顯示模組形成爲半導體裝置的範例。

圖 18 描繪液晶顯示模組的範例，其中該 TFT 基材 2600 及相對基材 2601 係以密封劑 2602 彼此固定，並將包括 TFT 等的像素部 2603、包括液晶層的顯示元件 2604、以及著色層 2605 設置在該等基材之間，以形成顯示區域。著色層 2605 對實施彩色顯示係必要的。在 RGB 系統的情形中，對應於紅色、綠色、及藍色的著色層係針對像素設置。將偏振板 2606 及 2607 以及散射板 2613 設置在 TFT 基材 2600 及相對基材 2601 的外側。光源包括冷陰極管 2610 以及反射板 2611，且電路板 2612 係經由可撓佈線板 2609 連接至 TFT 基材 2600 的佈線電路部 2608，並包括外部電路，諸如控制電路及電源電路。該偏振板及該液晶層可能使用插於其間的延遲板堆疊。

可將 TN（扭曲向列）模式、IPS（橫向電場驅動）模式、FFS（邊緣電場切換）模式、MVA（多區域垂直配向）模式、PVA（圖像垂直配向）模式、ASM（軸對稱排列微胞）模式、OCB（光學補償雙折射）模式、FLC（鐵電液晶）模式、AFLC（反鐵電液晶）模式等用於該液晶顯示模組。

依據上述步驟，可製造具有高可靠性並載置有具有穩定作業及小佔據區域之保護電路的液晶面板。

此實施例可視情況組合其他實施例描述之結構而實作。

(實施例 6)

根據本發明實施例，薄膜電晶體可連同非線性元件製造，且該薄膜電晶體可用於像素部並另外用於驅動器電路，使得可製造具有顯示功能（也稱為顯示裝置）的半導體裝置。

此實施例描述作為根據本發明實施例的顯示裝置之發光顯示裝置的範例。此處，將使用電致發光的發光元件描述為該顯示裝置的顯示元件範例。使用電致發光的發光元件係根據發光材料是否為有機化合物或無機化合物而分類。通常，將前者指稱為有機 EL 元件並將後者指稱為無機 EL 元件。

在有機 EL 元件中，藉由將電壓施加至發光元件，電子及電洞分別從一對電極注入至含發光有機化合物的層中，且因此電流流動。然後，此等載子（亦即，電子及電洞）再結合，且因此該發光有機化合物受激發。當該發光有機化合物從激發態回到基態時，發射光。因為此種機制，將此發光元件指稱為電流激發發光元件。

無機 EL 元件係根據彼等之元素結構而分類為分散型無機 EL 元件及薄膜型無機 EL 元件。分散型無機 EL 元件具有發光層，其中發光材料的粒子分散在黏結劑中，且其發光機制係使用施體能階及受體能階的施體-受體重結合型發光。薄膜型無機 EL 元件具有發光層包夾在介電層之間的結構，其另外包夾在電極之間，且其發光機制係使用金屬離子之內層電子變遷的局部型發光。須注意在此範例

中將有機 EL 元件使用為發光元件。

圖 19 描繪可將數位時間灰階驅動施用於其之像素結構的範例，作為將本發明實施例施用於其之半導體裝置的範例。

描述可將數位時間灰階驅動施用於其之像素的結構及作業。在此範例中，一像素包括二 n -通道電晶體，各電晶體中的通道形成區域包括氧化物半導體層，且彼等可藉由與用於形成該非線性元件之方法相似的方法形成，並可連同描述於實施例 2 中的該非線性元件形成。

像素 6400 包括切換電晶體 6401、驅動器電晶體 6402、發光元件 6404、以及電容器 6403。切換電晶體 6401 的閘極連接至掃描線 6406，切換電晶體 6401 的第一電極（源極及汲極之一者）連接至訊號線 6405，且切換電晶體 6401 的第二電極（源極及汲極之另一者）連接至驅動器電晶體 6402 之閘極。驅動器電晶體 6402 的閘極經由電容器 6403 連接至電源供應線 6407，驅動器電晶體 6402 的第一電極連接至電源供應線 6407，且驅動器電晶體 6402 的第二電極連接至發光元件 6404 的第一電極（像素電極）。發光元件 6404 的第二電極對應於共同電極 6408。

將發光元件 6404 的第二電極（共同電極 6408）設定成低電源供應電位。當設定至電源供應線 6407 的高電源供應電位作為參考時，該低電源供應電位係小於高電源供應電位的電位。例如，可能將 GND、0V 等使用為該低電源供應電位。將該高電源供應電位及該低電源供應電位之

間的電位差施加至發光元件 6404 並將電流供應至發光元件 6404，使得發光元件 6404 發光。為使發光元件 6404 發光，將電位設定成使得該高電源供應電位及該低電源供應電位之間的電位差大於或等於發光元件 6404 的正向臨界電壓。

可能將驅動器電晶體 6402 的閘極電容使用為電容器 6403 的替代物，使得電容器 6403 可省略。驅動器電晶體 6402 的閘極電容可能形成在通道區域及閘極之間。

在電壓輸入電壓驅動法的情形中，將視訊訊號輸入至驅動器電晶體 6402 的閘極，使得驅動器電晶體 6402 實質開啓或實質關閉。亦即，驅動器電晶體 6402 在線性區域中作業。因為驅動器電晶體 6402 在線性區域中作業，將高於電源供應線 6407 之電壓的電壓施加至驅動器電晶體 6402 的閘極。須注意將高於或等於該電源供應線之電壓及驅動器電晶體 6402 的 V_{th} 之和的電壓施加至訊號線 6405。

在實施類比灰階驅動以取代數位時間灰階驅動的情形中，可藉由改變訊號輸入而使用與圖 19 之像素結構相同的像素結構。

在實施類比灰階驅動的情形中，將高於或等於發光元件 6404 之正向電壓與驅動器電晶體 6402 的 V_{th} 之和的電壓施加至驅動器電晶體 6402 之閘極。發光元件 6404 之正向電壓代表期望亮度得到時的電壓，並至少包括正向臨界電壓。將驅動器電晶體 6402 藉由其而在飽和區域中作業

的視訊訊號輸入，使得電流可供應至發光元件 6404。爲使驅動器電晶體 6402 在飽和區域中作業，將電源供應線 6407 的電位設定成高於驅動器電晶體 6402 之閘電位。當使用類比視訊訊號時，可能依據該視訊訊號將電流供給至發光元件 6404 並實施類比灰階驅動。

須注意圖 19 所示之該像素結構並未受限於其。例如，可能將開關，電阻器、電容器、電晶體、邏輯電路等加至圖 19 所示的該像素。

其次，茲參考圖 20A 至 20C 描述發光元件的結構。像素之橫剖面結構係藉由將 n-通道驅動器 TFT 採用爲範例而於此處描述。描繪於圖 20A、20B、以及 20C 中的作爲用於半導體裝置之驅動器 TFT 使用的 TFT7001、7011、以及 7021 可藉由與形成該非線性元件之方法相似的方法並連同描述於實施例 2 中的該非線性元件形成。TFT7001、7011、以及 7021 具有優秀的電氣特徵，且各者包括半導體層，該半導體層包括含 In、Ga、以及 Zn 的半導體氧化物。

此外，爲得到從該發光元件發出的光，至少需要陽極及陰極之一者以傳輸光。將薄膜電晶體及發光元件形成在基材上方。發光元件可具有頂發射結構，其中光係經由與該基材相對的該表面得到；底發射結構，其中光係經由在該基材側上的表面得到；或雙重發射結構，其中光係經由與該基材相對之該表面以及在該基材側上的表面得到。可將根據本發明實施例的像素結構施用於具有該等發射結構

之任一者的發光元件。

茲參考圖 20A 描述具有頂發射結構的發光元件。

圖 20A 係在作為驅動器 TFT 使用的 TFT7001 係 n-通道 TFT 且在發光元件 7002 中產生之光係向陽極 7005 側發射的情形中之像素的橫剖面圖。在圖 20A 中，發光元件 7002 的陰極 7003 係電性連接至作為驅動器 TFT 使用之 TFT7001，且發光層 7004 及陽極 7005 係以此順序堆疊在陰極 7003 上方。陰極 7003 可用具有低工作函數並反射光的任何導電材料形成。例如，使用 Ca、Al、CaF、MgAg、AlLi 等為佳。發光層 7004 可使用單層或藉由堆疊複數層而形成。當發光層 7004 係使用複數層形成時，發光層 7004 係藉由將電子注入層、電子運輸層、發光層、電洞運輸層、及電洞注入層以此順序堆疊在陰極 7003 上方而形成。不必形成所有該等層。陽極 7005 係使用光透射導電膜形成，該光透射導電膜係形成自光透射導電材料，諸如包括氧化鎢的氧化銦、包括氧化鎢的氧化銦鋅、包括氧化鈦的氧化銦、包括氧化鈦的氧化銦錫、氧化銦錫（在下文中指稱為 ITO）、氧化銦鋅、或將二氧化矽加至其的氧化銦錫。

發光元件 7002 對應於陰極 7003 及陽極 7005 包夾發光層 7004 的區域。在於圖 20A 描繪之像素的情形中，如箭號所指示的，光係自發光元件 7002 發射至陽極 7005 側。

其次，茲參考圖 20B 描述具有低發射結構的發光元件

。圖 20B 係在驅動器 TFT7011 為 n-通道 TFT，且光係從發光元件 7012 發射至陰極 7013 側的情形中之像素的橫剖面圖。在圖 20B 中，發光元件 7012 的陰極 7013 形成在電性連接至驅動器 TFT7011 之光透射導電膜 7017 上方，且發光層 7014 及陽極 7015 以此順序堆疊在陰極 7013 上方。當陽極 7015 具有光透射性質時，可能將用於反射或遮擋光的遮光膜 7016 形成為覆蓋陽極 7015。如同圖 20A 的情形，可將具有低工作函數的任何導電材料用於陰極 7013。須注意將陰極 7013 形成為具有陰極 7013 可傳輸光的厚度（約從 5nm 至 30nm 為佳）。例如，可將具有 20nm 厚度的鋁膜使用為陰極 7013。如圖 20A 的情形，發光層 7014 可能由單層或藉由堆疊複數層而形成。陽極 7015 不須傳輸光，但可如圖 20A 的情形，使用光透射導電材料形成。反射光的金屬等可用於遮光膜 7016；然而，未受限於金屬膜。例如，可使用加入黑色素的樹脂等。

發光元件 7012 對應於陰極 7013 及陽極 7015 包夾發光層 7014 的區域。在描繪於圖 20B 之像素的情形中，如箭號所指示的，光係自發光元件 7012 發射至陰極 7013 側。

其次，茲參考圖 20C 描述具有雙發射結構的發光元件。在圖 20C 中，發光元件 7022 的陰極 7023 形成在電性連接至驅動器 TFT7021 之光透射導電膜 7027 上方，且發光層 7024 及陽極 7025 以此順序堆疊在陰極 7023 上方。如圖 20A 中的情形，陰極 7023 可用具有低工作函數之任何

導電材料形成。須注意將陰極 7023 形成為具有陰極 7023 可傳輸光的厚度。例如，可將具有 20nm 厚度的 Al 膜使用為陰極 7023。如圖 20A 的情形，發光層 7024 可能使用單層或藉由堆疊複數層而形成。用與圖 20A 相似的方式，陽極 7025 可使用光透射導電材料形成。

發光元件 7022 對應於陰極 7023、發光層 7024、及陽極 7025 彼此重疊的區域。在圖 20C 描繪的該像素中，如箭號所指示的，光係自發光元件 7022 發射至陽極 7025 側及陰極 7023 側二側。

雖然此處將有機 EL 元件描述為發光元件，可將無機 EL 元件替代地設置為發光元件。

須注意此實施例描述控制發光元件之驅動的薄膜電晶體（驅動器 TFT）係電性連接至該發光元件的範例，但可能使用電流控制 TFT 連接在該驅動器 TFT 及該發光元件之間的結構。

描述於此實施例中的該半導體裝置未受限於圖 20A 至 20C 所描繪之該等結構，並可基於本發明實施例之技術的精神以不同方式修改。

其次，將參考圖 21A 及 21B 描述其係本發明之一模式的發光顯示面板（也指稱為發光面板）的外觀及剖面。圖 21A 係以密封劑將發光元件及薄膜電晶體密封在第一基材及第二基材之間的像素之頂視圖。該薄膜電晶體包括，包括含 In、Ga、及 Zn 之半導體氧化物的半導體層，且因此具有優秀的電氣特徵，如同該非線性元件。圖 21B 係

沿著圖 21A 之 H-I 的橫剖面圖。

將密封劑 4505 設置成圍繞設置在第一基材 4501 上方的像素部 4502、訊號線驅動器電路 4503a 及 4503b、以及掃描線驅動器電路 4504a 及 4504b。此外，將第二基材 4506 形成在像素部 4502、訊號線驅動器電路 4503a 及 4503b、以及掃描線驅動器電路 4504a 及 4504b 上方。因此，使用第一基材 4501、密封劑 4505、以及第二基材 4506 將像素部 4502、訊號線驅動器電路 4503a 及 4503b、以及掃描線驅動器電路 4504a 及 4504b，連同填料 4507 密封。以此方式，將該發光顯示面板以保護膜（諸如附接膜或紫外光固化樹脂膜）或具有高氣密性及些微脫氣作用之覆蓋材料封裝（密封），而不曝露在外部空氣中為佳。

形成在第一基材 4501 上方之像素部 4502、號線驅動器電路 4503a 及 4503b、以及掃描線驅動器電路 4504a 及 4504b 各者包括複數個薄膜電晶體。將包括在像素部 4502 中的薄膜電晶體 4510 及包括在訊號線驅動器電路 4503a 中的薄膜電晶體 4509 作為範例描繪於圖 21B 中。

薄膜電晶體 4509 及 4510 各者具有優秀的電氣特徵，並包括半導體層，該半導體層包括含 In、Ga、以及 Zn 的半導體氧化物。可藉由與用於形成該非線性元件之方法相似的方法並連同描述於實施例 2 中之該非線性元件形成的薄膜電晶體可使用為薄膜電晶體 4509 及 4510。在此實施例中，薄膜電晶體 4509 及 4510 係 n-通道薄膜電晶體。

此外，參考數字 4511 代表發光元件。將其為包括在

發光元件 4511 中之像素電極的第一電極層 4517 電性連接至薄膜電晶體 4510 的源極或汲極層。須注意雖然發光元件 4511 具有第一電極層 4517、電致發光層 4512、以及第二電極層 4513 的堆疊結構，發光元件 4511 的結構未受其所限制。發光元件 4511 的結構可依據自發光元件 4511 得到光的方向等而視情況改變。

分隔壁 4520 係使用有機樹脂膜、無機絕緣膜、或有機聚矽氧烷形成。分隔壁 4520 使用光敏材料形成以在第一電極層 4517 上具有開口部，使得該開口部的側壁形成為具有連續曲率之傾斜表面特佳。

電致發光層 4512 可能使用單層或堆疊之複數層而形成。

為防止氧、氫、濕氣、二氧化碳等進入發光元件 4511，可能將保護膜形成在第二電極層 4513 及分隔壁 4520 上方。可將氮化矽膜、氮化氧化矽膜、DLC 膜等形成為該保護膜。

此外，將各種訊號及電位從 PFC4518a 及 4518b 供應至訊號線驅動器電路 4503a 及 4503b、掃描線驅動器電路 4504a 及 4504b、或像素部 4502。

在此實施例中，連接終端電極 4515 係使用與包括在發光元件 4511 中之第一電極層 4517 相同的導電膜形成。終端電極 4516 係使用與包括在薄膜電晶體 4509 及 4510 中之源極及汲極層相同的導電膜形成。

連接終端電極 4515 係經由各向異性導電膜 4519 電性

連接至包括在 FPC4518a 中的終端。

位於自發光元件 4511 取得光之方向上的第二基材 4506 必須具有光透射性質。在該情形中，使用光透射材料，諸如玻璃板、塑膠板、聚酯膜、或丙烯酸膜。

紫外光固化樹脂或熱固樹脂可連同惰性氣體（諸如，氮或氬）使用為填料 4507。例如，可使用聚氯乙烯（PVC）、丙烯酸、聚醯亞胺、環氧樹脂、聚矽氧樹脂、聚乙烯縮丁醛（PVB）、或乙烯醋酸乙烯酯（EVA）。在此實施例中，可將氮用於填料 4507。

此外，若有必要，可視情況將光學膜設置在該發光元件的發射表面上，諸如偏振板、圓形偏振板（包括橢圓形偏振板）、延遲板（四分之一波板或二分之一波板）、以及彩色濾波器。另外，該偏振板或該圓形偏振板可能設有抗反射膜。例如，抗眩光處理可藉由抑制反射光的散射而實施，並可減少該表面之投影及眩光。

藉由使用在分離製備之基材上方的單晶半導體膜或多晶半導體膜而形成的驅動器電路可載置為訊號線驅動器電路 4503a 及 4503b 以及掃描線驅動器電路 4504a 及 4504b。此外，可能僅有該訊號線驅動器電路或僅有其之一部分，或僅有掃描線驅動器電路或僅有其之一部分分離地形成，然後載置。此實施例並未受限於圖 21A 及 21B 所示的該結構。

依據上述步驟，可製造具有高可靠性並載置有具有穩定作業及小佔據區域之保護電路的發光顯示裝置（顯示面

板) 。

此實施例可視情況組合其他實施例描述之結構而實作

。

(實施例 7)

根據本發明實施例的顯示裝置可施用為電子紙。電子紙可用於各種資訊顯示領域的電子器具。例如，電子紙可用於電子書閱讀器（e-書閱讀器）、海報、交通工具上的廣告，諸如火車、不同卡片之顯示，諸如信用卡等。電子器具的範例描繪於圖 22A 及 22B 以及圖 23 中。

圖 22A 描繪使用電子紙形成的海報 2631。若廣告媒體係已列印紙張，該廣告係以人工置換；然而，當使用將本發明實施例施用於其的電子紙時，該廣告顯示可在短時間內改變。此外，可得到無缺陷的穩定影像。另外，該海報可能無線地傳送及接收資訊。

圖 22B 描繪在交通工具上的廣告 2632，諸如火車。若廣告媒體係已列印紙張，該廣告係以人工置換；然而，當使用將本發明實施例施用於其的電子紙時，該廣告顯示可無須許多人工而在短時間內改變。此外，可得到無缺陷的穩定影像。另外，在交通工具上的該海報可能無線地傳送及接收資訊。

圖 23 描繪電子書閱讀器 2700 之範例。例如，電子書閱讀器 2700 包括二外殼 2701 及 2703。外殼 2701 及 2703 係用樞紐 2711 接合，使得電子書閱讀器 2700 可沿著樞紐

2711 開關。使用此種結構，電子書閱讀器 2700 可像紙本書一般地運用。

顯示部 2705 係合併於外殼 2701 中且顯示部 2707 係合併於外殼 2703 中。顯示部 2705 及顯示部 2707 可能顯示一影像，或可能顯示不同影像。在將不同影像顯示於顯示部 2705 及顯示部 2707 的該結構中，例如，右顯示部（圖 23 中的顯示部 2705）可顯示文字且左顯示部（圖 23 中的顯示部 2707）可顯示影像。

圖 23 描繪外殼 2701 設有操作部等的範例。例如，外殼 2701 設有電源供應開關 2721、操作鍵 2723、揚聲器 2725 等。可使用操作鍵 2723 翻頁。須注意鍵盤、指標裝置等可能設置在與該外殼之顯示部相同的平面上。另外，該外殼的後表面或側表面可能設有外部連接終端（耳機終端、USB 終端、可與各種纜線連接之終端，諸如 AC 電源供應器或 USB 纜線，等）、儲存媒體插入部等。此外，電子書閱讀器 2700 可能具有電子字典的功能。

另外，電子書閱讀器 2700 可能無線地傳送及接收資訊。可無線地從電子書伺服器購買及下載所期望的書籍資料等。

根據上述步驟，可製造具有高可靠性並載置有具有穩定作業及小佔據區域之保護電路的電子器具。

此實施例可視情況組合其他實施例描述之結構而實作。

(實施例 8)

根據本發明實施例的半導體裝置可施用至各種電子器具（包括遊戲機）。例如，作為該電子器具的電視裝置（也稱為電視機或電視接收機）、用於電腦等的監視器、相機，諸如數位相機或數位攝影機、數位相框、行動電話（也稱為移動電話或移動電話裝置）、可攜式遊戲主控台、可攜式資訊終端、音頻播放裝置、以及大型遊戲機，諸如小鋼珠遊戲機。

圖 24 描繪電視裝置 9600 的範例。顯示部 9603 合併在電視裝置 9600 的外殼 9601 中。顯示部 9603 可顯示影像。此處，外殼 9601 係支撐在腳架 9605 上。

電視裝置 9600 可藉由外殼 9601 或分離式遙控器 9610 的操作開關操作。頻道及音量可使用遙控器 9610 的操作鍵 9609 控制並可控制顯示在顯示部 9603 上的影像。此外，遙控器 9610 可能具有將從遙控器 9610 輸出的資訊顯示於其上的顯示部 9607。

須注意電視裝置 9600 設有接收器、數據機等。使用該接收器，可接收一般的電視廣播。此外，當該顯示裝置經由該數據機使用或不使用佈線而連接至通訊網路時，可使用單向（來傳送者至接收者）或雙向（例如，在傳送者及接收者之間或在接收者之間）資訊通訊。

圖 24B 顯示數位相框 9700 的範例。例如，顯示部 9703 合併在數位相框 9700 的外殼 9701 中。顯示部 9703 可顯示各種影像，例如，顯示使用數位相機等取得的影像

資料，使得該數位相框可用與普通相框相似的方式運作。

須注意數位相框 9700 設有操作部、外部連接終端（諸如 USB 終端或可連接至包括 USB 纜線之各種纜線的終端）、儲存媒體插入部等。彼等可能合併在與該顯示部相同的平面上；然而，因為改善設計，將彼等設置在該顯示部的側表面或後表面上為佳。例如，將包括用數位相機取得之影像資料的記憶體插入至該數位相框之儲存媒體插入部，並輸入該影像資料。然後，該已輸入影像資料可顯示在顯示部 9703 上。

數位相框 9700 可能無線地傳送及接收資訊。經由無線通訊，所期望的影像資料可無線輸入至該數位相框 9700 中並顯示。

圖 25A 描繪包括外殼 9881 及外殼 9891 的可攜式遊戲主控台，該等外殼以連接器 9893 接合以開關。顯示部 9882 及顯示部 9883 分別合併在外殼 9881 及外殼 9891 中。描繪於圖 25A 中的可攜式遊戲主控台另外包括揚聲器部 9884、儲存媒體插入部 9886、LED 燈 9890、輸入機構（操作鍵 9885、連接終端 9887、感測器 9888（具有量測力量、移位、位置、速度、加速度、角速度、轉動頻率、距離、光、液體、磁性、溫度、化學基質、聲音、時間、硬度、電場、電流、電壓、電力、輻射、流動率、濕度、梯度、震動、氣味、或紅外線之功能）、及微音器 9889）等。無須多說，該可攜式遊戲主控台的結構未受上文所限，並可能係至少設有根據本發明實施例之半導體裝置的

任何結構。此外，可能視情況設置其他週邊。描繪於圖 25A 的該可攜式遊戲主控台具有讀取儲存在儲存媒體中之程式或資料以將其顯示在該顯示部上的功能，以及經由無線通訊與其他可攜式遊戲主控台分享資訊的功能。圖 25A 的可攜式遊戲主控台可具有上述功能以外的各種功能。

圖 25B 描繪吃角子老虎機 9900，其係大型遊戲機。顯示部 9903 合併在吃角子老虎機 9900 的外殼 9901 中。吃角子老虎機 9900 另外包括操作機構，諸如起動手柄或停止開關、投幣口、揚聲器等。無須多說，吃角子老虎機 9900 的結構未受上文所限，並可能係至少設有根據本發明實施例之半導體裝置的任何結構。此外，可能視情況設置其他週邊。

圖 26 描繪行動電話 1000 的範例。行動電話 1000 包括將顯示部 1002 合併於其中的外殼 1001，並另外包括操作鈕 1003、外部連接埠 1004、揚聲器 1005、微音器 1006 等。

資訊可藉由以手指等觸碰顯示部 1002 而輸入至描繪在圖 26 中的行動電話 1000。此外，傳呼或文字傳訊可藉由以手指等觸碰顯示部 1002 而實施。

顯示部 1002 主要有三種螢幕模式。第一模式係主要用於顯示影像的顯示模式。第二模式係主要用於輸入資訊的輸入模式，諸如文字。第三模式係顯示及輸入模式，其中混合該顯示模式及該輸入模式之二模式。

例如，在傳呼或文字傳訊的情形中，將顯示部 1002

設定為主要用於輸入文字的文字輸入模式，並可在螢幕上實施文字輸入作業。在此情形中，將鍵盤或數字鈕顯示在顯示部 1002 的幾乎整體螢幕上為佳。

當包括用於偵測傾斜之感測器（諸如迴轉儀或加速度感測器）的偵測裝置設置在行動電話 1000 之內側時，在顯示部 1002 之螢幕上的顯示可藉由判斷行動電話 1000 的方向（針對橫向模式或直立模式，行動電話 1000 是否水平地或垂直地放置）而自動切換。

另外，該等螢幕模式係藉由觸碰顯示部 1002 或操作外殼 1001 之操作鈕 1003 而切換。替代地，該等螢幕模式可取決於顯示在顯示部 1002 上的影像種類而切換。例如，當顯示於該顯示部上之影像的訊號係移動影像之資料時，該螢幕模式切換至顯示模式。當該訊號係文字資料時，該螢幕模式切換至輸入模式。

另外，在輸入模式中，訊號係藉由在顯示部 1002 中的光學感測器而偵測，且若藉由觸碰顯示部 1002 的輸入未在特定週期中實施時，可能將該螢幕模式控制成從該輸入模式切換至該顯示模式。

顯示部 1002 也可具有影像感測器的功能。例如，掌紋、指紋等的影像係藉由以手掌或手指觸碰顯示部 1002 而取得，因此可實施個人認證。此外，當發射近紅外線之背光或感測光源係設置在該顯示部中時，可取得手指血管、手掌血管等的影像。

根據上述步驟，可製造具有高可靠性並載置有具有穩

定作業及小佔據區域之保護電路的電子器具。

此實施例可視情況組合其他實施例描述之結構而實作

。本申請案基於 2008 年 10 月 3 日向日本特許廳申請的日本專利申請案編號第 2008-259063 號，該專利之教示全文以提及之方式併入本文中。

【圖式簡單說明】

圖 1 描繪在顯示裝置中的訊號輸入終端、掃描線、訊號線、包括非線性元件之保護電路、及像素部之間的位置關係。

圖 2 描繪保護電路之等效電路的範例。

圖 3 描繪保護電路之等效電路的範例。

圖 4A 及 4B 分別係保護電路之平面圖及等效電路的範例。

圖 5 係描繪保護電路範例的橫剖面圖。

圖 6A 至 6C 係描繪用於製造保護電路之製程的橫剖面圖。

圖 7A 至 7C 係描繪用於製造保護電路之製程的橫剖面圖。

圖 8A 及 8B 分別係保護電路之平面圖及等效電路的範例。

圖 9A 及 9B 分別係保護電路之平面圖及等效電路的範例。

圖 10 係電子紙的橫剖面圖。

圖 11A 及 11B 各者係半導體裝置的方塊圖。

圖 12 描繪訊號線驅動電路的結構。

圖 13 係訊號線驅動電路的作業時序圖。

圖 14 係訊號線驅動電路的作業時序圖。

圖 15 係描繪移位暫存器之結構的圖。

圖 16 描繪圖 14 之正反器的連接結構。

圖 17A 及 B 係頂視圖且圖 17C 係橫剖面圖，各者描繪本發明之實施例的半導體裝置。

圖 18 係描繪本發明實施例之半導體裝置的橫剖面圖。

圖 19 描繪在本發明實施例的半導體裝置中之像素的等效電路。

圖 20A 至 20C 各者描繪本發明實施例的半導體裝置。

圖 21A 係頂視圖且圖 21B 係橫剖面圖，各者描繪本發明實施例的半導體裝置。

圖 22A 及 22B 描繪電子紙的應用範例。

圖 23 係描繪電子書閱讀器範例的外部視圖。

圖 24A 係電視裝置範例的外部視圖且圖 24B 係數位相框範例的外部視圖。

圖 25A 及 25B 各者係描繪遊戲機範例的外部視圖。

圖 26 係描繪行動電話範例的外部視圖。

【 主 要 元 件 符 號 說 明 】

- 10、100、580、596、5300、5400：基 材
- 11：掃 描 線 輸 入 終 端
- 12：訊 號 線 輸 入 終 端
- 13、651、6406：掃 描 線
- 14、6405：訊 號 線
- 16、111：閘 極
- 17、2603、4002、4502、5301、5401：像 素 部
- 18、6400：像 素
- 19：像 素 電 晶 體
- 20：儲 存 電 容 器 部
- 21：像 素 電 極
- 22：電 容 器 線
- 23：共 同 終 端
- 24、25、26：保 護 電 路
- 27：電 容 器 匯 流 排 線
- 28、29、650：共 同 佈 線
- 30、31、30a、30b、31a、31b、170a、170b、730a、
730b、730c、740a、740b、740c、740d：非 線 性 元 件
- 102：閘 絕 緣 膜
- 107：層 間 絕 緣 膜
- 113：氧 化 物 半 導 體 層
- 117a：第 一 佈 線 層
- 117b：第 二 佈 線 層

- 128：接點孔
- 131：光阻遮罩
- 581、4010、4011、4509、4510：薄膜電晶體
- 585、4020、4021、4032、4033：絕緣層
- 587、4517：第一電極層
- 588、4513：第二電極層
- 589：球形粒子
- 590a：黑色區域
- 590b：白色區域
- 594：空洞
- 595、4507：填料
- 1000：行動電話
- 1001、2701、2703、9601、9701、9881、9891、9901
- ：外殼
- 1002、2705、2707、9603、9607、9703、9882、9883
- 、9903：顯示部
- 1003：操作鈕
- 1004：外部連接埠
- 1005、2725：揚聲器
- 1006、9889：微音器
- 2600：TFT基材
- 2601：相對基材
- 2602、4005、4505：密封劑
- 2604：顯示元件

2605：著色層

2606、2607：偏振板

2608：佈線電路部

2609：可撓佈線板

2610：冷陰極管

2611：反射板

2612：電路板

2613：散射板

2631：海報

2632：廣告

2700：電子書閱讀器

2711：樞紐

2721：電源供應開關

2723、9609、9885：操作鍵

4001、4501：第一基材

4003、4503a、4503b、5303、5403：訊號線驅動器電

路

4004、4504a、4504b、5302：掃描線驅動器電路

4006、4506：第二基材

4008：液晶層

4013：液晶元件

4015、4515：連接終端電極

4016、4516：終端電極

4018、4518a、4518b：FPC

- 4019、4519：各向異性導電膜
- 4030：像素電極層
- 4031：相對電極層
- 4035：圓柱形間隔器
- 4511、6404、7002、7012、7022：發光元件
- 4512：電致發光層
- 4520：分隔壁
- 5402：第一掃描線驅動器電路
- 5404：第二掃描線驅動器電路
- 5501、5611、5711：第一佈線
- 5502、5612、5712：第二佈線
- 5503、5613、5713：第三佈線
- 5504、5714：第四佈線
- 5505、5715：第五佈線
- 5506、5716：第六佈線
- 5543、5544：節點
- 5571、5603a：第一薄膜電晶體
- 5572、5603b：第二薄膜電晶體
- 5573、5603c：第三薄膜電晶體
- 5574：第四薄膜電晶體
- 5575：第五薄膜電晶體
- 5576：第六薄膜電晶體
- 5577：第七薄膜電晶體
- 5578：第八薄膜電晶體

5601：驅 動 器 IC
5602：開 關 群 組
5621：佈 線
5701：正 反 器
5703a、5703b、5703c、5803a、5803b、5803c：時 序
5717：第 七 佈 線
5721、5821：訊 號
6401：切 換 電 晶 體
6402：驅 動 器 電 晶 體
6403：電 容 器
6407：電 源 供 應 線
6408：共 同 電 極
7001、7011、7021：TFT
7003、7013、7023：陰 極
7004、7014、7024：發 光 層
7005、7015、7025：陽 極
7016：遮 光 膜
7017、7027：光 透 射 導 電 膜
9600：電 視 裝 置
9605：腳 架
9610：遙 控 器
9700：數 位 相 框
9884：揚 聲 器 部
9886：儲 存 媒 體 插 入 部

9887：連接終端

9888：感測器

9890：LED 燈

9893：連接器

9900：吃角子老虎機

CLK：時鐘訊號

Data_{j-1}、Data_j、Data_{j+1}：視訊訊號

SP：開始脈衝訊號

T1：第一次選擇週期

T2：第二次選擇週期

T3：第三次選擇週期

T_p：預充電週期

V_p：預充電電壓

七、申請專利範圍：

1. 一種顯示裝置，包含：

掃描線；

共同佈線；

像素部，包含像素電極及薄膜電晶體，該薄膜電晶體包括第一氧化物半導體膜；以及

第一非線性元件，包含：

第一閘極，連接至該掃描線；

第一閘極絕緣膜，在該第一閘極上方；

第一佈線層，在該第一閘極絕緣膜上方；

第二佈線層，在該第一閘極絕緣膜上方；以及

第二氧化物半導體膜，在該第一閘極絕緣膜、該第一佈線層、以及該第二佈線層之上並與彼等接觸，該第二氧化物半導體膜包括銦、鎵、以及鋅，

其中該第一閘極電性連接至該掃描線，

其中該第一閘極及該掃描線係由相同材料形成，

其中該第一佈線層電性連接至該共同佈線，

其中該第一佈線層及該共同佈線係由相同材料形成，

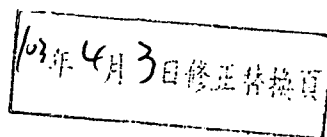
且

其中該第二佈線層直接連接至該掃描線。

2. 如申請專利範圍第 1 項之顯示裝置，另外包含第二非線性元件，該第二非線性元件包含：

第二閘極；

第二閘極絕緣膜，在該第二閘極上方；



第三佈線層，在該第二閘極絕緣膜上方；

第四佈線層，在該第二閘極絕緣膜上方；以及

第三氧化物半導體膜，在該第二閘極絕緣膜、該第三佈線層、以及該第四佈線層之上並與彼等接觸，

其中該第三佈線層電性連接至該掃描線，

其中該第二閘極電性連接至該第四佈線層及該共同佈線，

其中該第四佈線層及該共同佈線係由相同材料形成，且

其中該第二氧化物半導體膜及該第三氧化物半導體膜係由相同材料形成。

3.一種顯示裝置，包含：

訊號線；

共同佈線；

像素部，包含像素電極及薄膜電晶體，該薄膜電晶體包括第一氧化物半導體膜；以及

第一非線性元件，包含：

第一閘極，連接至該訊號線；

第一閘極絕緣膜，在該第一閘極上方；

第一佈線層，在該第一閘極絕緣膜上方；

第二佈線層，在該第一閘極絕緣膜上方；以及

第二氧化物半導體膜，在該第一閘極絕緣膜、該第一佈線層、以及該第二佈線層之上並與彼等接觸，該第二氧化物半導體膜包括銦、鎵、以及鋅，

其中該第一閘極電性連接至該訊號線，

其中該第一閘極及該訊號線係由相同材料形成，
其中該第一佈線層電性連接至該共同佈線，
其中該第一佈線層及該共同佈線係由相同材料形成，
且

其中該第二佈線層直接連接至該訊號線。

4.如申請專利範圍第 3 項之顯示裝置，另外包含第二非線性元件，該第二非線性元件包含：

第二閘極；

第二閘極絕緣膜，在該第二閘極上方；

第三佈線層，在該第二閘極絕緣膜上方；

第四佈線層，在該第二閘極絕緣膜上方；以及

第三氧化物半導體膜，在該第二閘極絕緣膜、該第三佈線層、以及該第四佈線層之上並與彼等接觸，

其中該第三佈線層電性連接至該訊號線，

其中該第二閘極電性連接至該第四佈線層及該共同佈線，

其中該第四佈線層及該共同佈線係由相同材料形成，
且

其中該第二氧化物半導體膜及該第三氧化物半導體膜係由相同材料形成。

5.如申請專利範圍第 1 或 3 項之顯示裝置，其中該第一氧化物半導體膜包括銦、鎵、以及鋅。

6.如申請專利範圍第 1 或 3 項之顯示裝置，其中該第一氧化物半導體膜及該第二氧化物半導體膜係由相同材料

形成。

7.如申請專利範圍第 2 或 4 項之顯示裝置，其中該第一閘極絕緣膜及該第二閘極絕緣膜係由相同材料形成。

8.如申請專利範圍第 1 或 3 項之顯示裝置，其中該薄膜電晶體另外包含源極及汲極，

其中該源極及該汲極之一者電性連接至該像素電極。

9.如申請專利範圍第 1 或 3 項之顯示裝置，其中該顯示裝置係包括在海報、廣告、電子書閱讀器、電視裝置、數位相框、可攜式遊戲主控台、自動售貨機、以及行動電話之任一者中。

10.一種顯示裝置，包含：

基材；

掃描線，在該基材上方；

訊號線，在該基材上方與該掃描線相交；

像素部，包括像素電極，該等像素電極在該像素部中配置為矩陣；以及

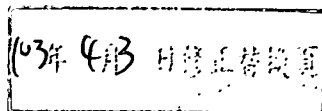
第一非線性元件，配置在該基材上方之在該像素部外側的區域中，

其中該像素部包含薄膜電晶體，其中通道形成區域形成在第一氧化物半導體膜中，

其中該薄膜電晶體包含：

第一閘極，連接至該掃描線；

第一佈線層，連接至該訊號線及該第一氧化物半導體膜；以及



第二佈線層，連接至該等像素電極之一者及該第一氧化物半導體膜；

其中該第一非線性元件包含：

第二閘極；

閘極絕緣膜，在該第二閘極上方；

第一佈線層及第二佈線層，在該閘極絕緣膜上方，其中該第一佈線層及該第二佈線層的終端部與該第二閘極重疊；以及

第二氧化物半導體膜，與該第二閘極重疊，其中該第二氧化物半導體膜在該閘極絕緣膜以及該第一佈線層及該第二佈線層的該等終端部上方並與彼等接觸，

其中該第二閘極連接至該掃描線及該訊號線之一者，且

其中該第一非線性元件的該第一佈線層直接連接至閘極層，該閘極層包括該第二閘極以及該掃描線及該訊號線之該一者。

11.如申請專利範圍第 10 項之顯示裝置，另外包含共同佈線及第二非線性元件，該第二非線性元件包含：

第三閘極；

閘極絕緣膜，在該第三閘極上方；

第一佈線層及第二佈線層，在該第三閘極上方；以及

第三氧化物半導體膜，在該閘極絕緣膜、該第一佈線層、以及該第二佈線層之上並與彼等接觸，

其中該第三閘極連接至該共同佈線。

12.一種顯示裝置，包含：

基材；

掃描線，在該基材上方；

訊號線，在該基材上方與該掃描線相交；

像素部，包括像素電極，該等像素電極在該像素部中配置為矩陣；以及

第一非線性元件，配置在該基材上方之在該像素部外側的區域中，

其中該像素部包含薄膜電晶體，該薄膜電晶體包含：

第一閘極，連接至該掃描線；

第一閘極絕緣膜，在該第一閘極上方；

第一佈線層，在該第一閘極絕緣膜上方，該第一佈線層連接至該訊號線；

第二佈線層，在該第一閘極絕緣膜上方，該第二佈線層連接至該等像素電極之一者；以及

第一氧化物半導體膜，在該第一閘極絕緣膜、該第一佈線層、以及該第二佈線層之上並與彼等接觸，

其中該第一非線性元件包含：

第二閘極；

第二閘極絕緣膜，在該第二閘極上方；

第一佈線層及第二佈線層，在該第二閘極絕緣膜上方，其中該第一佈線層及該第二佈線層的終端部與該第二閘極重疊；以及

第二氧化物半導體膜，與該第二閘極重疊，其中

該第二氧化物半導體膜在該第二閘極絕緣膜以及該第一佈線層及該第二佈線層的該等終端部上方並與彼等接觸，

其中該第二閘極連接至該掃描線及該訊號線之一者，
且

其中該第一非線性元件的該第一佈線層直接連接至閘極層，該閘極層包括該第二閘極以及該掃描線及該訊號線之該一者。

13.如申請專利範圍第 12 項之顯示裝置，另外包含共同佈線及第二非線性元件，該第二非線性元件包含：

第三閘極；

第三閘極絕緣膜，在該第三閘極上方；

第一佈線層及第二佈線層，在該第三閘極上方；以及

第三氧化物半導體膜，在該第三閘極絕緣膜、該第一佈線層、以及該第二佈線層之上並與彼等接觸，

其中該第三閘極連接至該共同佈線。

14.如申請專利範圍第 10 或 12 項的顯示裝置，

其中該第一氧化物半導體膜及該第二氧化物半導體膜各者包括銦、鎵、以及鋅。

15.如申請專利範圍第 10 或 12 項的顯示裝置，

其中該第一氧化物半導體膜及該第二氧化物半導體膜係由相同材料形成。

16.如申請專利範圍第 10 或 12 項之顯示裝置，其中將與該第二閘極相同的電位施加至該第一非線性元件之該第一佈線層。

17.如申請專利範圍第 11 或 13 項之顯示裝置，其中該第二氧化物半導體膜及該第三氧化物半導體膜係由相同材料形成。

18.如申請專利範圍第 10 或 12 項之顯示裝置，其中該顯示裝置係包括在海報、廣告、電子書閱讀器、電視裝置、數位相框、可攜式遊戲主控台、自動售貨機、以及行動電話之任一者中。

圖 1

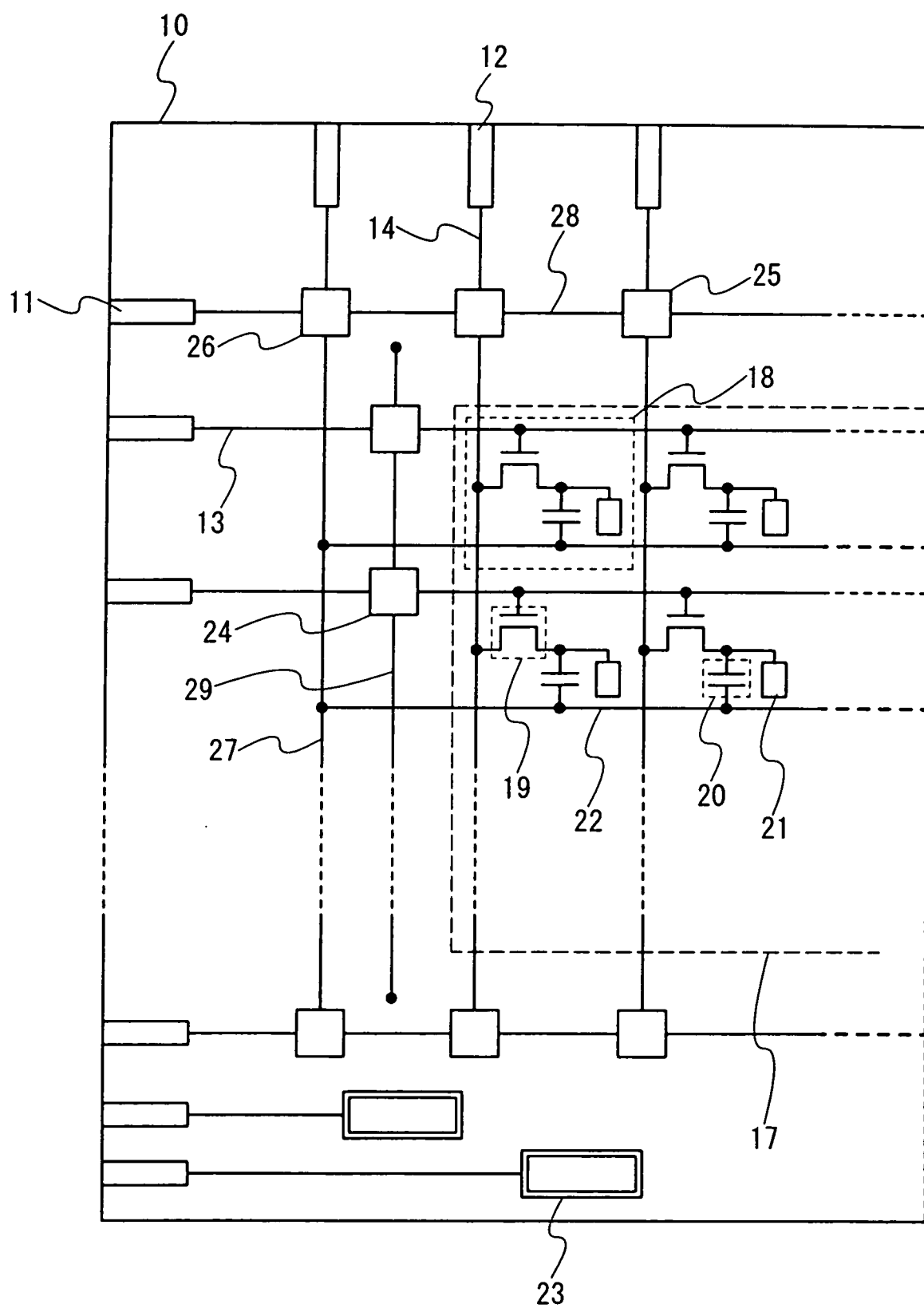


圖2

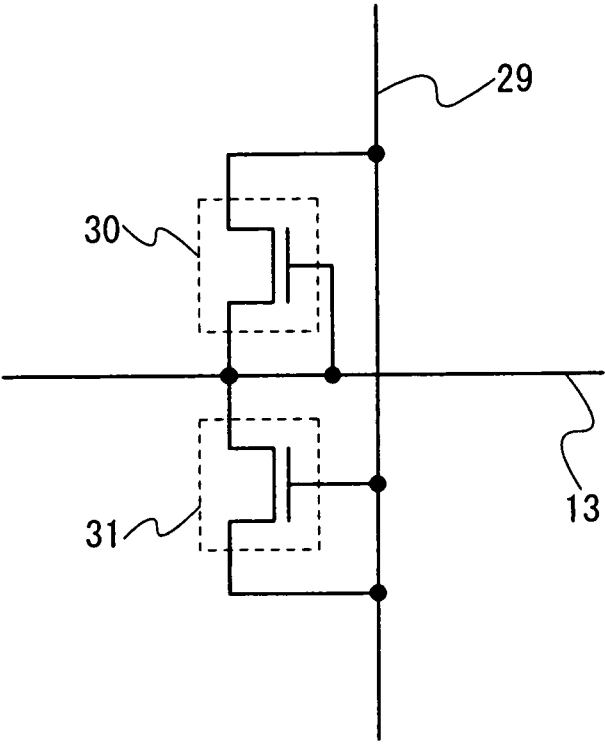
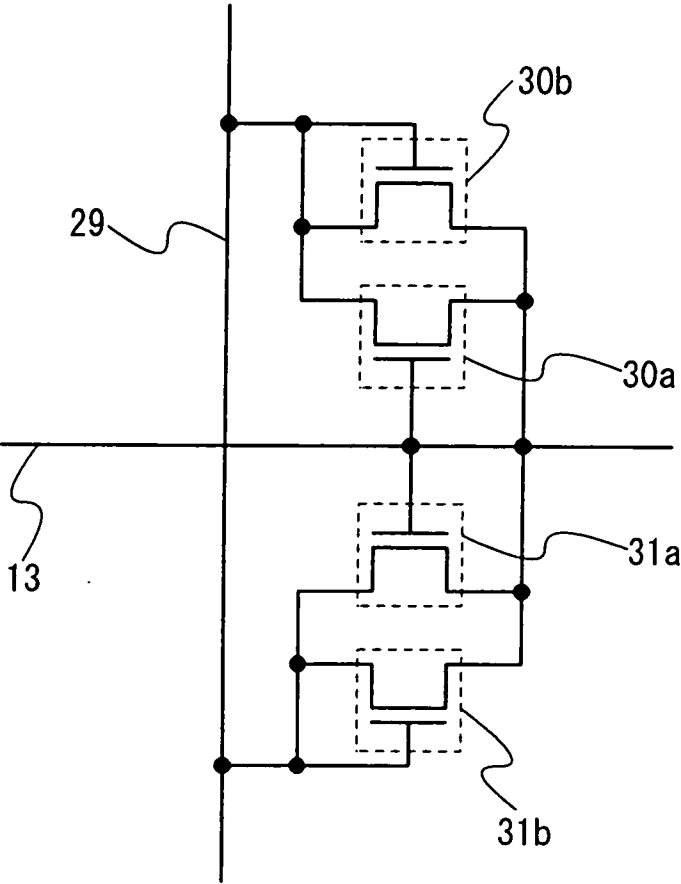


圖 3



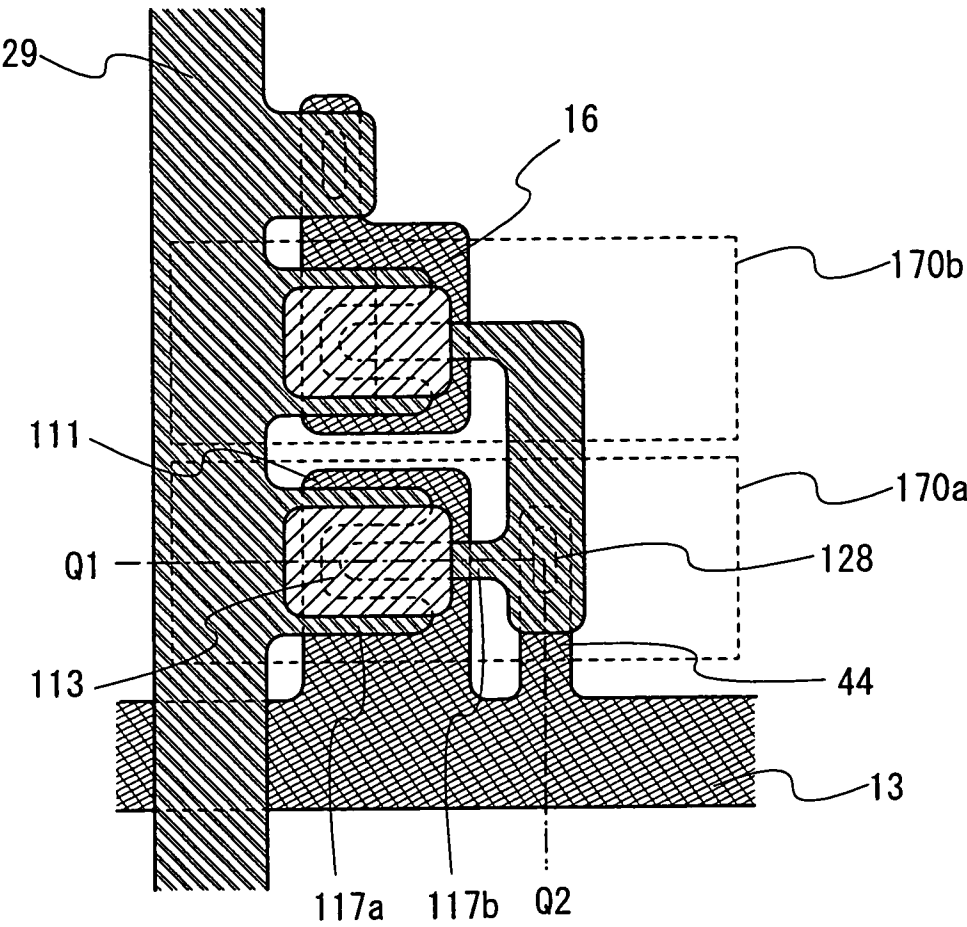


圖 4A

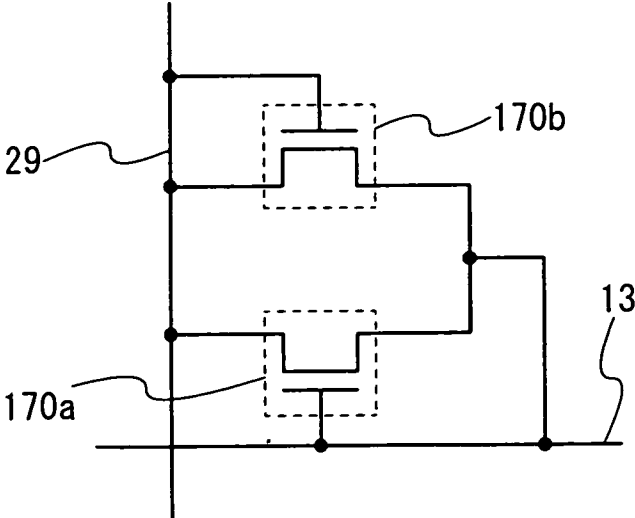


圖 4B

圖5

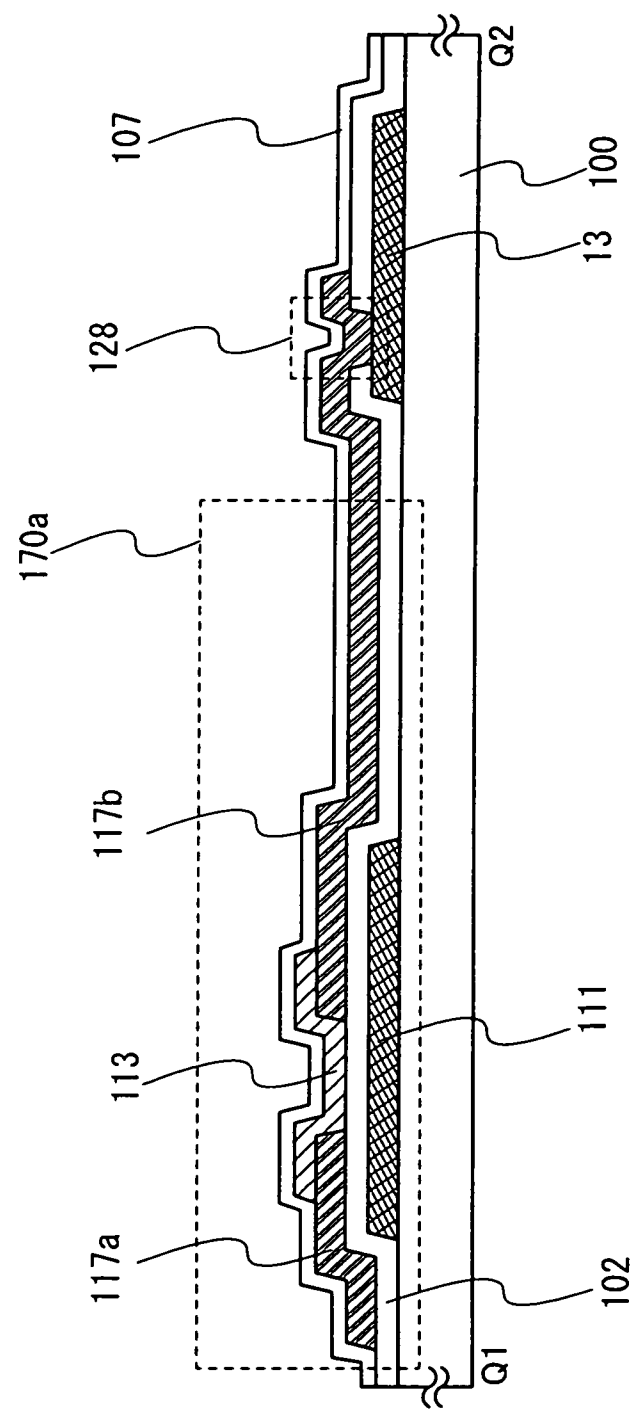


圖 6A

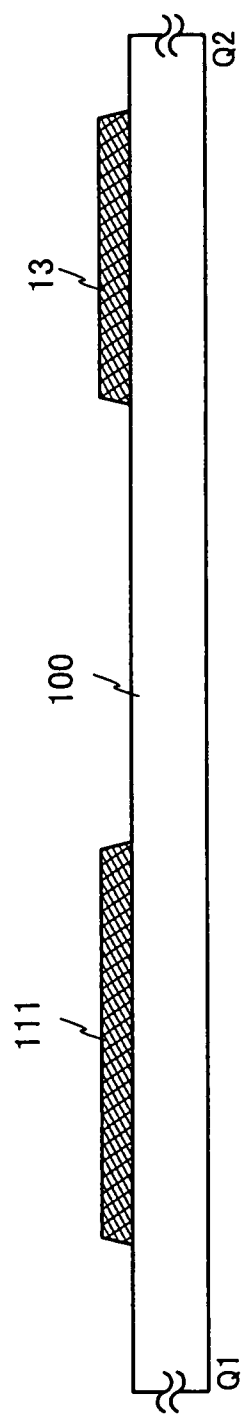


圖 6B

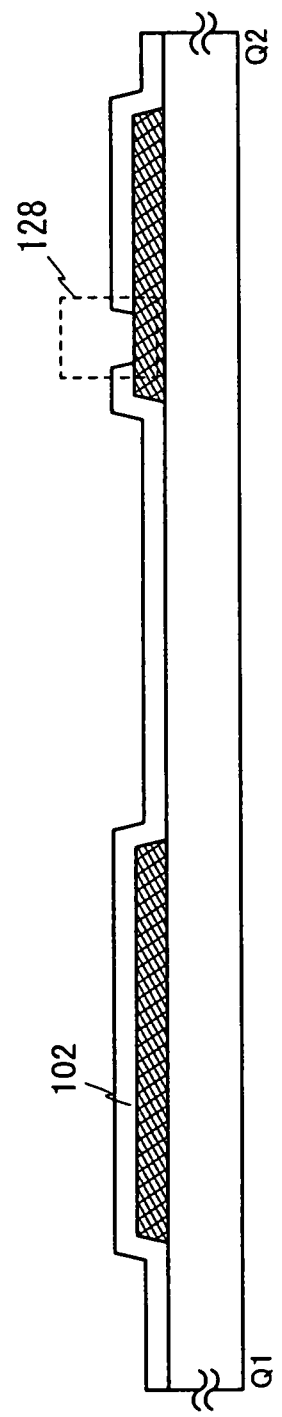


圖 6C

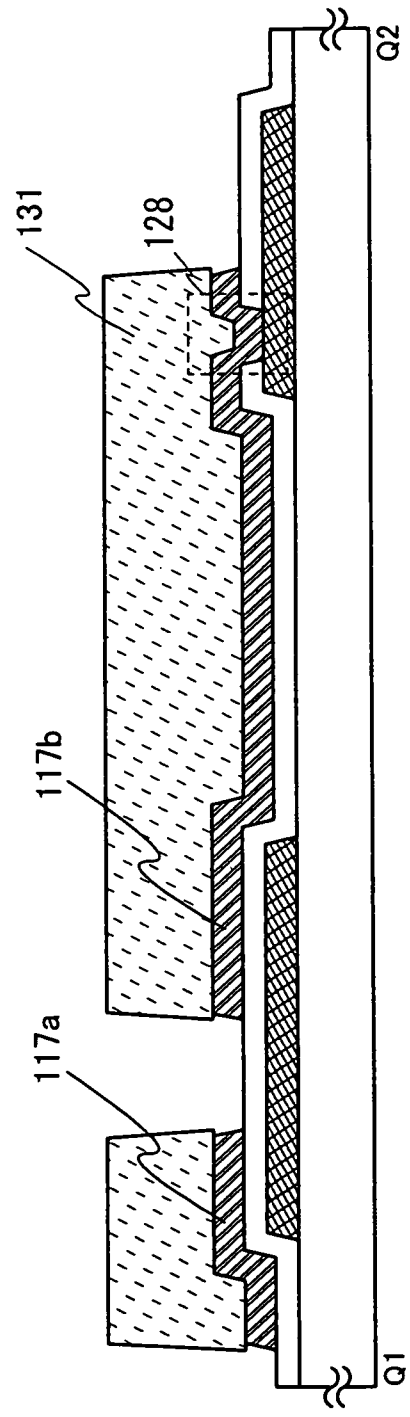


圖 7A

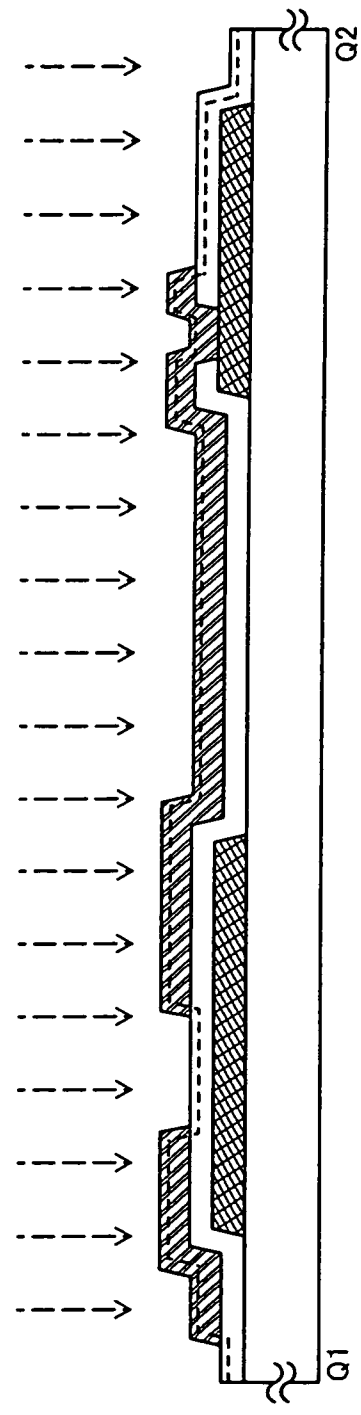


圖 7B

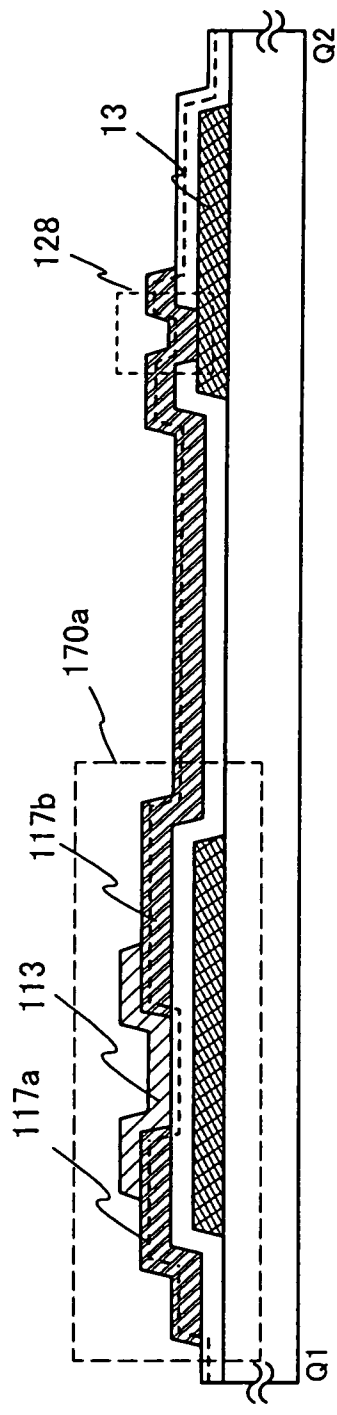


圖 7C

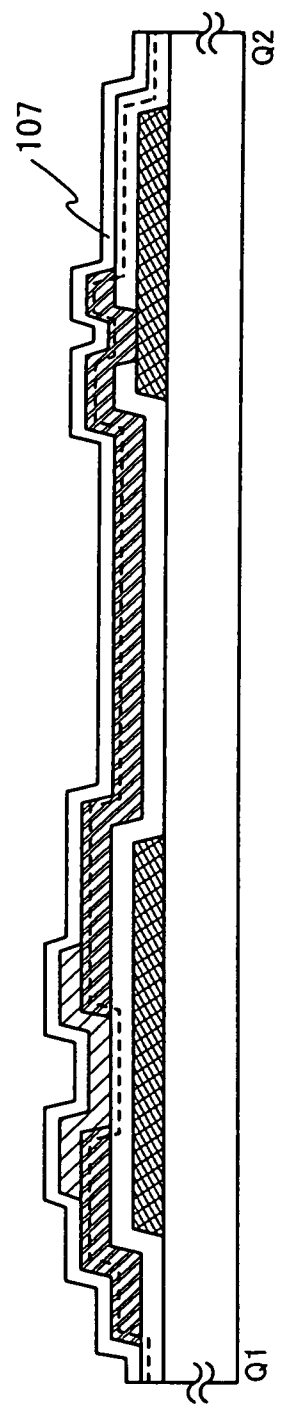


圖 8A

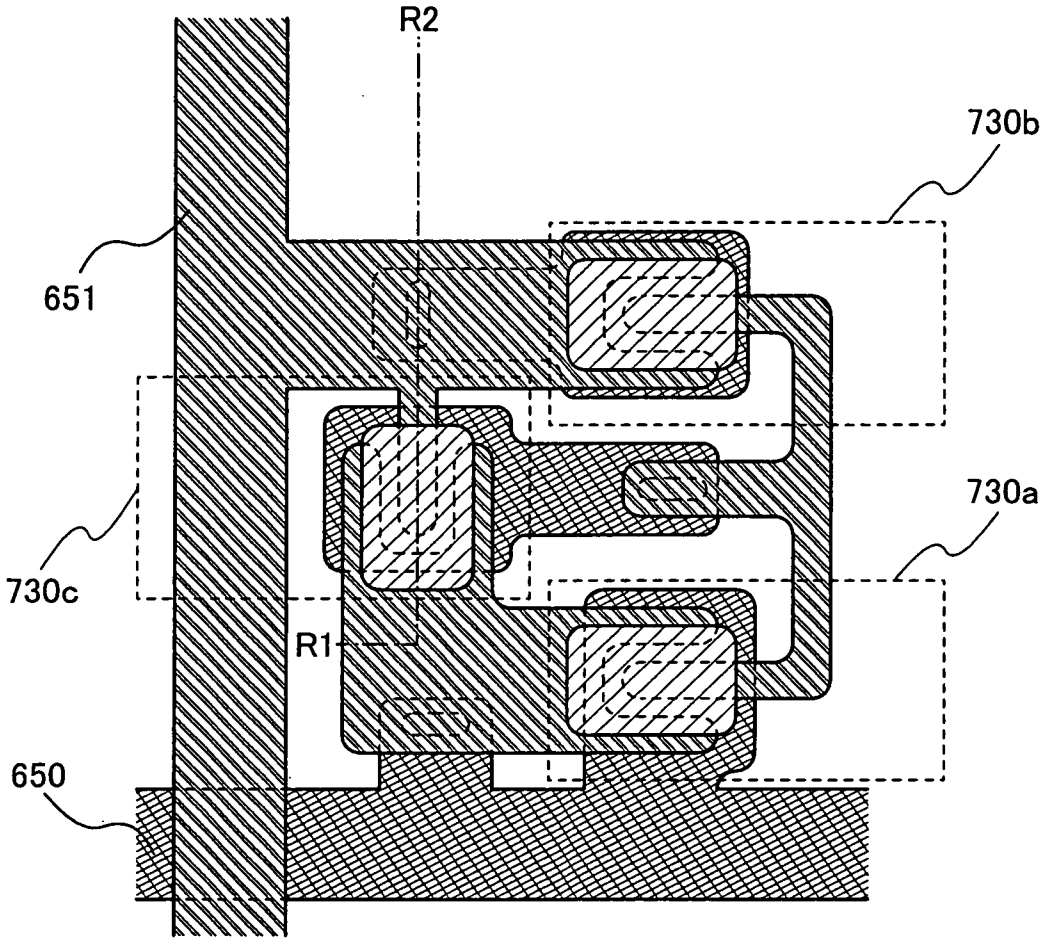


圖 8B

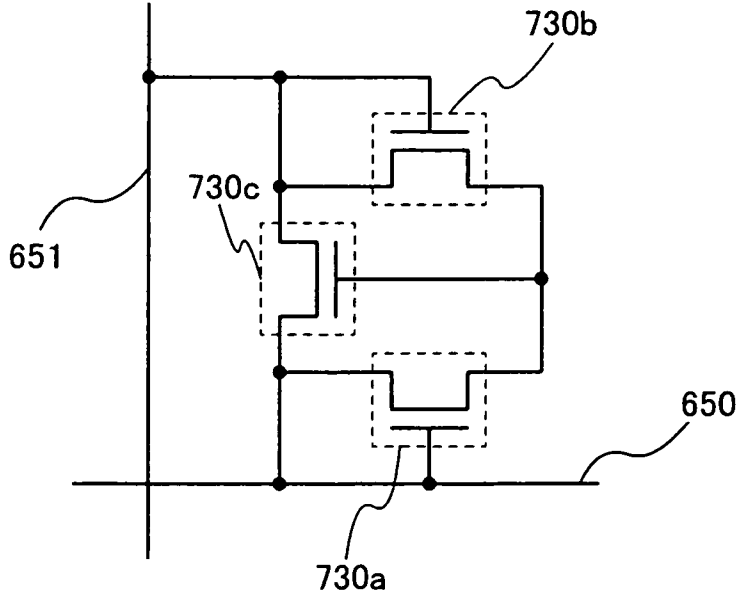


圖 9A

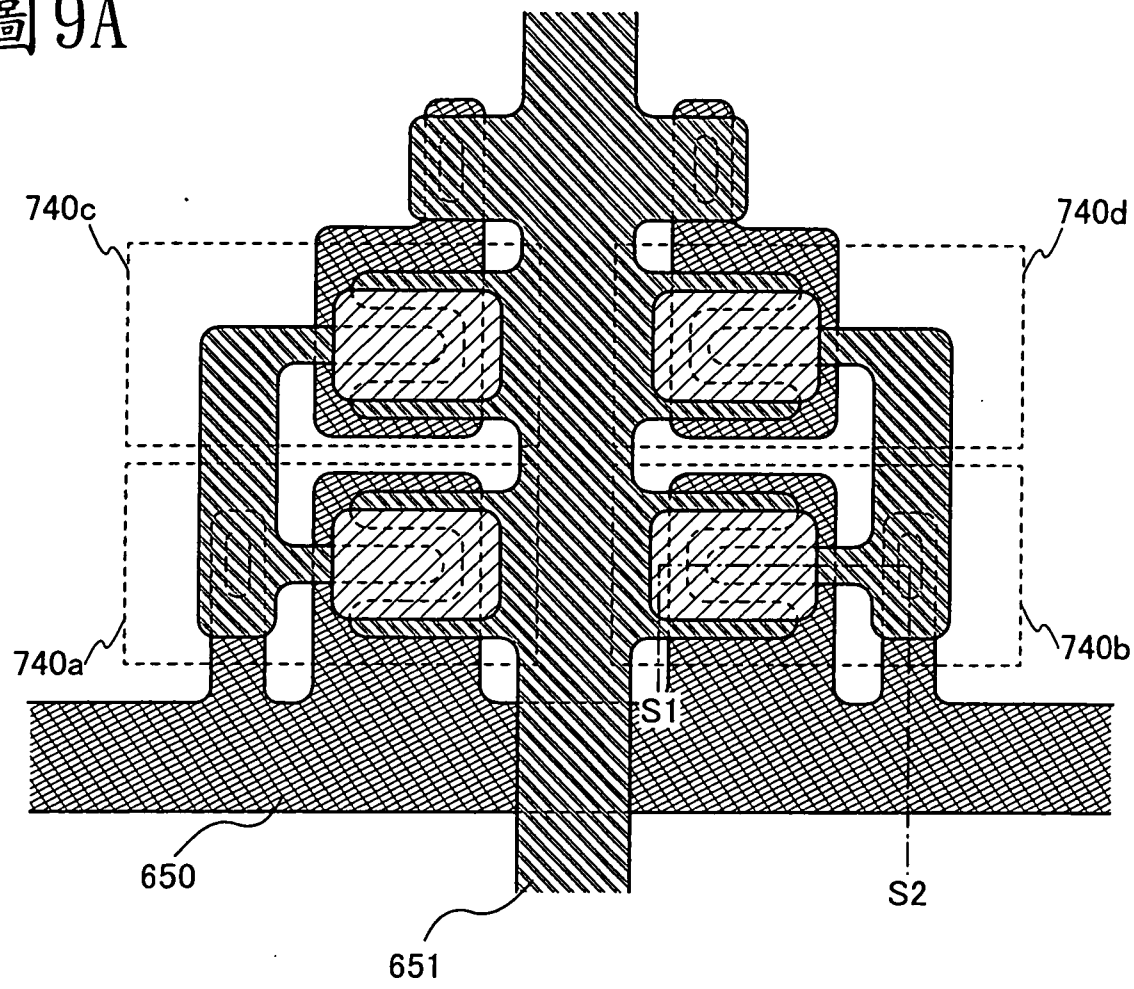


圖 9B

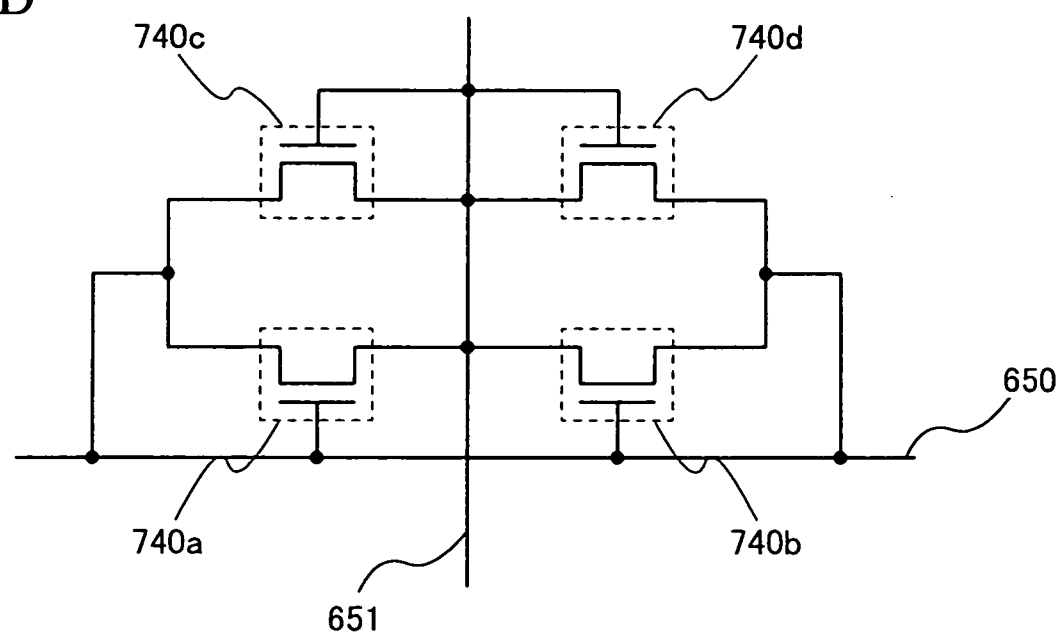


圖 10

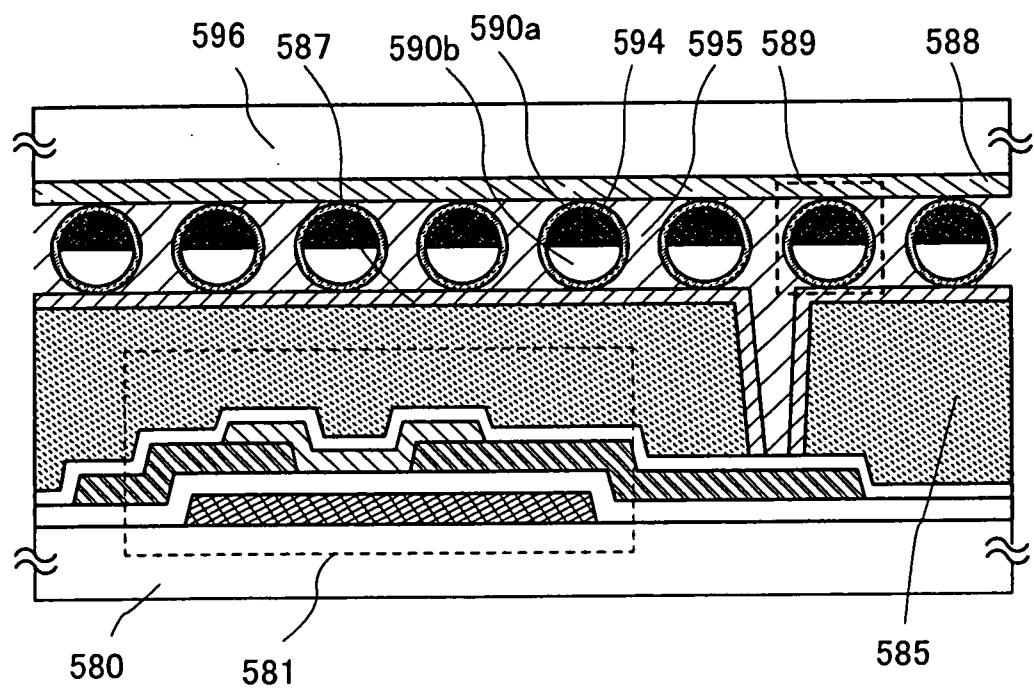


圖 11A

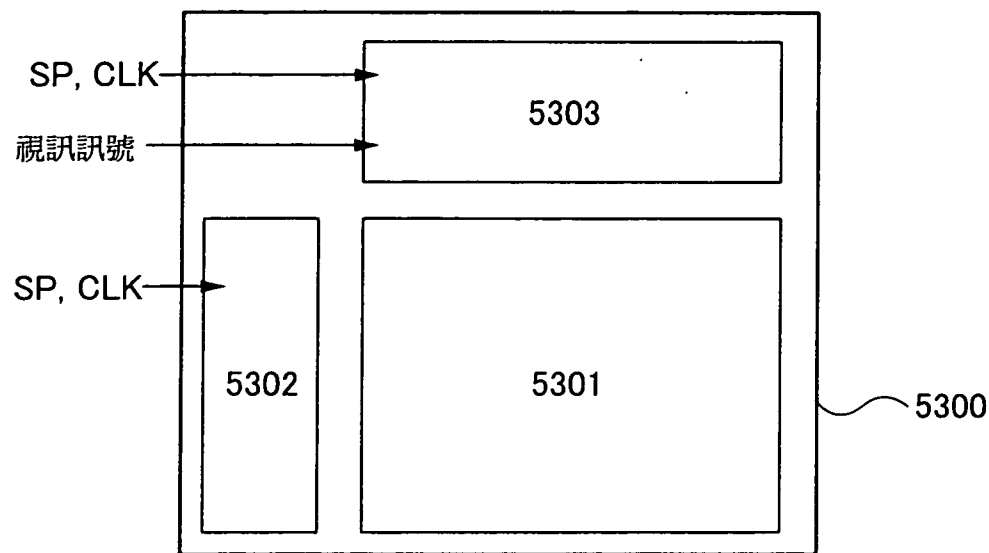


圖 11B

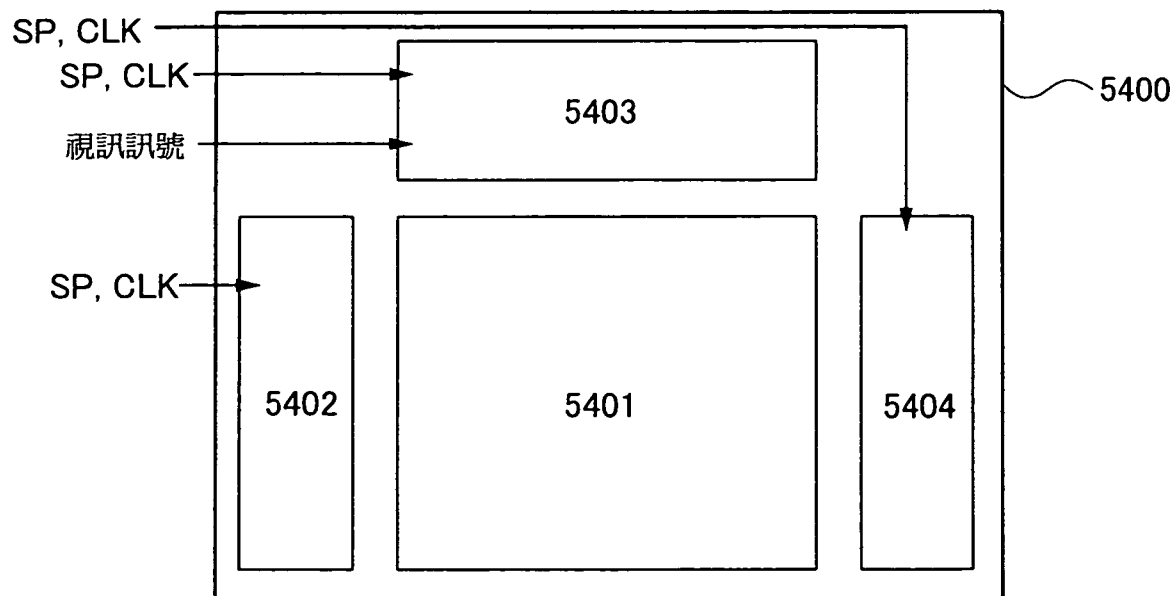


圖12

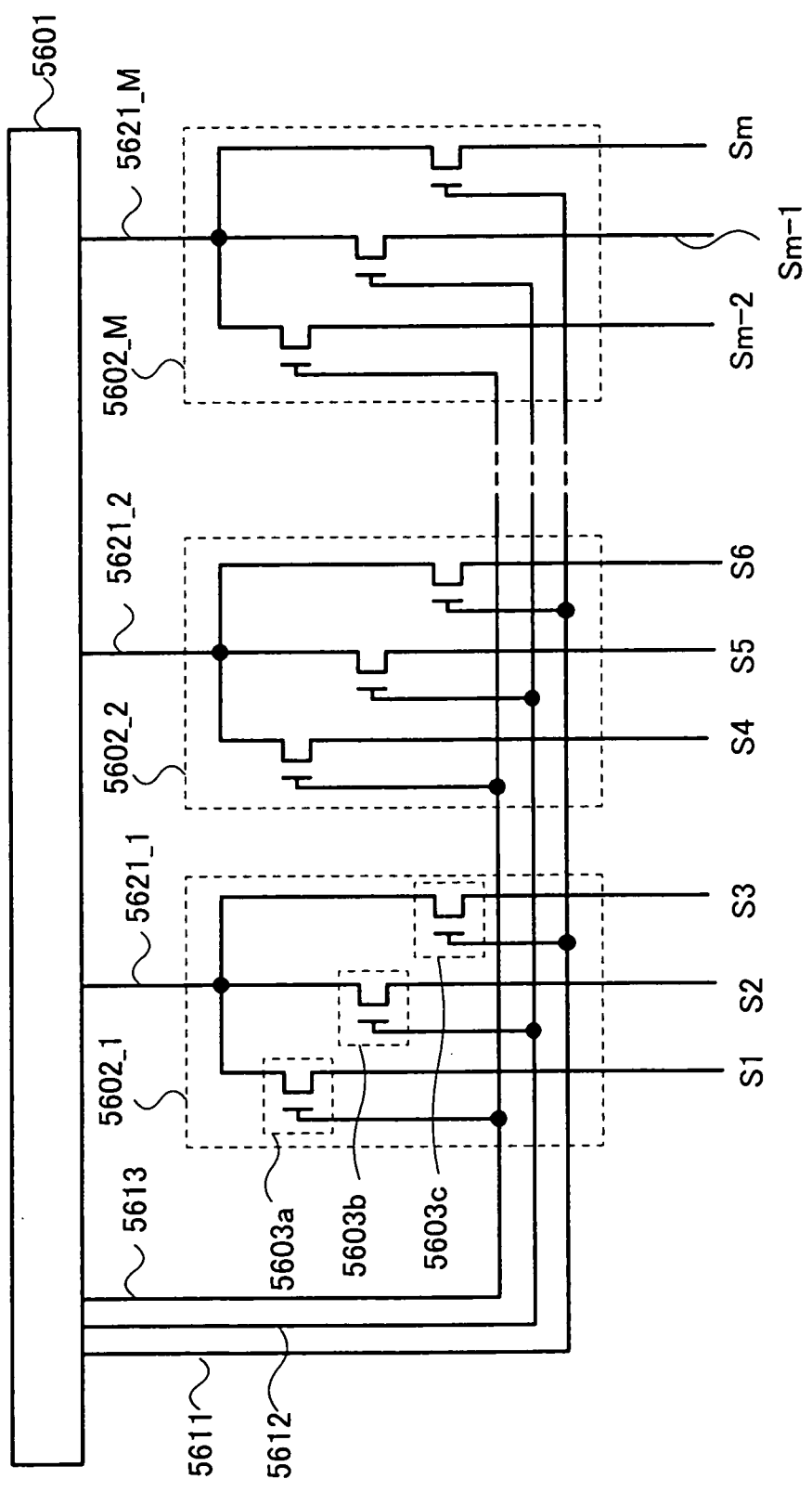


圖13

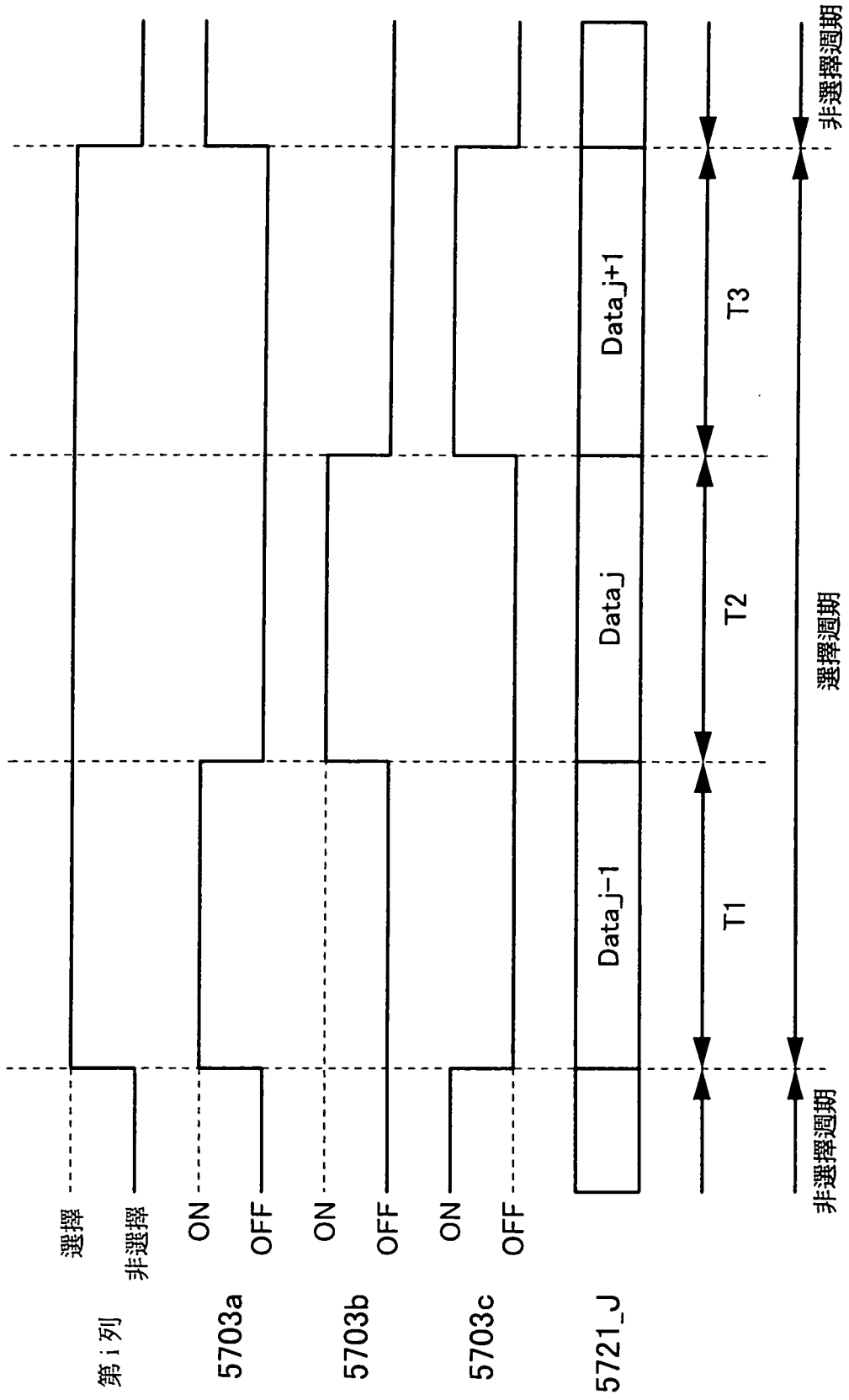


圖14

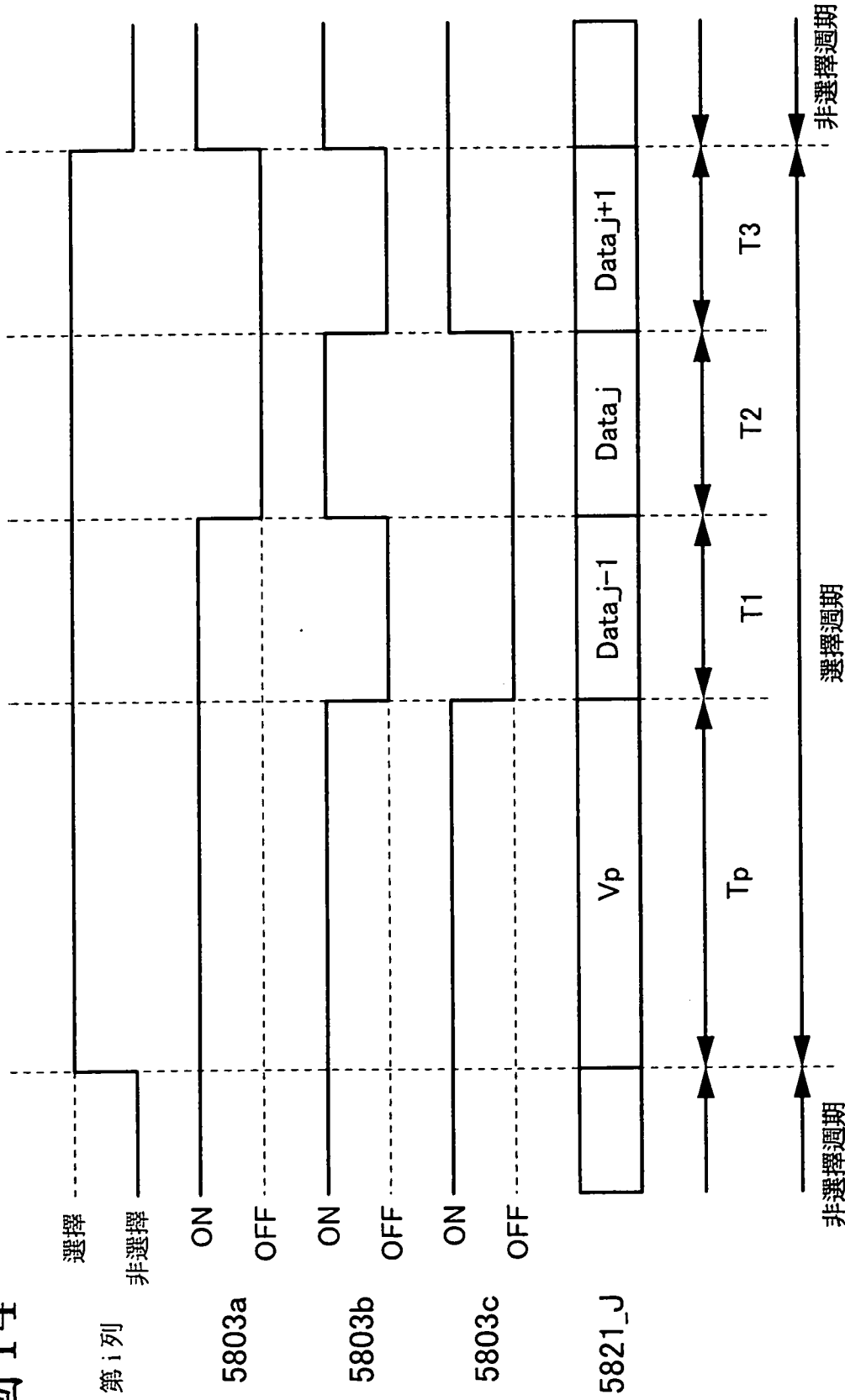


圖15

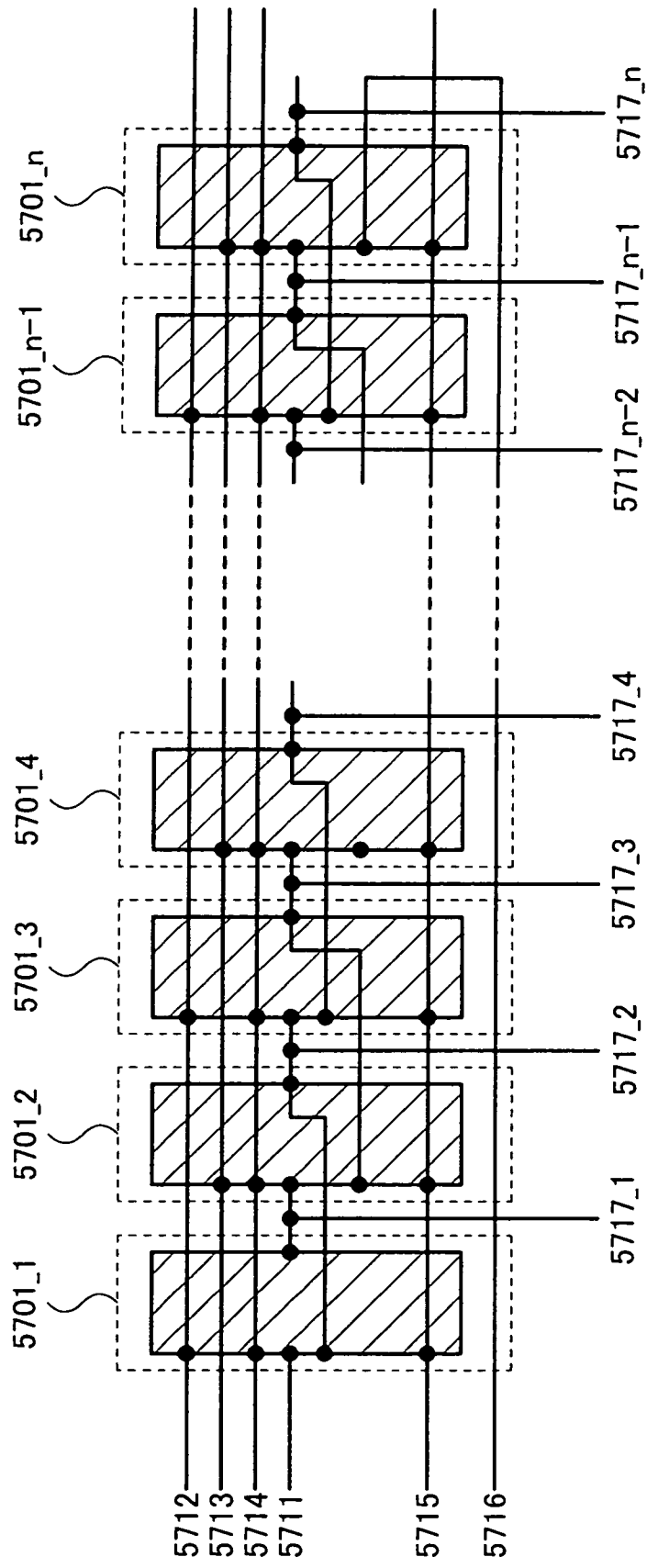


圖16

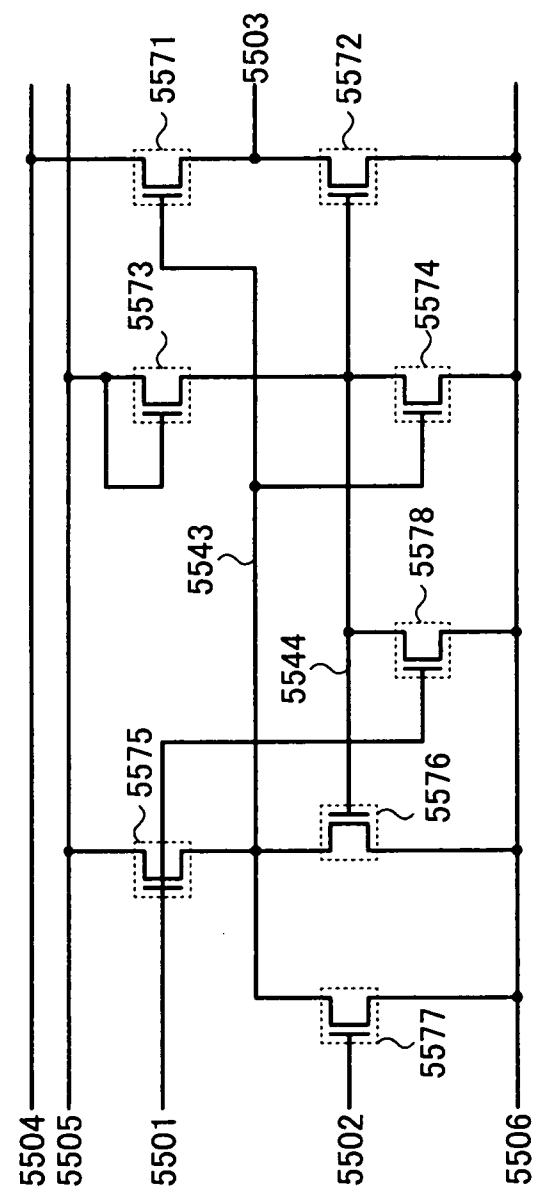


圖17A

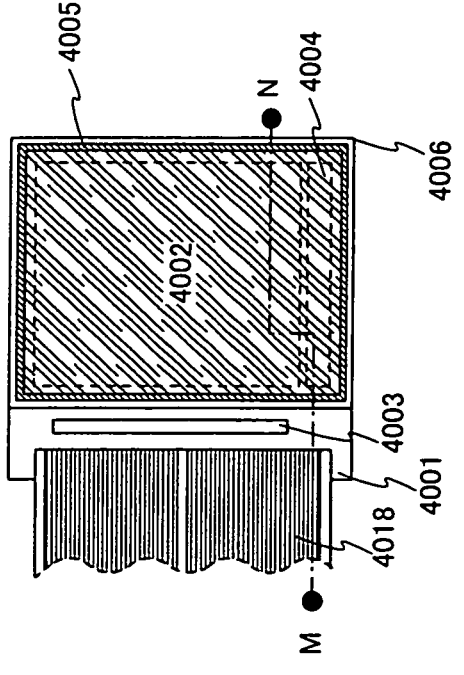


圖17B

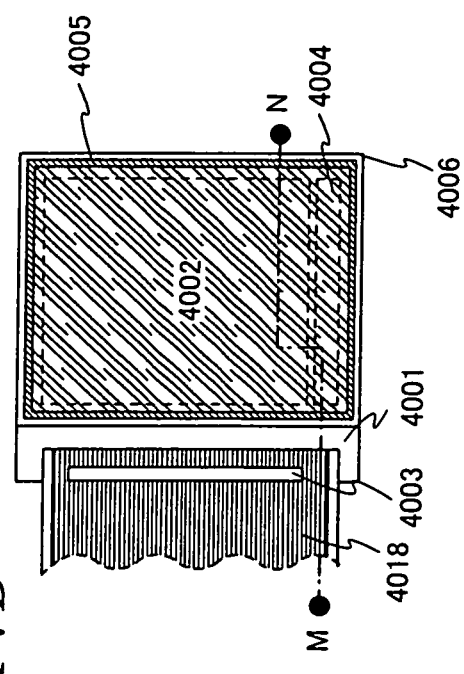


圖17C

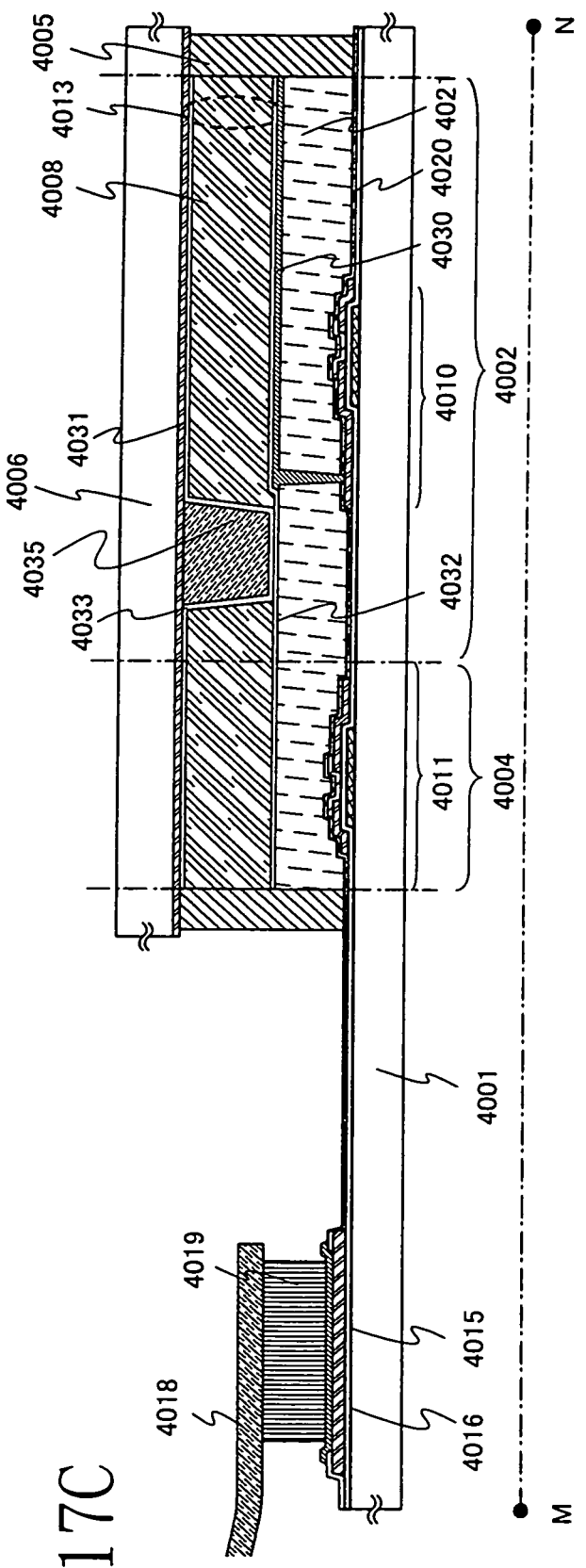


圖18

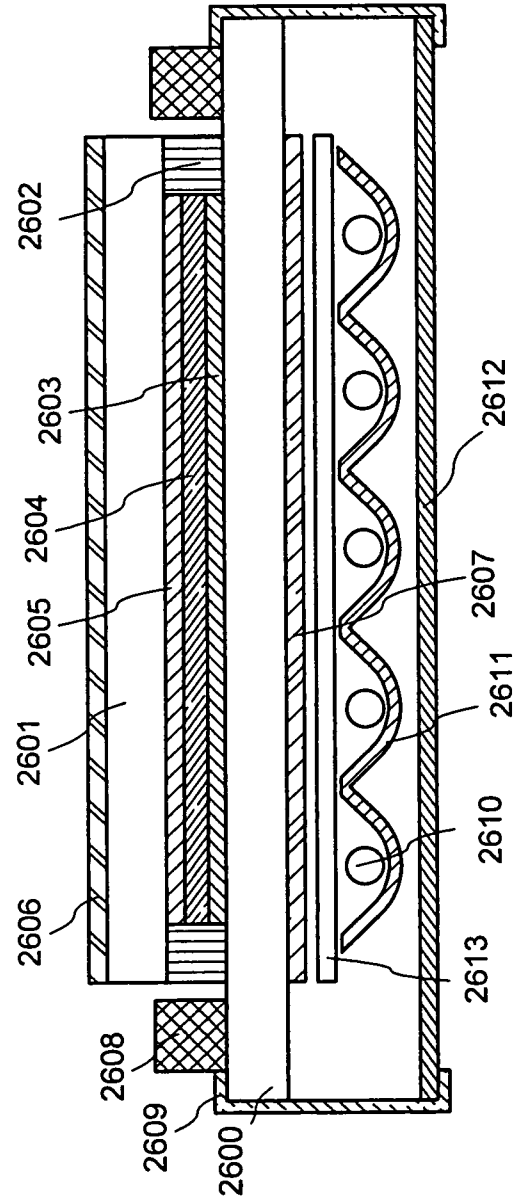


圖 19

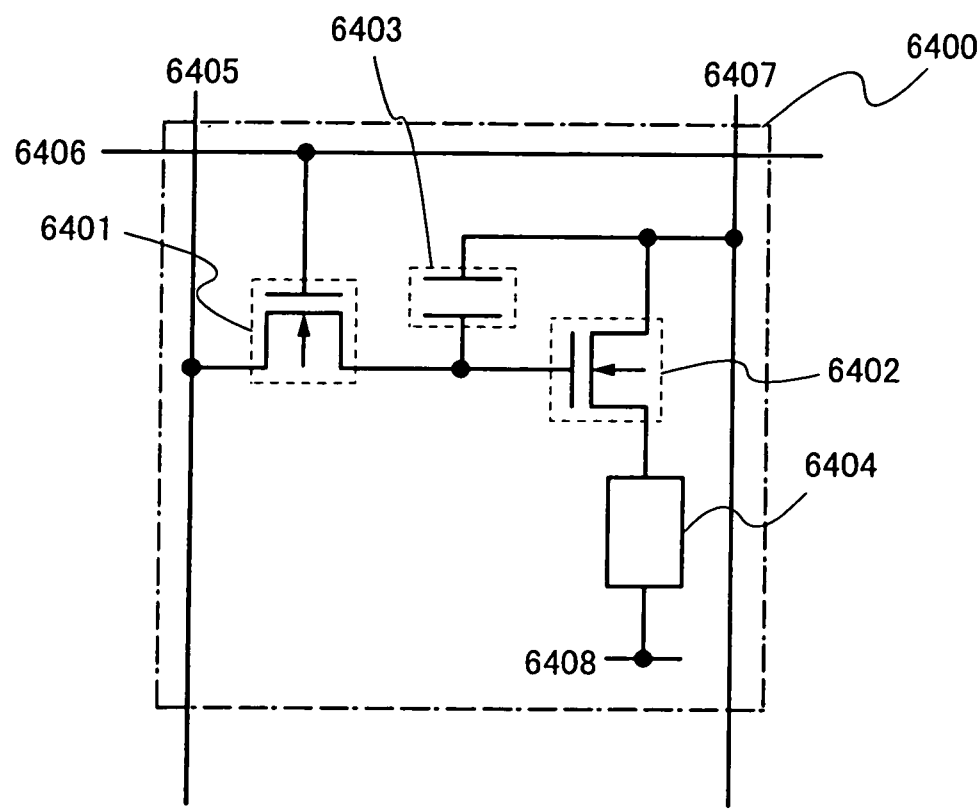


圖 20A

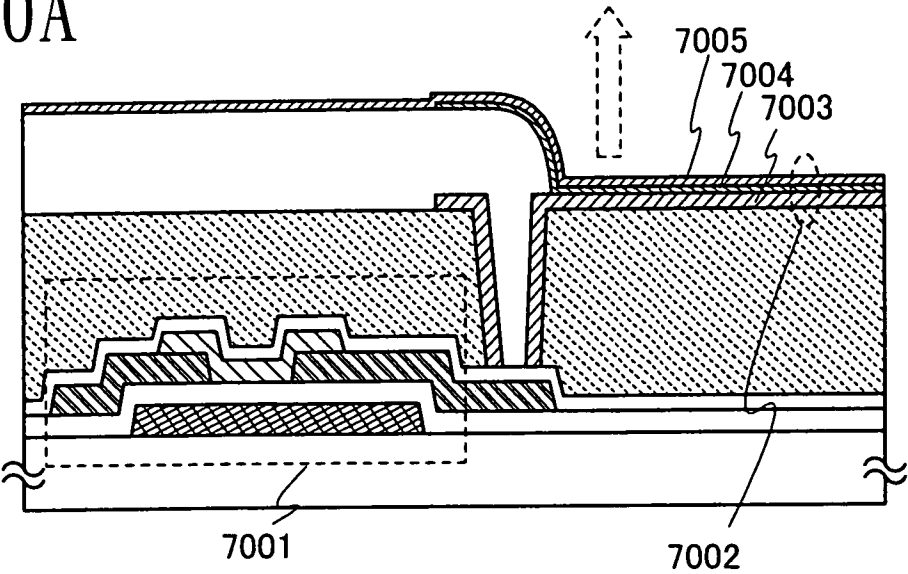


圖 20B

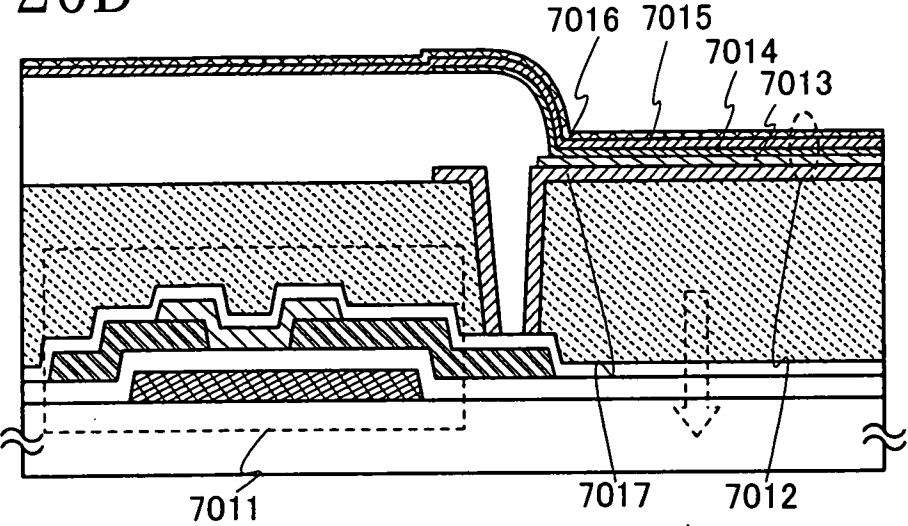


圖 20C

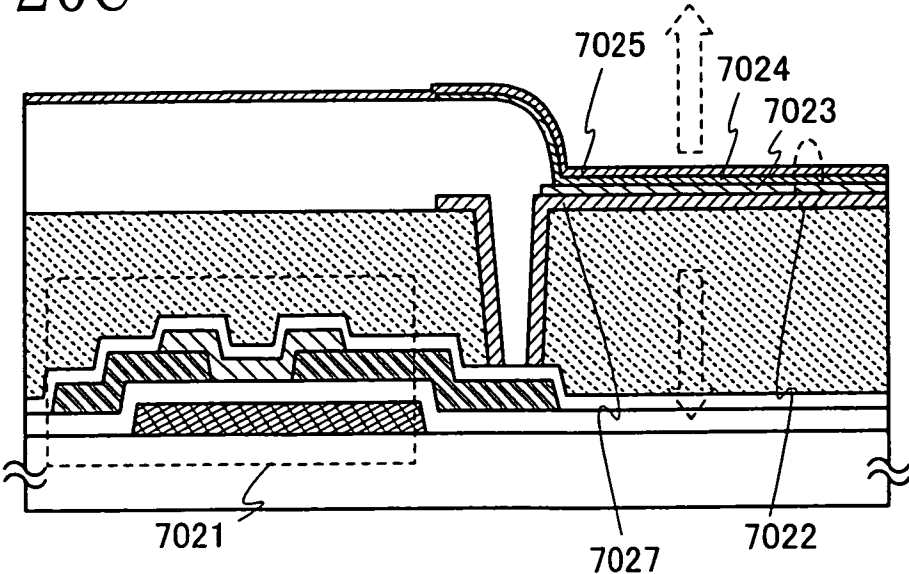


圖21A

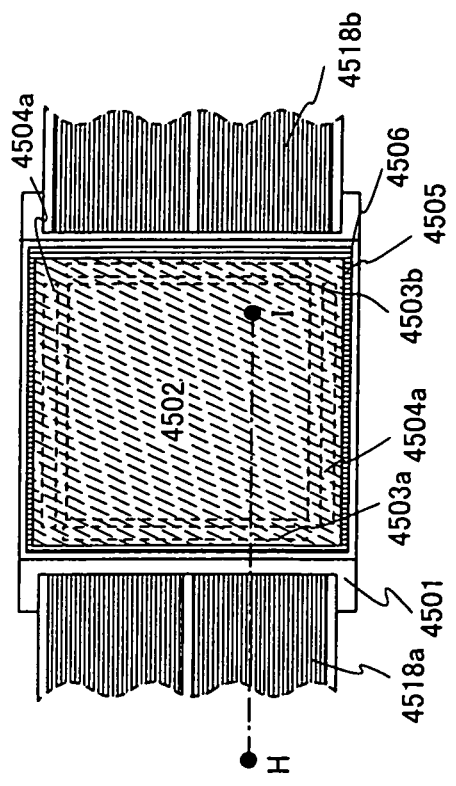


圖21B

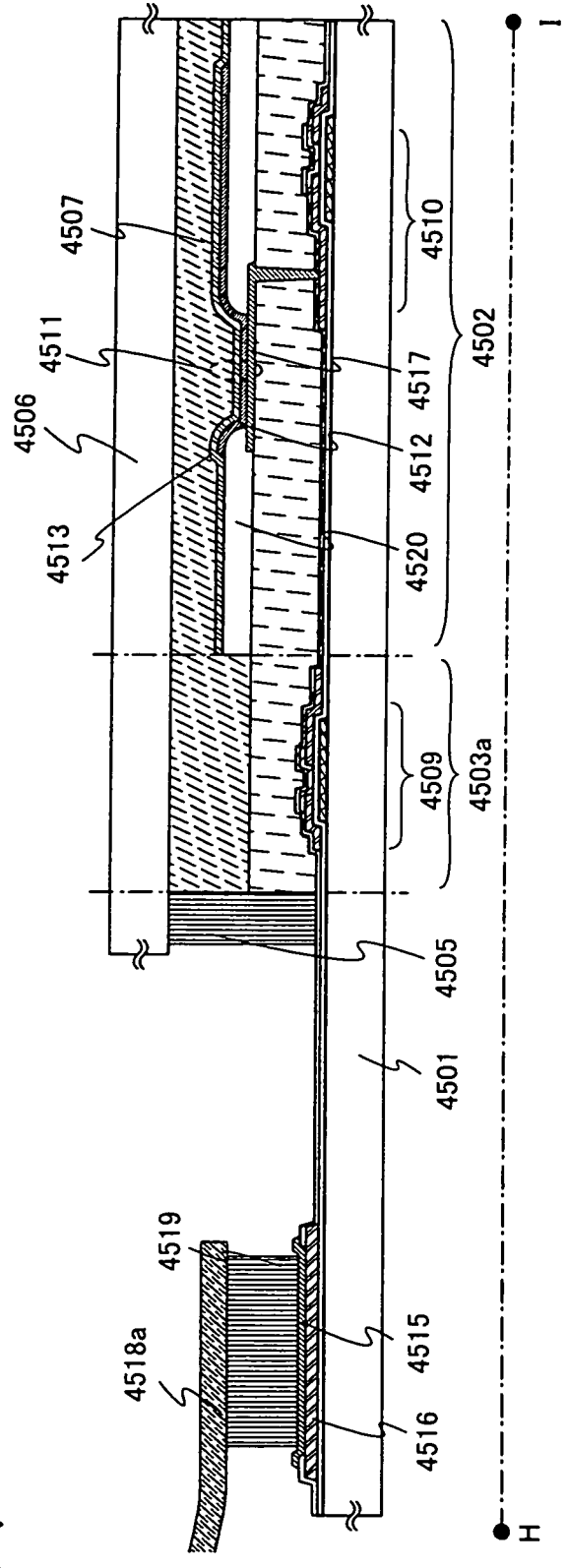


圖 22A

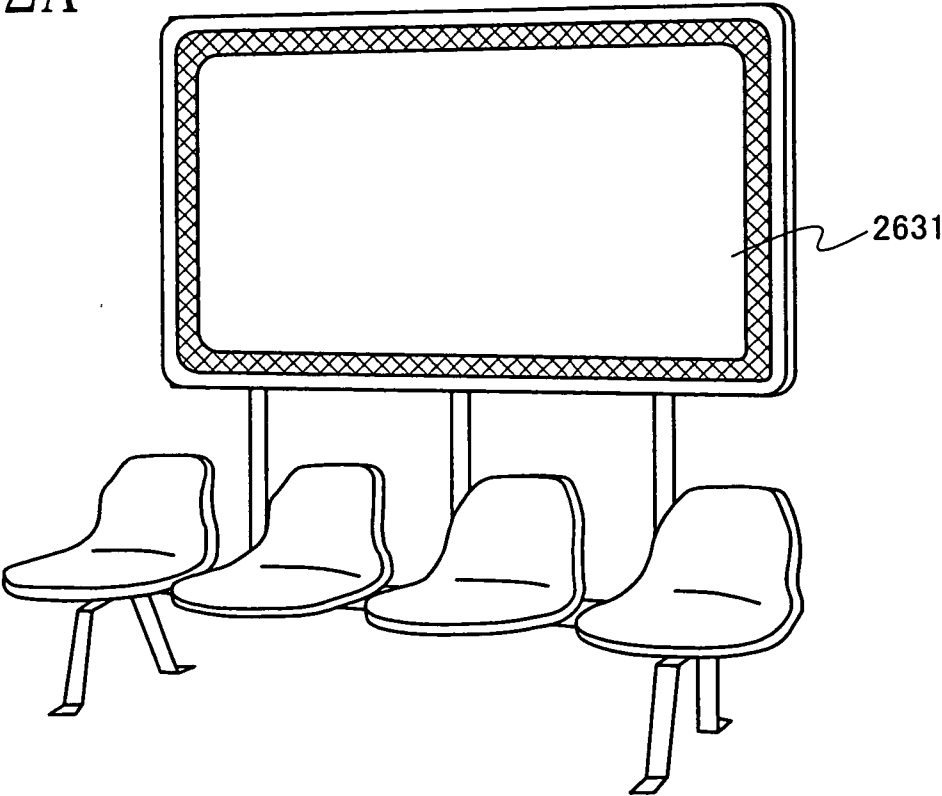


圖 22B

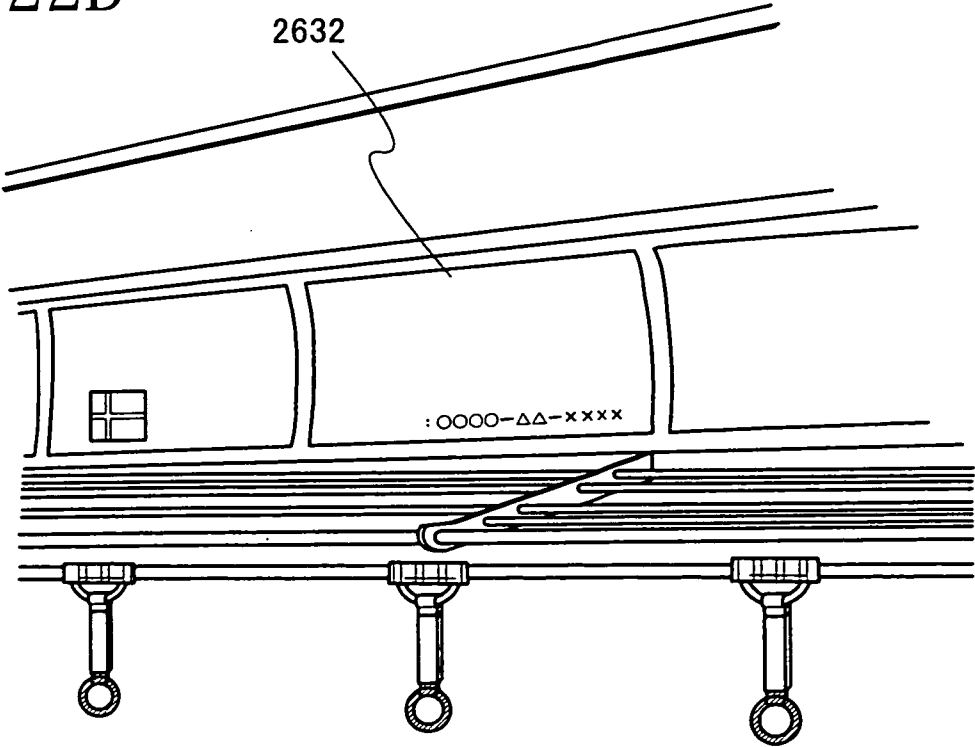


圖 23

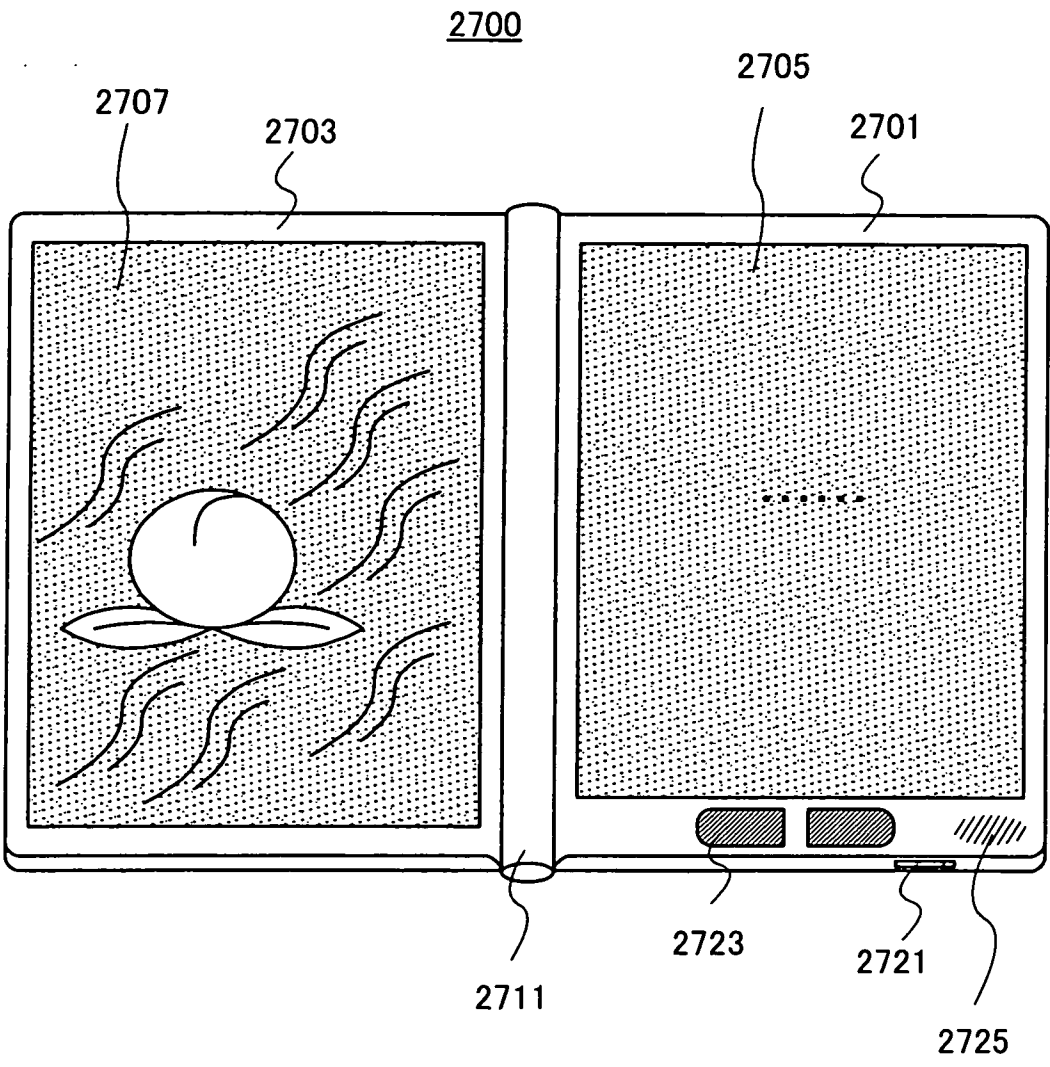


圖 24A

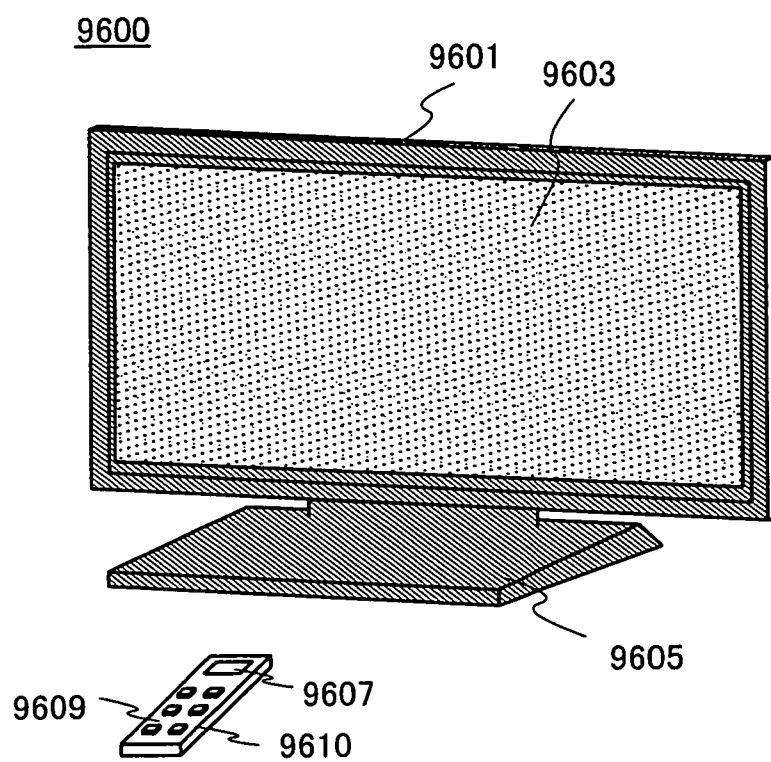


圖 24B

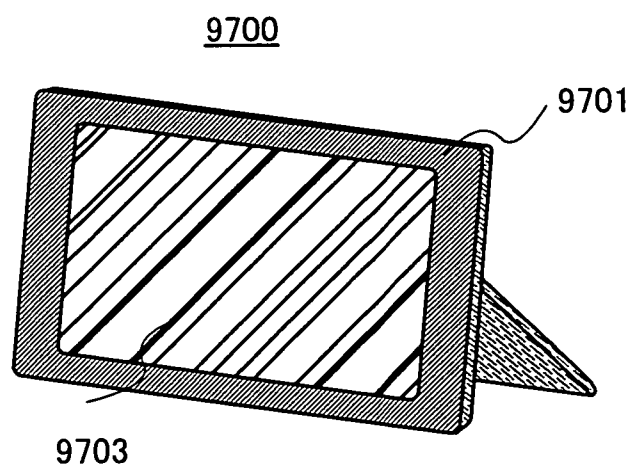


圖 25A

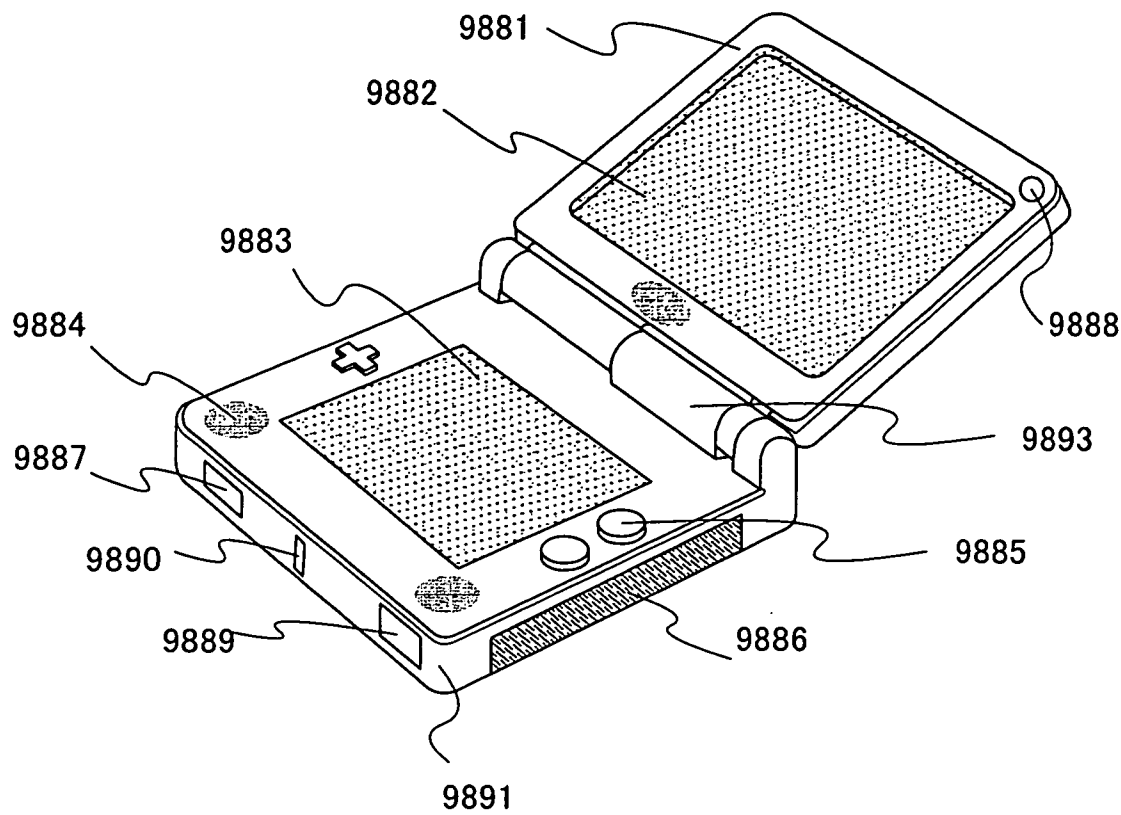


圖 25B

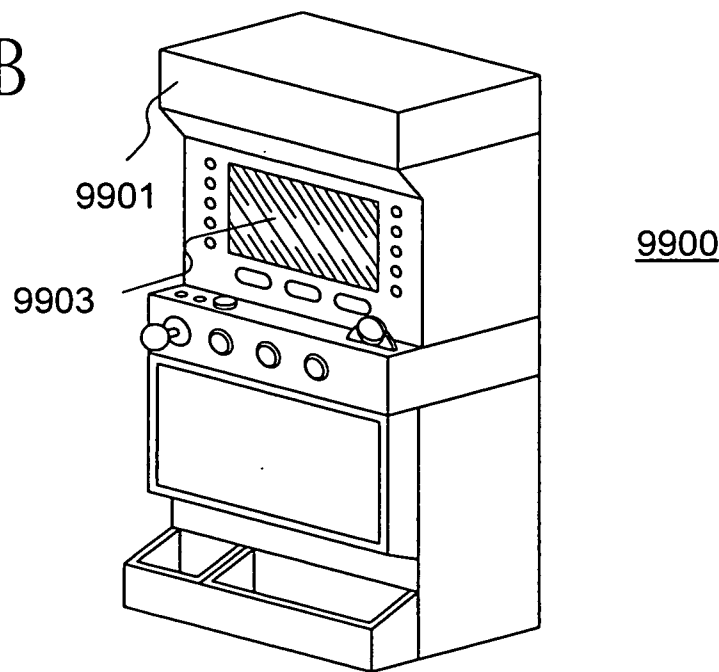


圖 26

