

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成21年10月22日(2009.10.22)

【公開番号】特開2005-57281(P2005-57281A)
 【公開日】平成17年3月3日(2005.3.3)
 【年通号数】公開・登録公報2005-009
 【出願番号】特願2004-223009(P2004-223009)
 【国際特許分類】

H 0 1 L 31/09 (2006.01)

A 6 1 B 6/03 (2006.01)

H 0 1 L 27/14 (2006.01)

【F I】

H 0 1 L 31/00 A

A 6 1 B 6/03 3 2 0 R

H 0 1 L 27/14 K

【手続補正書】

【提出日】平成21年9月8日(2009.9.8)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

イメージングシステム(10)で用いるための装置であって、
 X線光子(16)を電流に変換するように構成された直接変換検知素子(20)を含み、前記直接変換検知素子(20)が、
 カソード面(50)と、
 複数のアノード側端縁(62)を有するアノード面(52)と、
 前記カソード面(50)を前記アノード面(52)に結合し、その各々が検出器深さ(68)をもつ複数の検出器側面(54)と、
 前記アノード面(52)上に配置され、その各々が前記アノード側端縁(62)の1つに近接した複数のピクセル側端縁(60)を有するピクセルアレイ組立体(58)と、
 前記複数の検出器側面(54)の周りに取付けられ、上部リング端縁(72)と、下部リング端縁(74)と、ガードリング高さ(66)をもつリング外面とを有するガードリング(64)と、を含み、
前記リング外面が、前記複数の検出器側面(54)と同一平面になっている、
 装置。

【請求項2】

前記ガードリング(64)と通電状態にあり、前記ガードリング(64)をバイアス電圧でバイアスする電源(76)をさらに含む、請求項1記載の装置。

【請求項3】

前記上部リング端縁(72)及び下部リング端縁(74)が、前記カソード面(50)及びアノード面(52)から遠く離れて配置されている、請求項1記載の装置。

【請求項4】

前記直接変換検知素子(20)が、CdTeを含んでおり、
 前記リング外面が、前記ピクセル側端縁(60)と同一平面になっている、請求項1記載の装置。

【請求項 5】

前記ガードリング高さ(66)が、前記検出器深さの50%又はそれ以下である、請求項1記載の装置。

【請求項 6】

X線源(14)と、

X線光子(16)を電流に変換するように構成された複数の直接変換検知素子(20)を含む検出器アレイ(19)と、

を含み、前記複数の直接変換検知素子(20)の各々が、

カソード面(50)と、

複数のアノード側端縁(62)を有するアノード面(52)と、

前記カソード面(50)を前記アノード面(52)に結合し、その各々が検出器深さ(68)をもつ複数の検出器側面(54)と、

前記アノード面(52)上に配置され、複数のピクセル側端縁(60)を有するピクセルアレイ組立体(58)と、

前記複数の検出器側面(54)の周りに取付けられ、上部リング端縁(72)と、下部リング端縁(74)と、ガードリング高さ(66)をもちかつ前記ピクセル側端縁(60)と同一平面上に位置するリング外面とを有するガードリング(64)と、を含む、

イメージングシステム(10)。

【請求項 7】

前記ガードリング(64)は、該ガードリング(64)が前記複数の検出器側面(54)とほぼ同一平面になるように、該複数の検出器側面(54)上にコーティングされている、請求項6記載のイメージングシステム。

【請求項 8】

カソード面(50)と複数の検出器側面(54)とを有する直接変換検知素子(20)のアノード面(52)上に配置された周辺ピクセル素子(58)の性能を改善する方法であって、

前記複数の検出器側面(54)の周りに、前記周辺ピクセル素子(70)と同一平面になるようになったガードリング(64)を施す段階、

を含む方法。

【請求項 9】

前記ガードリング(64)にバイアス電圧を印加する段階をさらに含む、請求項7記載の方法。