

發明專利說明書

中文說明書替換頁(99年4月) 96

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：094127806

※ 申請日期：94.8.16

※IPC 分類：G01R 24/00 (2006.01)
B81B 1/00 (2006.01)
G09G 5/00 (2006.01)

一、發明名稱：(中文/英文)

用於感應一干涉式調變器的觸發及釋放電壓之系統及方法

SYSTEM AND METHOD OF SENSING ACTUATION AND RELEASE
VOLTAGES OF AN INTERFEROMETRIC MODULATOR

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商高通微機電系統科技公司

QUALCOMM MEMS TECHNOLOGIES, INC.

代表人：(中文/英文)

約翰 巴帝

BATEY, JOHN

住居所或營業所地址：(中文/英文)

美國加州聖地牙哥市摩豪斯大道5775號

5775 MOREHOUSE DRIVE SAN DIEGO, CA 92121, U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 4 人)

姓 名：(中文/英文)

1. 克萊恩司 裘伊
CHUI, CLARENCE
2. 傑佛瑞 B 森派薩爾
SAMPSELL, JEFFREY B.
3. 馬克 米那德
MIGNARD, MARC
4. 麥瑟瑞 C 馬修
MATHEW, MITHRAN C.

國 籍：(中文/英文)

1. 美國 U.S.A.
2. 美國 U.S.A.
3. 美國 U.S.A.
4. 美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2004年08月27日；60/604,892

2. 美國；2005年01月28日；11/045,865

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明提供一種用於感應一微機電裝置之觸發電壓及/或釋放電壓之方法，其包括向該裝置施加一變化電壓並感應其狀態及不同電壓位準。在一實施例中，該裝置係一包含一適用於一顯示器之干涉式調變器陣列之系統的一部分。該方法可用於補償顯示像素特性之依溫度而定之變化。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第 (6) 圖。

(二)本代表圖之元件符號簡單說明：

54	像素
56	濾波電阻器
58	測試點
64	電壓感應電路
66	跡線
68	比較器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明之技術領域係關於微機電系統(MEMS)。

【先前技術】

微機電系統(MEMS)包括微機械元件、致動器及電子設備。微機械元件可採用沉積、蝕刻及/或其它蝕刻掉基板及/或所沉積材料層之若干部分或添加若干層以形成電氣及機電裝置之微機械加工方法製成。一種類型之MEMS裝置稱為干涉式調變器。干涉式調變器可包含一對導電板，該對導電板中之一或二塊板可部分透明，且在施加適當電訊號時能夠相對移動。一塊板可包含一沉積在基板上之固定層，而另一塊板可包含一懸浮於該固定層上之金屬膜片。此等裝置具有廣泛的應用範圍，且在此項技術中，利用及/或修正此等類型之裝置的特性以使其特徵可用於改良既有產品及製造目前尚未開發之新產品將頗為有益。

【發明內容】

本發明之系統、方法及裝置各自具有多個態樣，任一單個態樣均不能單獨決定其所需屬性。現在，在不限制本發明之範圍下，將對其較重要之特徵進行簡要說明。在考量此論述後，且尤其是在閱讀了題為"實施方式"之部分後，即可理解本發明之特徵如何提供優於其他顯示裝置之優點。

在一實施例中，本發明包括一種用於確定一微機電裝置之觸發電壓及釋放電壓中之一或兩種電壓之方法。該方法

包括：向至少一耦接至該裝置之電極施加至少兩種不同之電位；及偵測在該等至少兩種不同電位下該裝置之至少一電響應。至少部分地基於該響應，確定在該等至少兩種不同電位下該裝置之狀態。至少部分地基於該狀態確定，來確定觸發電壓及釋放電壓中之一或兩種電壓。

在另一實施例中，一種用於確定一微機電裝置之觸發電壓及釋放電壓中之一或兩種電壓之系統包括用於向至少一耦接至該裝置之電極施加至少兩種不同電位之構件、及用於偵測在該等至少兩種不同電位下該裝置之至少一電響應之構件。另外提供用於至少部分地基於該響應來確定在該等至少兩種不同電位下該裝置之狀態之構件、及用於至少部分地基於該確定來確定觸發電壓及釋放電壓中之一或兩種電壓之構件。

在另一實施例中，一種用於確定一微機電裝置之觸發電壓及釋放電壓中之一或兩種電壓之系統包括一微機電裝置及一驅動電路，該驅動電路經組態以向該微機電裝置施加電壓。一連接至該微機電裝置之感應器經組態以偵測在至少兩種不同電位下該微機電裝置之至少一電響應。該感應器進一步經組態以至少部分地基於該響應來確定在至少兩種不同電位下該裝置之狀態，並至少部分地基於該確定來確定觸發電壓及釋放電壓中之一或兩種電壓。

在另一實施例中，一種用於製造一顯示系統之方法包括形成一經組態以向該顯示系統之使用者呈現顯示資料之微機電像素陣列。該方法包括：形成至少一額外微機電元件；

並將一感應器耦接至該額外微機電元件，該感應器經組態以感應觸發電壓及釋放電壓中之一或兩種電壓。

在另一實施例中，一種顯示系統包括：一經組態以向該顯示系統之使用者呈現顯示資料之微機電像素陣列、至少一額外微機電元件、及一感應器。該感應器經組態以感應該額外微機電像素之觸發電壓及釋放電壓中之一或兩種電壓。

在另一實施例中，一種顯示系統包括用於向一顯示系統之使用者顯示資料之構件、及至少一微機電元件。亦提供用於偵測該額外微機電元件之觸發電壓及釋放電壓中之一或兩種電壓之構件。

在另一實施例中，一種用於製造一用於確定一微機電裝置之觸發電壓及釋放電壓中之一或兩種電壓之系統的方法包括形成一微機電裝置並耦接一驅動電路，該驅動電路經組態以向該微機電裝置施加電壓。該方法亦包括將一感應器耦接至該微機電裝置，該感應器經組態以偵測在至少兩種不同電位下該微機電裝置之至少一電響應，並且進一步經組態以至少部分地基於該響應來確定在至少兩種不同電位下該裝置之狀態。該感應器亦至少部分地基於該確定來確定觸發電壓及釋放電壓中之一或兩種電壓。

【實施方式】

以下詳細說明係關於本發明之某些特定實施例。然而，本發明可藉由許多種不同方式來實施，其由申請專利範圍所界定及覆蓋。在本說明中，會參照附圖，在附圖中，相

同之部件自始至終使用相同之數字標識。

本發明之實施例可在任一經組態以顯示影像(無論是動態影像(例如視訊)還是靜態影像(例如靜止影像)，亦無論是本文影像還是圖片影像)之裝置中實施。更具體而言，設想本發明可在例如(但不限於)以下眾多電子裝置中實施或與該等電子裝置相關聯：行動電話、無線裝置、個人資料助理(PDA)、掌上型或攜帶型電腦、電子書籍、GPS接收器/導航器、相機、MP3播放器、攝影機、遊戲控制臺、手錶、時鐘、計算器、電視螢幕、平板顯示器、電腦螢幕、汽車顯示器(例如，里程表顯示器等)、駕駛艙控制裝置及/或顯示器、相機視圖顯示器(例如，車輛之後視相機顯示器)、電子照片、電子告示牌或標牌、投影儀、建築結構、包裝及美學結構(例如，一件珠寶之影像顯示器)。

具有類似於本文所述之MESE裝置的結構之MEMS裝置亦可用於非顯示應用，例如用於電子切換裝置。

圖1中顯示一包含一干涉式MEMS顯示元件之干涉式調變器顯示器實施例。在此等裝置中，像素處於亮或暗狀態。在亮("開(on)"或"打開(open)")狀態下，顯示元件將入射可見光之大部分反射至使用者。在處於暗("關(off)"或"關閉(closed)")狀態時，該顯示元件幾乎不向使用者反射入射可見光。視實施例而定，可顛倒"開"及"關"狀態之光反射性質。MEMS像素可經組態以主要在選定色彩下反射，以除了黑色及白色之外還可實現彩色顯示。

圖1係一描繪一視覺顯示器之一系列像素中之兩個相鄰

像素的等角圖，其中每一像素均包含一MEMS干涉式調變器。在某些實施例中，一干涉式調變器顯示器包含一由該等干涉式調變器構成之列/行陣列。每一干涉式調變器均包括一對反射層，該對反射層安置成彼此相距一可變且可控之距離，以形成一具有至少一可變尺寸之光學諧振腔。在一實施例中，其中一個反射層可在兩個位置之間移動。在本文中稱為釋放狀態之第一位置上，該可移動層之位置距離一固定之局部反射層相對較遠。在第二位置上，該可移動層之位置更近地靠近該局部反射層。視可移動反射層之位置而定，自該等兩個層反射之入射光會以相長或相消方式干涉，從而形成各像素之總體反射或非反射狀態。

在圖1中描繪之像素陣列部分包括兩個相鄰的干涉式調變器12a及12b。在左側上之干涉式調變器12a中，顯示一可移動之高度反射層14a處於一釋放位置，該釋放位置距一固定的局部反射層16a一預定距離。在右側上之干涉式調變器12b中，顯示可移動之高度反射層14b處於一觸發位置，該觸發位置靠近固定的局部反射層16b。

固定層16a、16b可導電、局部透明且具局部反射性，並可藉由(例如)在一透明基板20上沉積一或多個各自為鉻及氧化銻錫之層而製成。該等層圖案化成平行條帶，且可形成一顯示裝置中之列電極，下文中將對此進一步說明。可移動層14a、14b可形成為由沉積在柱18頂部上之一或多個沉積金屬層(與列電極16a、16b正交)及一沉積在柱18之間的中間犧牲材料構成的一系列平行條帶。在蝕刻掉犧牲材料

後，該等可變形之金屬層與固定之金屬層藉由一界定氣隙19隔開。該等可變形層可使用一具有高度導電性及反射性之材料(例如鋁)，且該等條帶可形成一顯示裝置中之行電極。

在未施加電壓時，空腔19保持位於層14a、16a之間，且可變形層處於如圖1中像素12a所示之機械弛豫狀態。然而，在向一選定列及行施加電位差時，在該等列及行電極相交處之對應像素處所形成之電容器變成充電狀態，且靜電力將該等電極拉向一起。若電壓足夠高，則可移動層發生形變，並被壓到固定層上(可在固定層上沉積一介電材料(在該圖中未示出)，以防止短路，並控制分隔距離)，如圖1中右側上之像素12b所示。無論所施加之電位差之極性如何，該行為均相同。以此方式，可控制反射相對於非反射像素狀態之列/行觸發與習知之LCD及其他顯示技術中所用之列/行觸發在許多方面相似。

圖2至圖4B顯示一在一顯示應用中使用一干涉式調變器陣列之例示性方法及系統。圖2係顯示一可併入本發明之態樣之電子裝置的一實施例之系統方塊圖。在該例示性實施例中，該電子裝置包括一處理器21，其可為任何通用單晶片或多晶片微處理器，例如一ARM、Pentium[®]、Pentium II[®]、Pentium III[®]、Pentium IV[®]、Pentium[®] Pro、一8051、一MIPS[®]、一Power PC[®]、一ALPHA[®]，或任何其他合適之處理器。此外，處理器21可包括任何專用微處理器，例如數位訊號處理器、微控制器或可程式化閘極陣列。此項技術中習知，處理器21可經組態以執行一或多個軟體模組。

除了執行一作業系統(未圖示)外，該處理器可經組態以執行一或多個軟體應用程式，包括網路瀏覽器、電話應用程式、電子郵件程式或任何其他軟體應用程式。應瞭解，本文所述之所有功能性均可整體或部分地建構在硬體、軟體或其組合中。

在一實施例中，處理器21亦經組態以與一陣列控制器22進行通信。在一實施例中，該陣列控制器22包括向陣列30提供訊號之列驅動電路24及行驅動電路26。圖1中所示之陣列之橫截面在圖2中以線1-1示出。陣列控制器22亦可包括一升壓電路32，該升壓電路32用於將控制訊號轉化成一或多個足以驅動陣列30之電壓。在一實施例中，顯示控制器22亦包括一圖框緩衝器34。該圖框緩衝器通常包括基於刷新目的而儲存目前顯示之圖框的足夠記憶體。

在陣列30之每一行及每一列上有利地配備有複數個三態緩衝器36。該等三態緩衝器36連接至保持模式訊號，當確定陣列中之各別列或行時，該等保持模式訊號使該連接對該等各別列或行斷開。當確定保持模式選擇線時，自驅動器至陣列之線路斷開，從而大體上消除儲存在每一像素電容上之電荷之洩漏路徑。因此，像素保持在先前之充電或放電狀態而無任何驅動器輸入，直至電荷藉由像素上之洩漏或非無窮之三態開路電阻而緩慢耗散。將瞭解，任何可控串列開關(例如，串列FET)均可用於實施此顯示器/驅動器去耦。

對於MEMS干涉式調變器，列/行觸發協定可利用圖3A所

示之該等裝置之滯後性質。其可能需要(例如)10伏特之電位差來使一可移動層自釋放狀態變形至觸發狀態。然而，當該電壓自該值下降時，隨著該電壓降回至10伏特以下，該可移動層維持其狀態。在圖3A之例示性實施例中，該可移動層直至電壓降低至2伏特以下時才會完全釋放。因此，在圖3A所示之實例中，存在約為3-7伏特之電壓範圍，在該電壓範圍內存在一施加電壓窗口，在該窗口內該裝置在釋放或觸發狀態下保持穩定。在本文中將其稱為"滯後窗口"或"穩定窗口"。對於一具有圖3A之滯後特性之顯示陣列而言，列/行觸發協定可設計成使得在列選通期間，使選通列中待觸發之像素遭受約10伏特之電壓差，並使待釋放之像素遭受接近0伏特之電壓差。在選通之後，使像素遭受約5伏特之穩態電壓差，以使其保持在列選通使其所處之狀態。在寫入之後，在該實例中，每一像素均承受一處於3-7伏特"穩定窗口"內之電位差。該特性使得圖1所示之像素設計在相同施加電壓條件下於一既有之觸發狀態或釋放狀態下保持穩定。由於干涉式調變器之每一像素(無論處於觸發狀態還是釋放狀態)基本上均為一由固定及移動反射層所構成之電容器，因此該穩定狀態可在一滯後窗口內之電壓下得以保持而幾乎不消耗功率。若所施加之電位固定，則基本上沒有電流流入像素中。

在典型應用中，可藉由根據第一列中所要之一組觸發像素確定一組行電極而形成一顯示圖框。此後，將列脈衝施加於第1列之電極，從而觸發與所確定之行線對應之像素。

此後，將所確定之一組行電極變成與第二列中所要之一組觸發像素對應。此後，將脈衝施加於第2列之電極，從而根據所確定之行電極來觸發第2列中之適當像素。第1列之像素不受第2列之脈衝的影響，且保持其在第1列之脈衝期間所設定之狀態。可按依序方式對全部系列之列重複此過程，以形成該圖框。通常，藉由以某一所需圖框數/秒之速率連續地重複該過程來用新的顯示資料刷新及/或更新該等圖框。還有很多種用於驅動像素陣列之列及行電極以形成顯示圖框之協定為人們所熟知，且可用於本發明。

圖3B、圖4A及圖4B顯示一種用於在圖2之 3×3 陣列上形成一顯示圖框之可能的觸發協定。圖3B顯示一組可用於彼等展現出圖3A之滯後曲線之像素的可能的行及列電壓位準。在圖3B之實施例中，觸發一像素包括將適當之行設定至 $-V_{bias}$ ，並將適當之列設定至 $+\Delta V$ ，其可分別對應於-5伏特及+5伏特。釋放像素係藉由將適當之行設定至 $+V_{bias}$ 並將適當之列設定至相同之 $+\Delta V$ 以在像素兩端形成0伏特之電位差來實現。在彼等列電壓保持為0伏特之列中，像素在其原先所處之狀態下保持穩定，而與該行是處於 $+V_{bias}$ 還是 $-V_{bias}$ 無關。

圖4B係一顯示一系列施加至圖2之 3×3 陣列之列及行訊號的時序圖，其將形成圖4A所示之顯示配置，其中觸發像素為非反射性。在寫入圖4A所示之圖框之前，像素可處於任何狀態，在該實例中，所有列均處於0伏特，且所有行均處於+5伏特。在此等施加電壓下，所有像素均在其既有的觸

發狀態或釋放狀態下保持穩定。

在圖4A之圖框中，像素(1,1)、(1,2)、(2,2)、(3,2)及(3,3)受到觸發。為了實現此，在第1列之"線時間"期間，將行1及行2設定為-5伏特，並將行3設定為+5伏特。此不會改變任何像素之狀態，因為所有像素均保持處於3-7伏特之穩定窗口內。然後，藉由一自0伏特上升至5伏特然後又降回至0伏特之脈衝來選通列1。由此觸發像素(1,1)及(1,2)並釋放像素(1,3)。陣列中之其他像素不受影響。為將列2設定為所要狀態，將行2設定為-5伏特，且將行1及行3設定為+5伏特。然後，向列2施加相同之選通脈衝來觸發像素(2,2)並釋放像素(2,1)及(2,3)。同樣，陣列中之其他像素不受影響。類似地，藉由將行2及行3設定為-5伏特並將行1設定為+5伏特來對列3進行設定。列3之選通脈衝將列3之像素設定為圖4A所示之狀態。在寫入該圖框之後，列電位為0，而行電位可保持在+5或-5伏特，且此後顯示器在圖4A所示之配置下保持穩定。將瞭解，可對由數打或數百個列及行構成之陣列採用相同之程序。亦將瞭解，用於實施列及行觸發之電壓的定時、序列及位準可在以上所述之一般原理內很大地變化，且上述實例僅為例示性，任何觸發電壓方法均可用於本發明。

按照上述原理運作之干涉式調變器的詳細結構可千變萬化。例如，圖5A-5C顯示移動鏡結構之三種不同實施例。圖5A係圖1之實施例之剖面圖，其中金屬材料條帶14沉積在正交延伸之支撐件18上。在圖5B中，可移動反射材料14僅在

拐角處在系鏈38上附著至支撐件。在圖5C中，可移動反射材料14懸吊在可變形層40之下方。由於反射材料14之結構設計及所用材料可在光學性質方面得到最適化，且可變形層40之結構設計及所用材料可在所要機械性質方面得到最適化，因此該實施例具有多種益處。在許多公開文獻中，包括(例如)美國公開申請案第2004/0051929號中，描述了各種類型之干涉式裝置之製造。可使用各種熟知技術來製造上述結構，此包括一系列之材料沉積、圖案化及蝕刻步驟。

在寫入像素後，可有利地感應其狀態。對於圖1之雙穩顯示器，像素之狀態可藉由利用這樣一個事實來確定，即像素處於觸發狀態時之像素鏡上之電容比像素處於釋放狀態時之像素鏡上之電容大得多，通常為約10倍大。此像素電容值可藉由感應像素之依電容而定之電學性質而以各種方式來感應，其中一些方式將在下文中更詳細地描述。

首先如圖6-10所示，將關於單個隔離像素來描述像素狀態感應之原理。現參照圖6，在寫入像素後，無論整個圖框已完成還是在此時間之前，除了一含有待測試之像素之行外，其餘所有行三態緩衝器均可處於斷開(去耦)組態。然後，列驅動器將一低振幅脈衝施加至含有待測試之像素之列電極，該像素響應增大之電壓而進行充電。如圖7所示，像素兩端之電壓將根據電路之RC時間常數(τ)響應此施加電壓而增大。對於單個隔離像素而言，電容為像素54之電容，且電路之電阻可包括列驅動器輸出阻抗及/或任何可能與該列電極串列之濾波電阻器56。像素54處於低電容狀態

(例如，釋放狀態)時測試點58上之電壓增大(如曲線60所示)將比像素54處於高電容狀態(例如，觸發狀態)時(如曲線62所示)快。若在此充電時間內之某一時間(例如，在 $\tau/3$)確定了像素上之電壓，則可確定該像素之狀態。此電壓可藉由電壓感應電路64來偵測及量測。若向像素施加具有 $\tau/3$ 持續時間之脈衝，則像素上之電壓將如跡線66所示增大及下降(亦如圖7所示)。若將此訊號施加至比較器68之輸入端同時將 V_{thresh} 施加至負輸入端，則僅當像素上之電壓在脈衝之某一時刻超過 V_{thresh} 時才會自比較器輸出脈衝，其中 V_{thresh} 之定義如圖7所示。可鎖存比較器68之輸出以產生指示該像素是處於觸發狀態(鎖存低)還是釋放狀態(鎖存高)之指示。

圖8及圖9說明一種偵測像素狀態之替代方法。在圖8中，使用電流感應電路70而非電壓感應電路。如上所述施加電壓脈衝，從而隨著像素電容充電而產生電流脈衝。如圖9所示，此電流脈衝在像素54之較大電容下之衰減(曲線75)比在較小電容下之衰減(曲線77)緩慢。電流脈衝可藉由量測該行線中之串列電阻72兩端之電壓而轉化成電壓脈衝(亦可使用組態成電流-電壓轉化器之放大器)。電阻器兩端之電壓可藉由組態成如圖8所示之積累器74之放大器來感應。積累器之輸出可投送至類似圖6之比較器76及鎖存器。比較器76僅在穿過電路之電流脈衝足以(給定電阻器72之值及積累器74之時間常數/放大率)在比較器輸入端產生大於圖8所示之臨限電壓 $V_{thresh2}$ 時才會產生輸出脈衝。圖8展示一用於將電阻72切換至行線中之開關78，但將瞭解，若已存在(例如)

合適之濾波電阻器，則此並不必需。

雖然電流感應所需之電路比電壓感應所需之電路略微複雜，但會有這樣一個優點，即一系列中之所有像素可藉由單個脈衝來探測，因為沿一系列之每一像素之充電電流可同時用單獨的電流感應器來單獨地量測。在該等實施例中，每一行可有一專用感應器，或者一組電流感應器可依序地在不同組行之間切換以同時感應一部分(但非所有)行電流。最後這個實施例會比每一列具有一個感應器之實施例慢，但比時間感應下之實施例快。

根據以上原理，圖10係說明用於確定干涉式調變器之斷開或閉合狀態之例示性方法的流程圖。在步驟80，向像素施加測試脈衝。在步驟82，量測對該脈衝之依電容而定之響應。在步驟84，將該響應與一臨限值進行比較以確定該像素之狀態。

像素狀態感應之所以有利可有多種原因。例如，在下一圖框更新或刷新時，只需更新彼等不同於下一所要圖框之像素。對於靜態顯示器，可監控像素狀態以偵測哪些像素由於電荷洩漏而自觸發狀態弛豫至釋放狀態。選擇性更新可採用多種方式進行。例如，一旦一或多個像素自所要狀態改變，驅動電路便可重新接通，三態緩衝器可閉合，且列選通可僅限於彼等包括處於非所要狀態之像素之列。可跳過其他列。由此降低更新顯示所需之總能量。在圖框寫入過程中，像素狀態感應亦可有利，因為當寫入多列像素時，可對其進行檢查以確定其寫入是否正確。若不正確，

可再次寫入該列直至正確為止。像素狀態感應亦可有利地使圖框緩衝器之峰值記憶體要求最小化。

圖 11 說明最後這個過程之實施。在列 1 之線時間 90 期間寫入列 1 後，進入列 1 之測試時間 92。在此時間週期之第一部分中，僅將列 1 及行 1 連接至驅動電路，並向列 1 施加約為 1 伏特或更小之測試脈衝 94。如上所述，監控像素 (1,1) 之依電容而定之響應，以確保其處於如圖 4A 所示之觸發狀態。在列 1 之測試時間之隨後部分期間，對像素 (1,2) 及 (1,3) 重複此過程。然後，系統進入列 2 之線時間，或者若確定尚未正確寫入列 1 中之一或多個像素，則重複列 1 之線時間。基於說明之目的，圖中所示之測試電壓振幅大於通常所要之電壓振幅，且圖中所示之測試時間週期比正常所需之時間週期長得多，因為相較於用於在寫入過程中觸發像素之脈衝週期，測試用之脈衝時間週期可非常短。當測試像素 54 為一緊密封裝之大像素陣列的一部分時，該測試過程可能會略微地更複雜。這是因為要將測試脈衝施加至一整列像素。因此，充電過程之時間常數取決於整個列電極與返回行電極之間的電容，且此可受到該列中所有像素之相對狀態的影響，而不僅僅受到測試像素 54 之狀態的影響，又如圖 12 所示。電容之主要因素將為測試像素之狀態，但由於列中可有數百個像素，所以剩餘像素之組合效應會很顯著。在共用同一行電極之不同列中之像素之間亦可存在電容耦合。其實際效應在於，可有利於在測試一給定列中之像素時改變脈衝時間週期 $\tau/3$ 、或 V_{thresh} 值、或同時改變這

兩者，此視該列中之其他像素之狀態而定。

此確定可採用多種方式進行。圖12所示之一實施例可在每一列中在顯示器之觀看區域之外的列端包括一測試像素98。該像素可在各狀態之間切換，且對於觸發狀態及釋放狀態而言，測試脈衝之上升時間均可確定。以此方式，可基於測試像素響應來確定在各狀態之間具有最大電壓差之時間週期、及電壓值， V_{thresh} 應位於該等電壓值之間。然後，可使用該等值來測試列中之其他像素之狀態。

或者，可在列端放置一濾波電阻器來代替測試像素。然後，可進行對整個列電極之總電容量測。驅動控制電路可利用此資訊來計算或查找 $\tau/3$ 、或 V_{thresh} 、或這兩者之適當值，以測試該列中之像素。

圖13說明將該等原理用於嵌入由列及行組成之陣列中之像素的一般狀態感應方法。在步驟102，將列量測訊號施加至含有待感應之像素的列。該等訊號可包括如上所述之測試一測試像素或總列電容量測。在步驟104，確定適當之測試參數，例如週期 $\tau/3$ 及/或 V_{thresh} ，以用於列中之下一像素測試。然後在步驟106，如同圖10，將測試脈衝施加至該列。在步驟108，量測對該脈衝之依電容而定之響應。在步驟110，將該響應與一臨限值進行比較，以確定該列中一選定像素之狀態。

像素狀態感應過程之脈衝振幅及持續時間可基於多種所要因素進行選擇。脈衝之形狀可經設計以控制注入該列中之總電荷。對於隔離像素而言，脈衝電流及時間之曲線可

經界定以使得將預選電荷注入該像素中，而不管其電容值。在此情況下，像素兩端之所得電壓將與像素電容成反比。可能亦可將此方法用於陣列中之像素，但其有用性可能有限，因為注入列中之電荷會以一種複雜且難以預測之方式遍及地分佈在數百個列像素中。脈衝持續時間可基於電路 τ 值來進行選擇，較佳為較短脈衝以節省時間。當然，需要使在此過程中施加至像素之電位始終保持在滯後窗口內，以使得狀態感應過程本身不會改變所感應之像素的狀態。因此，當沒有施加充電脈衝時且當沒有藉由三態放大器去耦時，驅動器將有利地供應適當之偏壓，且將產生偏離此偏壓之脈衝，該等脈衝足夠小(例如，通常不大於1或2伏特)以使得所施加之像素電壓決不會在滯後窗口之外。

像素狀態感應之另一有利應用係用於確定像素之觸發電壓及釋放電壓。此之所以有用係因為該等電壓依溫度而定，且亦可隨時間偏移。對於玻璃基板上之金屬鏡而言，溫度愈高，往往會使圖3A中之穩定窗口愈接近零偏移。視材料層之熱膨脹之相對係數而定，會發生沿任一方向之偏移，該等偏移為溫度之函數。若可用電學方式確定像素之觸發電壓及釋放電壓，則用於將影像資料寫入像素陣列中之驅動電壓可經修正以與目前像素行為匹配。圖14顯示一併入此特性之顯示器。在此實施例中，在顯示器之實際觀看區域114周圍設置有額外之測試像素112。該等測試像素可在製造顯示器之同一過程中製成，以使其物理特性若不與所觀看之顯示區域114中之像素之物理特性基本相同則

類似。將一或多個用於施加可變偏壓及測試電壓之感應電路118耦接至測試像素。將瞭解，多個測試像素可共用一些或所有感應電路。

在多個單獨測試像素之情況下，可實施多種感應協定以確定一電容性MEMS像素之觸發電壓及/或釋放電壓。例如，此確定可藉由在一像素上施加一系列電壓並在每一施加電壓下感應其狀態來進行。此如圖15所示。電壓可自0逐步增大至高於所有情況下之期望觸發電壓之電壓。在每一電壓位準下，可執行如上所述之像素狀態測試以確定像素狀態。在某一電壓位準下，將觸發像素，且此將在測試過程中偵測到。然後，逐步降低像素電壓，並在降回至0之每一位準下進行測試。在某一電壓位準下，將釋放像素，且此同樣將由測試結果偵測到。

在圖15中，每一階之電壓階躍為1伏特，但將瞭解，可使用任何階躍大小。在每一階躍期間，在像素自先前之電壓轉換改變後，如上所述施加測試脈衝120。視需要，監控適當之電壓或電流，並在每一電壓位準下確定像素狀態。觸發電壓及釋放電壓之範圍可藉由確定是哪一階使狀態改變來確定。有利地，測試脈衝之振幅及持續時間小於階躍之大小及持續時間。

圖16及圖17顯示可實施圖15之方法的電路及其操作。在此實施例中，將一測試脈衝加到一系列逐步增大及逐步下降之電壓中，並將訊號總和施加至像素之一側上。另一側接地，同時將一反相電流施加至電壓轉化器124。開關126

將電壓轉化器之電流輸出端連接至比較器128之輸入端。如圖17所示，附著至測試脈衝產生器之CLK1訊號產生測試脈衝持續時間。如圖9所示且如上所述，測試脈衝產生穿過測試像素之電流脈衝，觸發像素之電流脈衝之衰減要比釋放像素之電流脈衝之衰減慢得多。CLK2訊號控制電壓轉化器124之電流輸出端與比較器128之輸入端之間的連接。當開關126斷開時，電阻器130將比較器之輸入端拉低。定時CLK2訊號以使其具有自CLK1之上升邊緣衰減之上升邊緣並具有較短之持續時間，以在充電過程中之一選定時間點對自電壓轉化器124之電流所輸出之電壓取樣。觸發像素之此電壓將高於釋放像素之此電壓。若在CLK2取樣期間之電壓比 $-V_{thresh3}$ 更小(之所以為負係因為反相放大器124)，則此指示為觸發像素，且在取樣期間，比較器128之輸出將較高。依序對每一測試像素重複此過程，且此系列之比較器輸出在由CLK2之確定時間內之訊號CLK3所確定之時間移入移位暫存器136中。然後，移位暫存器136之輸出以上下來回之方式形成該像素在每一位準下之觸發狀態相對釋放狀態之記錄。

圖18及圖19說明另一可用於確定雙穩像素之觸發電壓及釋放電壓之電路實施例。若像素上之電壓的增加速率比像素之RC充電時間常數及像素在各狀態之間切換所花的時間慢，則電流將很低，同時電壓會向上傾斜。此將一直延續直至像素變為觸發狀態，且電容快速增加。此將使得在轉換至高電容狀態過程中有電流脈衝流過。在重新向下傾

斜時，將出現沿相反方向之第二電流脈衝(快速降低像素電容上之電荷)。

該等電流脈衝可藉由圖 19 之電路來偵測。在此實施例中，電壓轉化器 124 之電流輸出端耦接至一對比較器 140 及 142。當充電電流較小時，兩個比較器之輸出都將較低。在第一電流脈衝期間，比較器 140 之輸出將變高。在第二電流脈衝期間，比較器 142 之輸出將變高。出現此等脈衝之時間可藉由使來自比較器之各輸出脈衝停止在開始傾斜之相同時刻開始之各別計數器 144、146 來確定。計數器之值可與觸發電壓及釋放電壓相關聯，因為作為所施加電壓斜線之時間函數之電壓已知。

圖 20 顯示另一可能之測試電路。在此實施例中，將 AC 訊號設在 DC 偏壓之上，並將其施加至節點 150 處之像素。像素觸發時流過像素之 AC 電流將比像素釋放時流過像素之 AC 電流大。此 AC 電流可藉由在像素之另一板上包含接地之 DC 耦合路徑及接地之 AC 耦合路徑來偵測。電容器 154 上之 DC 電壓將隨著穿過像素及穿過電容器 156 之 AC 電流的增大而增大。將此電壓投送至比較器 158，若此值高於 V_{thresh6} ，則其變高，此係基於分量值來確定。在此實施例中，DC 偏壓可以任一方式改變，且當像素觸發時，比較器 158 之輸出 160 將較高，而當像素釋放時則較低。

圖 21A 及圖 21B 係說明顯示裝置 2040 之一實施例的系統方塊圖。顯示裝置 2040 可為(例如)蜂巢式電話或行動電話。然而，顯示裝置 2040 之相同組件或其略微變體亦可說明各

種類型之顯示裝置，例如電視及攜帶型媒體播放器等。

顯示裝置2040包括一外殼2041、一顯示器2030、一天線2043、一揚聲器2045、一輸入裝置2048、及一麥克風2046。外殼2041通常係藉由熟習此項技術者所熟知之眾多種製造方法中之任一方法製成，包括射出成型及真空成形。此外，外殼2041可由眾多種材料中之任一材料製成，包括(但不限於)塑料、金屬、玻璃、橡膠及陶瓷、或其組合。在一實施例中，外殼2041包括可移除部分(未圖示)，該等可移除部分可與其他具有不同顏色、或包含不同標識、圖片或符號之可移除部分互換。

例示性顯示裝置2040之顯示器2030可為眾多種顯示器中之任一種，包括本文所述之雙穩顯示器。熟習此項技術者熟知，在其他實施例中，顯示器2030包括例如上文所述之電漿、EL、OLED、STN LCD或TFT LCD等平板顯示器、或例如CRT或其他管式裝置等非平板顯示器。然而，基於說明本實施例之目的，顯示器2030包括如本文所述之干涉式調變器顯示器。

圖21B示意性地顯示例示性顯示裝置2040之一實施例之組件。所示例示性顯示裝置2040包括一外殼2041，並可包括至少部分地封閉於其中之額外組件。例如，在一實施例中，例示性顯示裝置2040包括一網路介面2027，該網路介面2027包括一耦接至收發器2047之一天線2043。收發器2047連接至處理器2021，而處理器2021又連接至調節硬體2052。調節硬體2052可經組態以調節訊號(例如，過濾訊

號)。調節硬體2052連接至一揚聲器2045及一麥克風2046。處理器2021亦連接至輸入裝置2048及一驅動器控制器2029。驅動器控制器2029耦接至一圖框緩衝器2028並耦接至陣列驅動器2022，而陣列驅動器2022又耦接至一顯示陣列2030。一電源2050根據特定例示性顯示裝置2040之設計要求為所有組件供電。

網路介面2027包括天線2043及收發器2047，以使例示性顯示裝置2040可藉由網路與一或多個裝置進行通信。在一實施例中，網路介面2027亦可具有某些處理能力，以降低對處理器2021之要求。天線2043為熟習此項技術者所知之用於發射及接收訊號之任一種天線。在一實施例中，天線根據IEEE 802.11標準(包括IEEE 802.11(a)、(b)或(g))來發射及接收RF訊號。在另一實施例中，天線根據藍牙(BLUETOOTH)標準來發射及接收RF訊號。倘若為蜂巢式電話，則將天線設計成用於接收CDMA、GSM、AMPS或其他用於在無線行動電話網路中進行通信之已知訊號。收發器2047對自天線2043接收之訊號進行預處理，以使其可由處理器2021接收及進一步操縱。收發器2047亦處理自處理器2021接收之訊號，以使其可藉由天線2043自例示性顯示裝置2040發射。

在一替代實施例中，可用一接收器來取代收發器2047。在又一替代實施例中，可用一影像源來取代網路介面2027，該影像源可儲存或產生待發送至處理器2021之影像資料。例如，該影像源可為含有影像資料之數位影音光碟(DVD)或硬碟驅動器、或產生影像資料之軟體模組。

處理器 2021 通常控制例示性顯示裝置 2040 之總體運作。處理器 2021 自網路介面 2027 或一影像源接收資料(例如經壓縮之影像資料)，並將該資料處理成原始影像資料或處理成一種易於處理成原始影像資料之格式。然後，處理器 2021 將處理後之資料發送至驅動器控制器 2029 或發送至圖框緩衝器 2028 進行儲存。原始資料通常係指可識別一影像內每一位置處之影像特性之資訊。例如，該影像特性可包括顏色、飽及度及灰階。

在一實施例中，處理器 2021 包括一微控制器、CPU、或用於控制例示性顯示裝置 2040 之運作的邏輯單元。調節硬體 2052 通常包括用於向揚聲器 2045 傳輸訊號及用於自麥克風 2046 接收訊號之放大器及濾波器。調節硬體 2052 可為例示性顯示裝置 2040 內之離散組件，或者可併入處理器 2021 或其他組件內。

驅動器控制器 2029 直接自處理器 2021 或自圖框緩衝器 2028 接收由處理器 2021 產生之原始影像資料，並適當地將該原始影像資料重新格式化以高速傳輸至陣列驅動器 2022。具體而言，驅動器控制器 2029 將原始影像資料重新格式化成一具有光柵類格式之資料流，以使其具有一適於掃描顯示陣列 2030 之時間次序。然後，驅動器控制器 2029 將格式化後之資訊發送至陣列驅動器 2022。儘管驅動器控制器 2029 (例如，LCD 控制器) 通常作為一獨立之積體電路 (IC) 與系統處理器 2021 相關聯，然而該等控制器亦可按許多種方式進行建構。其可作為硬體嵌入處理器 2021 中、作為

軟體嵌入處理器 2021 中、或以硬體形式與陣列驅動器 2022 完全整合在一起。

通常，陣列驅動器 2022 自驅動器控制器 2029 接收格式化後之資訊並將視訊資料重新格式化成一組平行波形，該組平行波形每秒許多次地施加至來自顯示器之 x-y 像素矩陣之數百條、有時數千條引線。

在一實施例中，驅動器控制器 2029、陣列驅動器 2022、及顯示陣列 2030 適用於本文所述之任一類型之顯示器。例如，在一實施例中，驅動器控制器 2029 為一習知顯示控制器或一雙穩顯示控制器(例如，干涉式調變器控制器)。在另一實施例中，陣列驅動器 2022 為一習知驅動器或一雙穩顯示驅動器(例如，干涉式調變器顯示器)。在一實施例中，驅動器控制器 2029 與陣列驅動器 2022 整合在一起。此類實施例在諸如蜂巢式電話、手錶及其他小面積顯示器之高度整合之系統中很常見。在又一實施例中，顯示陣列 2030 為一典型的顯示陣列或一雙穩顯示陣列(例如，包含一干涉式調變器陣列之顯示器)。

輸入裝置 2048 使得使用者能夠控制例示性顯示裝置 2040 之運作。在一實施例中，輸入裝置 2048 包括一小鍵盤(例如，QWERTY 鍵盤或電話小鍵盤)、一按鈕、一開關、一觸敏顯示幕、一壓敏或熱敏膜片。在一實施例中，麥克風 2046 為例示性顯示裝置 2040 之輸入裝置。當使用麥克風 2046 向該裝置輸入資料時，使用者可提供語音命令來控制例示性顯示裝置 2040 之運作。

電源2050可包括此項技術中眾所周知之各種能量儲存裝置。例如，在一實施例中，電源2050為一可再充電之蓄電池，例如鎳-鎘蓄電池或鋰離子蓄電池。在另一實施例中，電源2050為一可再生能源、電容器或太陽能電池，包括塑料太陽能電池及太陽能電池塗料。在另一實施例中，電源2050經組態以自牆上插座接收電力。

在某些實施方案中，控制可程式化性如上文所述駐存於一驅動器控制器中，該驅動器控制器可位於電子顯示系統中之數個位置中。在某些情形中，控制可程式化性駐存於陣列驅動器2022中。熟習此項技術者將瞭解，可以任意數目之硬體及/或軟體組件及不同之組態來實施上述最適化。

儘管以上詳細說明顯示、描述且指出了適用於各實施例之本發明的新穎特徵，但將瞭解，在不背離本發明之精神的前提下，熟習此項技術者可對上述裝置或方法之形式及細節進行各種省略、替換及改變。作為一實例，將瞭解，測試電壓驅動電路可與用於製作顯示器之陣列驅動電路分開。如同電流感應器之情形，單獨的電壓感應器可專用於單獨的列電極。本發明之範疇由隨附申請專利範圍而非由前述說明指示。本發明之範疇將包含在申請專利範圍之均等意義及範圍內之所有改變。

【圖式簡單說明】

圖1係描繪一干涉式調變器顯示器之一實施例之一部分的等角圖，其中第一干涉式調變器之可移動鏡處於反射性或"開(on)"位置，該位置距一固定鏡一預定距離，且第二干

干涉式調變器之可移動鏡處於非反射或"關(off)"位置。

圖2係顯示一包含3×3干涉式調變器顯示器之電子裝置之一實施例的系統方塊圖。

圖3A係圖1之干涉式調變器之一例示性實施例的可移動鏡位置相對於施加電壓之圖。

圖3B係幾組可用於驅動一干涉式調變器顯示器之列及行電壓之示意圖。

圖4A顯示圖2之3×3干涉式調變器顯示器中之顯示資料之一例示性圖框。

圖4B顯示可用於寫入圖4A之圖框之列及行訊號的一例示性時序圖。

圖5A係圖1之裝置之剖面圖。

圖5B係干涉式調變器之一替代實施例之剖面圖。

圖5C係干涉式調變器之一替代實施例之剖面圖。

圖6係一狀態感應電路之一實施例之示意/方塊圖。

圖7係說明一干涉式調變器之電壓相對於對電壓脈衝之時間響應之圖。

圖8係一狀態感應電路之另一實施例之示意/方塊圖。

圖9係說明一干涉式調變器之電流相對於對電壓脈衝之時間響應之圖。

圖10係一狀態感應方法之流程圖。

圖11係顯示用於設定及測試一系列干涉式調變器之列及行電壓之時序圖。

圖12係一用於嵌入陣列中之調變器之狀態感應設備之方

塊圖。

圖 13 係一狀態感應方法之另一實施例之流程圖。

圖 14 係一包含測試像素之顯示器之方塊圖。

圖 15 係施加至一像素之電壓相對於時間之圖，其可用於確定一干涉式調變器之觸發電壓及釋放電壓。

圖 16 係可與圖 15 之電壓相對於時間之電壓施加一起用於確定觸發電壓及釋放電壓之電路的示意圖。

圖 17 係說明圖 16 之電路之定時之圖。

圖 18 係施加至一像素之電壓相對於時間之另一實施例及電流相對於時間響應之圖，其可用於確定一干涉式調變器之觸發電壓及釋放電壓。

圖 19 係可與圖 18 之電壓相對於時間之電壓施加一起用於確定觸發電壓及釋放電壓之電路的示意圖。

圖 20 係可用於確定一干涉式調變器之觸發電壓及釋放電壓之電路之另一實施例的示意圖。

圖 21A 及圖 21B 係顯示一包括複數個干涉式調變器之視覺顯示裝置之一實施例的系統方塊圖。

【主要元件符號說明】

12a	干涉式調變器
12b	干涉式調變器
14	金屬材料條帶/可移動反射材料
14a	可移動層
14b	可移動層
16a	固定層/列電極

16b	固定層/列電極
18	柱
19	氣隙/空腔
20	透明基板
21	處理器
22	陣列控制器
24	列驅動電路
26	行驅動電路
30	陣列
32	升壓電路
34	圖框緩衝器
36	三態緩衝器
38	系鏈
40	可變性層
54	像素
56	濾波電阻器
58	測試點
64	電壓感應電路
66	跡線
68	比較器
70	電流感應電路
72	電阻
74	積累器
76	比較器

78	開 關
90	列 1 之 線 時 間
92	列 1 之 測 試 時 間
94	測 試 脈 衝
98	測 試 像 素
112	測 試 像 素
114	顯 示 器 之 實 際 觀 看 區 域 / 所 觀 看 之 顯 示 區 域
118	感 應 電 路
120	測 試 脈 衝
124	電 壓 轉 化 器 / 反 相 放 大 器
126	開 關
128	比 較 器
136	移 位 暫 存 器
140	比 較 器
142	比 較 器
144	計 數 器
146	計 數 器
150	節 點
154	電 容 器
156	電 容 器
158	比 較 器
160	比 較 器 158 之 輸 出
2021	處 理 器
2022	陣 列 驅 動 器

2027	網路介面
2028	圖框緩衝器
2029	驅動器控制器
2030	顯示陣列/顯示器
2040	顯示裝置
2041	外殼
2043	天線
2045	揚聲器
2046	麥克風
2047	收發器
2048	輸入裝置
2050	電源
2052	調節硬體

十、申請專利範圍：

1. 一種用於確定一微機電裝置之一觸發電壓及一釋放電壓中之一或兩種電壓之方法，該方法包括：

將至少兩種不同電位施加至至少一耦接至該裝置之電極；

偵測在該等至少兩種不同電位下該裝置之至少一電響應；

至少部分地基於該響應確定在該等至少兩種不同電位下該裝置之一狀態；及

至少部分地基於該確定一狀態之步驟來確定該觸發電壓及該釋放電壓中之一或兩種電壓。

2. 如請求項1之方法，其中該確定一狀態之步驟包括確定該響應是否大於一臨限值。
3. 如請求項1之方法，其中該偵測包括感應一在該電極上所產生之電壓。
4. 如請求項1之方法，其中該微機電裝置被包含於一包括一干涉式顯示像素陣列之顯示器中或與該顯示器相鄰。
5. 如請求項1之方法，其中該偵測包括感應一藉由該微機電裝置所產生之電流。
6. 如請求項1之方法，其中該響應依電容而定。
7. 如請求項4之方法，其進一步包括：

確定至少一微機電裝置之觸發狀態及/或釋放狀態；及
響應於該確定來修正該顯示器之驅動電壓位準。

8. 如請求項7之方法，其中該確定包括確定一測試微機電裝

置之觸發狀態及/或釋放狀態。

9. 如請求項8之方法，其中該測試微機電裝置與該像素陣列相鄰。

10. 如請求項4之方法，其進一步包括：

確定該微機電裝置之一觸發電壓及一釋放電壓中之一或兩種電壓；及

至少部分地基於該確定該微機電裝置之一觸發電壓及一釋放電壓中之一或兩種電壓的步驟來修正該干涉式顯示像素陣列之操作參數。

11. 一種用於確定一微機電裝置之一觸發電壓及一釋放電壓中之一或兩種電壓之系統，其包括：

用於將至少兩種不同電位施加至至少一耦接至該裝置之電極之構件；

用於偵測在該等至少兩種不同電位下該裝置之至少一電響應之構件；

用於至少部分地基於該響應來確定在該等至少兩種不同電位下該裝置之一狀態之構件；及

用於至少部分地基於該確定來確定該觸發電壓及該釋放電壓中之一或兩種電壓之構件。

12. 如請求項11之系統，其中該施加構件包含一驅動電路。

13. 如請求項11之系統，其中該偵測構件包含一電壓感應電路。

14. 如請求項11之系統，其中該狀態確定構件包含一運算放大器。

15. 如請求項11之系統，其中該電壓確定構件包含一移位暫存器。

16. 如請求項11之系統，其中該電壓確定構件包含一計數器。

17. 如請求項11之系統，其進一步包括：

用於確定與一微機電顯示像素顯示陣列相關聯之至少一微機電裝置之觸發狀態及/或釋放狀態之構件；及

用於響應於該確定來修正該顯示器之驅動電壓位準之構件。

18. 如請求項17之系統，其中該確定構件包含一微機電裝置。

19. 一種用於確定一微機電裝置之一觸發電壓及一釋放電壓中之一或兩種電壓之系統，其包括：

一微機電裝置；

一驅動電路，其經組態以向該微機電裝置施加一電壓；及

一感應器，其連接至該微機電裝置，並經組態以偵測在該等至少兩種不同電位下該微機電裝置之至少一電響應，且進一步經組態以至少部分地基於該響應來確定在該等至少兩種不同電位下該裝置之一狀態，並至少部分地基於該確定來確定該觸發電壓及該釋放電壓中之一或兩種電壓。

20. 如請求項19之系統，其進一步包括：

一與該微機電裝置電相通之處理器，該處理器經組態以處理影像資料；及

一與該處理器電相通之記憶體裝置。

21. 如請求項20之系統，其進一步包括一經組態以將該影像資料之至少一部分發送至該驅動電路之控制器。
22. 如請求項20之系統，其進一步包括一經組態以將該影像資料發送至該處理器之影像源模組。
23. 如請求項22之系統，其中該影像源模組包含一接收器、收發器及發射器中之至少一種。
24. 如請求項20之系統，其進一步包括一經組態以接收輸入資料並將該輸入資料傳送至該處理器之輸入裝置。
25. 一種用於製造一顯示系統之方法，其包括：
 形成一經組態以向該顯示系統之一使用者呈現顯示資料之微機電像素陣列；
 形成至少一額外微機電元件；及
 將一感應器耦接至該額外微機電元件，該感應器經組態以感應一觸發電壓及一釋放電壓中之一或兩種電壓。
26. 一種藉由如請求項25之過程製成之顯示系統。
27. 一種顯示系統，其包括：
 一微機電像素陣列，其經組態以向該顯示系統之一使用者呈現顯示資料；
 至少一額外微機電元件；及
 一感應器，其經組態以感應該額外微機電像素之一觸發電壓及一釋放電壓中之一或兩種電壓。
28. 如請求項27之顯示系統，其中該感應器感應該額外微機電元件之一依電容而定之響應。
29. 如請求項27之顯示系統，其中該感應器包含一電流感應

器。

30. 如請求項27之顯示系統，其中該等經組態以呈現顯示資料之像素中之至少一些像素包含干涉式調變器。
31. 如請求項27之顯示系統，其中該感應器包含一比較器。
32. 如請求項27之顯示系統，其進一步包括：
 - 一與該陣列電相通之處理器，該處理器經組態以處理影像資料；及
 - 一與該處理器電相通之記憶體裝置。
33. 如請求項32之顯示系統，其進一步包括一經組態以將至少一訊號發送至該陣列之驅動電路。
34. 如請求項33之顯示系統，其進一步包括一經組態以將該影像資料之至少一部分發送至該驅動電路之控制器。
35. 如請求項32之顯示系統，其進一步包括一經組態以將該影像資料發送至該處理器之影像源模組。
36. 如請求項34之顯示系統，其中該影像源模組包含一接收器、收發器及發射器中之至少一種。
37. 如請求項32之顯示系統，其進一步包括一經組態以接收輸入資料並將該輸入資料傳送至該處理器之輸入裝置。
38. 一種用於操作一顯示系統之方法，該方法包括確定一與該顯示器相關聯之測試像素之觸發電壓及/或釋放電壓。
39. 如請求項38之方法，其進一步包括響應於該確定來修正該顯示器之驅動電壓位準。
40. 如請求項38之方法，其中該確定包括確定一測試像素之觸發狀態及/或釋放狀態。

41. 如請求項38之方法，其進一步包括至少部分地基於該確定來修正顯示操作參數。
42. 一種顯示系統，其包括：
 - 用於向該顯示系統之一使用者顯示資料之構件；
 - 至少一微機電元件；及
 - 用於偵測該微機電元件之一觸發電壓及一釋放電壓中之一或兩種電壓之構件。
43. 如請求項42之顯示系統，其中該顯示構件包含一微機電像素陣列。
44. 如請求項42之顯示系統，其中該偵測構件包含一感應器。
45. 一種用於製造一用於確定一微機電裝置之一觸發電壓及一釋放電壓中之一或兩種電壓之系統的方法，該方法包括：
 - 形成一微機電裝置；
 - 耦接一驅動電路，該驅動電路經組態以向該微機電裝置施加一電壓；及
 - 將一感應器耦接至該微機電裝置，該感應器經組態以偵測在該等至少兩種不同電位下該微機電裝置之至少一電響應，且進一步經組態以至少部分地基於該響應來確定在該等至少兩種不同電位下該裝置之一狀態，並至少部分地基於該確定來確定該觸發電壓及該釋放電壓中之一或兩種電壓。
46. 一種用於確定一微機電裝置之一觸發電壓及一釋放電壓中之一或兩種電壓之系統，其係藉由如請求項45之方法製成。

十一、圖式：

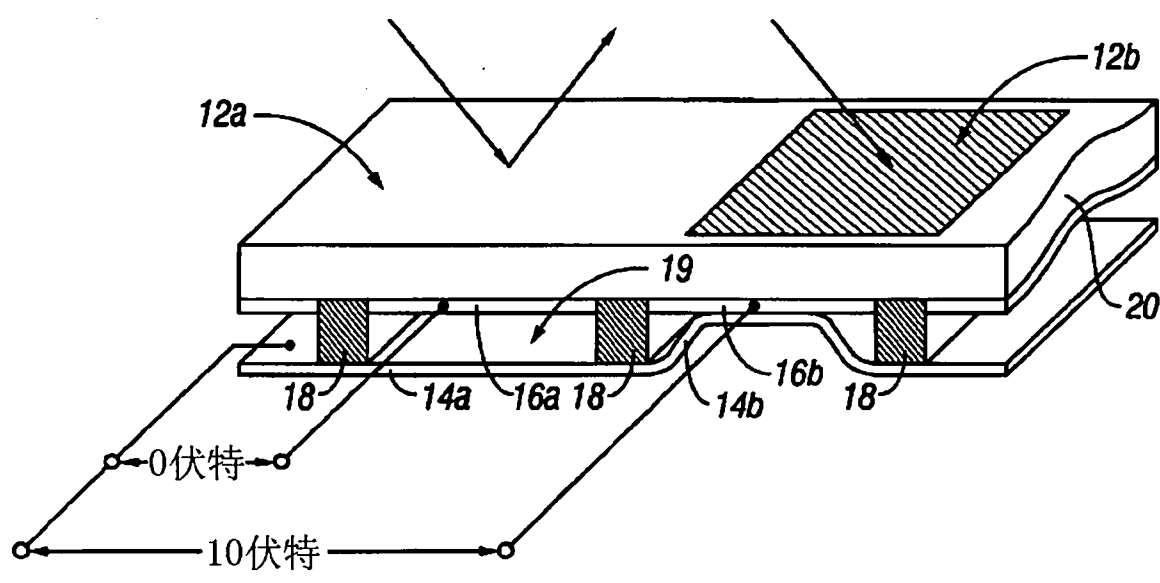


圖 1

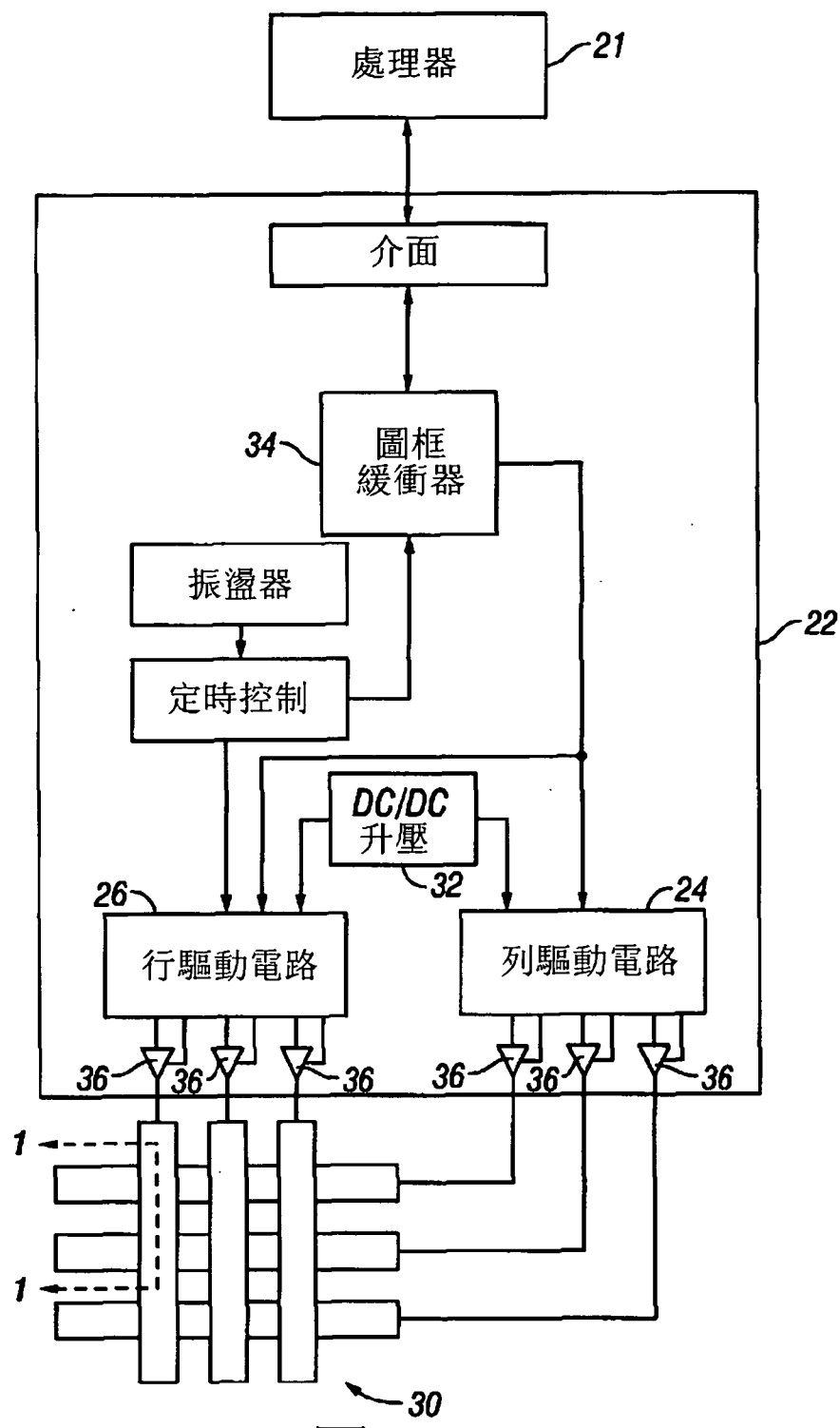


圖 2

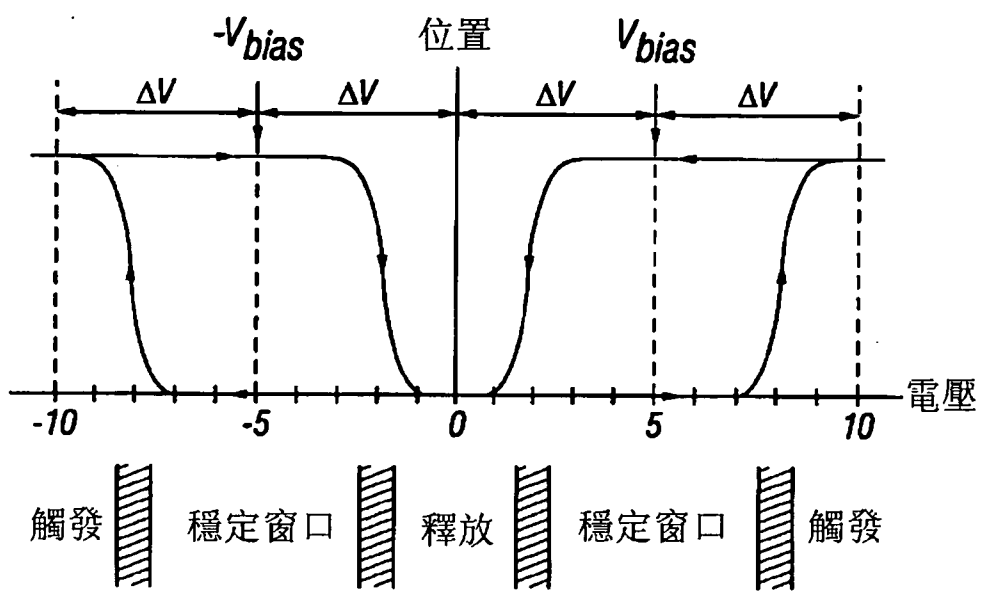


圖 3A

		行輸出訊號	
		$+V_{bias}$	$-V_{bias}$
列輸出訊號	0	穩定	穩定
	$+\Delta V$	釋放	觸發

圖 3B

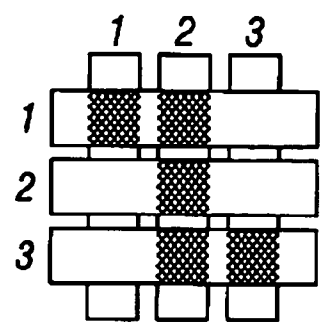


圖 4A

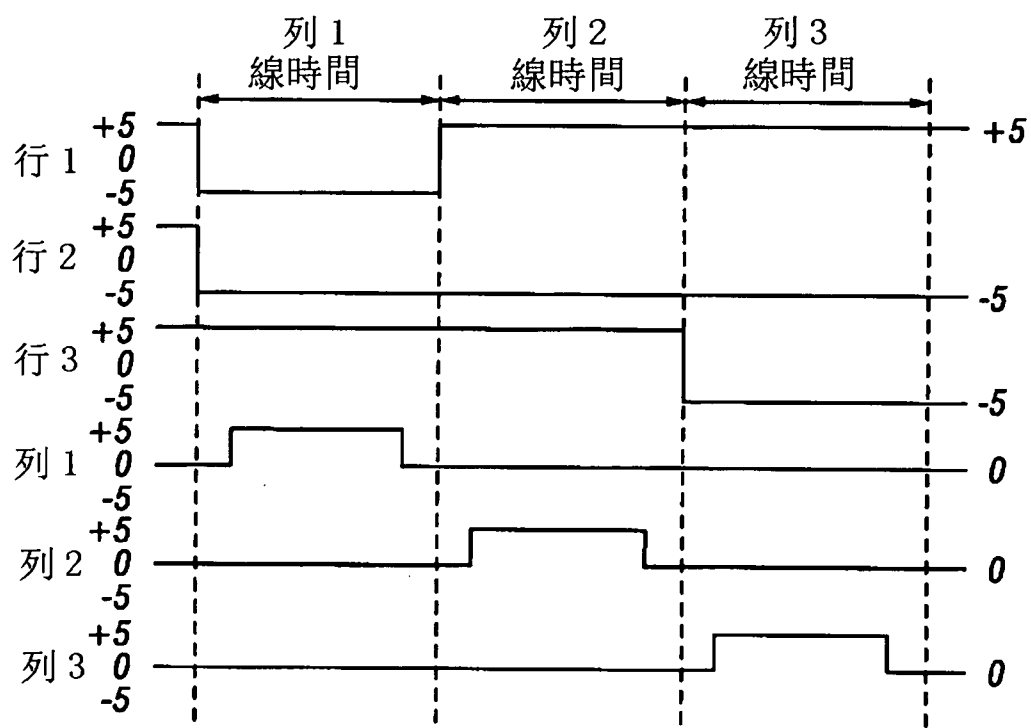


圖 4B

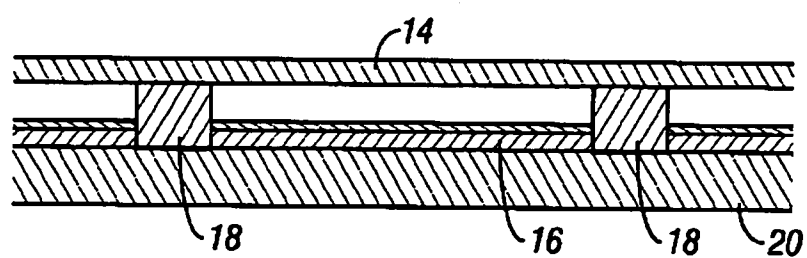


圖 5A

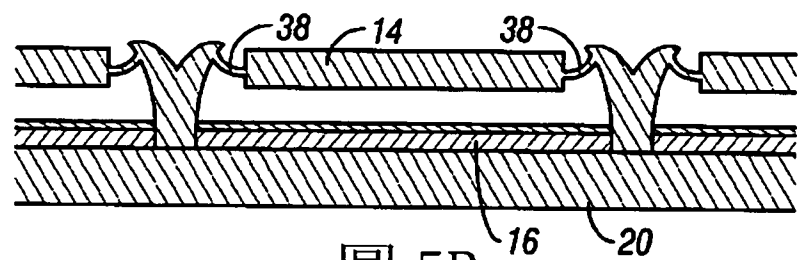


圖 5B

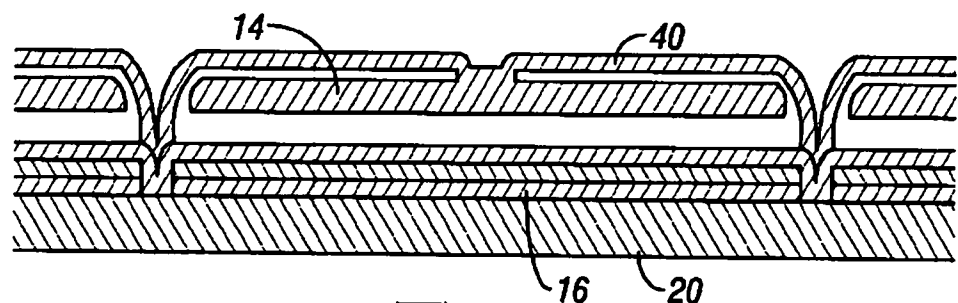


圖 5C

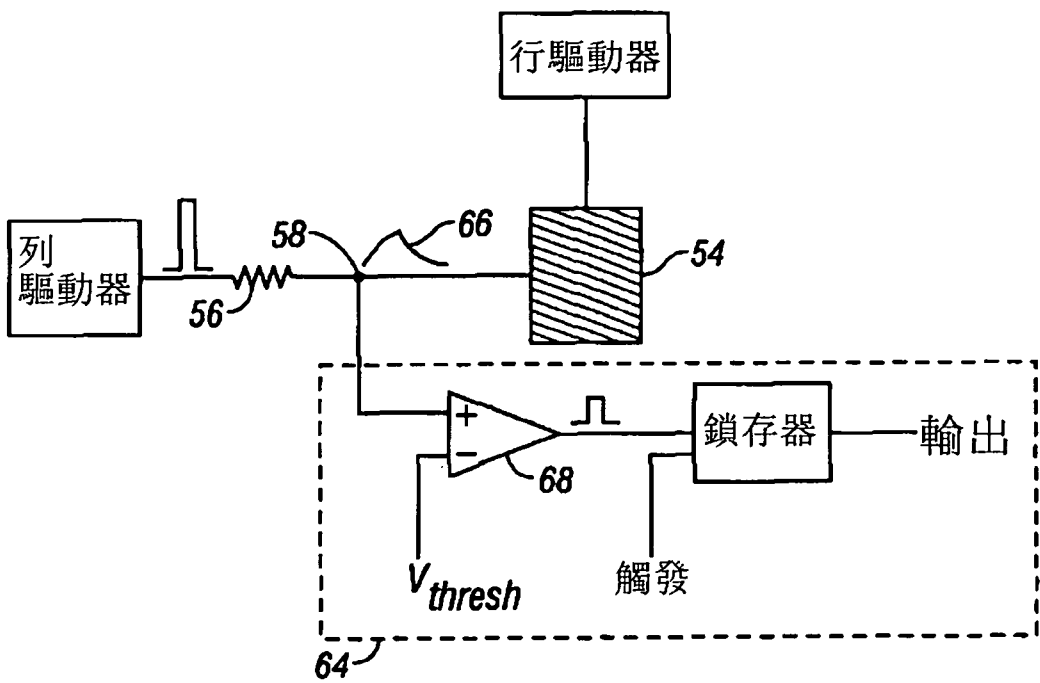


圖 6

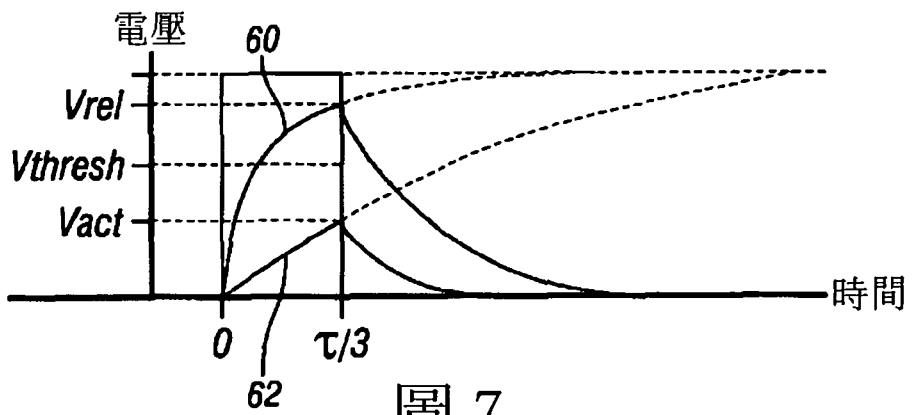


圖 7

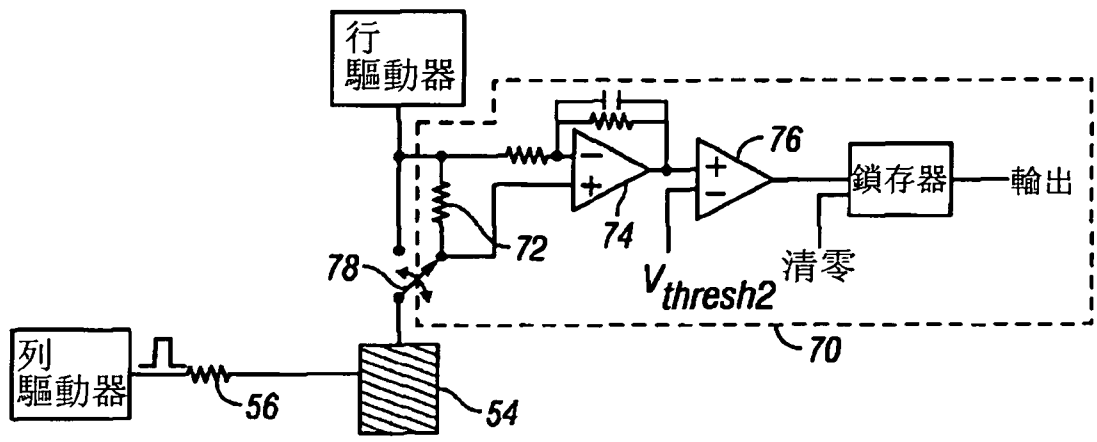


圖 8

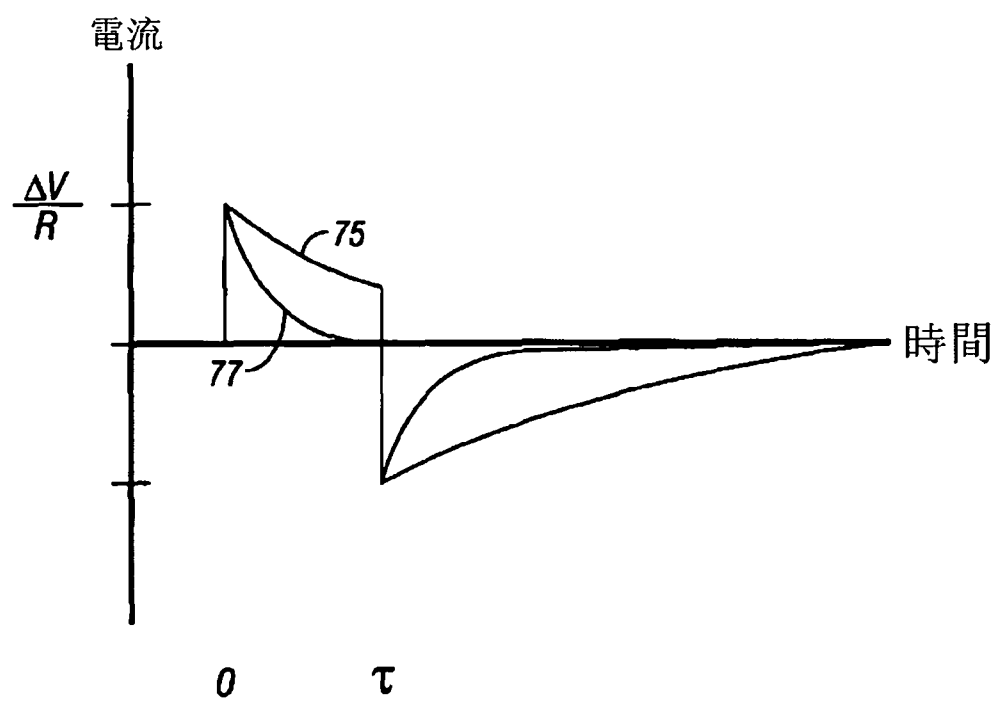


圖 9

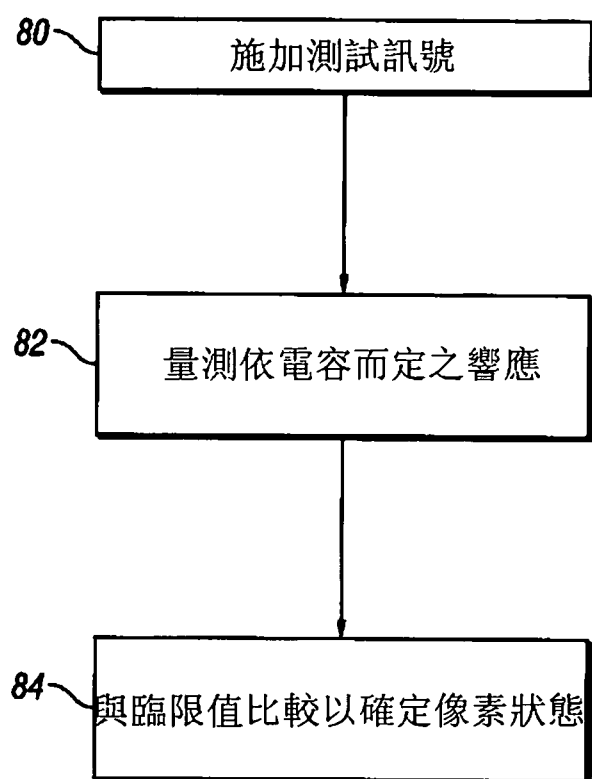


圖 10

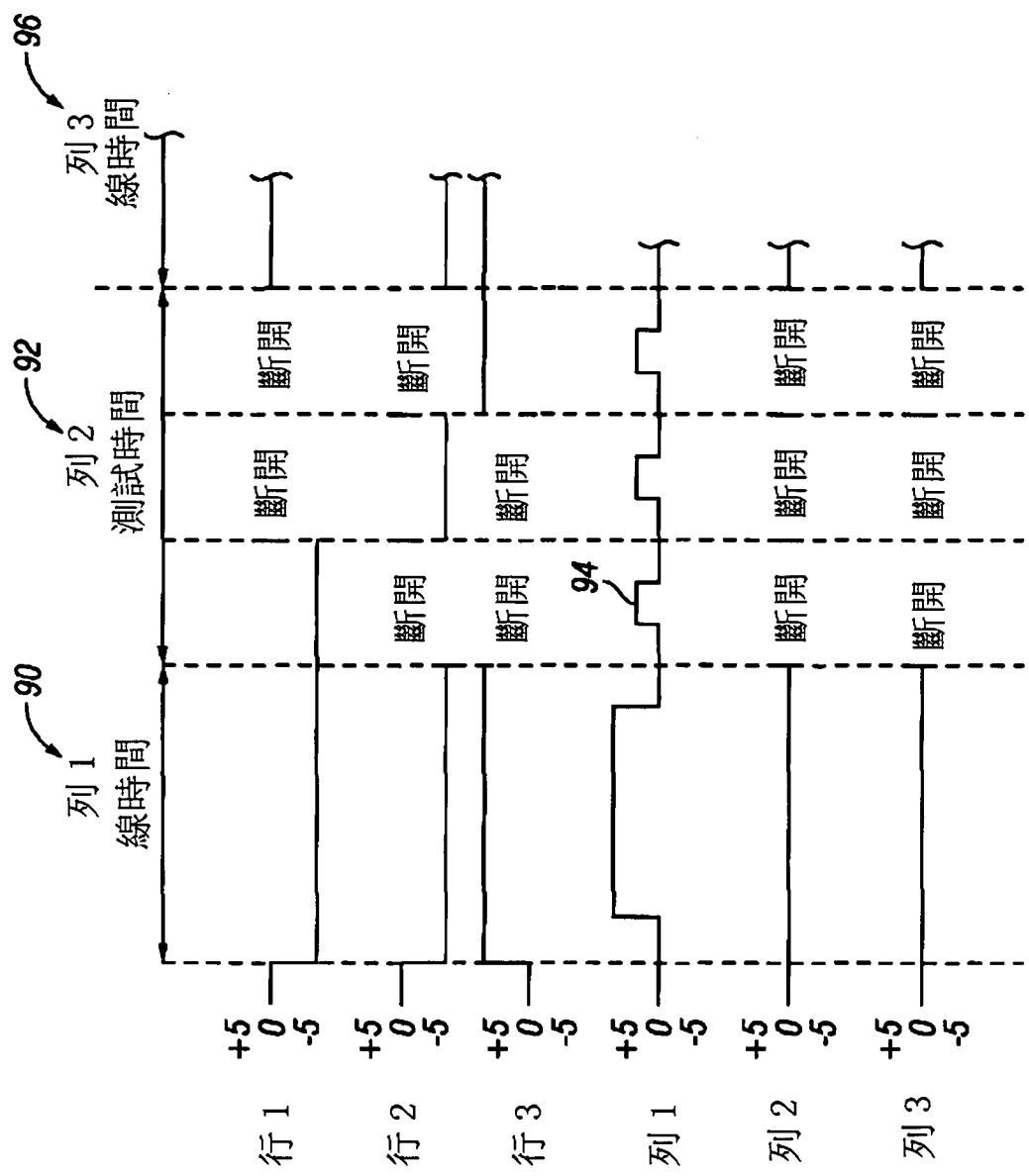


圖 11

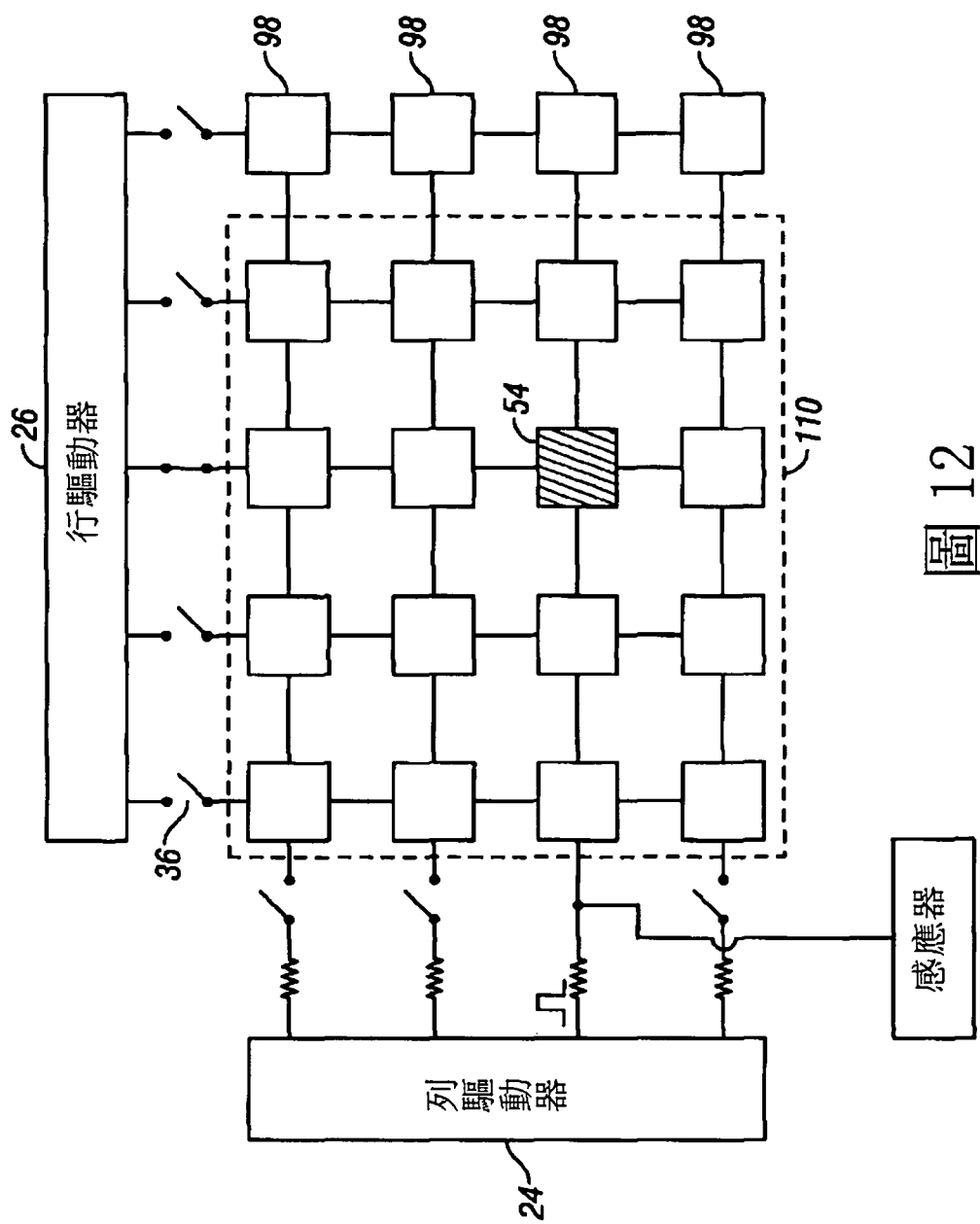


圖 12

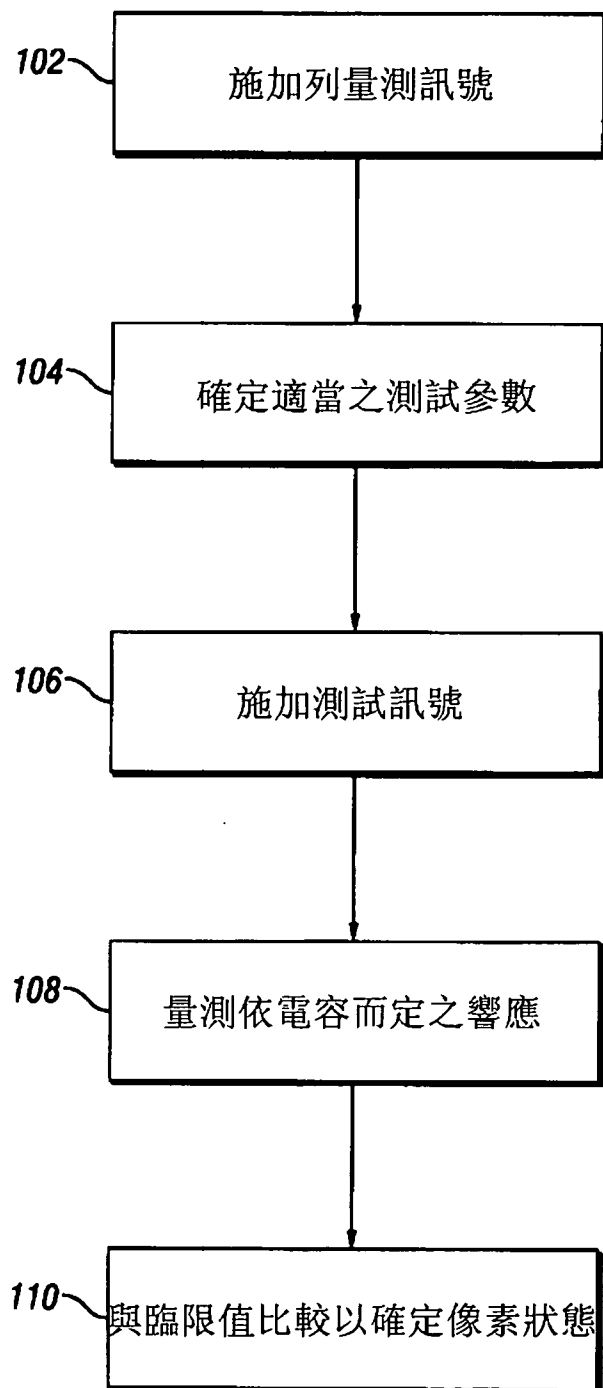


圖 13

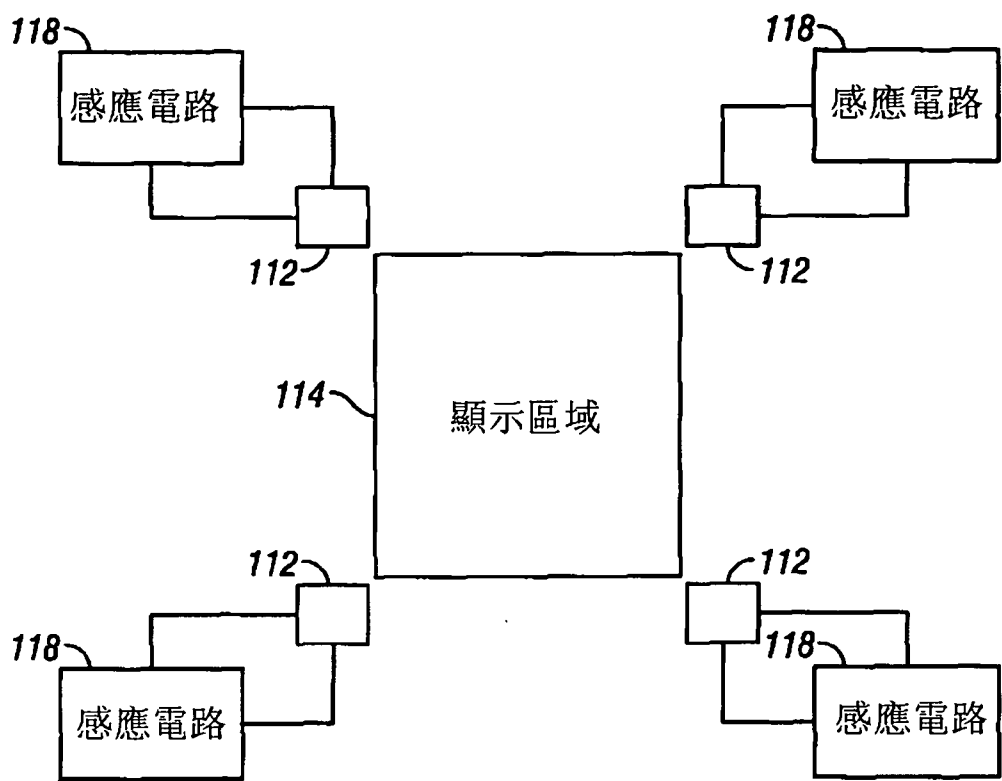


圖 14

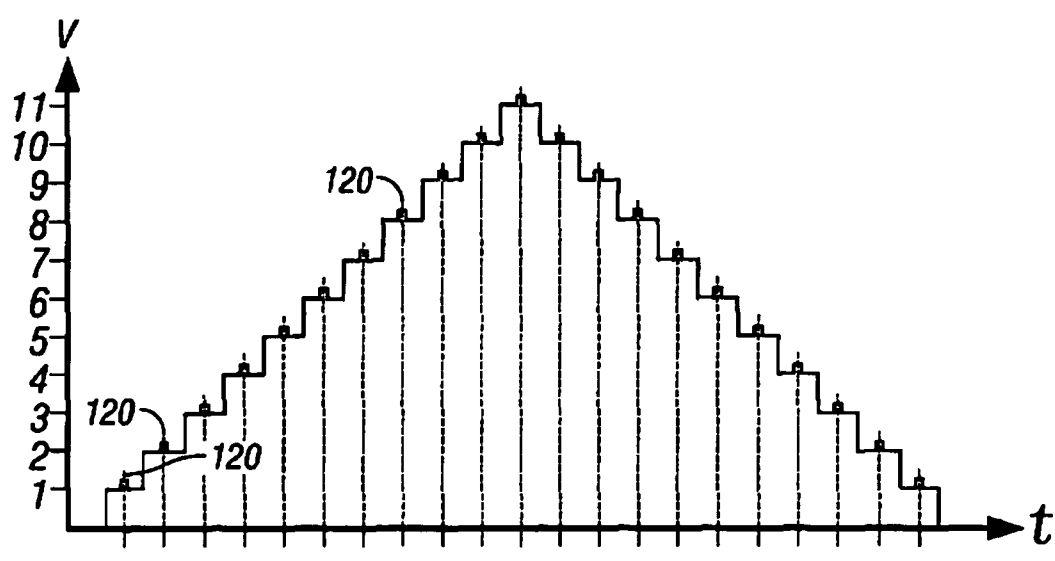


圖 15

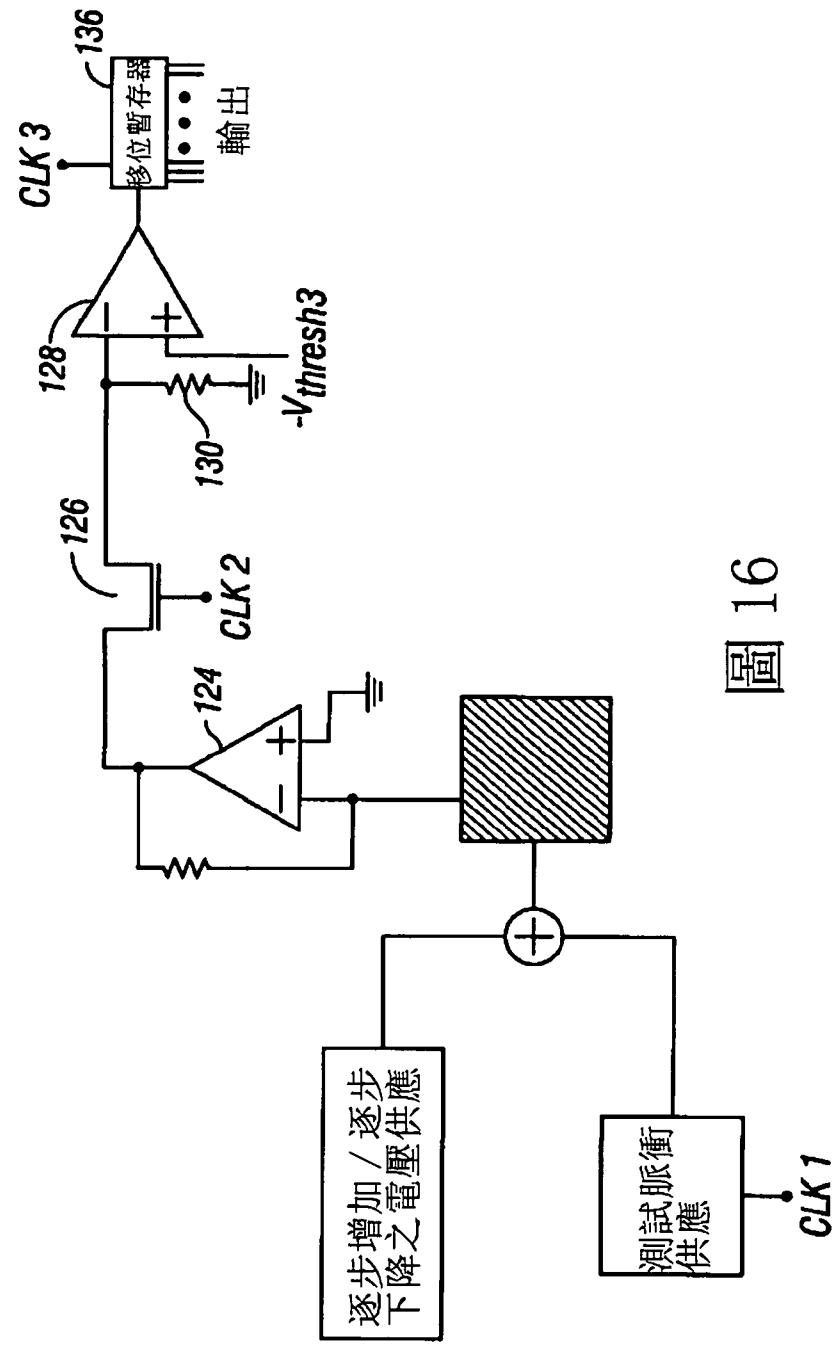


圖 16



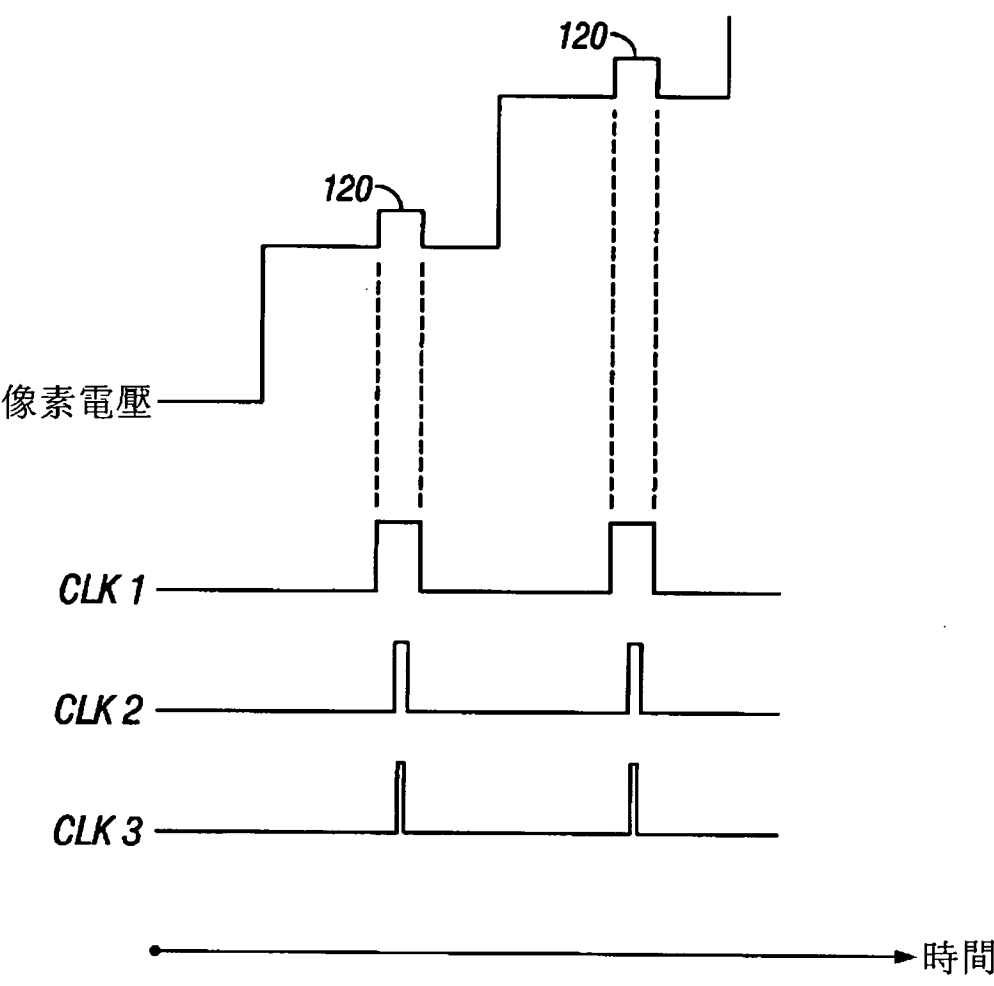


圖 17

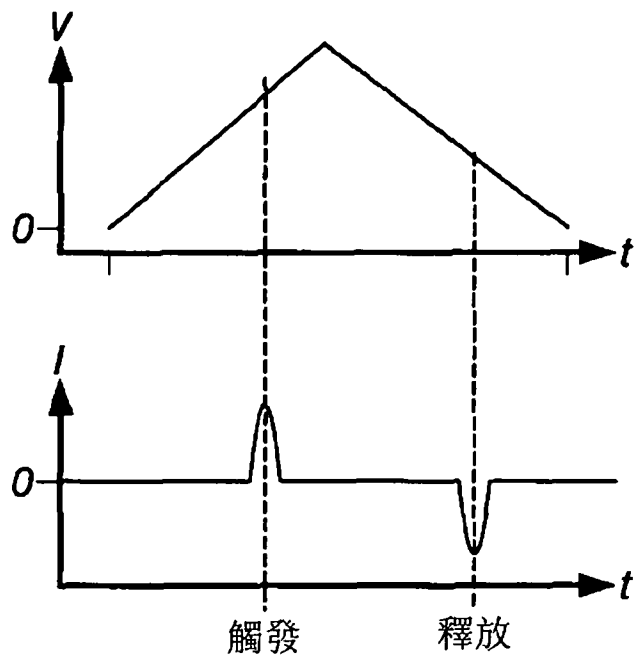


圖 18

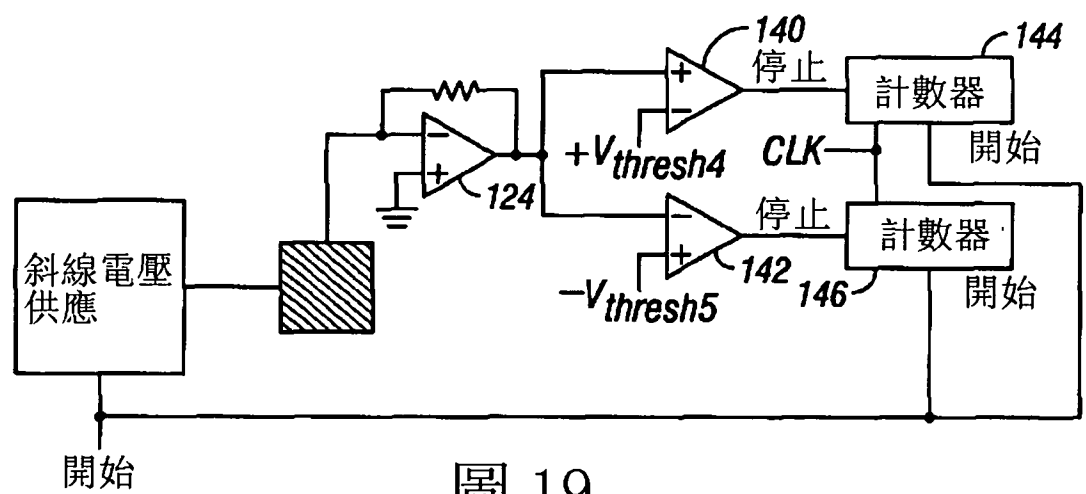


圖 19

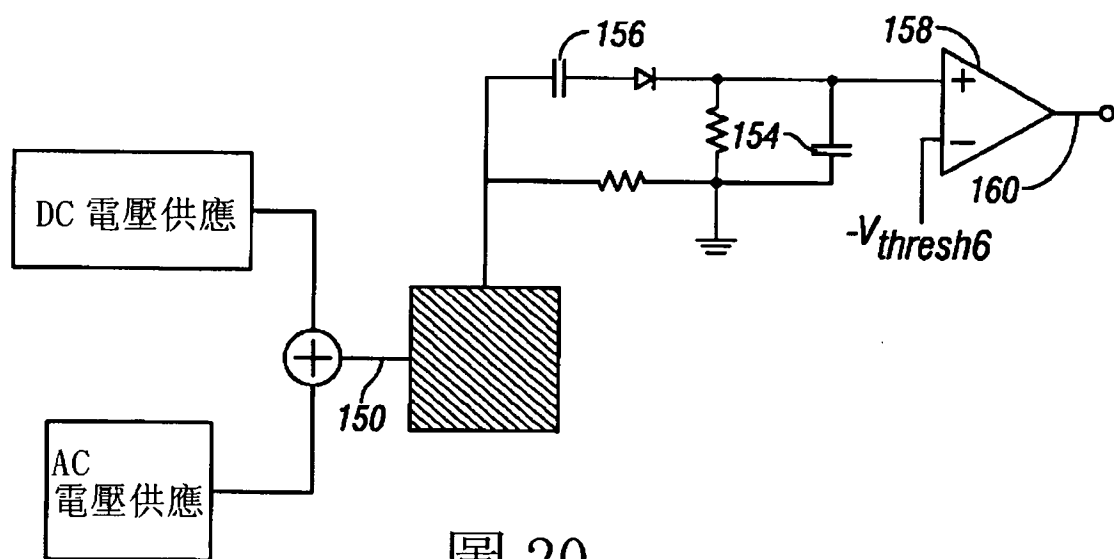


圖 20

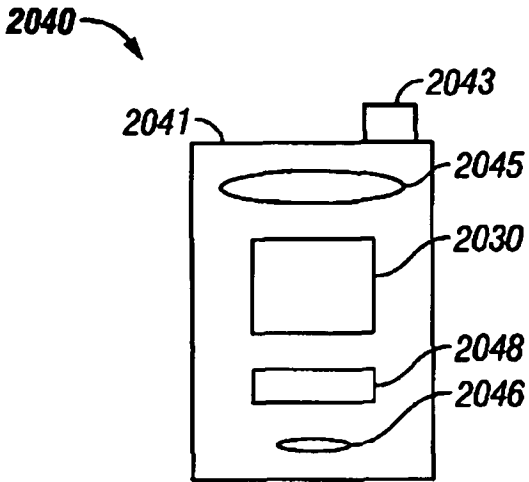


圖 21A

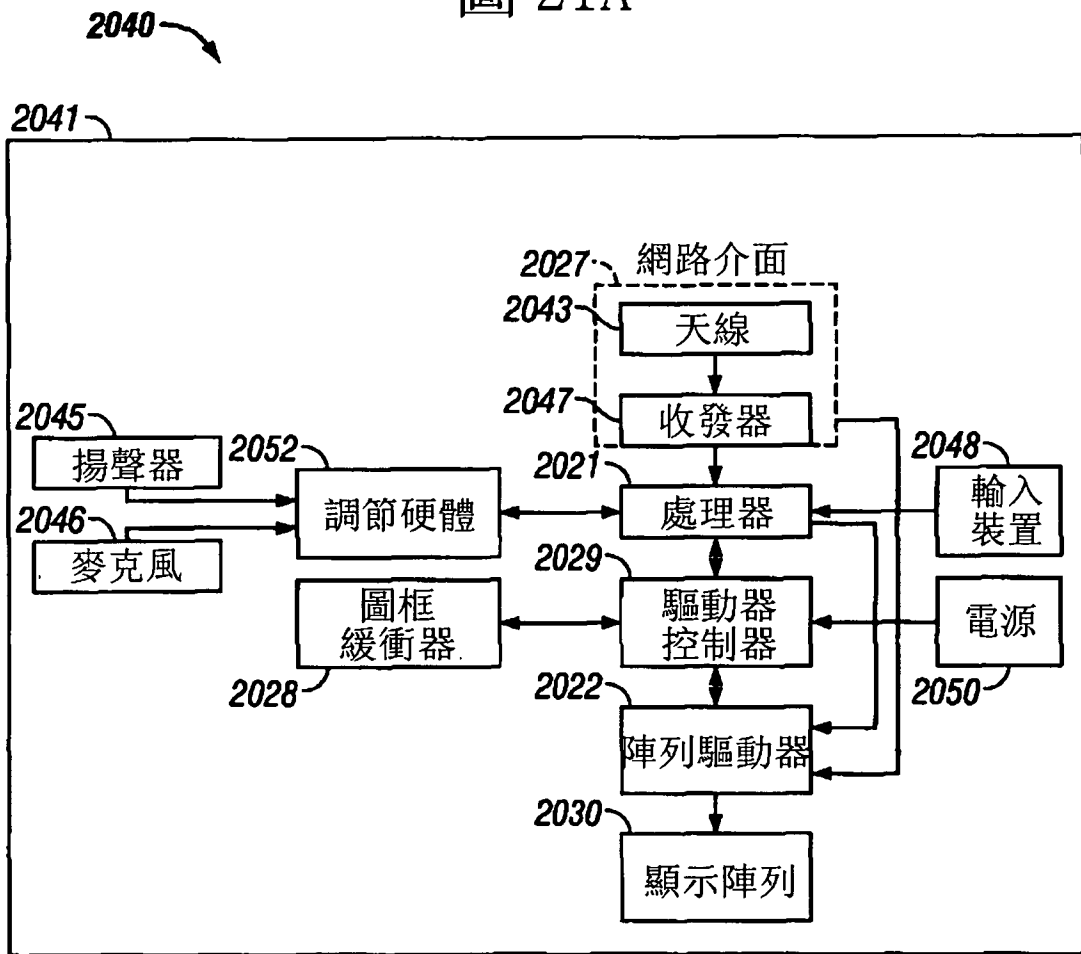


圖 21B