

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H05K 1/18 (2006.01)

H05K 3/46 (2006.01)



## [12] 发明专利申请公开说明书

[21] 申请号 200480009349.6

[43] 公开日 2006年5月10日

[11] 公开号 CN 1771767A

[22] 申请日 2004.3.31

[21] 申请号 200480009349.6

[30] 优先权

[32] 2003.4.1 [33] FI [31] 20030493

[86] 国际申请 PCT/FI2004/000195 2004.3.31

[87] 国际公布 WO2004/089048 英 2004.10.14

[85] 进入国家阶段日期 2005.10.8

[71] 申请人 伊姆贝拉电子有限公司

地址 芬兰埃斯波

[72] 发明人 R·托明恩 P·帕姆

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 温大鹏 胡强

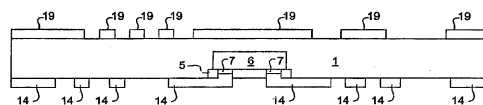
权利要求书 3 页 说明书 12 页 附图 6 页

### [54] 发明名称

制造电子模块的方法以及电子模块

### [57] 摘要

本申请公开一种电子模块和制造这种电子模块的方法，在这种模块中，器件(6)粘接(5)在导电层的表面上，随后在该导电层上形成导电图案(14)。在粘接器件(6)以后，在导电层的表面上形成绝缘材料层(1)，该绝缘材料层包围连接到导电层上的器件(6)，或者将该绝缘材料层连接到该导电层的表面上。在粘接器件(6)以后，形成馈通通路，通过通路可以在导电层和器件接触区域(7)之间形成电接触。随后，在其表面粘接于器件(6)的导电层上形成导电图案(14)。



1. 一种制造电子模块的方法，该方法包括：  
选取导电层；  
选取器件，该器件具有接触表面，该接触表面具有接触区域；  
5 将该器件的接触表面的一侧粘接到导电层的第一表面上；  
在导电层的第一表面上形成绝缘材料层，该绝缘材料层包围粘接于导电层的模块；  
形成馈通通路，用于将器件的接触区域电连接于导电层；以及在导电层上形成导电图案。
- 10 2. 如权利要求1所述的方法，其特征在于，在粘接器件时：  
将粘接剂涂在导电层的表面上；  
将器件的接触表面压入到该粘接剂层中。
3. 如权利要求1所述的方法，其特征在于，在粘接器件时：  
将粘接剂层涂在器件的接触表面上和导电层的第一表面上；  
15 彼此相对地加压该粘接剂层。
4. 如权利要求1或2所述的方法，其特征在于，将至少一个器件粘接在导电层上，并在导电层表面区域上涂上粘接剂层，使得导电层表面，在器件的连接区域的外面基本上没有粘接剂。
5. 如权利要求1所述的方法，其特征在于，在粘接器件时：  
20 将粘接剂涂在器件的接触表面上；  
器件表面上的粘接剂层压靠导电层。
6. 如权利要求1-5中任一项所述的方法，其特征在于：  
在导电层上形成至少一个对准标记，以便对准器件；  
将器件粘接在导电层上，该器件对准该至少一个对准标记。
- 25 7. 如权利要求6所述的方法，其特征在于，该至少一个对准标记是通孔，该孔穿过导电层。
8. 如权利要求1-7中任一项所述的方法，其特征在于，在导电层上形成导电图案，方法是除去一部分导电层材料，使得留下的导电层材料形成图案。
- 30 9. 如权利要求1-8中任一项所述的方法，其特征在于，在导电层和粘接剂层上，在器件接触区域的位置形成开孔，以便形成馈通通路。
10. 如权利要求1-9中任一项所述的方法，其特征在于，支承层连

接到导电层上，并且在制造绝缘材料层之后但在制造导电图案之前，除去该支承层。

11. 如权利要求 1-10 中任一项所述的方法，其特征在于，制造包围器件的绝缘材料层，其形成方法是，将绝缘材料层连接到导电层上，在  
5 该绝缘材料层中已经形成用于一个或多个器件的空穴或者空腔。

12. 如权利要求 11 所述的方法，其特征在于，被一体化并盖住该器件的第二绝缘材料层连接到第一绝缘材料层的表面上，第一绝缘材料层连接到导电层上。

13. 如权利要求 1-12 中任一项所述的方法，其特征在于，在绝缘材料层的相对表面上形成第二导电图案层。  
10

14. 如权利要求 1-13 中任一项所述的方法，其特征在于，将不连接于电路板结构的单独器件粘接在导电层上。

15. 如权利要求 1-14 中任一项所述的方法，其特征在于，将一个以上的器件以相应方式嵌入到电子模块中。

16. 如权利要求 15 所述的方法，其特征在于，嵌入底板中的器件彼此电连接，从而形成功能完整的模块。  
15

17. 如权利要求 1-16 中任一项所述的方法，其特征在于，制造第一模块，同时制造至少一个第二模块，将制造的模块叠置连接起来，使这些模块彼此对准。

18. 如权利要求 17 所述的方法，其特征在于，用作馈通通路的孔穿过彼此叠置连接的模块，并在由此形成的孔中形成导体，以便使各个模块上的电路彼此连接，形成功能完全的模块。  
20

19. 一种电子模块，该模块包括：

绝缘材料层，该材料层具有第一和第二表面；

25 在该绝缘层上的至少一个孔或空穴，该孔通向第一表面上；

在该至少一个孔或者空穴中的至少一个器件，该器件包括位于面向绝缘材料层的第一表面的器件侧面上的接触区域，该器件这样定位，使得接触区域位于与绝缘材料层第一表面的高度隔开一定距离的位置；

30 导电图案层，该图案层在绝缘材料层的第一表面上延伸，并在绝缘材料层中的至少一个孔或者空穴的顶部和器件接触区域的位置上延伸；

硬化的粘接剂层，该层在器件和导电层之间位于绝缘材料层的孔或空穴中；

穿过该粘接剂层的导电材料结构件，该结构件用于在导电图案层和器件接触区域之间形成电接触。

5 20. 如权利要求 19 所述的电子模块，其特征在于，在绝缘材料层第一表面和第二表面之间的方向上，器件的厚度小于该绝缘材料上的厚度。

21. 如权利要求 19 或 20 所述的电子模块，其特征在于，上述导电图案层基本上为平的，使得贴靠绝缘材料层的导电图案层的表面以及该绝缘材料层上用于器件的孔或者空穴基本上完全位于该绝缘材料层第一表面的高度。

10 22. 如权利要求 19-21 中任一项所述的电子模块，其特征在于，该器件包括第二导电图案层，该图案层在绝缘材料层的第二表面上延伸。

23. 如权利要求 19-22 中任一项所述的电子模块，其特征在于，该电子模块包括若干器件，这些器件由导电图案彼此电连接，使得这些器件形成功能完全的器件。

## 制造电子模块的方法以及电子模块

本发明涉及一种电子模块和涉及制造电子模块的方法。

5 本发明具体涉及一种电子模块，该模块包括一个或多个嵌入到安装底板中的器件。该电子模块可以是一种例如电路板的模块，该电路板包括若干器件，这些器件通过在模块中形成的导电构件彼此连接。这些器件可以是无源器件、微电路、半导体器件或者其它类似器件。通常连接于电路板的器件形成一组器件。其它重要的器件组是通常集成连接到  
10 电路板上的器件。本发明所指的电子模块当然也包括其它类型的器件。

安装底板类似于电子工业中一般所用的底板，如电子器件的安装板。底板的作用是为器件提供机械安装底板，和必须的电路连接，这些电路既连接于底板上的器件，又连接于底板外面的器件。安装底板可以是电路板，在这种情况下，本发明涉及的结构和方法与电路板的制造工艺紧密相关。该安装底板也可以是其它类型的底板，例如用于集成一件  
15 或多个器件的底板，或者整个功能模块的底板。

用于制造电路板的制造方法除其它方面而外，不同于制造微电路所用的方法，因为微电路制造方法中的安装底板例如底衬是用半导体材料作的，而电路板的安装底板的底板材料是一些绝缘材料。微电路的制造  
20 方法成本通常比电路板制造方法的成本高。

器件特别是半导体器件的盒子和集装件其结构和制造方法不同于电路板的结构和制造方法，因为器件集装主要是设法形成包围器件的盒子，该盒子在机械上保护该器件，并有利于器件的处理。在器件的表面上有连接部分，通常是凸出部，这些连接部分使得集装的器件可以容易  
25 地连接到电路板的正确位置上，并在电路板上进行要求的电路连接。另外，在器件盒子的里面也有导线，这些导线将盒子外面的连接部分连接于实际器件表面上的连接区域，通过这些导线可以按要求将器件连接于它的外围部件。

然而用常规工艺制造的器件盒子需要相当大的空间。因为现时电子  
30 装置变得越来越小，所以趋势是不用器件盒，这种器件盒占空间，不是必不可少的，而且需要不必要的成本。现在已经提出各种结构和方法来解决这一问题。

一种已知的解决办法是倒装片（FC）工艺，在这种工艺中，安装非集装的半导体器件，并直接连接于电路板的表面。然而倒装片工艺具有很多弱点和问题。例如，连接的可靠性是一个问题，特别是在电路板和半导体器件之间存在机械应力的情况下。为了避免机械应力，在半导体器件和电路板之间加上适当，下层弹性填料，这种填料可以补偿机械应力。这种工艺步骤降低了制造工艺的速度并增加了成本。由电子装置正常操作产生的热膨胀也可能引起足以损伤倒装片结构长期稳定性的机械应力。

美国专利申请 4246595 公开一种解决方法，在这种方法中，在器件的安装底板上形成空穴。该空穴的底部以两层绝缘层为界，在该空穴中形成连接器件的孔。靠着器件的绝缘层由粘合剂构成，随后，将器件嵌入到空穴中，器件的连接区域面向空穴的底部，通过绝缘层中的孔形成器件的电接触。如果希望制造机械上耐用的结构，该器件还必须连接于安装底板，所以这种方法是相当复杂的。为了有利地制造价廉的制品，采用复杂的方法有很大的困难，这种方法要求若干不同的材料和工艺步骤。在另一方面，这种方法也与今天所用的工艺（专利可以追溯到 1981 年）不一致。

日本专利申请出版物 2001-53477 公开第二种解决办法，在此申请中，在安装底板上形成器件的空穴。该器件放置在空穴中，器件的接触区域面朝安装板的表面。随后，在安装板的表面上和器件的上面形成绝缘层。在绝缘层上形成器件的接触开孔，通过该接触开孔形成器件的电接触。在这种方法中，在制造空穴和将器件装在空穴中要求相当高的准确度，使得可以正确地配置器件，以便相对于安装板的宽度和厚度，确保成功地形成馈通通路。

本发明意在提供一种制造电子模块的相当简单经济的方法，利用这种方法可以得到机械上耐用的结构。

本发明是基于将器件粘接在导电层的表面上，随后用该导电层形成导电层的导电图案。在粘接器件之后，在导电层的表面上形成或者连接绝缘材料层，该绝缘材料层包围连接到导电层上的器件。在粘接器件之后，还形成连通孔，通过连通孔，在导电层和器件的导电区域之间形成电接触。随后在粘接器件的导电层上形成导电图案。

更加具体的是，本发明的方法其特征在于权利要求 1 所述的方法。

本发明一个有利电子模块其特征在于权利要求 19 所述的电子模块。

采用本发明可以得到相当的优点。这是因为采用本发明可以制造机械上耐用的电子模块，这种模块包括嵌入到安装底板中的非集装器件。

本发明是一种相当简单的制造方法，在这种方法中，只需要相当少量的不同材料。为此，本发明具有实施例，利用该实施例可以低成本制造电子模块。例如，在美国专利出版物 4246595 公开的方法中需要支承层 24、绝缘层 16 和粘接剂层 17（见该专利的图 8）。另外为了得到机械上牢固的连接，还要求第四种绝缘材料（在图 8 的实施例中未示出），即填充材料，利用该材料可以将器件连接到支承层 24 上。在日本专利申请出版物 2001-53447 的解决办法中，完全包围器件的相应安装需要约 3-4 单独的绝缘材料或者绝缘层（该申请的图 2 和 4）。

和上述出版物不同，本发明具有实施例，在这些实施例中，只用 2-3 种绝缘材料或者绝缘层便完全包围器件。这是因为器件的接触表面粘接在导电层上，因而在优选实施例中，粘接剂基本上将器件连接到其接触表面的整个区域上。在这种实施例中，在其它地方，利用绝缘材料层连接器件，这种绝缘材料起形成电子模块底板材料的作用。在粘接器件之后，形成该绝缘材料层，因而在优选实施例中，该绝缘层可以围绕器件形成与该器件形状贴合的绝缘材料层。在这种实施例中，可以利用粘接剂层和用 1-2 种绝缘材料板形成的底板材料层，达到器件的完全连接。

在本发明的实施例中，可以制造器件嵌入到其中的电路板。本发明还具有实施例，利用这种实施例，可以制造作为电路板一部分的包围器件的小型可靠器件集装件。在这种实施例中，其制造工艺比其中安装单独集装器件和将该集装器件连接于电路板表面的制造方法更为简单和经济。这种制造方法也适用于制造卷轴到卷轴（Reel-to-Reel）制品的方法。采用优选实施例的方法可以制造薄而便宜的包含器件的电路板制品。

本发明还有很多其它的优选实施例，应用这些实施例可以得到其它重要优点。采用这种实施例，可以将例如器件的集装步骤、电路板的制造步骤和器件的组装和连接步骤结合起来，形成一个单一的总体工艺。将单独的工艺步骤联合起来将带来显著的逻辑优点，并可以制造小型可靠的电子模块。另一个优点是，这种电子模块制造方法绝大多数可以利用已知的电路板制造方法和组装方法。

上述实施例的组合工艺作为一个整体，比制造电路板和采用例如倒装片方法将器件连接到线路板上的工艺简单。采用这种优选实施例，与其它制造方法相比，可以得到以下优点：

5 在连接器件时不需要焊接，而器件表面上连接区域和安装底板金属膜之间的电连接用通道方法形成。这意味着，部件的连接不需要金属长时间保持在熔熔状态，因而不会长期保持在相关的高温状态下。因此，使得结构比焊接的结构更为可靠。金属合金的脆性特别对小区域焊接中造成很大的问题。在优选实施例的无焊接解决方法中，可以达到比焊接解决办法中更小的结构；

10 - 因为可以用这种方法制造更小的结构，所以可以将器件更紧密地放在一起。因此，在器件之间的导线变得较短，因而提高了电子电路的特性，可以显著降低损耗、干扰和传输延迟时间；

- 该方法是一种无铅制造工艺，这有利于环保要求；

15 - 在使用无焊接制造工艺时，也几乎不产生不希望的金属互化物，因而改进了结构的长期稳定性；

- 本方法还允许制造三维构件，因为安装底板和嵌入在底板中的器件可以彼此叠置起来。

20 本发明还允许其它优选实施例。例如，对于本发明可以使用柔性电路板。另外，在整个工艺期间，安装底板的温度需保持在低温的实施例中，可以全面使用有机制造材料。

利用这些实施例，还可以制造很薄的结构，在这种结构中，不管结构如何薄，该器件完全可以在其安装底板例如电路板中受到完全保护。

在器件完全装在安装底板中的实施例中，电路板和器件之间的连接在机械上是牢固的和可靠的。

25 这些实施例还允许设计需要相当少工艺步骤的电子模块制造工艺。采用较少工艺步骤的实施例因此也需要较少加装置和不同制造方法。采用这些实施例在很多情况下，与更复杂的工艺相比可以降低成本。

30 还可以按照实施例选择电子模块导电图案层的层数。例如，可以形成一层或者两层导电图案层。还可以用电路板工艺中已知的方式，在这些导电图案层的顶部上形成另外的导电图案层。因此，整个模块可以包括例如三层、四层或者五层导电图案层。最简单的实施例只有一个导电图案层，实际上只有一层导电层。在一些实施例中，在形成导电图案时，



可以利用包含在电子模块中的各个导电层。

在连接器件之后，只在连接于器件的导电层上形成导电图案的实施例中，导电层可以包括甚至在器件位置的导电图案。在这些实施例中可以得到相应的优点，在这些实施例中，电子模块可以具有第二导电图案层，该图案层位于模块底板材料的相对表面上（相对于连接于器件的导电图案层位于绝缘材料层的相对表面上）。第二导电层也可以包括在器件位置上的导电图案层。在导电层的器件位置上形成导电图案可以更有效地利用模块中的空间，形成更紧密的结构。

下面，参考附图示出的例子分析本发明。

图 1-10 示出一系列本发明制造方法一些例子的典型工艺，示意示出本发明一些电子模块的横截面图。

图 11 示出本发明一个电子模块的横截面图，该电子模块包括一个放在另一个顶部上的若干安装底板上。

在例示性方法中，制造从导电层 4 开始，该导电层例如是金属层。导电层 4 的一种合适制造材料是铜膜（Cu）。如果对工艺选择的导电膜 4 是很薄的，或者导电膜在机械上因为其它原因不是很牢固的，则推荐利用支承层 12 支承该导电膜 4。可以例如以这样的方式采用这种方法，使得工艺从制造支承层 12 出发。该支承层 12 例如是导电材料层例如铝层、钢层、铜层，或者绝缘材料层例如聚合物层。未形成图案的导电层 4 可以形成在支承层 4 的第二表面上，例如采用电路板行业中熟知的一些制造方法制造。例如，可以将铜膜层合在支承层 12 的表面上，由此制造导电层。或者可以这样作，即在导电层 4 的表面上形成支承层 12。导电膜 4 也可以是镀面金属膜，或者其它一些包含若干层或者若干材料的膜。

随后在工艺中，用导电层 4 形成导电图案。必须使该导电图案与器件 6 对准。采用适当的对准标记可以很容易地进行这种对准，其中至少一些标记已经在工艺的这一步骤形成。可以采用若干不同的方法来形成实际的对准记号。一种可能的方法是在靠近器件 6 安装位置的导电层 4 上形成小的通孔 3。同样的通孔 3 可以用来可以使器件 6 和绝缘材料层 1 对准。因此为了进行准确的对准，最好应当有至少两个通孔 3。

器件 6 利用粘接剂粘接在导电层 4 的表面上。为了进行粘接，可以将粘接剂层 5 涂在导电层 4 的粘接表面上，或者涂在器件 6 的粘接表面上，或者涂在两个表面上。随后利用对准孔 30 或者其它对准标志，使器

件 6 与计划安装器件 6 的位置对准。或者，可以这样作，首先使器件和导电层 4 彼此相对定位，将器件 6 粘接在导电层 4 上，随后形成与器件对准的对准标记。术语“器件 6 的粘接表面”是指面向导电层 4 的那一表面。器件 6 的粘接表面包括与器件形成电接触的接触区域。因此，该接触区域可以是例如器件 6 表面上的平区域，或者更通常的是从器件 6 表面上凸出的接触凸出部。一般在器件 6 上具有至少两个接触区域或者凸出部。在复杂的微电路中，有更多数目的接触区域。

在很多实施例中，最好在一个或者多个粘接表面上涂上更多粘接剂，使得粘接剂完全充满器件 6 和导电层 4 之间剩余的空间，这样便不需要单独的填料。器件 6 和导电层 4 之间空间的充满增强了器件 6 和导电层 4 之间的机械连接，因而得到机械上更结实的结构。全面的和不破裂的粘接剂层还可以支承随后用导电层 4 形成的导电图案 4，并在随后的工艺步骤中保护这种结构。

术语“粘接剂”是指一种材料，利用这种材料，可以将器件粘接在导电层上。粘接剂的一个特性是，粘接剂可以以相当流体的形式或者与表面形状相贴合的方式，涂在导电层的表面上和/或者器件的表面上。粘接剂的另一个特性是，在涂上之后，粘接剂硬化，或者至少局部硬化，使得粘接剂能够将器件连接就位（相对于导电层），至少一直到器件以其它另外方式连接于结构上。粘接剂的第三特性是其粘接能力，即它能够粘接于要粘接的表面。

术语“粘接”是指用一种粘接剂将器件和导电层彼此粘接起来。因此在粘接时，将粘接剂放在器件和导电层之间，并相对于导电层将器件放在适当的位置，在此位置，粘接剂与器件和导电层接触，至少局部充满器件和导电层之间的空间。随后，使粘接剂硬化（至少局部的硬化），或者使粘接剂快速硬化（至少局部硬化），使得器件通过粘接剂粘接于导电层。在一些实施例中，器件的接触凸出部在粘接期间可以穿过粘接剂层，与导电层接触。

在这些实施例中所用的粘接剂通常是加热硬化的环氧树脂，例如 NCA 粘接剂（非导电粘接剂）。为了确保所用的粘接剂对导电膜、电路板和器件具有充分的粘接性，需要选择粘接剂。粘接剂的一个优选特性是，适当的热膨胀系数使得粘接剂的热膨胀在工艺期间不会与周围材料的热膨胀相差太大。所选择的粘接剂最好还应当具有很短的硬化时间，最好至

多为若干秒。在此时间中，粘接剂至少应当局部硬化，硬化到粘接剂能够使器件保持就位的程度。随后，显然可以用更多时间进行最后硬化，根据随后的工艺步骤确定要进行的最后硬化时间。该粘接剂还应当承受所用工艺温度例如若干次加热到 100-265℃ 的温度，并能够承受制造工艺中的其它应力，例如化学应力和机械应力，粘接剂的电导率最好与绝缘材料的电导率大致相同。

作为电子模块例如电路板的底板材料，选择适当的绝缘材料层 1。采用适当的方法，根据要连接到导电层 4 上器件 6 的大小和相互位置，在绝缘层 1 上形成空穴或者通孔。该空穴或者通孔可以作得稍大于器件 6，在这种情况下，绝缘层与导电层的对准将不是太重要的。如果在工艺中采用其上形成器件 6 所用通孔的绝缘材料层 1，则可以另外用单独的绝缘材料层 11 得到其它优点，在此绝缘层中不形成孔。这种绝缘材料层 11 可以配置在绝缘材料层 1 的顶部，盖住器件所用通孔。

如果需要在电子模块上形成第二导电层，可以在绝缘材料层 1 的表面上形成该第二导电层。在应用第二绝缘材料层 11 的实施例中，该导电层可以形成在该第二绝缘材料层 11 的表面上。如果需要，可以在第二导电层 9 上形成导电图案 19。例如可以采用形成导电膜 4 的同样方式形成导电层 9。然而在简单的实施例中，以及在制造简单的电子模块时，形成第二导电层 9 不是必须的。然而可以以很多方式，例如增大导电图案的空间，保护器件 6 和使整个模块抗电磁辐射 (EMC 屏蔽)，利用第二导电膜 9，采用第二导电膜 9，可以增强结构，并减小例如安装底板的翘曲。

在电子模块中形成馈通通路，通过这种通路可以在器件 6 和导电层 4 的接触区域之间形成电接触。在导电层 4 上的器件 6 接触区域位置上(图中为接触凸出部 7) 形成作为馈通通路的孔 17。孔 3 或者其它可利用的对准标记用于对准。孔 17 这样形成，使得这些孔穿过留在这些接触区域或者接触凸出部 7 上的粘接剂层。该孔 17 因此伸到接触凸出部 7 或者其它接触区域的材料。例如可以采用激光装置打孔的方法或者采用其它一些适合的方法，形成孔 17。随后，将导电材料引入孔 17 中，使得在器件 6 和导电层 4 之间形成电接触。

采用技术人员一般熟知的制造电路板的制造方法可以实施这些例子的制造工艺。

下面更详细分析图 1-8 所示方法的步骤。

步骤 A (图 1):

在步骤 A 中, 选择适当的导电层 4 作工艺的起始材料。同时也可以选择分层板作起始材料, 在该分层板上, 导电层 4 配置在支承底板表面上。该分层板可以这样制造, 使得可以取用适当的支承底板 12 进行处理, 并使形成导电层 4 的适当导电膜连接到该支承底板的表面上。

支承底板 12 可以用例如导电材料例如铝或者绝缘材料例如聚合物特制造。导电层 4 的形成方法是例如将薄金属膜连接到支承底板 12 的第二表面上, 采用例如层合该支承板和铜膜的方法。该金属膜可以采用例如粘接剂层粘接在支承底板上, 该粘接剂涂在支承底板 12 的表面上或者金属膜上, 然后再层压该金属层。在此步骤, 不需要在金属膜上形成任何图案。

在图 1 所示的例子中, 孔 3 穿过支承底板 12 和导电层 4, 用于在安装和连接器件 6 时进行对准。对要安装的各个器件 6 可以形成例如两个通孔 3。采用一些适合的方法例如用机械切削、冲压、钻孔或者利用激光形成该孔 3。然而形成通孔 3 并不是重要的步骤, 可以采用其它一些适当的对准标记来对准部件。在图 1 所示的实施例, 用于对准器件的通孔 3 穿过支承底板 12 和导电膜 4。这种孔的优点是, 采用同样的对准标记(通孔 3)可以在两个安装板侧面上进行对准。

步骤 A 也可以以一种方式执行, 这种方式与采用自支承导电层 4 的实施例所用方式相同, 在这些实施例中完全不用支承层 12。

步骤 B (图 2):

在步骤 B 中, 将粘合剂层 5 涂在要粘接器件 6 的那些导电层 4 的区域。这些区域可以称为粘接区域。可以采用例如通孔 3 对准粘接剂层 5。选择粘接剂层的厚度, 使得在将部件 6 压在粘接剂层 5 上时, 这些粘接剂可以合适地充满器件 6 和导电层 4 之间的空间中。如果器件 6 包括接触凸出部 7, 则粘接剂层 5 的厚度最好大比接触凸出部 7 的高度大例如 1.5-10 倍, 使得器件 6 和导电层 4 之间的空间可以完全充满。为器件 6 形成的粘接剂层 5 的表面区域也可以稍大于器件 6 的相应表面积, 这有助于避免充满不充分的危险。

可以这样改变步骤 B, 使得粘接剂层涂在器件 6 的粘接层上, 而不是涂在导电层的粘接区域上。可以采用例如将器件浸在粘接剂中来完成这一步骤, 然后再将其连接于电子模块上的位置。还可以这样作, 即将粘

接剂涂在导电层 4 的粘接区域和器件 6 的粘接面两个地方。

所用的粘接剂因此是电绝缘体，使得在真正的粘接剂层 5 中，在器件 6 的接触区域（例子中的接触凸出部 7）之间不形成电接触。

步骤 C（图 3）：

5 在步骤 C 中，器件 6 连接就位于电子模块中的位置。采用例如组装机将电子器件 6 压入到粘接剂层 5 中，由此执行这一步骤。在组装步骤中，采用用于对准的通孔 3 或者其它可用的对准标记来对准器件 6。

器件 6 可以单独地或者适当连接成组进行粘接。典型的过程是，相对于组装机，将称作为安装底板底部的导电层引到适当的位置，随后，  
10 对准器件 6，将其压在安装底板的底部上，该安装底板在对准和粘接期间保持不动。

步骤 D（图 4）：

在步骤 D 中，将绝缘层 1 放导电层 4 的顶部，在该绝缘材料层中，有预先形成的空穴 2，或者用于粘接在导电层 4 上器件 6 的空穴。该绝缘材料层 1 可以用适当的聚合物底板形成，在该底板上，用某种适当的方法，按照器件 6 的大小和位置形成这些空穴或者空腔。该聚合物可以是例如已知的广泛用在电路板行业中的聚酯胶片板，该胶片板用玻璃纤维垫和所谓 b-态环氧树脂制造。最好在粘接层 5 已经硬化，或者已经充分硬化，以便器件 6 可以在配置绝缘材料层 1 期间保持就位后，才执行步  
20 骤 D。

在制造很简单的电子模块时，可以将绝缘材料层 1 在步骤 D 期间粘接在导电层 4 上，随后工艺接着在导电层 4 上形成图案。

步骤 E（图 5）：

在步骤 E 中，在绝缘材料层 1 的顶部上配置没有图案的绝缘材料层  
25 11，然后在绝缘材料层的顶部上配置导电层 9。和绝缘材料层 1 一样，绝缘材料层 11 可以采用适当的聚合物膜例如上述聚酯胶板制造。该导电层 9 也可以是例如铜膜或者其它的适合于作此用途的其它一些膜。

步骤 F（图 6）：

在步骤 F 中，通过加热，对层 1、11 和 9 加压，使得聚合物（层 1  
30 和 11 中的聚合物）在导电层 4 和 9 之间围绕器件 6 形成一体的紧合层。应用这种方法可以使第二导电层 9 变得相当平滑。

在制造简单的只包括单一导电图案层 14 的电子模块时，可以完全省

去步骤 E，或者可以将层 1 和 11 层合在结构上，而不用形成导电层 9。

步骤 G (图 7):

在步骤 G 中，将支承底板取下来，或者从结构上除去。可以采用例如机械方法或者腐蚀方法除去。对于不采用支承底板 12 的实施例自然可以省去步骤 G。

步骤 H (图 8):

在步骤 H 中，形成作为馈通通路的孔 17。该孔 17 穿过导电层 4 和粘接剂层 5，使得接触凸出部 7 的材料或者器件 6 其它接触区域露出来。可以采用例如激光钻孔法形成孔 17。例如可以利用孔 3 定位孔 17。

步骤 I (图 9):

在图步骤 I 中，使导电材料 18 逐渐生长在步骤 H 中形成的孔 17 中。在举例的工艺中，该导电材料也同时生长在底板顶部的其它地方，从而增加导电层 4 和 9 的厚度。

逐渐生长的导电材料 18 可以是例如铜或者其它一些可以充分导电的导电材料。选择导电材料 18 应当考虑到该材料与器件 6 接触凸出部 7 形成电接触的能力。在一个例示性工艺中，该导电材料主要是铜。采用化学反应形成的薄层铜将孔 17 填成平面，然后继续用电化学镀铜法电镀平面，由此执行铜的电镀。例如采用化学方法形成的铜，因为该铜也可以在粘接剂的顶面上形成表面，并在电化学表面加工中起导体的作用。因此，可以用湿化学方法进行这种金属的逐渐生长。在这种情况下，这种生长是很经济的。

在例示的工艺中，首先采用三步骤除污处理方法，清洁用作馈通通路的孔 17。随后，电镀该连通孔，首先形成促使聚合物反应的 SnPd 涂层，随后在表面上沉积一个薄层（约 2 微米）。用电化学电镀方法增加铜的厚度。

步骤 I 用于在器件 6 和导电层 4 之间形成电接触。因此在步骤 I 中增加导电层 4 和 9 的厚度不是重要的，因而这样设计工艺也是可行的，即在步骤 I 中，只用适当的材料充填孔 17。形成导电层 18 的方法例如是，用导电膏填充导电孔 17，或者采用其它一些适用于微通道的喷镀方法。在随后的图中，导电层 18 和导电层 4 和 9 并合在一起。

步骤 J (图 10):

在步骤 J 中，用底板表面上的导电层 4 和 9 形成要求的导电图案 14

和 19。如果在实施例 5 中，仅使用单一的导电层 4，则只在底板的一个侧面上形成图案。也可以这样作，即是在实施例中也采用第二层 9，但是只在导电层 4 上形成导电图案。在这种实施例中，没有图案的导电层 9 起例如电子模块机械支承层或者保护层的作用，或者起防电磁辐射的作用。

例如，从导电图案的外侧除去导电层 4 的导电材料，可以用这一方法形成导电图案 14。可以采用例如图案形成法和腐蚀方法中的一种方法除去导电材料，这些方法已广泛用在电路板行业中，众所周知。

在步骤 J 之后，该电子模块包括器件 6 或者若干器件 6 和导电图案 10 14 和 19（在一些实施例中，只有导电图案 14），利用这些图案可以将一个或多个器件 6 连接于外电路或者彼此相连接。这样便已经存在制造功能完整模块的条件。可以这样设计工艺，使得在步骤 J 之后便完成电子模块，图 10 示出用例示方法制造的可能电子模块的一个例子。如果需要，可以在步骤 J 之后继续完善该工艺，例如在电子模块的表面上形成保持性物质，或者在电子模块的第一和/或者第二表面上形成另外的导电图案。 15

#### 图 11

图 11 示出多层结构的电子模块，该模块包括三个随同其部件 6 彼此层合的底板 1 和总共 6 个导电图案层 14 和 19。该底板 1 利用中间层 32 彼此粘接。该中间层 32 可以是例如层合在安装底板 1 之间的聚酯片环氧树脂层。随后为了形成电接触，在电子模块上钻出穿过模块的孔。利用在孔中镀的导电层 31 形成电接触，利用穿过电子模块的导电层 31，可以恰当地将安装板 1 的各种导电图案层 14 和 19 彼此连接起来，由此形成 20 多层的功能完整的模块。

根据图 11 的例子，可以明显看出，也可以用这种方法来制造很多不同类型的三维电路构件。例如可以这样应用这种方法，使得将若干存贮电路，一个放在另一个的顶部上，形成包含若干存贮电路的集装件，在这种集装件中，存贮电路彼此连接，形成单一的完整的集装件。这种集装件称为三维多芯片集装件。在这种模块中，可以自由选择芯片，并且 25 可以根据选择的电路容易形成不同芯片之间的电接触。

例如可以采用上述电子模块制造方法中的一个方法制造多层电子模块的子模块（具有其器件 6 以及导电图案 14 和 19 的底板 1）。采用其它 30

一些适用的方法当然也同样容易地制造连接于层合结构中的一些子模块。

图 1-11 的例子示出一些可能的工艺，利用这些工艺可以发挥本发明的作用，然而本发明并不仅仅局限于上面示出的工艺，代之以是，注意到权利要求书的整个范围和其等效装置的说明，本发明还包括各种其它的工艺和生产的终端制品。本发明还不限于仅仅由所举例子说明的结构和方法，代之以是，技术人员可以明显看出，采用本发明的各个方面，可以制造范围很广的与上述例子很不相同的各种电子模块和电路板。图中示出的器件和线路仅仅是为了说明制造工艺。因此，可以对上述例示的工艺进行很多改变，并允许与该工艺不一致的工艺，而仍然符合本发明的基本原理。这些改变例如涉及在不同步骤中所述的制造方法，或者涉及工艺步骤的相互顺序。

利用本方法还可以制造连接于电路板的器件集装件，这些集装件可以包括彼此电连接的若干器件。

还可以应用该方法来制造整个的电子模块。该模块也可以是用一种方式将器件连接到其外表面上的电路板，该方式与连接到常规电路板上的方式相同。



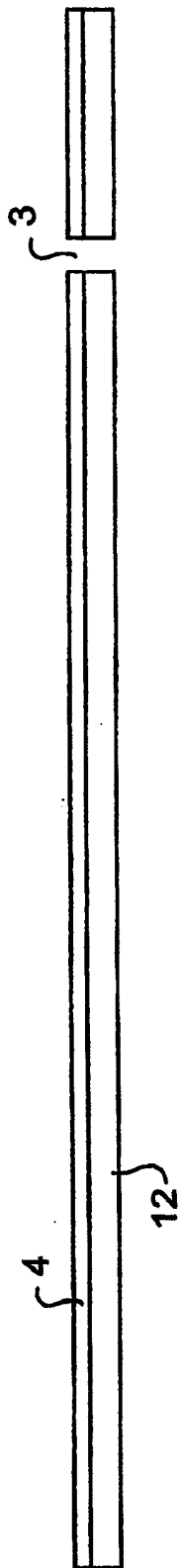


图 1

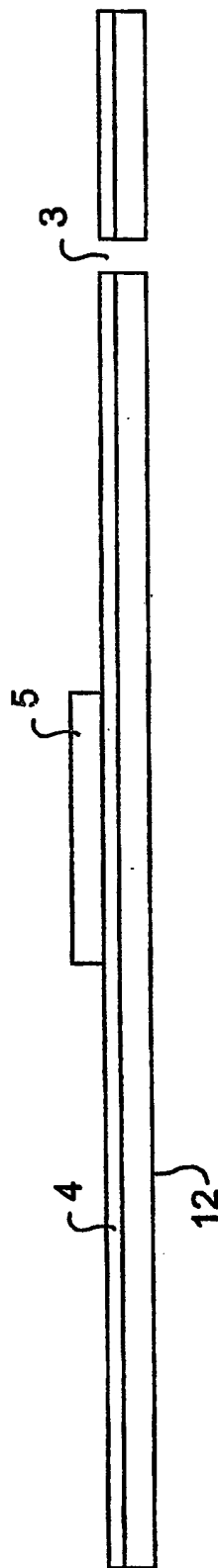


图 2

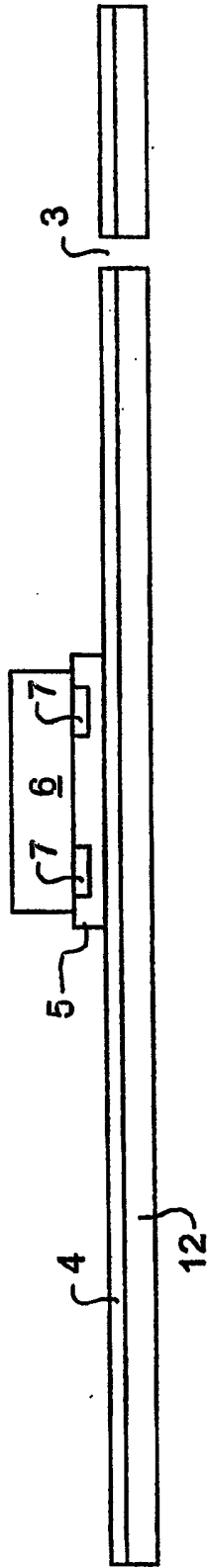


图 3

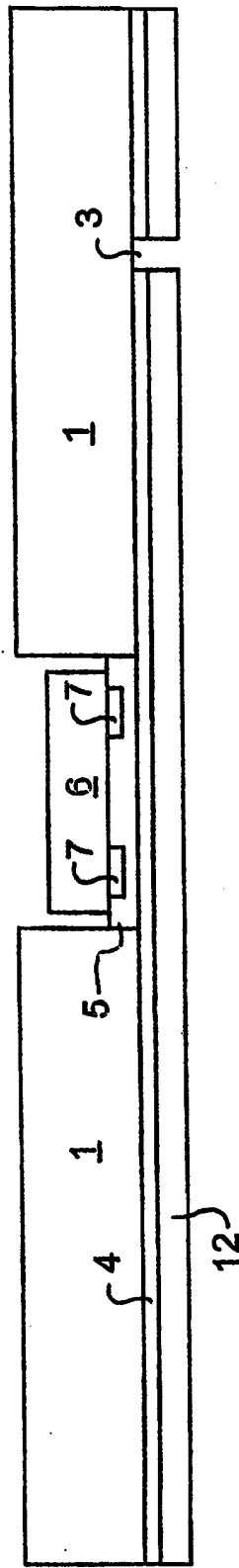


图 4

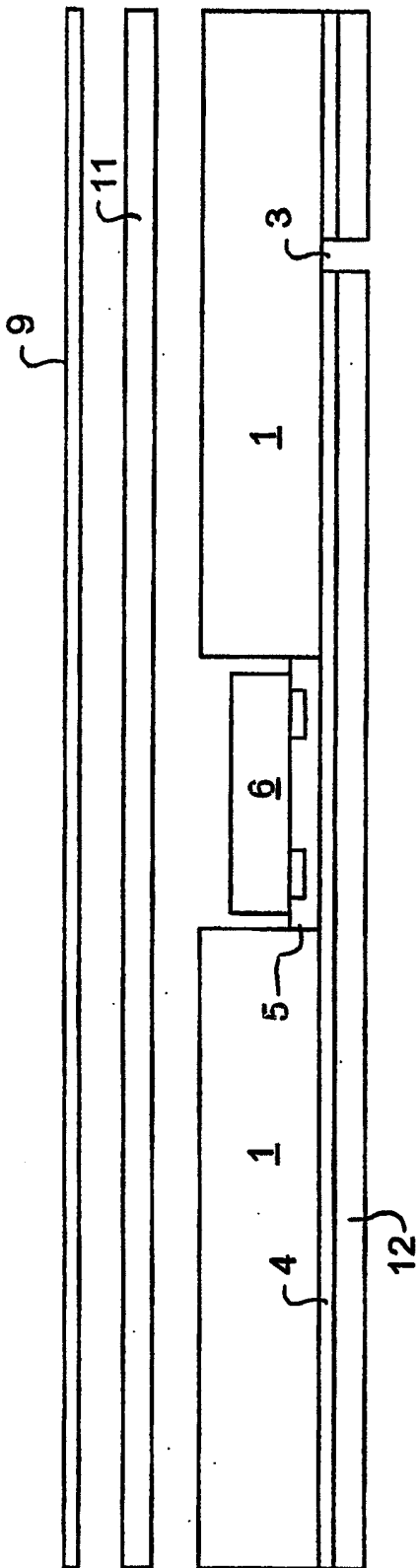


图 5

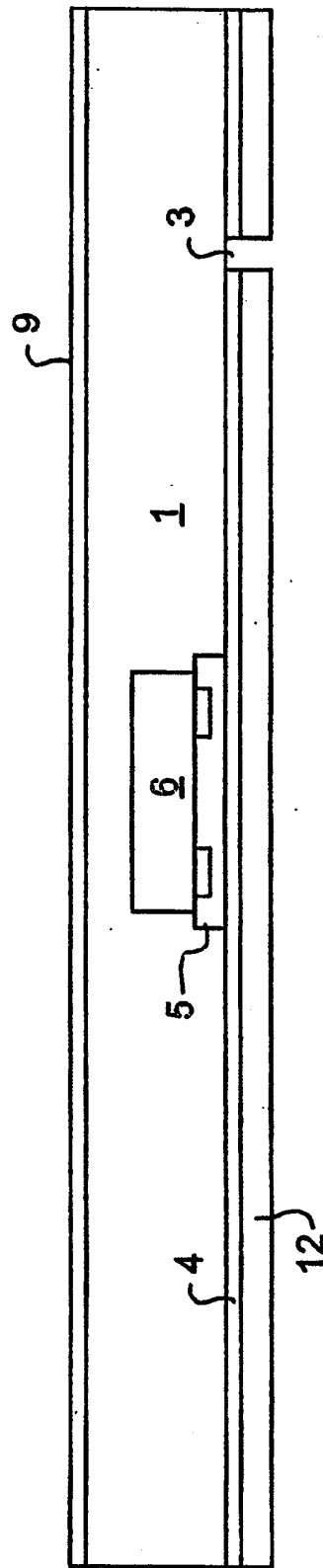


图 6

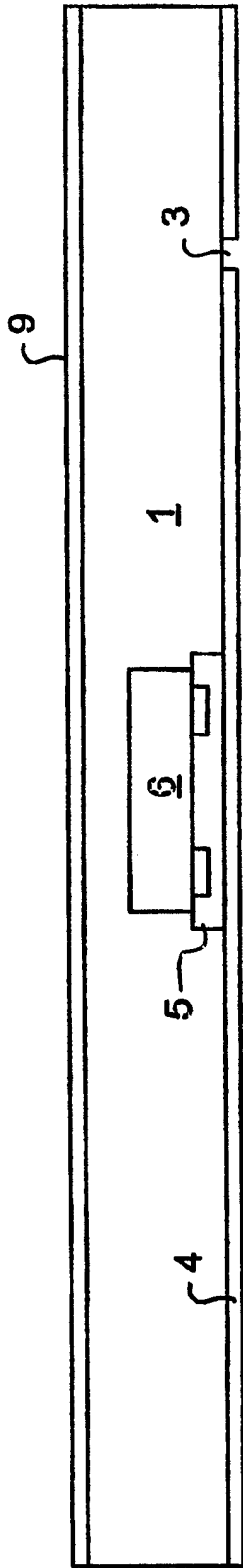


图 7

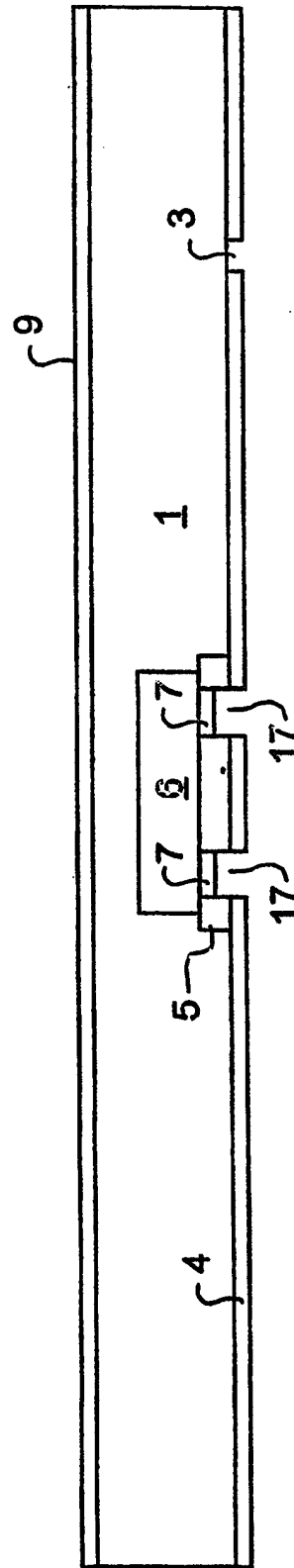


图 8

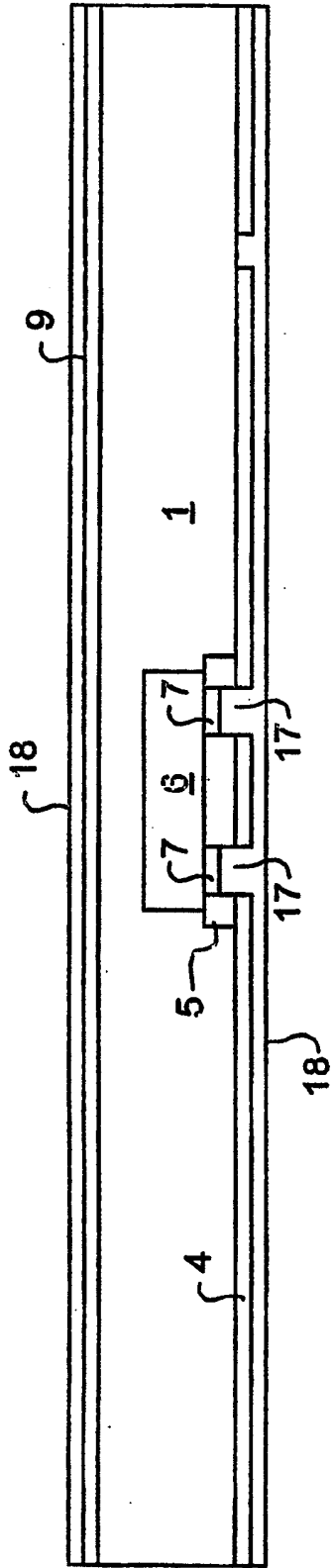


图 9

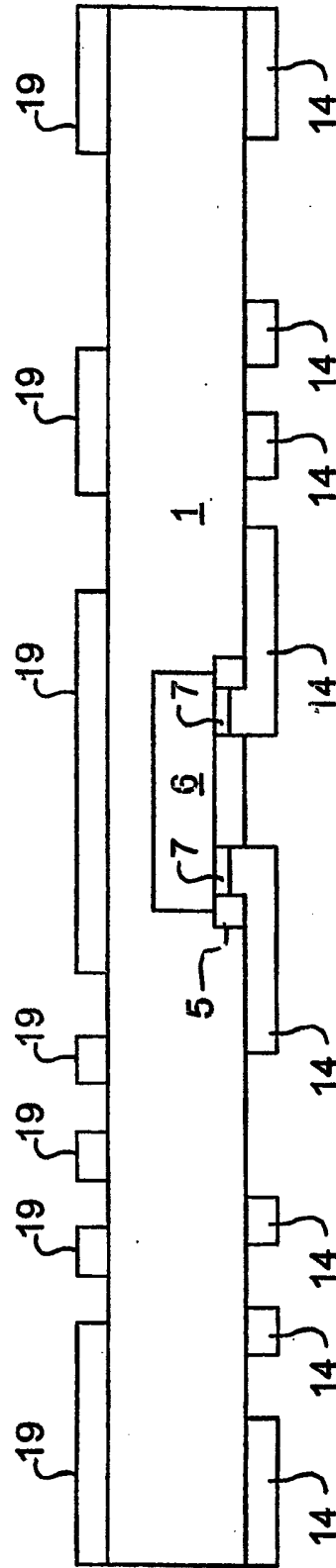


图 10

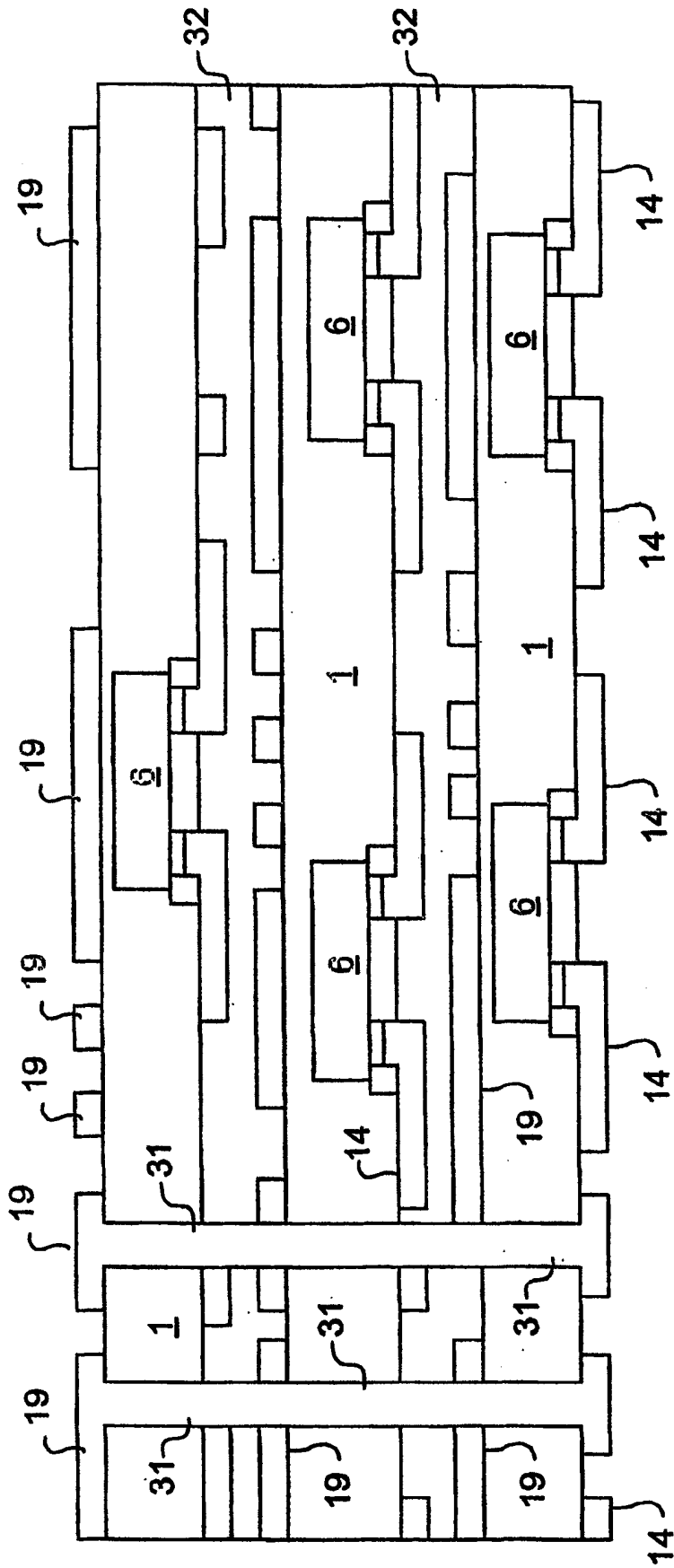


图 11