

修正本 90年7月19日
補充

申請日期	89年7月4日
案號	89113250
類別	G09F 9/00

(以上各欄由本局填註)

A4
C4
公告本

發明專利說明書 (修正本)
新 型

一、發明 名稱	中文	影像顯示裝置及其操作方法 468143
	英文	Image display apparatus and its method of operation
二、發明 創作人	姓名	(1) 辻隆平
	國籍	(1) 日本
	住、居所	(1) 日本國德島縣阿南市上中町岡一〇二-二
三、申請人	姓名 (名稱)	(1) 日亞化學工業股份有限公司 日亜化学工業株式会社
	國籍	(1) 日本
	住、居所 (事務所)	(1) 日本國德島縣阿南市上中町岡四九一番地 一〇〇
	代表人 姓名	(1) 小川英治

裝
訂
線

經濟部智慧財產局員工消費合作社印製

468148

(由本局填寫)

承辦人代碼：
大 類：
IPC分類：

A6
B6

本案已向：

國(地區)	申請專利, 申請日期:	案號:	, <input type="checkbox"/> 有 <input type="checkbox"/> 無主張優先權
日本	1999年 7月 8日	11-194551	<input checked="" type="checkbox"/> 有主張優先權
日本	1999年 10月 25日	11-302493	<input checked="" type="checkbox"/> 有主張優先權
日本	1999年 10月 25日	11-303134	<input checked="" type="checkbox"/> 有主張優先權

有關微生物已寄存於：, 寄存日期：, 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

本案是根據1999年7月8日在日本申請的申請案No. 11-194551、1999年10月25日在日本申請的申請案No. 11-302493及1999年10月25日在日本申請的申請案No. 11-303134等申請案，且其內容在此併入作為參考。

發明背景

本發明係關於一種顯示裝置設有多個發光裝置，例如配置在一矩陣顯示面板中的發光二極體，以及係關於其操作方法。

現今，已經發展出1000mcd或更多的亮紅、綠及藍(RGB)發光二極體(LEDs)，且已經可以製造大型的LED顯示器。這些LED顯示器具有特色例如為低功率消耗、重量輕及薄面板顯示器的可行性。而且，對於可用於戶外的大型顯示器，其需求已經急劇地增加。

實際上大型LED顯示器是被藉由組裝多個LED單元所構成以配合安裝空間。一LED單元是被從配置在一基底面板上的RGB LED S的點矩陣陣列所形成的。

而且，一LED顯示器設有一驅動電路可以驅動個別的發光二極體。明確地是，傳送資料到每個LED單元之每個LED控制裝置是被連接到LED顯示器，且多個LED單元是被連接以形成一大型LED顯示器。當LED顯示器在尺寸上變得較大時，則所使用的LED單元數目亦增加。例如，一大型顯示器可以使用300個垂

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(2)

直 LED 單元乘上 400 個水平 LED 單元，或 120000 個 LED 單元。

LED 顯示器使用動態驅動器系統作為其驅動方法，且明確地是，顯示器是被以如以下方式連接驅動。

例如，在一個 $m \times n$ 的點矩陣 LED 單元中，在每列 (line) 中的各個 LED 陽極是被連接到一共同電源線，且在每行 (column) 中的各 LED 陰極是被連接到一共同電流線。此 m 列共同電源線相繼地打開以顯示一規定的週期。例如，經由根據位址信號的解碼器電路而執行 m 列共同電源線切換。

然而，當連接到一選定的共同電源之 LEDs 被啟動在習知技術的裝置中時，累積在未啟動 LEDs 中的電荷被連接到未選定的共同電源線。然後當這些共同電源線被選定時，逐漸產生出過度的電流由於在其不作用期的電荷堆積 (built-up)。由於此問題，LEDs 被控制而不放出低程度的光，且無法獲得足夠的影像對比。這些形式的效應會導致顯示品質的降級。

因此，本發明的第一目的是要減少累積電荷的效應，且提供一種高品質影像顯示裝置及其操作方法。

而且，在 LEDs 顯示器中，正確的影像資料一般是被用於各個 LED 裝置以顯示高品質影像。這是因為例如在亮度上裝置到裝置的 LED 變化相當大。

更明確地，控制電路具有一唯讀記憶體 (ROM) 修正資料記憶部分以儲存對應於各 LED 裝置的修正資料。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

根據儲存在 R O M 中的修正資料的修正影像資料已經被用於顯示。

然而，由於修正資料被儲存在 R O M 中在習知技術的裝置中，修正資料不能被重新寫入。因此，習知技術的裝置具有問題就是必須提供一個與 R O M 分離之可重新寫入的記憶裝置，當需要不同的修正資料時。

因此，本發明的第二目的是要提供一種影像顯示裝置，可以儲存多個修正資料在一修正資料影像部分中。

而且，為正確地呈現影像資料在 L E D 顯示器上，在影像顯示裝置中的各 L E D 裝置之發光特性（驅動電流對亮度特性）必須一致。然而，由於 L E D s 是藉由半導體技術被製造在晶圓上，所以發光特性的變化係起因於一批對一批、晶圓對晶圓及晶片對晶片之間。因此，必須修正影像資料振幅以補償各圖素的 L E D 之發光特性差異。

以下說明習知技術的影像資料修正之範例。

參照圖 1 2，顯示習知技術 L E D 顯示器的一實施例之方塊圖。在圖 1 2 中，1 0 1 是一 m 列 n 行的 L E D 矩陣，1 0 7 是一控制電路，1 0 5 是一微處理器單元（M P U），1 0 6 是一 R O M 以儲存修正資料，1 0 2 是一共同驅動電路，且 1 1 0 是隨機存取記憶體（R A M）以暫時儲存修正資料。水平驅動電路 1 0 3，修正電路 1 0 9 及 R A M 1 1 0 是被合併在設置用於 L E D 矩陣（ $k = 1$ 到 n ）的各行之 L E D 驅動積體電路（I C ' s）1 0 4（k）。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(4)

首先，在顯示照明之前，儲存在 R O M 中用於 $m \times n$ 圖素的修正資料是被傳送到高速緩衝器。R A M 1 1 0 是被用作高速緩衝器。修正資料傳送是被達成如下。首先，維持在 R O M 1 0 6 中的修正資料是藉由 M P U 1 0 5 被讀出。M P U 1 0 5 接著選擇 L E D 驅動

I C ' s 1 0 4 (k) 經由位址匯流排 1 1 1 ，且接著輸出一行值或 m 圖素的修正資料對應於各選定的行。輸出的修正資料是經由修正資料匯流排 1 1 2 被輸入到各個 L E D 驅動 I C 1 0 4 (k) ，且儲存在 R A M 1 1 0 中在 L E D 驅動 I C 1 0 4 (k) 的內部。

當 L E D s 被照明，儲存在 R A M 1 1 0 中的修正資料是藉由修正電路 1 0 9 被相繼地讀出。根據修正資料，輸入影響資料的值 (I M D A T A) 被增加或減少對於各個圖素以達成影像資料修正。修正影像資料是被輸出到驅動電路 1 0 3 ，且驅動電路 1 0 3 根據修正影像資料產生驅動電路用於各 L E D 。

然而，在上述習知技術 L E D 顯示器中，修正資料的整個 $m \times n$ 圖素值必須被儲存在緩衝器或 R A M 1 1 0 中，且當顯示圖素記數增加時，則需要相當大的 R A M 容量。而且，當 R A M 的亮增加時，從 R A M 1 1 0 讀取到修正電路 1 0 9 之修正資料的操作變得很複雜。除了這些問題之外，位址匯流排 1 1 1 及資料匯流排 1 1 2 必須分支且與各驅動 I C ' s 1 0 4 (1 到 n) 連接而使寫入複雜及周圍電路在面積上變大。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

因此，本發明的第三目的反映出考慮到這些問題，且是要提供一種影像顯示裝置可以減少儲存在緩衝器中的資料量，且可以一簡單的電路結構達成影像資料修正。

從以下參考附圖所作的詳細說明，本發明的上述及其他目的與特色將變得更加明顯。

發明概述

本發明的影像顯示裝置設有一點矩陣的發光裝置，驅動電路及一切換電路部分。點矩陣是多個發光裝置被配置在 m 列及 n 行的矩陣中。在每行中的各發光裝置的一端子是被連接到一電流線，且在每列中的各發光裝置之另一端子是被連接到一共同電源線。驅動電路控制顯示驅動作用或不作用係根據輸入照明信號而定。在顯示器驅動的作用狀態中，驅動器電路控制各共同電源線及各電路線的連接根據輸入顯示資料。切換電路部分在作用狀態中浮動(float)各共同電源線的另一端，且在不作用狀態中連接所有共同線路的另一端到地面。

在此影像顯示裝置中，在作用狀態中，累積在發光裝置中及其周圍的電荷，是被經由切換電路部分在不作用狀態下放電。因此，在規定的發光裝置之作用照明期間所累積的電荷效應則被實質上地消除，且實現高品質的顯示裝置。

在本發明的影像顯示裝置中，驅動電路可以被構成爲 m 單元的電流電路切換電路而連接到個別共同電源線，及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

一固定電流控制電路部分。在此作用狀態中，電流電源切換電路連接一電流源到被藉由輸入位址信號所選擇的共同電源線。固定電流控制電路部分設有記憶電路，且這些記憶電路儲存圖素資料用於 n 圖素的相繼輸入顯示資料。在作用狀態中，固定電流控制電路部分驅動一電流線用於圖素程度寬度對應於儲存在記憶電路中的圖素程度資料。

而且，本發明是一種操作影像顯示裝置的方法，此裝置設有多個發光裝置被配置在 m 列及 n 行的點矩陣中，其中在每行中的各發光裝置的一端子是被連接到一電流線，且在每列中的各發光裝置之另一端子是被連接到一共同電源線。此操作方法其特徵在於包括控根據照明控制信號控制作用與不作用狀態的步驟，此信號控制照明的狀態，基於輸入顯示資料在作用狀態控制經由各共同電源線的一端及電流線的一端中的導通之步驟，及在活動狀態中浮動各共同電源線的另一端，且在不作用狀態中將各共同電源線的另一端接地之步驟。

在本發明之操作影像顯示裝置方法中，累積在發光裝置及其外圍在作用狀態中的電荷，可以被經由切換電流部分在不作用狀態中放電。因此，在規定的發光裝置之作用照明期間所累積的電荷效應可以被實質地消除，且可以提供操作高品質影像顯示裝置的方法。

而且，本發明的影像顯示裝置設有發光裝置的顯示部分配置在一 m 列乘 n 行的矩陣中，一修正資料記憶部分以儲存修正資料對應於各個發光裝置，且控制及驅動電路以

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

基於修正資料修正輸入影像，且使用修正影像資料在顯示部分顯示影像。修正資料記憶部分設有一個具有唯讀第一記憶體組的單一記憶單元及一個可寫入的第二記憶體組，此第一記憶體組保持預先儲存的第一修正資料。

這種結構的影像顯示裝置可以維持第一修正資料在第一記憶體組而不會抹除，且可以使用可寫入第二記憶體組以儲存不同於第一修正資料的第二修正資料。端視要求而定，第一修正資料或第二修正資料可以被選擇以修改影像資料。在本發明的影像顯示裝置中，修正資料記憶部分可以被構成使用永久記憶體(non-volatile memory)，這種記憶體為可電氣式地抹除及寫入。

本發明的影像顯示裝置亦可以設有通信控制部分。通信控制部分可以允許與第一修正資料不同的第二修正資料寫入到第二記憶體組，且禁止寫入到第一記憶體組。亦最好是將可寫入第二記憶體組設定為禁止寫入且防止修正資料被寫入該記憶體組中。

在本發明的影像顯示裝置之修正資料記憶部分中，最好是儲存用於各圖素的修正資料，致使位址能對應於各圖素的發光裝置，且第一記憶體組及第二記憶體組可以藉由最高階的位址位元而辨識。以此方式，低階位址位元可以被設定成相同的讀出位址而無關於記憶體組。

而且，最好能構建上述影像顯示裝置在顯示一部份整個影像資料的單元中。以此方式，大型顯示器的整個影像可以輕易地從這些多個顯示單元中組裝。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

而且，本發明的影像顯示裝置設有：

- (a)一顯示部分，被製成由配置在 m 列乘 n 行矩陣中的多個發光裝置；
- (b)一垂直驅動部分，相繼地選擇每列的顯示部分及電源電流到各列；
- (c)一水平驅動部分，根據對應於選定列的影像資料，供應驅動電流到各行的顯示部分；
- (d)一影像資料修正部分，根據在各圖素的發光裝置特性中之變化，修正外部輸入的影像資料；及
- (e)一修正資料記憶部分，以維持用於影像資料修正的修正資料。

影像資料修正部分從修正資料記憶部分讀出修正資料的一列，每次它輸出一列修正影像資料到水平驅動部分。在此系統中，可以減少必須暫時維持在影像資料修正部分中之修正資料的量，如隨機存取記憶體 (RAM) 之大量記憶體不需要被用作緩衝器記憶體，且影像資料可以被經由簡單的電路結構而修正。

本發明的影像顯示裝置之影像資料修正部分設有緩衝器記憶體以儲存至少一列的修正資料。影像資料修正部分可以從修正資料記憶部分讀取下一列的修正資料，當它輸出一列修正影像資料到水平驅動器部分。如此防止由於影像資料修正所導致在列之間的任何顯示時間滯後。

在本發明的影像顯示裝置中，移位暫存器可以被設置

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(9)

作為緩衝記憶體，且修正資料可以經由移位暫存器被藉由一次直接相繼移位一位元的方式而讀取。如此消除了匯流排線分支以傳送修正資料到緩衝器記憶體在修正資料記憶部分之需要，且亦消除了需要位址匯流排以選擇緩衝器記憶體。因此，可以減少配線面積且可以增加配線佈置的選擇。

而且在本發明的影像顯示裝置中，兩階段的互連暫存器可以被設置為緩衝器記憶體。當第一暫存器輸出一列的修正資料時，下一列的修正資料則被讀取到第二暫存器中。每次一列修正資料的輸出及輸入被完成時，從第二暫存器的修正資料可以被傳送到第一暫存器。以此系統，影像資料可以一簡單電路結構修正。

在上述影像顯示裝置中，第二暫存器可以是一移位暫存器，且修正資料可以被藉由一次直接相繼移位一位元的方式而讀取。如此消除了資料匯流排線分支以傳送修正資料之需要，且亦消除了需要位址匯流排以選擇緩衝器記憶體。

本發明的影像顯示裝置可以使用 L E D s 作為發光裝置。在此影像顯示裝置中，L E D 顯示器周圍電路結構可以被簡化且顯示裝置可以被製作得小巧。

最後，本發明的影像顯示裝置可以藉由將整個影像分割成許多部份而顯示影像。由於本發明的影像顯示裝置可以簡化周圍電路結構，所以它適用於顯示部份整個影像的影像資料，例如，適合用於使用在大型 L E D 顯示器中的

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

LED單元。

圖示簡易說明

圖1是一概念圖，顯示本發明一實施例之影像顯示裝置的結構格式；

圖2是一方塊圖，顯示圖1所示影像顯示裝置的一特定範例；

圖3是一方塊圖，顯示影像顯示裝置之另一個特定範例；

圖4是一時序圖，顯示用於圖3所示影像顯示裝置的共同電源驅動器及切換電路控制；

圖5是一概念圖，顯示本發明另一實施例之影像顯示裝置的結構格式；

圖6是一方塊圖，顯示圖5所示影像顯示裝置的一特定範例；

圖7是一方塊圖，顯示用於圖6特定範例的可電氣式抹除編程之ROM(EEPROM)及串列通信介面；

圖8是一概念圖，顯示本發明另一實施例之影像顯示裝置的結構格式；

圖9是一方塊圖，顯示圖8所示影像顯示裝置的一特定範例；

圖10是一時序圖，顯示用於圖9所示影像顯示裝置的修正資料傳送時序；

圖11是一縮短圖，顯示用於圖9所示影像顯示裝置

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(11)

的控制列數目與 R O M 讀取開始位址之間的關係；

圖 1 2 是一方塊圖，顯示用於習知技術影像顯示裝置的電路結構。

符號說明

S W 1	開關
1	電流源切換電路
2	切換電路部分
3	固定電流控制電路部分
4	L E D (發光二極體)
5	共同電源線
6	電流線
7	共同電源線
1 0	L E D 點矩陣
1 1	解碼器電路
1 2	共同電源驅動器
1 3	切換解碼器電路
2 0	緩衝器記憶體
2 1	顯示部分
2 2	垂直驅動器部分
2 3	水平驅動器部分
2 4	影像資料修正部分
2 5	控制部分
2 6	修正資料記憶體部分

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(12)

- | | |
|-------|-----------------|
| 2 7 | 影像資料輸入部分 |
| 2 8 | 通信控制部分 |
| 3 1 | 移位暫存器 |
| 3 2 | 記憶體電路 |
| 3 3 | 記數器 |
| 3 4 | 資料比較器 |
| 3 5 | 固定電流驅動器部分 |
| 4 1 | L E D 點矩陣 |
| 4 2 | 共同驅動器 |
| 4 3 | 驅動器部分 |
| 4 4 | L E D 驅動器積體電路 |
| 4 5 | 控制部分 |
| 4 6 | E E P R O M |
| | (電氣可抹除可編程唯讀記憶體) |
| 4 6 a | 位址解碼器 |
| 4 7 | 命令控制部分 |
| 4 8 | 串列通信介面 |
| 4 8 f | 防寫控制部分 |
| 4 8 b | 位址暫存器 |
| 4 8 e | 控制暫存器 |
| 4 8 c | A N D 邏輯電路 |
| 4 8 d | A N D 邏輯電路 |
| 4 8 a | 命令控制 |
| 4 9 | 修正電路 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(13)

- | | |
|-------|------------|
| 6 1 | 顯示部分 |
| 6 2 | 垂直驅動器部分 |
| 6 3 | 水平驅動器部分 |
| 6 4 | 影像資料修正部分 |
| 6 5 | 控制部分 |
| 6 6 | 修正資料記憶體 |
| 6 9 | 修正電路 |
| 7 1 | LED點矩陣 |
| 7 2 | 共同驅動器 |
| 7 3 | 驅動器電路 |
| 7 4 | 驅動器積體電路 |
| 7 5 | 直接記憶體存取控制 |
| 7 6 | 唯讀記憶體 |
| 7 7 | 控制電路 |
| 7 8 | 串列通信介面 |
| 7 9 | 修正電路 |
| 1 0 1 | 矩陣 |
| 1 0 2 | 共同驅動器電路 |
| 1 0 3 | 水平驅動器電路 |
| 1 0 4 | LED驅動器積體電路 |
| 1 0 5 | 微處理器單元 |
| 1 0 6 | 唯讀記憶體 |
| 1 0 7 | 控制電路 |
| 1 0 9 | 修正電路 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(14)

1 1 0	隨機存取記憶體
1 1 1	位址匯流排
1 1 2	修正資料匯流排
4 0 1	暫存器
4 0 2	移位暫存器
6 0 1	互連暫存器
6 0 2	互連暫存器
7 0 1	暫存器
7 0 2	移位暫存器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

5

本發明之詳細說明

圖 1 是一概念圖，顯示一影像顯示裝置設有切換電路部分以放出在點矩陣中的累積電荷。圖 1 的顯示裝置設有一 LED 點矩陣 10，一電流源切換電路 1，一固定電流控制電路部分 3 及一切換電路部分 2。圖 1 的顯示裝置使用 LEDs 作為發光裝置，但是除了 LEDs 之外的裝置亦可以被使用作為發光裝置。

- (1) LED 點矩陣 10 是多個 LEDs 4 被配置在一 m 列， n 行的矩陣中。在每行中的各個 LED 4 之陰極是被連接到一電流線 6，在每列中的各個 LED 4 之陽極是被連接到一共同電源線 5。
- (2) 電流源切換電路 1 設有 m 切換電路，此電路是對應且被連接到個別共同電源線 5。電流源切換電路 1 連接一電流源到藉由位址信號所選擇的共同電源線

五、發明說明(15)

5，用於被輸入照明控制信號所特定之照明週期。此電路供應電流到連接於選定的共同電源線5之LEDs。

- (3) 固定電源控制電路部分3設有記憶電路以儲存n組相繼輸入圖素程度資料。固定電流控制電路部分3以一圖素程度寬度驅動電流線，對應於儲存在各記憶電路中的圖素程度資料，在整個由輸入照明控制信號所特定的時間間隔內。
- (4) 切換電路部分2浮動每個共同電源線的相反端在輸入照明控制信號的照明時間間隔內，且將每個共同電源線的相反端接地在輸入照明控制信號的關間隔(off interval)(未照明間隔)內。

在具有上述結構的顯示裝置中，電流源切換電路1的開關切換、固定電流控制電路部分3及切換電流部分2是全部被根據照明控制信號執行。在照明控制信號的照明間隔期間，一電流源切換電路1及固定電流控制電路部分3被啟動，而切換電路部分2是被撤銷(deactivated)的(連接到共同電源線相反端的各開關都是關的)。當被啟動時，電流源切換電路1藉由輸入位址信號所選定的一共同電源線連接到電流源。此時，固定電流控制電路部分3驅動電流線以一圖素程度寬度對應於儲存在各記憶電路中的圖素程度資料。以此方式，連接到藉由位址信號所選定的共同電源線之LEDs4是被照明以圖素程度寬度對應於

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(16)

有關的圖素程度資料。而且，在撤銷狀態下，電流源切換電路 1 及固定電流控制電路部分 3 被撤銷，然而切換電路部分 2 被啓動。因此，在藉由照明控制信號所指出的關間隔期間，各 LED 或其相關連接所累積的電荷是經由在切換電路部分 2 中的每個關閉開關被放出到地面。因此，各 LED 及其相關連接在這些情形下不會累積電荷。

接著，照明間隔與關間隔是被相繼地重複。放置在每列中的 LEDs 在各照明間隔期間是被相繼地照明，且想要的影像是被顯示在 LED 點矩陣上。以此系統，由 LEDs (或其相關連接) 所累積的電荷，在照明間隔期間不會照明，是被在下一個關間隔期間放電。因此，在照明間隔期間，LED 照明可以被控制使每個 LED 及其相關連接總是在放電狀態，而不會有不想要的電荷累積。

於是，圖 1 的顯示裝置可以獲得足夠的影像對比，且高品質顯示器是可能的。這是因為可以實現照明控制不受電荷累積效應的影響。

參考圖 2，以下說明本發明的顯示裝置之一特定結構。在圖 2 中，與圖 1 中相同的項目則標示以相同的零件號碼。

如圖 2 所示，此特定實施例之電流源切換電路 1 包含一解碼器電路 11 及共同電源驅動器 12。當照明控制信號是在一數位信號低狀態 (LOW) 中時，解碼器電路 11 控制共同電源驅動器 12 開或關用於電流源連接到由位址信號所選定的共同電源線 5。當此照明控制信號是在

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(17)

一數位信號高狀態(HIGH)中時，電流源切換電路1經由解碼器電路11控制共同電源驅動器12以從電流源切斷所有的共同電源線。

當照明控制信號是LOW時，此形式的電流源切換電路1僅連接由位址信號所選定的LED點矩陣10之共同電源線5到電流源。

固定電流控制電路部分3設有一移位暫存器31、記憶電路32、一記數器33、資料比較器34及一固定電流驅動器部分35。在此形式的固定電流控制電路部分3中，圖素程度資料是被藉由移位暫存器移位n次以和移位時鐘同步。對應於各m電流線的圖素程度資料是被計時且存入個別記憶電路32中以對應門鎖時鐘信號。當照明控制信號是LOW時，來自資料比較器34的輸出信號是被輸入到固定電流驅動器部分35。資料比較器比較圖素程度資料與從藉由用為記數器時鐘的圖素程度參考時鐘所計時的記數器33之輸出值。固定電流驅動器部分35控制固定電流在各電流線中的流動，用於對應於圖素程度資料值的一驅動器脈衝寬度間隔。

如上所述，電流源切換電路1及固定電流控制電路驅動3執行LED顯示圖素程度控制，當照明控制信號是LOW時。當照明控制信號是HIGH時，LED點矩陣不被連接到電流源切換電路1或固定電流控制電路部分3。

當照明控制信號是HIGH時，切換電路部分2將開

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(18)

關打開以將所有共同電源線 5 接地。當照明控制信號是 LOW 時，開關被關閉以切斷（浮動）所有共同電源線 5。

如上述所構建的圖之顯示裝置，當照明控制信號是 LOW 時，是以固定電流驅動 LED 點矩陣 10 而照明規定的 LEDs。當照明控制信號是 HIGH 時，LED 點矩陣 10 的固定驅動被中止。在此狀態中，在 LED 點矩陣 10 及其相關連接中的累積殘餘電荷是被經由切換電路部分 2 放出。當照明控制信號是 LOW 時，上述圖 2 的實施例被組織起來以固定電流驅動 LED 點矩陣 10。且當照明控制信號是 HIGH 時，可將切換電路部分 2 打開。然而，本發明並不被侷限於此系統，且可以使 LOW 程度及 HIGH 程度顛倒而執行控制。

參考圖 3，顯示本發明影像顯示裝置之另一個實施例。圖 3 中與圖 1 及圖 2 相同的元件是被標示以相同的零件號碼。圖 3 所示的影像顯示裝置設有一切換解碼器電路 13，此分別控制切換電路部分 2 的各個開關 SW 1 - 6。切換解碼器電路 13 控制切換電路部分 2 的各個開關 SW 1 - 6 開及關係基於如位址信號及照明控制信號的輸入信號。當照明控制信號是 HIGH 時，切換解碼器電路 13 僅控制由位址信號 ON 所選定的開關，而僅將連接到該開關的共同電源線接地。此時，所有未被位址信號所選定的剩餘開關都是 OFF，且所有連接到那些開關的剩餘共同電源線均成爲浮動的。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(19)

圖 4 的時序圖表示用於電流源切換電路 1 共同電源驅動器 1 2 及用於切換電路部分的各開關 S W 1 - 6 之顯示裝置控制。圖 4 中所示的共同線 1 - 6 是共同電源線被連接到切換電路部分 2 的對應開關 S W 1 - 6 。

如圖 4 所示，當照明控制信號是邏輯的 L O W 時，電流源切換電路 1 控制共同電源驅動器 1 而僅將由位址信號所選定的共同電源線 5 連接到電流源。而且，當照明控制信號是邏輯的 H I G H 時，切換解碼器電路 1 3 僅將由位址信號 O N 所選定的開關轉向以將該共同電源線接地。例如，當位址信號是零且照明控制信號是 L O W 時，共同線 1 被控制為 O N，且電流源僅被連接到該共同電源線。此時，所有的開關 S W 1 - 6 被控制為 O F F。其次，當位址信號是零且照明控制信號是 H I G H 時，共同線 1 被控制為 O F F，此外只有連接到共同線 1 另一端的 S W 1 被控制為 O N，且只有該共同電源線被接地。當一照明

L E D 成爲不作用狀態（未被照明）時，切換解碼器電路 1 3 立刻控制切換電路部分 2 以將連接到該 L E D 的共同電源線接地。如此當一照明 L E D 被轉爲 O F F 時，可以有效防止電荷的累積。

以上述方式，共同電源線 1 - 6 及開關 1 - 6 被根據位址信號選定，且所選定的共同電源線及開關是被藉由照明控制信號的 L O W 及 H I G H 邏輯程度控制為 O N 或 O F F。藉由 L E D 照明的相繼重複及共同電源線接地，此影像顯示裝置在 L E D 點矩陣上顯示出規定的影像。在

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(20)

此顯示裝置中，僅連接到選定的共同電源線之開關被轉成 ON。因此，流經未選定線 LEDs 的低程度電流被可靠地防止，且可以防止這些未選定 LEDs 的低程度照明。

圖 5 是一方塊圖，顯示一影像顯示裝置的整個概念結構，此裝置設有一修正資料記憶部分，包含一唯讀第一記憶體組及一可寫入第二記憶體組。圖 5 的影像顯示裝置設有配置在 m 列乘 n 行矩陣中的發光裝置之一顯示部分 21，一修正資料記憶部分 26 以儲存修正資料對應於個別的發光裝置，且係基於修正資料控制及驅動器電路以控制輸入影像資料，且使用修正過的影像資料在顯示部分 21 上顯示一影像。控制及驅動器電路設有一垂直驅動器部分 22、一水平驅動器部分 23、一影像資料修正部分 24、控制部分 25、影像資料輸入部分 27、通信控制部分 28 及緩衝器記憶體 20。在此影像顯示裝置中，輸入到影像輸入部分 27 中的影像資料是被傳送到控制部分 25。

連接到控制部分 25 的修正資料記憶部分 26 具有一第一記憶體組及一第二記憶體組。例如，修正資料記憶部分 26 可以是 EEPROM (永久記憶體，其中資料可以被電氣式地抹除或重新寫入)。第一修正資料，例如修正對於各圖素之亮度變化的資料，是被儲存在第一記憶體組中。第二修正資料是被儲存在第二記憶體組中。

在本實施例中，亮度變化修正資料是被使用作為修正資料的一範例，但是本發明並不被侷限於此種形式的修正

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(21)

資料。

影像資料修正部分 2 4，根據從控制部分 2 5 及緩衝器記憶體 2 0 所輸入的個別圖素之第一修正資料或第二修正資料，經由影像資料輸入部分 2 7 及控制部分 2 5 修正用於各圖素輸入的影像資料。影像資料修正部分 2 4 輸出此修正過的資料到水平驅動器部分 2 3 以作為對應於各圖素的圖素程度資料。用於此影像顯示裝置實施例的緩衝器記憶體 2 0 具有 (1) 到 (n) 個記憶單元 2 0 對應於 1 到 n 行的每一行。

水平驅動器部分 2 3 設有 n 個記憶體單元對應於 n 行的每一行。對應於各圖素的輸入圖素程度資料是被儲存在設置於含有該圖素的行之記憶體中。水平驅動器部分 2 3 驅動一規定的電流線用於圖素程度寬度對應於儲存在記憶體中的圖素程度資料以對應於從控制部分 2 來的控制信號。

而且，垂直驅動器部分 2 2 設有 m 切換電路被連接到各個 m 共同電源線上。垂直驅動器部分 2 2 根據從控制部分 2 5 而來的控制信號連接一電流源到一特定的共同電源線。

如上述，控制部分 2 從修正資料記憶體部分 2 6 讀取第一修正資料或第二修正資料，且將該資料儲存在緩衝器記憶體 2 0 中。控制部分 2 5 亦控制用於緩衝器記憶體 2 0 及影像資料修正部分 2 4 的資料輸入輸出時序。控制部分 2 5 亦控制切換以將共同電源線連接到電流源在垂直

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(22)

驅動器部分 2 2 中。最後，控制部分 2 5 控制切換以驅動在水平驅動器部分 2 3 中的電流線。以此方式，控制部分 2 5 相繼地照明在顯示部分 2 1 中的各圖素，且在顯示部分 2 1 上顯示對應於輸入影像資料的影像。

特別是，本實施例的影像顯示裝置具有下列特色。

- (1) 修正資料記憶部分 2 6 設有一第一記憶體組，含有預先儲存對應於各圖素的第一修正資料，及一第二可寫入記憶體組。
- (2) 影像顯示裝置設有一通信控制部分 2 8，此通信控制部分 2 8 允許與第一修正資料不同的第二修正資料寫入到第二記憶體組，且禁止寫入到第二記憶體組。
- (3) 控制部分 2 5 可以選擇儲存在第一記憶體組中的第一修正資料或儲存在第二記憶體組中的第二修正資料，且將它儲存於緩衝記憶體 2 0 中。

與這些特色一致，圖 5 的影像顯示裝置可以使用可再寫入的第二記憶體組以儲存與第一修正資料不同的第二修正資料，而避免維持在第一記憶體組中的第一修正資料之抹除。因此，可以根據要求而修正影像，藉由選擇第一修正資料或第二修正資料。

實施例(亮度修正資料，兩庫修正控制電路，圖 6)

以下參考圖 6 說明本發明影像顯示裝置之一實施例。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

號

五、發明說明(23)

本實施例的影像顯示裝置設有一 L E D 點矩陣 4 1 作為顯示部分，一共同驅動器 4 2 作為垂直驅動器部分，E E P R O M 4 6 作為修正資料記憶體部分，L E D 驅動器 I C ' s 4 4 的修正電路 4 9 作為影像資料修正部分，L E D 驅動器 I C ' s 4 4 的驅動器部分 4 3 作為水平驅動器部分，一命令控制部分 4 7 及控制部分 4 5 作為控制部分，一串列通信介面 4 8 作為通信控制部分及移位暫存器 4 0 2 及 L E D 驅動器 I C ' s 4 4 的暫存器 4 0 1 作為緩衝記憶體。

命令控制部分 4 7 輸入一共同電源線選擇信號 L I N E A D R 到共同驅動器 4 2，輸入及一照明控制信號 B L A N K 到各驅動器部分 4 3 與修正電路 4 9。

在本實施例中，E E P R O M 4 6 包含，例如 B A N K 0，其中修正資料在工廠在裝運時被寫入，及 B A N K 1，其中使用者可以在裝運之後寫入修正資料。控制部分 4 5 選擇修正資料從 B A N K 0 或 B A N K 1 對應於來自串列通信介面 4 8 的控制信號。在此實施例中產生防寫入設定以禁止使用者再寫入資料到 B A N K 0，其中修正資料是被在工廠裝運時寫入。

此實施例中的串列通信介面 4 8 根據嵌入在被接受信號中的命令執行不同的處理。以下說明對於 E E P R O M 4 6 之讀取與寫入的控制。

以下詳細說明 E E P R O M 4 6 結構及用於控制 E E P R O M 4 6 讀取和寫入的串列通信介面 4 8。如

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(24)

圖 7 所示，串列通信介面 48 是由具有防寫的控制部分 48 f 所構成，此部分，含有一位址暫存器 48 b、一控制暫存器 48 e 及 A N D 邏輯電路 48 c 和 48 d。

到串列通信介面 48 的輸入信號 R X D 包括命令，此命令指示資料以被寫入到 E E P R O M 461 寫入命令，及可寫入通信資料，此被輸入到命令控制部分 48 a。如圖 7 所示，可寫入通信資料包括說明寫入資料所到位置的起始位址資料（圖 7 中的起始位址），及欲被寫入的資料（圖 7 中的寫入資料）。

當含有一寫入命令 R X D 的輸入信號被藉由串列通信介面 48 而接受時，命令控制部分 48 a 輸出命令資料以移除防寫保護（W P 設定移除的命令資料）到控制暫存器 48 e。命令控制部分 48 a 亦輸出起始位址資料的最高階段位元 A 1 2 到位址暫存器 48 b，且輸出一邏輯 1 到 A N D 邏輯電路 48 c。而且，命令控制部分 48 a 輸出可寫入通信資料到 E E P R O M 46 的位址解碼器 46 a。

在此，當最高階段位元 A 1 2 是 0 時，B A N K 0 是被指為寫入的 R O M 面積，且當最高階段位元 A 1 2 是 1 時，B A N K 1 被指為寫入的 R O M 面積。

在本實施例中，E E P R O M 46 可以包含兩個或更多的記憶體組。在超過兩個記憶體組的情形中，最高階的兩個或更多位元可以被用以指出可應用的記憶體組。

控制暫存器 48 e 被預先設定成防寫模式且正常地輸

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

約

五、發明說明(25)

出邏輯，以指出防寫模式到 A N D 邏輯電路 4 8 d。然而，當指出移除防寫保護的命令資料（W P 設定移除命令資料），是被從命令控制部分 4 8 a 輸入時，指出防寫保護之移除的邏輯 1 是被輸出到 A N D 邏輯電路 4 8 d。

當一邏輯 1 被經由指示 B A N K 1 的位址暫存器輸出且控制暫存器 4 8 e 發出邏輯 1 以移除防寫保護時，A N D 邏輯電路 4 8 d 輸出一邏輯 1 到 A N D 邏輯電路 4 8 c。

當命令控制部分 4 8 a 發出邏輯 1 且邏輯 1 被從 A N D 邏輯電路 4 8 d 輸入時，A N D 邏輯電路 4 8 c 輸出邏輯 1 到 E E P R O M 4 6 的 W P 端點。在所有其他時間，A N D 邏輯電路 4 8 c 輸出邏輯 0。當一邏輯 1 被輸入到 E E P R O M 4 6 的 X W P 端子時，防寫被移除（W P - O F F）。當一邏輯 0 被輸入到 E E P R O M 4 6 的 X W P 端子時，防寫被維持（W P - O N）。

X W P 端子是 E E P R O M 4 6 的防寫端子，且資料寫入成爲有效或無效在此端子。當 X W P 是 0 時（L O W），資料寫入到 E E P R O M 是無效的，且防寫模式被設定。當 X W P 是 1（H I G H）時，資料寫入到 E E P R O M 是有效的，且防寫模式未被設定。

在 B A N K 0 與 B A N K 1 之間的切換在 E E P R O M 4 6 是被藉由位址解碼器 4 6 a 根據包含在可寫入通信資料中的最高階位元 A 1 2 而完成。而且，

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(26)

用於讀出的記憶體組選擇是被以相同方式如使用最高階位元 A 1 2 的資料寫入而執行。亦即，記憶體組選擇可以被藉由 E E P R O M 4 6 位址解碼器 4 6 a 根據包含在可寫入通信資料中的最高階位元 A 1 2 而執行，此通信資料是被從命令控制部分 4 8 a 輸入。

在圖 7 中，顯示 1 3 位元寬的位址匯流排之一範例，但是藉由最高階位元的記憶體組選擇可以被以相同方式執行用於超過 1 3 位元或小於 1 3 位元。

在上述 E E P R O M 4 6 及串列通信介面 4 8 結構中，E E P R O M 4 6 B A N K 0 修正資料總是被保護，而 B A N K 1 修正資料可以被根據 R X D 信號重新寫入。而且，B A N K 1 0 或 B A N K 1 任一個均可以被選擇出來以讀取修正資料。

藉由串列通信介面 4 8 的直接連接所作的 E E P R O M 4 6 控制是被描述如上。然而，如圖 6 所示，E E P R O M 4 6 可以被以相同方式控制藉由串列通信介面 4 8 到 E E P R O M 4 6 經由介於中間的控制部分 4 5 之連接。明確地，從串列通信介面 4 8 到 E E P R O M 4 6 的各控制信號是被經由控制部分 4 5 以相同方式簡單輸入到 E E P R O M 4 6 作為直接連接。從 E E P R O M 4 6 讀取的修正資料是藉由連接在 E E P R O M 4 6 與串列通信介面 4 8 之間的控制部分 4 5 被分支到 L E D 驅動器 I C ' s 4 4 的移位暫存器 4 0 2。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(27)

而且，被串列通信介面48所接收的RXD信號可以被從一外部控制器（未顯示）而輸入。如圖6所示，例如從EEPROM 46所讀取的修正資料之資料可以被藉由串列通信介面48傳送到外部控制器作為TXD信號。

在上述圖6的顯示裝置實施例中，影像資料，垂直同步信號Vsync，及水平同步信號Hsync是經由一影像資料輸入部分（未顯示）輸入到控制部分47。輸入的影像資料是被從命令控制部分47傳送到LED驅動器IC44修正電路49。而且，垂直同步信號Vsync及水平同步信號Hsync是輸入到控制部分45，修正電路49及各LED驅動器IC44的驅動器部分43，及命令驅動器42。

控制部分45控制顯示裝置的各元件而與垂直同步信號Vsync及水平同步信號Hsync同步。而且，從EEPROM 46 BANK 0或BANK 1根據輸入信號到串列通信介面48所讀取的修正資料，是被根據控制部分45指令而相繼地傳送到移位暫存器402。在一列值的修正資料被傳送到移位暫存器402之後，資料是被經由對應的暫存器401輸入到個別修正電路49。明確地，對應於該影像資料的影像資料及修正資料是被輸入到修正電路49。輸入到修正電路49的影像資料是被藉由修正電路49根據修正資料修正。然後結果是被採用作為圖素程度資料，且被輸入到各驅動器部分43。基於修正過的影像資料（圖素程度資料），LED點矩陣41的

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(28)

規定LED列是被藉由共同驅動器42及各驅動器部分43照明以根據影像資料顯示影像。

在上述本發明影像顯示裝置之實施例中，儲存在EEPROM 46的BANK 0中之修正資料，例如在裝運時被在工廠寫入的修正資料，可以被維持而不會抹除。可以藉由使用者使用可再寫入的BANK 1以儲存被修改作為說明操作環境的修正資料。可以選擇任一修正資料以修正影像資料視要求而定。

而且，在本發明實施例的結構中，例如可以使用EEPROM的單一記憶裝置代替設置兩個例如ROM及EEPROM的裝置。因此，結構可以變得小巧。

在此實施例中，說明一具有防寫特性(WP功能)的EEPROM 46。寫入對唯讀的控制可以被達成對於一EEPROM而沒有WP功能藉由控制可寫入控制信號XWE的輸出狀態，此控制用於EEPROM寫入的時序。例如，對於一作用LOW可寫入脈衝的情形，當串列通信介面在防寫模式中時接受寫入命令，可以藉由設定XWE總是邏輯HIGH達成相同的防寫特性。

明確地，本發明是不被侷限於上述實施例的結構。假如此系統具有至少一個修正資料記憶部分的話就足夠了，且該修正資料記憶部分設有一防寫區域及一個可以寫入的區域。

對於在本發明大型LED顯示器上的影像顯示，最好是將整個影像分割成許多部份且在LED單元實行顯示。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(29)

例如，一大型 L E D 顯示，其中使用者已經設定第二記憶體組用於特定操作條件，可能需要在欲被取代的部份中的 L E D 單元。第二記憶體組可以被再寫入而僅調整用於取代的 L E D 單元，且可以輕易地完成用於使用者的操作條件之再調整。

再者，本發明是不被侷限於使用發光二極體的影像顯示裝置。

圖 8 是一方塊圖，概述具有影像資料修正部分的一影像顯示裝置，此部分從修正資料記憶部分讀取列修正資料，且每次它輸出一列修正影像資料。圖 8 中所示的影像顯示裝置設有：

- (a) 一顯示部分 6 1，是由配置在 m 列乘 n 行的矩陣中之多個發光裝置而製成；
- (b) 一垂直驅動器部分 6 2，此相繼地選定每列的顯示部分 6 1 及電源電流到各列；
- (c) 一水平驅動器部分 6 3，此係根據對應於所選定列的影像資料而供應驅動電流到各行的顯示部分 6 1；
- (d) 一影像資料修正部分 6 4，此根據在對於各圖素的發光裝置特性中之變化而修正外部輸入影像資料 (I M D A T A)，且輸出修正的資料到水平驅動器部分 6 3；及
- (e) 一修正資料記憶部分 6 6，此維持用於影像資料修正的修正資料。此系統的各元件之操作是被藉由一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(30)

控制部分 6 5 而控制。

影像資料修正部分 6 4 從修正資料記憶部分 6 6 經由控制部分 6 5 讀取修正資料 (C R D A T A) ，基於修正資料經由控制部分 6 5 而修正輸入的影像資料 (

I M D A T A) ，且輸出修正的影像資料到水平驅動器部分 6 3 。修正資料的整個 $m \times n$ 圖素不是一次全部讀取，而修正資料是被一次讀取一列 (n 圖素) 並聯與影像資料的一列輸出。

對於靜態影像的影像資料之情形，可以修正影像資料而不須提供任何緩衝記憶體。然而，對於影像移動的情形，最好是可以儲存一或兩列修正資料的緩衝記憶體用於防止在列之間的顯示時間滯後。例如，緩衝記憶體 6 0 可以被構成作為互連暫存器 6 0 1 及 6 0 2 的兩個階段。

例如，修正資料讀取可以下列方式進行。影像資料修正部分 6 4 設有緩衝器記憶體 6 0 ，而緩衝器記憶體是由互連暫存器 6 0 1 及 6 0 2 的兩個階段 (上及下) 而構成。當第一暫存器 6 0 1 輸出一列修正資料到修正電路 6 9 時，下一列的修正資料被讀取進入第二暫存器 6 0 2 中。當第一暫存器 6 0 1 完成輸出一列修正資料且第二暫存器 6 0 2 完成讀取一列修正資料時，第二暫存器 6 0 2 的內容是被傳送到第一暫存器 6 0 1 。

可以使用僅用於資料的一顯示行值 (n 圖素乘上用於一圖素 (a) 的位元) 之 D 正反器的陣列，例如，作為第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(31)

一暫存器 601 及第二暫存器 602。為簡化修正資料輸入寫入，最好是將第二暫存器 602 的正反器以一主從順序連接而形成一移位暫存器。在此結構中，輸入到在第二暫存器 602 左端的正反器被相繼地傳送到（移位到）右側與時鐘（CLK）時序同步，且資料因此被讀取進入第二暫存器。因此，不需要分支到各行用於修正資料輸入的匯流排線，且供應時鐘信號到各正反器的配線是必要的。

圖 9 是一方塊圖，顯示圖 8 的影像顯示裝置之詳細結構。首先，說明各部分的結構。為顯示部分的一 LED 點矩陣 71 是被由配置在 m 列乘 n 行的矩陣中之 LEDs 所組成。位在各列中的所有 LED 之陽極是被連接到一共同電源線，位在各行的所有 LED 之陰極是被連接在一起於一電流線上。為垂直驅動器部分的一共同驅動器 72 包含一電流切換電路，設有 m 切換電路及相關的電流源。共同的驅動器 72 藉由將共同電源線連接到電流線而供應電流到接於共同電源線之 LEDs。為水平驅動器部分的驅動器電路 73 包含固定電流控制電路，此電路控制驅動電流開及關到各行，係根據從修正電路 79 所輸出的影像資料之圖素程度寬度。

影像資料修正部分是由修正電路 79 所組成，此電路修正且相繼地一次一列輸出影像資料，且暫存器 701 及移位暫存器 702，這些暫存器為緩衝器記憶體以儲存修正資料。各個暫存器 701 及移位暫存器 702 具有正反器對應於用於一行圖素的位元之數目。而且，暫存器

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

號

五、發明說明(32)

701的各正反器是被連接到在移位暫存器702中的其對應正反器。控制部分是被由控制電路77(CTL)及一直接記憶存取控制器(DMAC)75所組成。為修正資料記憶部分的ROM76,包含如EEPROM的記憶體。由於在LED點矩陣71中各LED的發光特性之變化,所以用於修正亮度差異的亮度修正資料是被儲存在ROM76中。修正資料是資料用以根據各圖素及各色彩控制驅動電流到各LED。用以控制LED照明時間或照明時間與驅動電流之組合,而非僅驅動電流而已的資料亦是合適的資料。

驅動器電路73、修正電路79、暫存器701及移位暫存器702是被設置用於LED點矩陣71的各行,且被包含在用於各行($k=1$ 到 n)之LED驅動器IC(k)之內。用於各行的移位暫存器702是被連接在一起以允許資料移位。而且,欲減少LED驅動器IC's、驅動器電路等的數目,可以組合適當數目的行進入一LED驅動器IC。

可以執行從修正資料ROM76的寫入及讀取無關於經由為一串列通信介面的SCI78之影像資料傳送。亦可以藉由連接到ROM76使用直接傳送法執行到ROM76的寫入,或經由不同形式的介面及平行匯流排。當資料欲被寫入到ROM76而修正資料被讀取從ROM76時,藉由DMAC75所傳送的資料被中斷,且經由SCI78所接收的資料被提供優先。如此允許用

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (33)

於控制 R O M 7 6 存取的競爭。

在此形式的實施例中之影像資料的流動是如下方式而進行的。影像資料 (I M D A T A) 是被輸入到 C T L 7 7 且被分配到修正電路 7 9 。在每列的影像資料被藉由修正電路 7 9 修正之後，它被輸出到驅動器電路 7 3 。

其次，參考圖 1 0 的時序圖說明修正資料的流動。為求簡化，圖 1 0 說明以 # 0 到 # 2 這樣順序之三共同電源線的照明情形。

列 # 0 修正資料開始以被讀取進入到移位暫存器 7 0 2 ，當垂直及水平影像時序資料 V s y n c 及 H s y n c 被輸入到 C T L 7 7 時。輸入到 C T L 7 7 的 V s y n c 是被傳送到共同驅動器作為 L I N E A D R 信號，且 H s y n c 是被傳送到驅動器電路 7 3 及修正電路 7 9 作為 B L A N K 信號。

- (1) 首先，C T L 7 7 輸入到 D M A C 7 5 起始位址 (ADDRESS) 用於讀取列 # 0 的修正資料從 R O M 7 6 。 D M A C 7 5 將用於讀取的起始位址經由資料輸入輸出匯流排 D I O 寫入到 R O M 7 6 ，而發出一可寫入信號 X W E 到 R O M 7 6 。如圖 1 1 所概示，用於從 R O M 7 6 讀取的起始位址指出修正資料的開始位址，在 R O M 記憶圖之內對應於所選定的列。C T L 7 7 發出起始位址用於讀取修正資料對應於從 V s y n c 與 H s y n c 所決定

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

結

五、發明說明(34)

的列數。

(2) 在寫入用於讀取的起始位址之後，D M A C 7 5 從 R O M 7 6 經由資料匯流排 D I O 讀取列 # 0 修正資料，而發出一可讀取信號 X O E。R O M 7 6 相繼地輸出修正資料對應於在 X O E 上的 L O W 脈衝記數。

(3) 讀取進入 D M A C 7 5 的列 # 0 修正資料 (C R D A T A) 是被傳送到在驅動器 I C 7 4 (k) 之內的移位暫存器 7 0 2。修正資料是被相繼地傳送到移位暫存器 7 0 2 中，藉由一次移位一位元以同步於時鐘 C L K。

當列 # 0 修正資料被讀取進入移位暫存器 7 0 2 中時，暫存器 7 0 1 將最後一系列的列 # 2 保持為修正資料。維持在暫存器 7 0 1 中的列 # 2 修正資料是被輸出到驅動器電路 7 3，且當修正資料被維持在暫存器 7 0 1 中時，列 # 2 L E D s 被照明。

當下一個 H s y n c 脈衝被輸入時，一閃鎖信號 (L A T C H) 被從 D M A C 7 5 發出到暫存器 7 0 1，儲存在移位暫存器 7 0 2 中的列 # 0 修正資料是一次全被傳送到暫存器 7 0 1，且啟動列 # 0 L E D 照明。接著，用於讀取列 # 1 修正資料的起始位址是被從 C T L 7 7 輸入到 D M A C 7 5。以如上述相同的方式，D M A C 7 5 讀取列 # 1 修正資料從 R O M 7 6 且將它寫入到移位暫存

五、發明說明 (35)

器 7 0 2 中。

以此方式，當上一列被照明時，則完成用以修正欲被照明的下一列之各圖素的資料輸入。輸入到移位暫存器 7 0 2 的修正資料被傳送且被維持在暫存器 7 0 1 中，就在從一列到下一列的切換照明之前。根據此維持的修正資料，修正電路 7 9 藉由補償在作用顯示列的各 L E D 中之亮度變化而修正影像資料。藉由連續重複這些操作，在整個顯示器上達成 L E D 亮度修正。

順便一提，修正資料到移位暫存器 7 0 中的傳送必須在用於照明一顯示列的時間之內完成。因此，如使用 L E D 單元而每行中沒有太多影像資料位元的大型螢幕 L E D 顯示器之影像顯示裝置，是適合用於實際上實行經由移位暫存器的資料傳送。

在此，一串列 E E R O M，其中資料被以串列方式讀出，是被稱為 R O M 7 6。但是，具有 n 位元位址及資料匯流排之 E E P R O M 也可以被使用作 R O M 7 6。此外，在 D M A C 7 5 與移位暫存器 7 0 2 之間的修正資料傳送是被經由串列匯流排而說明，但資料傳送亦可以被經由平行匯流排而執行。

對於全彩 L E D 顯示器的情形，各圖素是由三個 R G B 顏色的 L E D s 所組成。用於個別 R G B 顏色的影像資料可以被以如上述方式而修正。

上述實施例被呈現作為個別的實施例以使每個特性能夠容易了解。圖 1 及 2 所示的影像顯示裝置具有一切換電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(36)

路部分以連接發光裝置共同電源線到地面以放出累積電荷。圖5及6所示的影像顯示裝置被以一修正資料記憶部分構成，而具有儲存第一修正資料且禁止寫入到記憶體中的第一記憶體庫，及可被寫入的第二記憶體組。在圖8及9所示的影像顯示裝置中，每次一列修正過的影像資料是被從影像修正部分輸出到水平驅動器部分，下一列的修正資料是被從修正資料記憶部分讀取。然而，大部份理想的影像顯示裝置可以被藉由一個設有所有上述電路之裝置而實現。

關於本發明可以不背離其實質特性之精神的一些形式而具體實施，所以本實施例是說明性而非限制性的，由於本發明的範圍是被由附加的申請專利範圍所界定而非之前的說明，位於申請專利範圍的集合與範圍之內的所有變化，或是其集合與範圍之均等，皆因此必須由申請專利範圍所包括。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要(發明之名稱：影像顯示裝置及其操作方法)

影像顯示裝置設有發光裝置的點矩陣，驅動電路及切換電路。點矩陣是多個發光裝置被配置在一 m 列乘 n 行之矩陣中，且在各列中的各發光裝置之一端子是被連接到一共同電流源。驅動器電路控制發光裝置作用或不作用端視輸入照明信號而定。在作用狀態中，切換電路浮動共同電源線，且在不作用狀態中，將所有的共同電源線放電到接地。

英文發明摘要(發明之名稱：Image Display Apparatus and Its Method of Operation)

The image display apparatus is provided with a dot matrix of light emitting devices, driver circuitry, and switching circuitry. The dot matrix is a plurality of light emitting devices arranged in an m-line by n-column matrix, and one terminal of each light emitting device in each line is connected to a common source line. Driver circuitry controls light emitting devices active or inactive depending on an input illumination signal. In the active state, switching circuitry floats common source lines, and in the inactive state, discharges all common source lines to ground.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種影像顯示裝置，包含：

(a) 一點矩陣，具有多個發光二極體 (LEDs) 被配置在 m 列及 n 行的矩陣中，放置在各行中之各發光裝置的其中一端子被連接到個別的電流線，且放置在各行中之各 LED 的另一端子被連接到個別的共同電源線；

(b) 驅動器電路，用以控制啓動狀態，作用或不作用，端視輸入照明控制信號而定，且在作用狀態中，根據輸入顯示資料，經由各共同電源線的一端及各電流線導來控制導通；及

(c) 一切換電流部分，用以在作用狀態中使各共同電源線的另一端未接地，以及在不作用狀態中使各共同電源線的另一端接地。

2. 如申請專利範圍第 1 項之影像顯示裝置，其中切換電路部分係多個被連接在各共同電源線與接地之間的開關。

3. 如申請專利範圍第 1 項之影像顯示裝置，其中切換電路部分是被照明控制信號所控制的，其控制 LED 的狀態為照明開啓或照明關閉，在照明控制信號的照明開啓狀態中，切換電路部分使共同電源線與接地斷開，且在照明關閉狀態中，其使共同電源線連接到接地。

4. 如申請專利範圍第 2 項之影像顯示裝置，其中切換電路部分是被照明控制信號所控制的，其控制 LED 的狀態為照明開啓或明照關閉，在照明開啓狀態中，切換電路部分的開關被關閉，以使共同電源線與接地斷開，而在

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

照明關閉狀態中，切換電路部分的開關被打開，以使共同電源線直接到接地。

5．如申請專利範圍第1項之影像顯示裝置，其中對於用以使LED啟動之邏輯LOW照明控制信號來說，切換電路部分使共同電源線與接地斷開，而對用以使LED不啟動之邏輯HIGH照明控制信號來說，切換電路部分使共同電源線連接到接地。

6．如申請專利範圍第1項之影像顯示裝置，其中驅動器電路設有一電流源切換電路，其具有對應於各共同電源線的m切換電路，並且在作用狀態中，電流源切換電路使由輸入位址信號所選擇之共同電源線連接到電流源。

7．如申請專利範圍第6項之影像顯示裝置，其中驅動器電路設有一固定電流控制電路部分，其具有記憶電路，以儲存依序輸入之顯示資料的n組圖素等級資料，並且在作用狀態中，固定電流控制電路部分使相關的電流線處於導通狀態中，用於對應於儲存在各記憶體電路中之圖素等級資料的圖素等級度寬度。

8．一種影像顯示裝置的操作方法，藉由照明控制信號來控制配置於m列乘n行之矩陣中的各LED之照明開啓或關閉的狀態，且其中

在照明關閉狀態中，用於LED之共同電源線是被連接至接地，以使那些線路放電至接地。

9．如申請專利範圍第8項之影像顯示裝置的操作方法，其中配置在m列乘n行矩陣中之各LED的其中一端

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

子被連接到一電流線，而放置在各列中之各 L E D 的另一端子則被連接到個別的共同電源線，且共同電源線藉由開關而被連接到接地，以使那些線放電。

10. 如申請專利範圍第 8 項之影像顯示裝置的操作方法，其中共同電源線被連接到一切換電路部分，此切換電路部分照明控制信號所控制，其控制 L E D 照明的狀態為照明開啓或照明關閉，在照明控制信號開啓狀態中，共同電源線與接地斷開，且在照明關閉狀態中，共同電源線被連接到接地。

11. 如申請專利範圍第 10 項之影像顯示裝置的操作方法，其中切換電路部分對於用以使 L E D 啓動之邏輯 L O W 照明控制信號來說，使共同電源線與接地斷開，而對於用以使 L E D 不啓動之邏輯 H I G H 照明控制信號來說，使共同電源線連接到接地。

12. 一種影像顯示裝置，包含：

(a) 一為圖素元件之 L E D s 的顯示部分被配置在 m 列乘 n 行的矩陣中；

(b) 一修正資料記憶體部分，該部分儲存對應於用於各圖素之 L E D 的修正資料，設有第一記憶體庫，其禁止寫入到記憶體且保持預存的第一修正資料，以及設有一第二記憶體庫，其允許寫入到記憶體；及

(c) 控制及驅動器電路，根據修正資料來修正輸入影像資料，且使用所修正的影像資料而在該顯示部分上顯示一影像。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

1 3 . 如申請專利範圍第 1 2 項之影像顯示裝置，其中該修正資料記憶體部分是可電抹除及可寫入的非揮發性記憶體。

1 4 . 如申請專利範圍第 1 2 或 1 3 項之影像顯示裝置，其中該控制及驅動器電路設有一通信控制部分以控制修正資料記憶體部分，且此通信控制部分控制修正資料記憶體部分，用以將與該第一修正資料不同的第二修正資料寫入到第二記憶體組中。

1 5 . 如申請專利範圍第 1 2 或 1 3 項之影像顯示裝置，其中該控制及驅動器電路設有一通信控制部分以控制修正資料記憶體部分，且此通信控制部分控制修正資料記憶體部分，以禁止寫入資料到第一記憶體組。

1 6 . 如申請專利範圍第 1 2 或 1 3 項之影像顯示裝置，其中該控制及驅動器電路設有一通信控制部分以控制修正資料記憶體部分，且此通信控制部分控制修正資料記憶體部分，用以將與該第一修正資料不同的第二修正資料寫入到第二資料庫中，並禁止寫入資料到第一記憶體組中。

1 7 . 如申請專利範圍第 1 2 項之影像顯示裝置，其中修正資料記憶體部分的可寫入第二記憶體組也可以被設定為禁止寫入。

1 8 . 如申請專利範圍第 1 2 項之影像顯示裝置，其中該修正資料記憶體部分儲存用於對應於各圖素之 L E D 的位址及修正資料作為修正資料，且第一及第二記憶體組

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

被位址的高階位元所辨識。

19. 如申請專利範圍第12項之影像顯示裝置，其中該影像顯示裝置將整個影像資料分割成部份且顯示一部份。

20. 如申請專利範圍第12項之影像顯示裝置，其中為各圖素之LED修正亮度變化的資料被儲存在修正資料記憶體部分的第一記憶體組中。

21. 一種影像顯示裝置，包含：

(a) 一多個LEDs之發光裝置的顯示部分，被配置在一m列乘n行的矩陣中；

(b) 一垂直驅動器部分，用以為各列選擇該顯示部分之各連續列及電源電流；

(c) 一水平驅動器部分，用以將驅動電流供應到對應於選定列的影像資料之顯示部分的各行；

(d) 一影像資料修正部分，用以根據儲存在修正資料記憶體部分中之修正資料來修正外部輸入的影像資料，將修正過的資料輸出到水平驅動器部分，且從修正資料記憶部分讀出一列修正資料，每一次，一列修正過的影像被輸出到水平驅動器部分；及

(e) 一修正資料記憶體部分，用以儲存修正資料，以便為各圖素的LED特性變化修正外部輸入的影像資料。

22. 如申請專利範圍第21項之影像顯示裝置，其中該影像資料修正部分設有緩衝器記憶體，以儲存至少一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

列的修正資料。

2 3 . 如申請專利範圍第 2 2 項之影像顯示裝置，其中當該影像資料修正部分將一列修正過的影像資料輸出到水平驅動器部分時，該影像顯示資料修正部分從修正資料記憶體部分讀取下一列的修正資料。

2 4 . 如申請專利範圍第 2 2 項之影像顯示裝置，其中緩衝器記憶體設有移位暫存器，且其特徵在於直接藉由經由各移位暫存器連續地一次移位一位元來讀取修正資料。

2 5 . 如申請專利範圍第 2 2 之影像顯示裝置，其中緩衝記憶體包含兩級的互連暫存器，當第一暫存器輸出一列修正資料時，第二暫存器讀取下一列的修正資料，且第二暫存器將修正資料傳送到第一暫存器，每次一列的修正資料輸出及讀取係完整的。

2 6 . 如申請專利範圍第 2 5 項之影像顯示裝置，其中第二暫存器是移位暫存器，且其特徵在於直接藉由連續一次移位一位元地讀取資料。

2 7 . 如申請專利範圍第 2 1 項之影像顯示裝置，其中該影像顯示裝置將整個影像資料分割成部份且顯示一部份。

2 8 . 如申請專利範圍第 2 1 項之影像顯示裝置，其中為 L E D s 的發光裝置是三色，紅、綠及藍 (R G B) L E D s 。

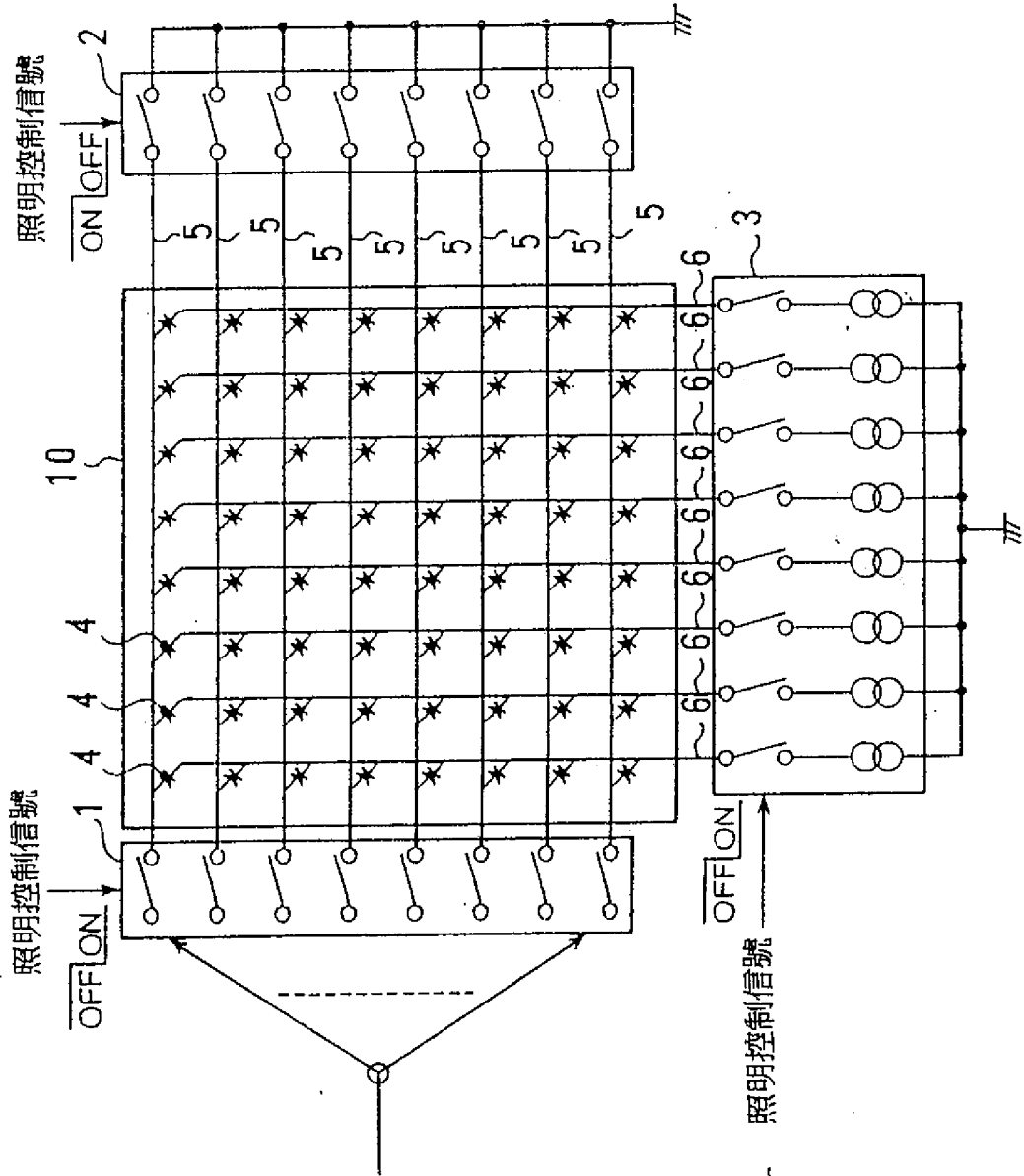
(請先閱讀背面之注意事項再填寫本頁)

裝

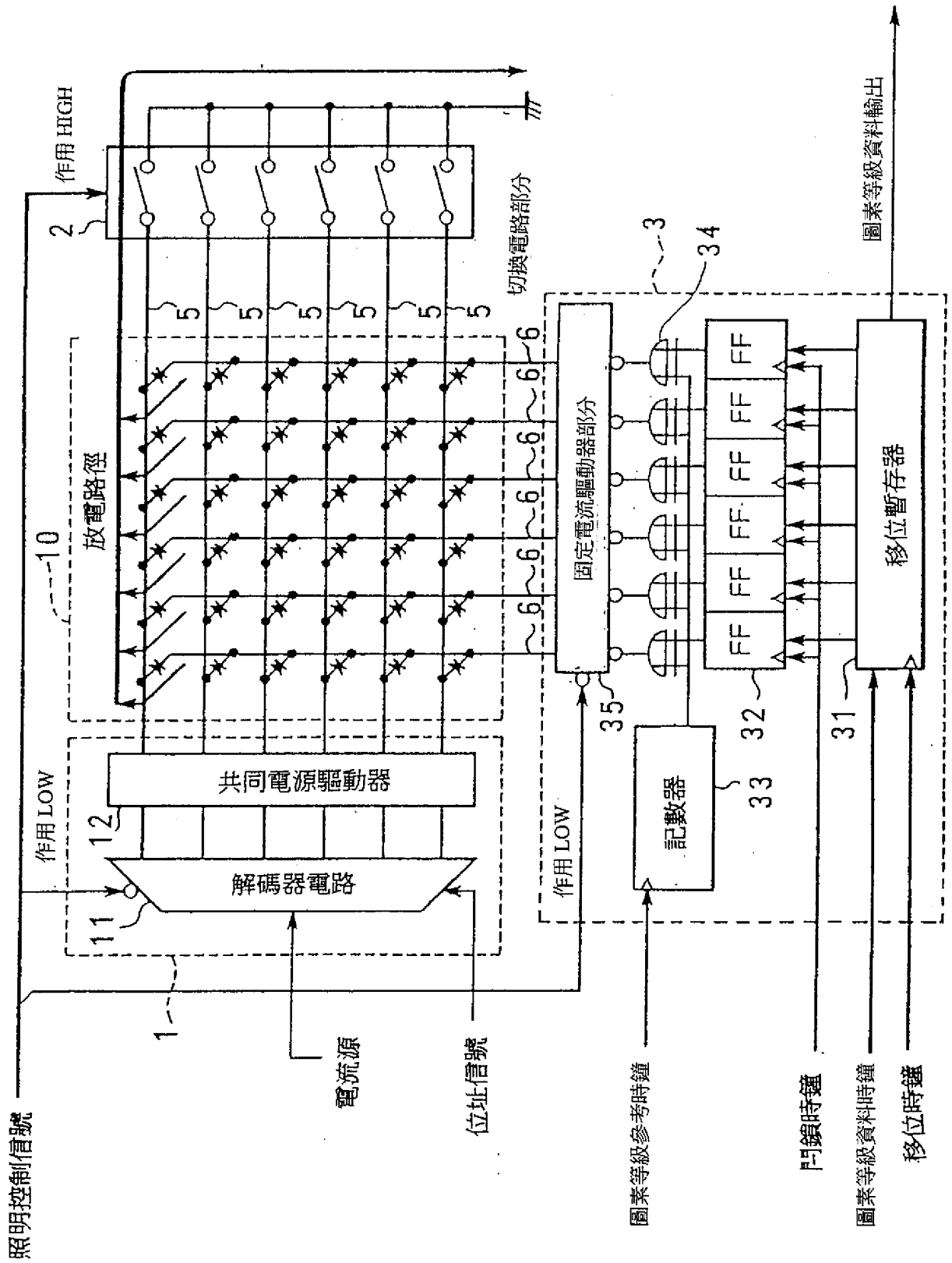
訂

線

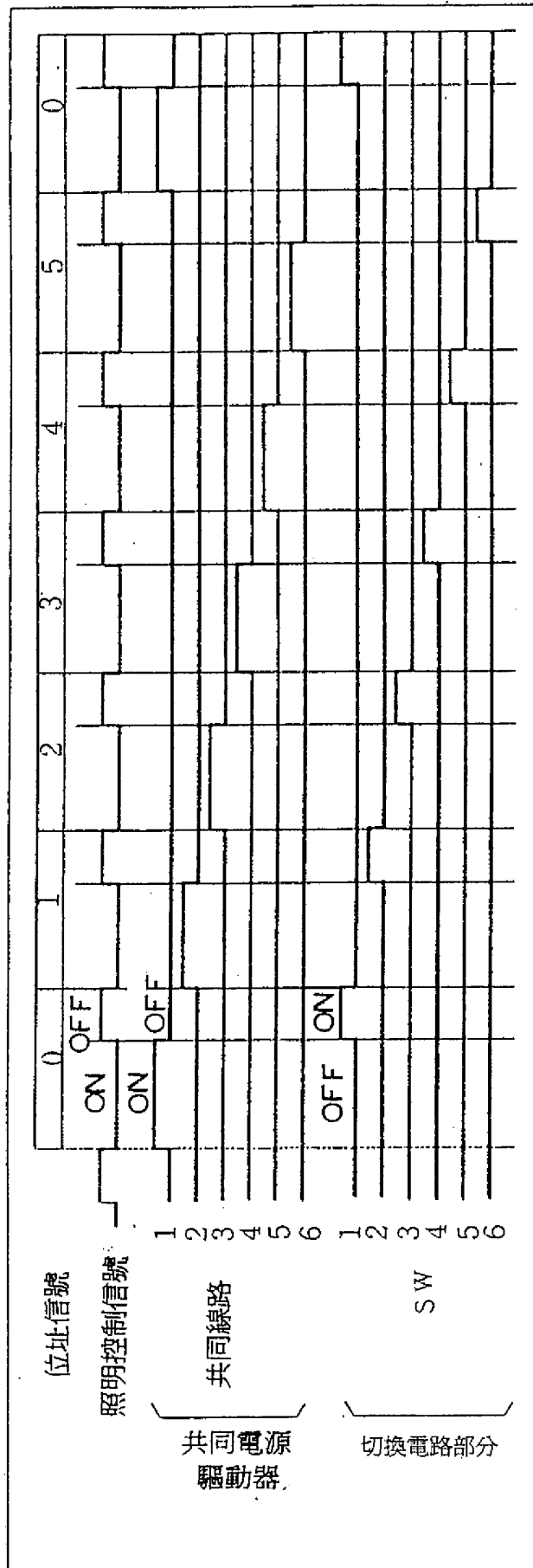
第 1 圖



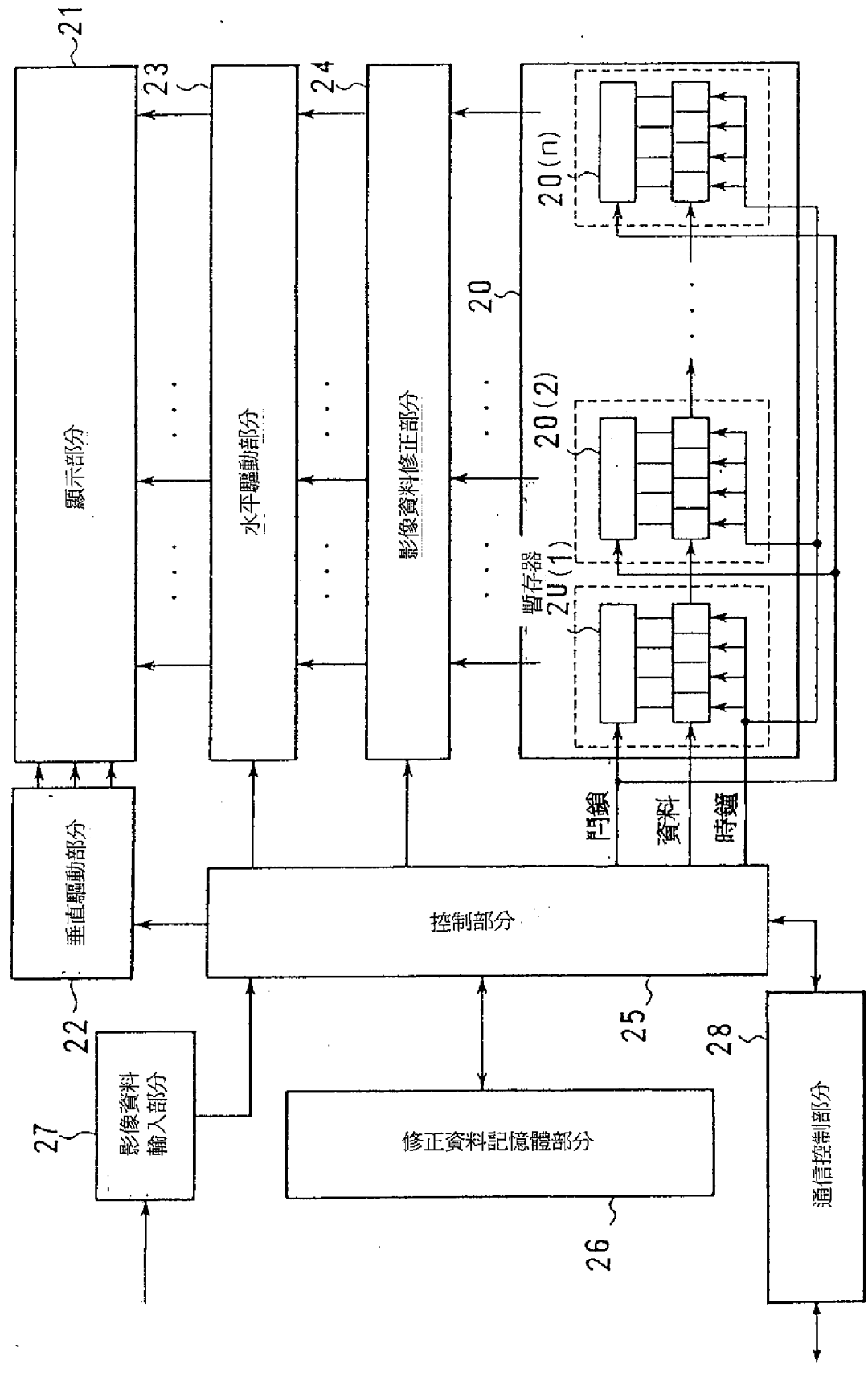
第 2 圖



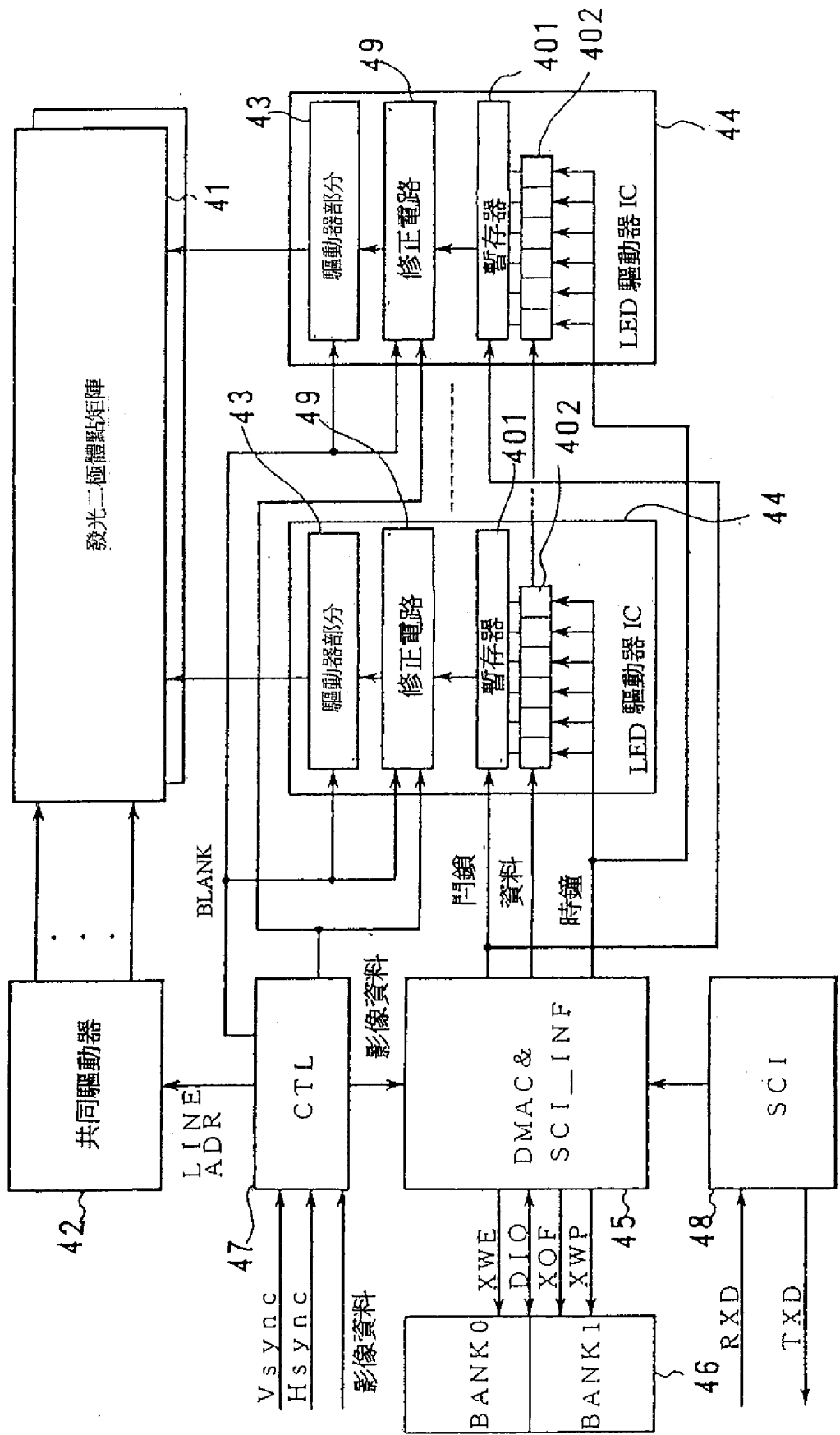
第4圖



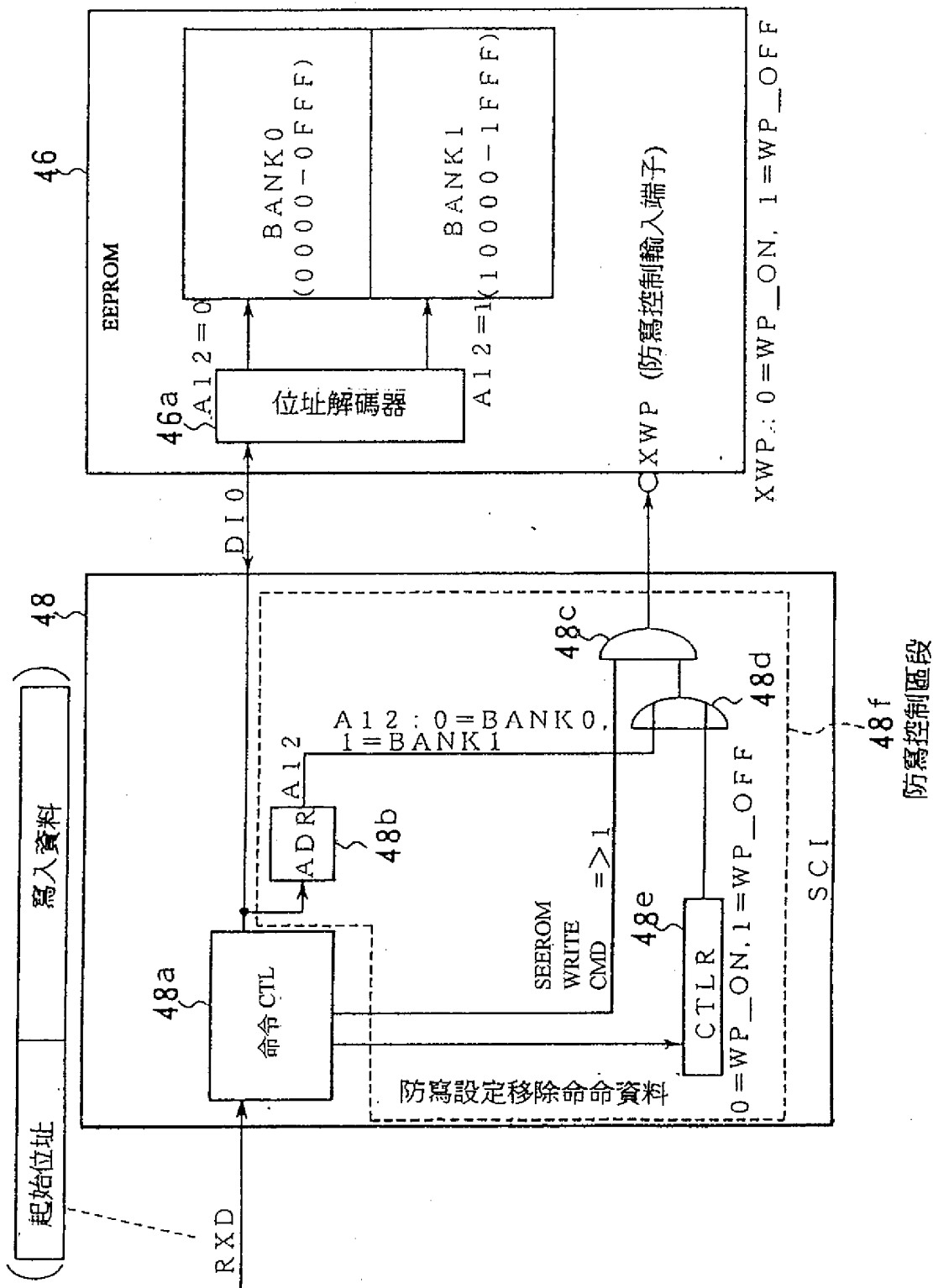
第 5 圖



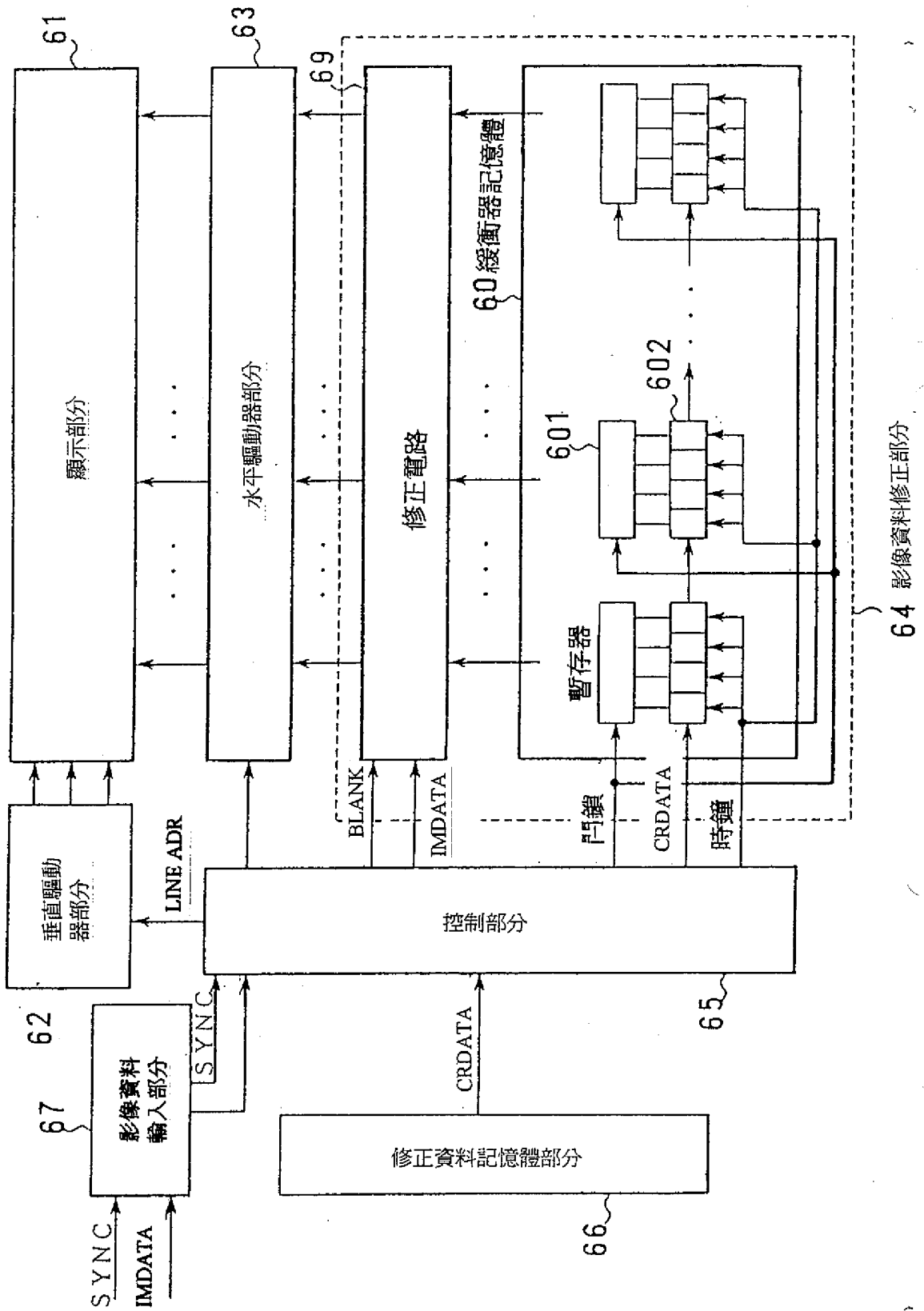
第 6 圖



第7圖

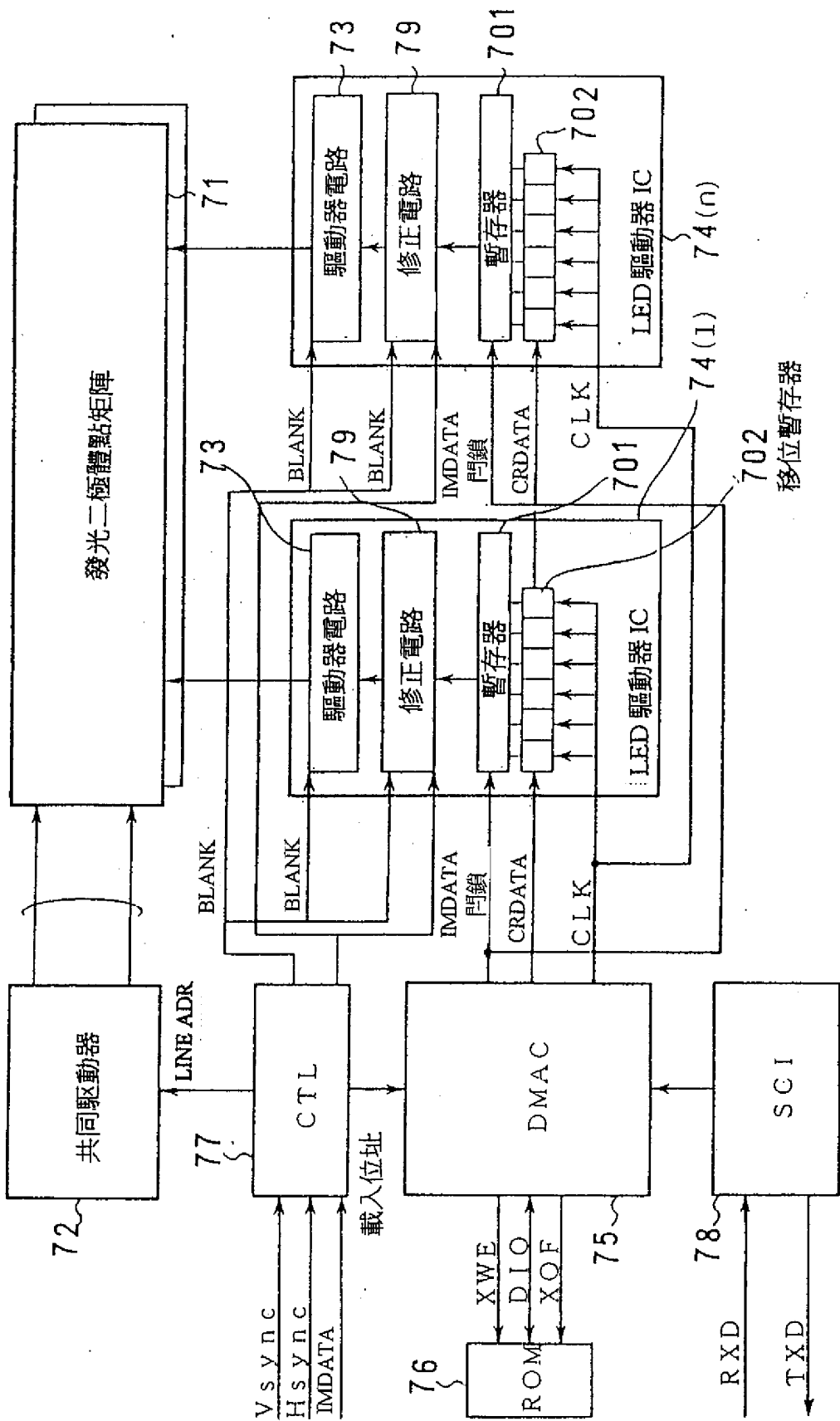


第 8 圖



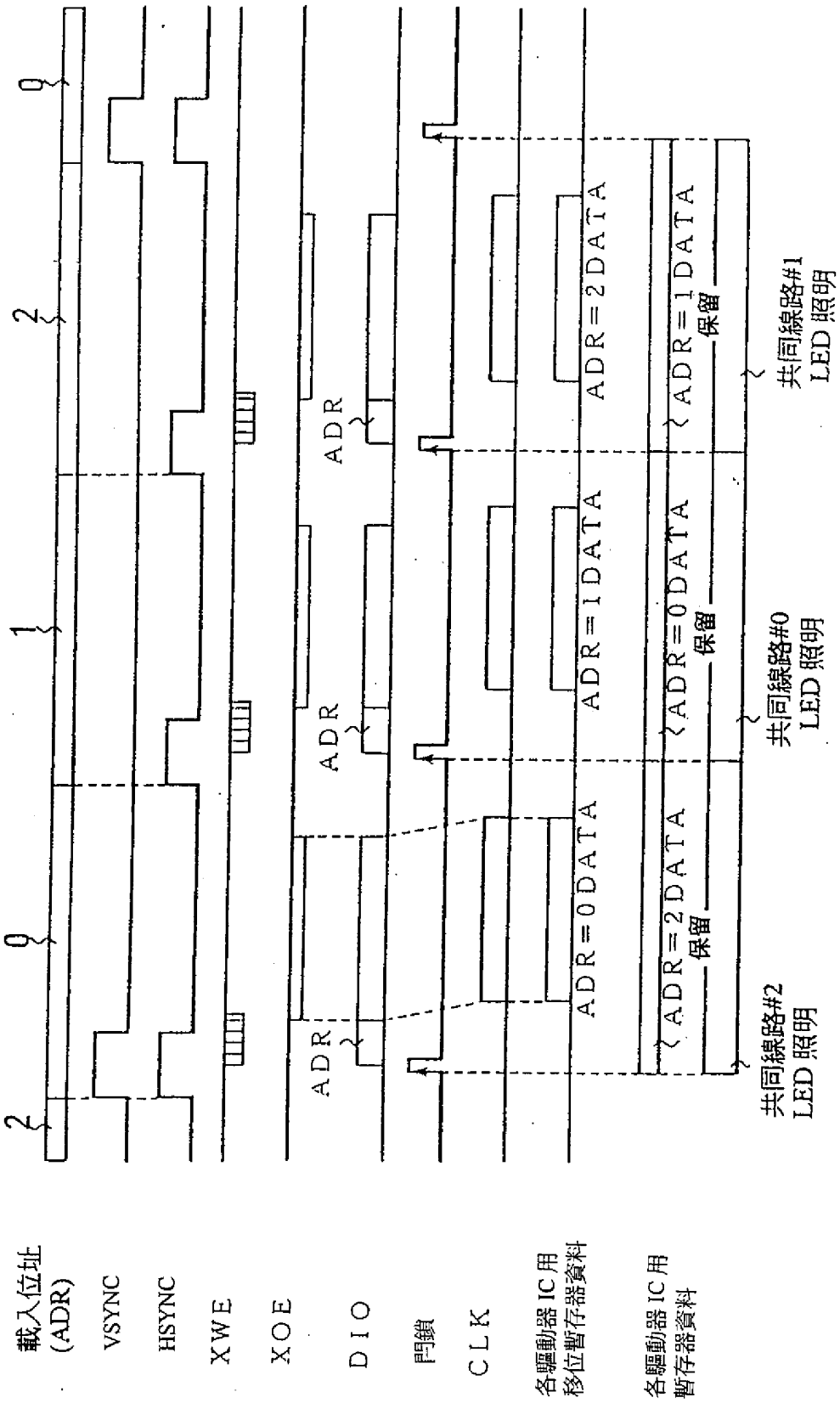
64 影像資料修正部分

第9圖

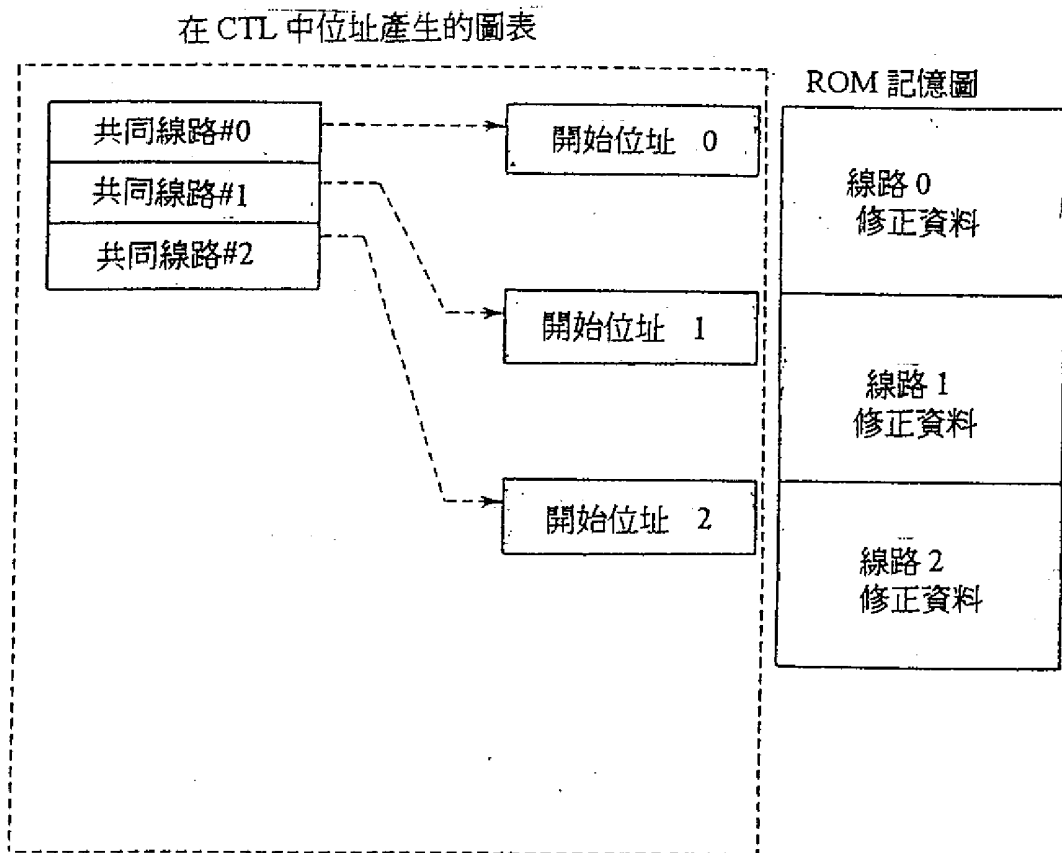


第 10 圖

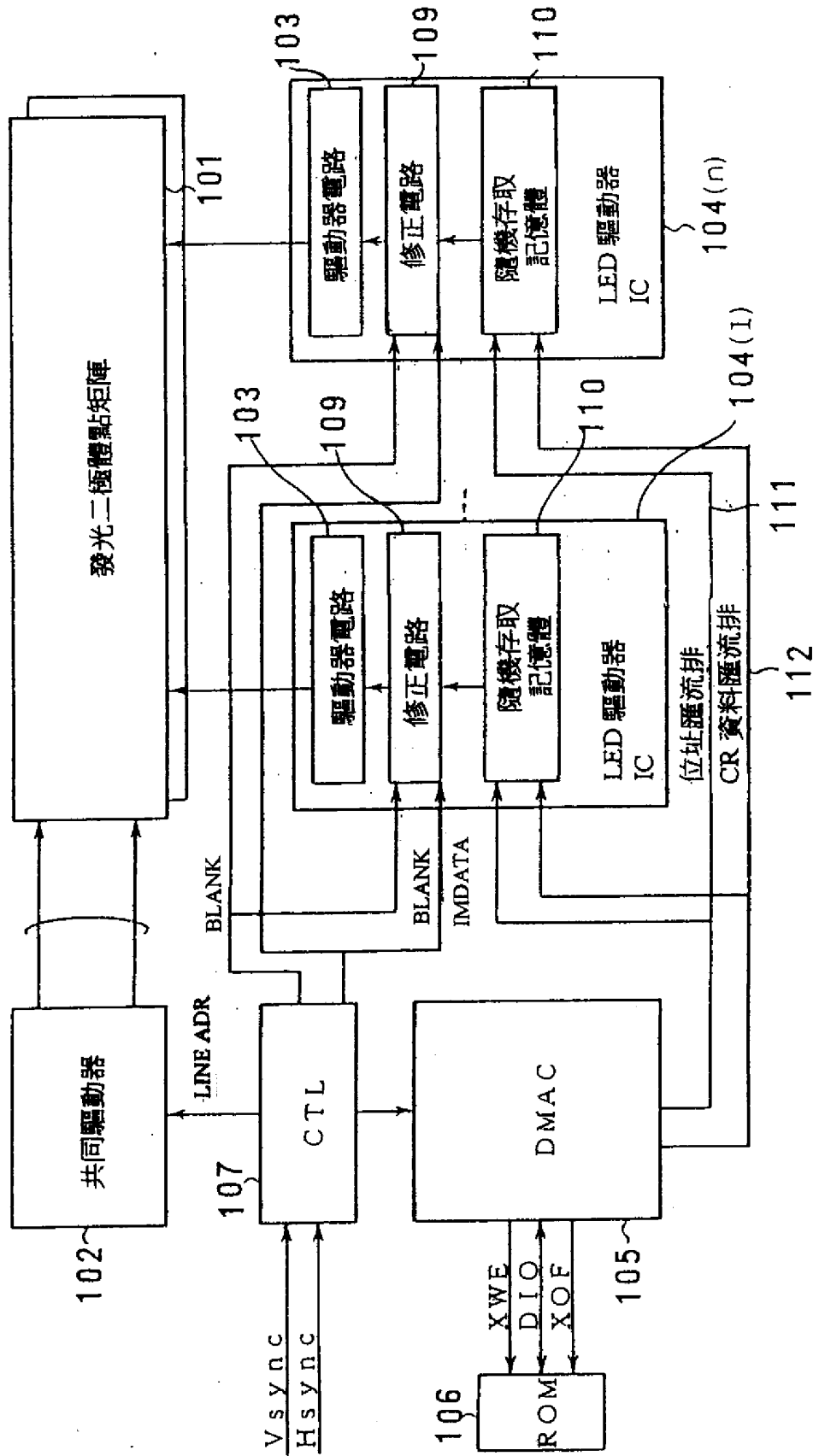
動態點修正控制時序圖



第 11 圖



第 12 圖



修正本 90年7月19日
補充

申請日期	89年7月4日
案號	89113250
類別	G09F 9/00

(以上各欄由本局填註)

A4
C4
公告本

發明專利說明書 (修正本)
新 型

一、發明 名稱	中 文	影像顯示裝置及其操作方法 468143
	英 文	Image display apparatus and its method of operation
二、發明 創作人	姓 名	(1) 辻隆平
	國 籍	(1) 日本
	住、居所	(1) 日本國德島縣阿南市上中町岡一〇二-二
三、申請人	姓 名 (名稱)	(1) 日亞化學工業股份有限公司 日亜化学工業株式会社
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國德島縣阿南市上中町岡四九一番地 一〇〇
	代 表 人 姓 名	(1) 小川英治

裝 訂 線

經濟部智慧財產局員工消費合作社印製