



(43) 国際公開日
2004 年 11 月 18 日 (18.11.2004)

PCT

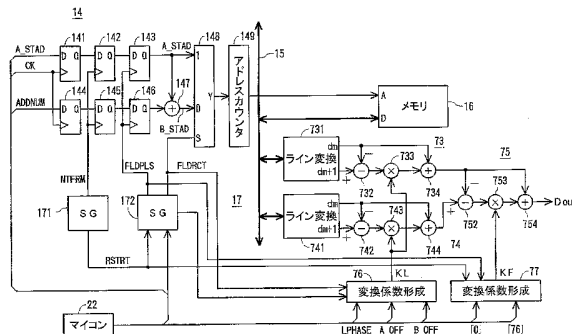
(10) 国際公開番号
WO 2004/100544 A1

- | | | |
|----------------------------|---|--|
| (51) 国際特許分類7: | H04N 7/01 | (72) 発明者; および |
| (21) 国際出願番号: | PCT/JP2004/005028 | (75) 発明者/出願人(米国についてのみ): 久米 勉 (KUME, Tsutomu) [JP/JP]. 山田 徳一郎 (YAMADA, Tokuichiro) [JP/JP]. |
| (22) 国際出願日: | 2004 年4 月7 日 (07.04.2004) | (74) 代理人: 中村 友之 (NAKAMURA, Tomoyuki); 〒1050001 東京都港区虎ノ門 1 丁目 2 番 3 号虎ノ門第一ビル 9 階 三好内外国特許事務所内 Tokyo (JP). |
| (25) 国際出願の言語: | 日本語 | (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, |
| (26) 国際公開の言語: | 日本語 | |
| (30) 優先権データ: | 特願2003-132726 2003 年5 月12 日 (12.05.2003) JP | |
| (71) 出願人(米国を除く全ての指定国について): | ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP). | |

〔続葉有〕

(54) Title: IMAGE DATA CONVERSION METHOD, CONVERSION CIRCUIT, AND DIGITAL CAMERA

(54) 発明の名称: 画像データの変換方法および変換回路と、電子カメラ



22...MICROCOMPUTER
149...ADDRESS COUNTER
16...MEMORY
731...LINE CONVERSION

741...LINE CONVERSION
76...CONVERSION COEFFICIENT CREATION
77...CONVERSION COEFFICIENT CREATION

(57) Abstract: An image data method conversion circuit offering smooth motion. There are provided a memory (16) into which moving picture image data of the NTSC method is written and a memory controller (14) for acquiring from the memory (16) a signal necessary to create image data of the odd number fields and the even number fields in the PAL method. There are provided line interpolation processing circuit (73, 74) for converting the acquired image data into first and second image data of the line frequency in the PAL method. Among the first and the second image data, image data on the odd number fields are mixed with a predetermined ratio and output as odd number field image data in the PAL method while image data on the even number fields are mixed with a predetermined ratio and output as even number field image data in the PAL method by a frame interpolation processing circuit (75). The mixing ratio is modified for each field period in the PAL method by a coefficient creation circuit (77).

(57) 要約: 動きのスムーズな画像データ的方式変換回路である。NTSC方式の動画の画像データが書き込まれるメモリ(16)と、メモリ(16)から、PAL方式における奇数フィールドおよび偶数フィールドの画像データを作成するのに必要な信号を取り出すメモリコントローラ(14)を設ける。取り出した画像データをPAL方式におけるライン周波数の第1および第2の画像データに変換するライン補間処理回路(73)、(74)を設ける。第1および第2の画像データのうち、奇数フィールドの画像データを所定の割合いで混合してPAL方式における奇数フィールドの画像

[続葉有]



SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG,
CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が
可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL,
SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG,
KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY,
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

データとして出力するとともに、偶数フィールドの画像データを所定の割合で混合してPAL方式における偶
数フィールドの画像データとして出力するフレーム補間処理回路（75）と、混合する割合をPAL方式にお
けるフィールド期間ごとに変更する係数形成回路（77）とを設ける。

明細書

画像データの変換方法および変換回路と、電子カメラ

5 技術分野

この発明は、動画の撮影・再生機能を有する電子カメラに関し、特に画像データをNTSC方式からPAL方式へ方式変換する技術に関する。

背景技術

- 10 デジタルスチルカメラは、撮像する画像や撮像結果の画像を確認できるようにするため、LCD (Liquid Crystal Display) モニタを備えているものが多い。また、ビデオ出力端子を備え、外部のテレビ受像機などに画像を表示することのできるデジタルスチルカメラも多い。

- さらに、デジタルスチルカメラとして、静止画だけでなく動画を撮像
15 することのできる機種もある。そして、デジタルスチルカメラが動画の撮像を行う場合には、パーソナルコンピュータで見ることを考慮して、VGA (Video Graphics Array) サイズ (横 640 ドット×縦 480 ドット) で、NTSC方式で記録することが多い (例えば、特開平 5-122663 号、特開平 8-172609 号公報および特開 2001-3
20 13896 号公報参照)。

- ところで、ビデオカメラ (テレビカメラ) においては、第 7 A 図の上側に示すように、CCD (Charge Coupled Device) イメージセンサは 1 フィールド期間ごとに 1 フィールド期間分ずつ撮像を行い、CCD イメージセンサからは 1 フィールド期間ごとに 1 フィールド期間分ずつ
25 画像データが出力される。そして、その画像データが処理され、第 7 A

図の下側に示すように、ビデオ信号としてカメラから1フィールド期間ごとに1フィールド期間分ずつ連続して出力される。

なお、第7A図乃至第7B図において、数字1、2、3、・・・は、任意の連続するフレームに付けた通し番号である。また、数字に添え字Aを付けた符号は、その数字の示すフレームに含まれる奇数フィールドの番号を示し、添え字Bを付けた符号は偶数フィールドの番号を示す。さらに、実線の矢印は奇数フィールドの画像データの流れを示し、破線の矢印は偶数フィールドの画像データの流れを示す（以下、他の図においても同様）。

- 10 しかし、デジタルスチルカメラは、もともと静止画の撮像がメインであり、この静止画を適切に撮像できるようにしている。このため、デジタルスチルカメラにおいては、第7B図の上側に示すように、CCDイメージセンサは1フレーム期間おきに1フレーム期間分ずつ撮像を行い、CCDイメージセンサからは1フレーム期間おきに1フレーム期間分ずつ画像データが出力される。そして、第7B図の下側に示すように、その1フレーム分の画像データが奇数フィールドの画像データ（実線の矢印）と偶数フィールドの画像データ（破線の矢印）とに分割され、ビデオ信号としてカメラから1フィールド期間ごとに1フィールド期間分ずつ連続して出力される。
- 15 そして、この撮像および出力の方法は動画を撮像する場合であっても同じである。したがって、デジタルスチルカメラにより動画の撮像を行うと、画像の撮像間隔がビデオカメラの場合の2倍になるので、画像の動きがぎこちなくなってしまう。

- 20 また、NTSC方式およびPAL方式における同期周波数およびその周波数比は、第8図に示すとおりである。したがって、NTSC方式で動画を撮像した場合（あるいはさらに記録してから再生した場合）、P

AL方式のテレビ受像機で見するには、画像データをNTSC方式からPAL方式にフレーム変換するとともに、ライン変換する必要がある。

第9図および第10図はフレーム変換方法の例を示す。この場合、第9図および第10図の上側はフレーム変換前の画像データを示し、これはCCDイメージセンサの出力や記録された画像データなどが該当する。また、下側はフレーム変換後でPAL方式の画像データを示し、これはカメラから外部のテレビ受像機に出力されるビデオ信号や内蔵のLCDモニタに供給されるビデオ信号などが該当する。

そして、第9図の場合には、NTSC方式の第1フレーム～第3フレームは、そのままPAL方式の第1フレーム～第3フレームにそれぞれ使用されるが、NTSC方式の第4フレームは、奇数フィールドがPAL方式の第4フレームの奇数フィールド4Aに使用され、偶数フィールドは間引かれる。さらに、NTSC方式の第5フレームは、PAL方式の第4フレームの偶数フィールド4Bと、第5フレームの奇数フィールド5Aとに使用される。

そして、以後、NTSC方式とPAL方式とのフレーム周波数比1200:1001が成立するように、NTSC方式のフィールドが間引かれてPAL方式に変換されていく。

しかし、このようにNTSC方式の画像データを1200フレームごとに1001フレームに間引く場合には、その間引くフィールドが時間とともに移動していくので、シーケンスが複雑であり、CPU (Central Processing Unit) の制御により実行するときには、ソフトウェアにとってかなり大きな負担となってしまう。

そこで、第10図に示すように、CCDイメージセンサや記録メディアから画像データを1/30秒ごとにフレーム単位で取り出し、これをPAL方式にフレーム変換することが考えられている。つまり、この場

合には、原画像データのフレーム周波数と、PAL方式のフレーム周波数との比は、

$$30\text{Hz} : 25\text{Hz} = 6 : 5$$

となるので、第10図にも示すように、NTSC方式の6フレームにつき1フレームの割り合いで間引くことによりPAL方式の画像データを
5 得ることができ、したがって、フレーム変換の処理が容易になる。

しかし、このフレーム変換方法の場合には、時間軸を考えると、NTSC方式の6フレーム期間につき1フレーム期間の割り合いで情報が欠落するので、PAL方式の5フレームごとに不連続点が現れることになり、スムーズな再生ができない。しかも、デジタルスチルカメラで動画を
10 撮像する場合には、上記のように、ビデオカメラの場合に比べ、画像の動きがぎこちなくなっているので、そのような動画をさらに第10図の方式でフレーム変換すると、なおさら動きがぎくしゃくしたものとなってしまう。また、デジタルスチルカメラのLCDモニタが60Hzの同期周波数系に対応していない場合もあり、LCDモニタで表示ができないことがある。
15

また、第8図に示すように、NTSC方式とPAL方式とでは、水平ライン数も異なるので、NTSC方式からPAL方式へのフレーム変換を行うとき、実際には、水平ライン数の変換も行う必要がある。したがって、NTSC方式の画像データをPAL方式の画像データに変換する場合
20 には、フレーム変換とライン変換とを行うことになるが、それらの変換処理を適切に行わないと、変換結果の画像データが全体として数フレーム期間遅れたものとなってしまう。また、数フレーム期間に対応するメモリも必要となってしまう。

25 この発明は、以上のような問題点を一掃しようとするものである。

発明の開示

この発明においては、

第1のフレーム周波数およびライン周波数の画像データを第1の方式の画像データとし、

- 5 第2のフレーム周波数およびライン周波数の画像データを第2の方式の画像データとするとき、

上記第1の方式の画像データを上記第2の方式の画像データに変換する画像データの変換方法において、

- 10 上記第1の方式の動画の画像データが書き込まれているメモリから、
上記第1の方式の画像データのうち、上記第2の方式における奇数フィールドおよび偶数フィールドの画像データを作成するのに必要な信号を、
上記第2の方式における奇数フィールド期間および偶数フィールド期間ごとにそれぞれ取り出し、

- 15 この取り出した画像データを上記第2の方式におけるライン周波数の第1および第2の画像データに変換し、

この第1および第2の画像データのうち、奇数フィールドの画像データを所定の割合で混合して上記第2の方式における奇数フィールドの画像データとして出力するとともに、

- 20 上記第1および第2の画像データのうち、偶数フィールドの画像データを所定の割合で混合して上記第2の方式における偶数フィールドの画像データとして出力し、かつ、

上記混合する割合を上記第2の方式におけるフィールド期間ごとに変更するようにした画像データの変換方法とするものである。

- 25 したがって、第1の方式の画像データは平均値補間により第2の方式の画像データに変換される。

図面の簡単な説明

- 第 1 図は、この発明の一形態を示す系統図である。
- 第 2 図は、この発明を説明するための図である。
- 第 3 図は、この発明を説明するための図である。
- 5 第 4 図は、この発明を説明するための図である。
- 第 5 図は、この発明の一部を示す系統図である。
- 第 6 図は、この発明の一部を示す系統図である。
- 第 7 A 図乃至第 7 B 図は、この発明を説明するための図である。
- 第 8 図は、この発明を説明するための図である。
- 10 第 9 図は、この発明を説明するための図である。
- 第 10 図は、この発明を説明するための図である。

発明を実施するための最良の形態

〔1〕 デジタルスチルカメラの例

- 15 第 1 図は、この発明によるデジタルスチルカメラ 10 の一例を示す。
すなわち、被写体 OBJ の像が撮像レンズ LNS により CCD イメージセンサ 11 に投影され、イメージセンサ 11 からは被写体 OBJ の 3 原色の画像信号が NTSC 方式におけるフレーム周期で取り出され、この画像信号が A/D (Analog to Digital) コンバータ回路 12 に供給さ
20 れてデジタル画像データに A/D 変換される。

- そして、この画像データがカメラ信号処理回路 13 に供給されてホワイトバランスの補正およびガンマ補正などの処理が施されてから YUV (Y-signal, U-signal and V-signal) 形式の画像データに変換され、この画像データがメモリコントローラ 14 により画像バス 15 を通
25 じてメモリ 16 の表示用エリアに書き込まれる。このメモリ 16 の表示

用エリアは、いわゆるビデオRAMを構成するもので、そのアドレスと表示画面上のドット位置とが対応している。

そして、メモリ16への書き込みと平行してメモリコントローラ14によりメモリ16の表示用エリアから画像データが読み出され、この読み出された画像データが画像バス15を通じて表示用信号処理回路17に供給され、RGB (Red, Green and Blue) 形式の画像データに変換されるとともに、アナログ画像信号にD/A変換され、このアナログ画像信号がLCDパネル18に供給されてカラー画像として表示される。さらに、表示用信号処理回路17において、アナログ画像信号と同時にカラービデオ信号も形成され、このビデオ信号が外部ビデオ出力端子19に取り出され、モニタ用のテレビ受像機（図示せず）に供給される。

また、メモリ16の表示用エリアにおける画像データがメモリコントローラ14により画像バス15を通じて画像圧伸回路21に供給されて所定のフォーマット、例えばJPEG (Joint Photographic Experts Group) フォーマットの符号データに画像圧縮され、この符号データが画像バス15を通じてメモリ16の作業用エリアにいったん書き込まれる。そして、このメモリ16の作業用エリアに書き込まれた符号データがメモリコントローラ14により読み出され、この読み出された符号データがマイクロコンピュータ22によりメモリスティック（登録商標）などの外部記憶メディア23に書き込まれて保存される。

さらに、再生時には、マイクロコンピュータ22により外部記憶メディア23から符号データが読み出されてメモリ16の作業用エリアにいったん書き込まれるとともに、この書き込まれた符号データが画像圧伸回路21によりもとの画像データに伸長され、この伸長結果の画像データがメモリ16の表示用エリアに書き込まれる。そして、この書き込まれた画像データが上記のように表示用信号処理回路17により処理され

てLCDパネル18にカラー画像として表示されるとともに、外部ビデオ出力端子19にカラービデオ信号として取り出される。

そして、撮像時および再生時に、LCDパネル18に表示される動画
や外部ビデオ出力端子19に取り出されるカラービデオ信号の動画がス
ムーズな動きとなるようにするため、この発明においては、さらに、以
5 下のような信号処理が実行される。

なお、以下の説明においては、必要に応じて、ＣＣＤイメージセンサ
 １１の出力などのように、フレーム変換前の画像データを「原画像デー
 タ」と呼び、デジタルスチルカメラ１０から出力されるビデオ信号など
 のように、フレーム変換後の画像データやビデオ信号を「出力画像デー
 タ」あるいは「出力ビデオ信号」と呼ぶものとする。

〔２〕動画の撮像時および再生時

15 動画の撮像時、第2図の上側に示すように、CCDイメージセンサ1
1は、NTSC方式で1フレーム期間おきに1フレーム分ずつ撮像を行
い、1フレーム期間おきに1フレーム期間分ずつ画像データ（原画像デ
ータ）を出力するように制御される。したがって、外部記憶メディア2
3に保存される動画およびこれを読み出したときの動画もNTSC方式
でフレーム単位となる。

そして、LCDパネル18や外部ビデオ出力端子19に供給されるビデオ信号（出力ビデオ信号）の方式にしたがって、以下のようにフレーム変換およびライン変換が行われる。

〔 2 - 1 〕 N T S C 方式のビデオ信号を取り出す場合

原画像データは第２図の上側に示すようにＮＴＳＣ方式でフレーム単位で得られるが、今の場合、この原画像データをＮＴＳＣ方式のビデオ信号の形態で外部に取り出すのであるから、その出力ビデオ信号のフレ

ーム周波数およびライン周波数は、原画像データのフレーム周波数およびライン周波数に等しい。

そこで、この場合には、ライン変換は行わないが、動画のぎこちなさを改善するため、第2図に示すようなフレーム変換を行う。すなわち、

5 DOUT：フレーム変換後の出力画像データおよび出力ビデオ信号。

 D_n ：原画像データのうち、第n番目のフレームにおける奇数フィールドあるいは偶数フィールドの画像データ。

 D_{n+1}：原画像データのうち、第(n+1)番目のフレームにおける奇数フィールドあるいは偶数フィールドの画像データ。

10 KF ：所定の係数(0 ≤ KF ≤ 1)

とするとき、第2図に示すように、出力画像データDOUTを、

$$DOUT = (1 - KF) D_n + KF \cdot D_{n+1} \quad \dots (1)$$

のような信号成分とする。

ただし、出力画像データDOUTが奇数フィールドのときには、原画像
15 データD_n、D_{n+1}は奇数フィールドの画像データとし、画像データDOUTが偶数フィールドのときには、原画像データD_n、D_{n+1}は偶数フィールドの画像データとする。また、このとき、係数KFは、例えば、

 KF = 1 / 4 ……出力画像データDOUTが奇数フィールドのとき

 KF = 3 / 4 ……出力画像データDOUTが偶数フィールドのとき

20 のように、出力画像データDOUTのフィールドに対応して切り換える。

つまり、原画像データの連続する2フレームの各フィールドを、フィールドごとに所定の割合で、かつ、その割合をフィールド期間ごとに切り換えて混合し、出力画像データ(出力ビデオ信号)とする。

 このようにすれば、原画像データがフレーム周期であっても、その中
25 間の画像データが平均値補間により1フィールド期間ごとに形成され、

この形成された画像データにより表示が行われるので、動画のぎこちなさが改善される。

〔2-2〕PAL方式のビデオ信号を取り出す場合

- 5 この場合には、原画像データと出力画像データとは、フレーム周波数およびライン周波数の両方が異なる。したがって、フレーム変換とライン変換とを行う必要があるが、以下に述べるように、まず、原画像データをライン変換し、そのライン変換された画像データをフレーム変換して出力画像データを得る。

〔2-2-1〕ライン変換

- 10 第8図に示すように、NTSC方式とPAL方式とでは、有効ライン数の割り合いが5：6なので、原画像データの5ラインをPAL方式用の6ラインにライン変換することになる。そこで、このライン変換は、例えば第3図に示すように垂直方向について平均値補間により行う。すなわち、第3図は、原画像データおよびライン変換後の画像データを水平ライン単位で示すもので、第3図の左側に示すように、原画像データはNTSC方式の水平ライン周期となる。なお、各ラインにつけた数字は、各フレーム期間におけるライン番号を示す。また、実線は奇数フィールドの水平ライン、破線は偶数フィールドの水平ラインを示す。

そして、

- 20 (A) 原画像データの第1ラインと第2ラインとを1：11の割り合いで混合することにより、第3図の右側に示すように、ライン変換後の第1ラインを得る。これを変換後の奇数フィールドの第1ラインとする。
- (B) 原画像データの第2ラインと、第3ラインとを3：9の割り合いで混合することにより、第3図の右側に示すように、ライン変換後の第2ラインを得る。これを変換後の偶数フィールドの第1ラインとする。
- 25

(C) 原画像データの第3ラインと、第4ラインとを5 : 7の割り合いで混合することにより、ライン変換後の第3ラインを得る。これを変換後の奇数フィールドの第2ラインとする。

- 5 (D) 原画像データの第4ラインと、第5ラインとを7 : 5の割り合いで混合することにより、ライン変換後の第4ラインを得る。これを変換後の偶数フィールドの第2ラインとする。

(E) 原画像データの第5ラインと、第6ラインとを9 : 3の割り合いで混合することにより、ライン変換後の第5ラインを得る。これを変換後の奇数フィールドの第3ラインとする。

- 10 (F) 原画像データの第6ラインと、第7ラインとを11 : 1の割り合いで混合することにより、ライン変換後の第6ラインを得る。これを変換後の偶数フィールドの第3ラインとする。

そして、以下、(A)～(F)と同様の処理を、原画像データの5ラインごとに繰り返す。

- 15 すなわち、

d_{OUT} : ライン変換後の出力画像データ

d_m : 原画像データのうち、第 m 番目のラインの画像データ。

d_{m+1} : 原画像データのうち、第 $(m+1)$ 番目のラインの画像データ。

KL : 所定の係数 ($0 \leq KL \leq 1$)

- 20 とするとき、第3図に示すように、ライン変換後の画像データ d_{OUT} を、

$$d_{OUT} = (1 - KL) d_m + KL \cdot d_{m+1} \quad \dots (2)$$

で示される信号成分とする。

ただし、このとき、係数 KL は、例えば、

- ・ 変換後の画像データ d_{OUT} が奇数フィールドのとき、
- 25 $11/12$ 、 $7/12$ 、 $3/12$ を順次に繰り返す。

- ・ 変換後の画像データ d_{OUT} が偶数フィールドのとき、

9 / 12、5 / 12、1 / 12 を順次に繰り返す。

ものとする。

つまり、変換結果の画像データ d_{OUT} に時間的に最も近い連続する 2 ラインの原画像データを、所定の割り合いで、かつ、その割り合いを結果の画像データの水平ライン期間ごとに切り換えて混合し、PAL 方式におけるライン数の画像データとする。

このようにすれば、原画像データの有効ライン数が 480 本であっても、その中間のラインの画像データが平均値補間により形成され、PAL 方式における有効ライン数が 576 本の画像データを得ることができる。

〔2-2-2〕フレーム変換

このフレーム変換は、(2) 式にしたがってライン変換された画像データを、PAL 方式の出力画像データに変換するためのものであるが、第 4 図 A、B に示すように、平均値補間により実現する。ここで、第 4 図 A は、(2) 式にしたがってライン変換された画像データをフレーム単位で示し、第 4 図 B は、フレーム変換の結果の出力画像データをフレーム単位で示す。

すなわち、このフレーム変換も、(1) 式にしたがって出力画像データ D_{OUT} を形成する。ただし、この場合、画像データ D_n 、 D_{n+1} は、(2) 式にしたがってライン変換した 2 フィールドの画像データ $D_{OUT} (=D_n)$ 、 $D_{OUT} (=D_{n+1})$ である。また、係数 K_F は、ライン変換結果の画像データと出力画像データ D_{OUT} とのフレームのずれに対応して、出力画像データ D_{OUT} のフィールド期間ごとに、所定の大きさずつ変更する。

つまり、フレーム変換結果の画像データ D_{OUT} に時間的に最も近い連続する 2 フィールドの画像データ（ライン変換結果の画像データ）を、

所定の割り合いで、かつ、その割り合いを、フレーム変換結果の画像データとのずれに対応してフィールド期間ごとに切り換えて混合し、PAL方式における画像データを得る。

- したがって、ライン変換結果の画像データがNTSC方式のフレーム
5 周期であっても、PAL方式のフィールド位置の画像データが平均値補間により形成されることになるので、このフレーム変換結果の画像データにより表示を行うとき、動画の動きのぎこちなさが改善される。

〔3〕原画像データから出力画像データを形成する回路の例

- 原画像データを出力画像データ（出力ビデオ信号）にライン変換およびフレーム変換する処理は、例えば第5図に示すように、主としてメモリコントローラ14および表示用信号処理回路17により実行される。
10 なお、以下においては、出力画像データがPAL方式の画像データの場合を中心にして説明する。また、メモリ16には、原画像データが表示画面に対応するビットマップ形式で書き込まれ、水平走査位置に対応するアドレスから原画像データが読み出されるものとする。
15

第8図からも明かなように、NTSC方式の1200フレーム期間と、PAL方式の1001フレーム期間とが等しい長さであり、この期間ごとにNTSC方式のフレームと、PAL方式のフレームとのずれが一巡する。

- 20 このため、表示用信号処理回路17は、各種のタイミング信号を形成する信号形成回路171、172を有する。そして、信号形成回路171は、第4図Cに示すように、NTSC方式の1200フレームごとにパルスRSTRTを出力するとともに、第4図Dに示すように、NTSC方式のフレーム周期のパルスNTFRMも出力するものである。

- 25 また、信号形成回路172は、NTSC方式のフィールド周期、あるいは第4図E、Fに示すようにPAL方式のフィールド周期のパルス

FLDPLS および矩形波信号 FLDRCT を出力するものである。そして、マイクロコンピュータ 22 から信号形成回路 172 に所定の制御信号が供給され、パルス FLDPLS および信号 FLDRCT の周期が、NTSC方式のフィールド周期あるいはPAL方式のフィールド周期に設定される。また、信号形成回路 172 には、信号形成回路 171 からパルス RSTRT も供給される。

さらに、メモリ 16 から原画像データを読み出すとき、水平走査位置に対応するアドレスから読み出すので、メモリコントローラ 14 には、2組のレジスタ（ラッチ回路）141～143、144～146 およびアドレスカウンタ 149 などが設けられる。

この場合、レジスタ 141～143 は、奇数フィールドの開始アドレス（第1番目の奇数ラインの開始アドレス）A_STAD を保持するためのものであり、レジスタ 144～146 は、1ラインあたりのアドレス数（画素数）を示すデータ ADDNUM を保持するためのものである。また、アドレスカウンタ 149 は、そのカウント値がメモリ 16 の読み出しアドレスとして使用されるものであり、所定のクロックをカウントすることによりその読み出しアドレス（カウント値）が開始アドレスから変化していくものである。

そして、マイクロコンピュータ 22 からレジスタ 141 に奇数フィールドの開始アドレス A_STAD およびクロック CK が供給されると、その開始アドレス A_STAD がレジスタ 141 に保持され、このレジスタ 141 の出力と、信号形成回路 171 からのパルス NTFRM とがレジスタ 142 に供給されて奇数フィールドの開始アドレス A_STAD がレジスタ 142 に保持される。さらに、レジスタ 142 の出力と、信号形成回路 172 からのパルス FLDPLS とがレジスタ 143 に供給され、レジスタ 1

4 3 からはパルス FLDPLS ごとに奇数フィールドの開始アドレス A_STAD が出力される。

同様に、マイクロコンピュータ 2 2 からレジスタ 1 4 4 に 1 ラインあたりのアドレス数を示すデータ ADDNUM が供給され、このデータ

5 ADDNUM がレジスタ 1 4 6 から取り出される。

そして、加算回路 1 4 7 において、レジスタ 1 4 3 から出力される奇数フィールドの開始アドレス A_STAD と、レジスタ 1 4 6 から出力される 1 ラインあたりのアドレス数のデータ ADDNUM とが加算され、加算回路 1 4 7 からは偶数フィールドの開始アドレス（第 1 番目の偶数ライン
10 の開始アドレス）B_STAD が取り出される。

そして、これら奇数フィールドの開始アドレス A_STAD および偶数フィールドの開始アドレス B_STAD がデータセクタ 1 4 8 に供給されるとともに、データセクタ 1 4 8 には信号形成回路 1 7 2 からの信号 FLDRCT が制御信号として供給される（今の場合、信号 FLDRCT は P A
15 L 方式のフィールド周期で反転する）。したがって、第 4 図 G に示すように、データセクタ 1 4 8 からは、奇数フィールドの開始アドレス A_STAD と偶数フィールドの開始アドレス B_STAD とが、P A L 方式のフィールド期間ごと交互に取り出される。

そして、このデータセクタ 1 4 8 から取り出された開始アドレスが
20 アドレスカウンタ 1 4 9 に供給され、そのカウント値がメモリ 1 6 に読み出しアドレスとして供給される。したがって、メモリ 1 6 からは、原画像データが P A L 方式のフィールド周期で取り出される。

そして、この取り出された原画像データが、表示用信号処理回路 1 7 に設けられた 1 対のライン補間処理回路 7 3、7 4 に 1 フレーム期間ごと
25 とに交互に供給される。このライン補間処理回路 7 3、7 4 は、(2)式にしたがった補間処理により、原画像データをライン変換するためのもの

のである。このため、ライン補間処理回路 7 3 は、変換回路 7 3 1 および演算回路（減算回路 7 3 2、乗算回路 7 3 3、加算回路 7 3 4）を有し、ライン補間処理回路 7 4 は、変換回路 7 4 1 および演算回路（減算回路 7 4 2、乗算回路 7 4 3、加算回路 7 4 4）を有する。

- 5 この場合、変換回路 7 3 1 は、バッファメモリ（図示せず）を有し、メモリ 1 6 から読み出された原画像データのうち、第 n 番目のフレームにおける第 m 番目のラインの画像データ d_m と、第 $(m+1)$ 番目のラインの画像データ d_{m+1} とを同時化して出力するものである。

- 10 そして、この同時化された画像データ d_m および d_{m+1} が減算回路 7 3 2 に供給されてデータ d_{m+1} からデータ d_m が減算され、その減算結果 $(d_{m+1} - d_m)$ が乗算回路 7 3 3 に供給されるとともに、後述する係数形成回路 7 6 から乗算回路 7 3 3 に係数 K_L が供給されて値 $(d_{m+1} - d_m)$ に乗算される。そして、その乗算結果 $K_L (d_{m+1} - d_m)$ が加算回路 7 3 4 に供給されるとともに、変換回路 7 3 1 からのデータ d_m が加算回路 7 3 4 に供給される。

したがって、加算回路 7 3 4 からは、

$$\begin{aligned} K_L (d_{m+1} - d_m) + d_m &= (1 - K_L) d_m + K_L \cdot d_{m+1} \\ &= d_{OUT} \quad \dots (3) \end{aligned}$$

- 20 で示される画像データ d_{OUT} が出力される。すなわち、第 n 番目のフレームについてライン変換された画像データ d_{OUT} が得られる。この画像データ d_{OUT} は、以後、(1)式における第 n 番目のフレームの画像データ D_n として使用するものであり、したがって、以下、（ライン変換された）画像データ D_n とする。

- 25 また、ライン補間処理回路 7 4 はライン補間処理回路 7 3 と同様に構成される。ただし、変換回路 7 4 1 は、メモリ 1 6 から読み出された原画像データのうち、第 $(n+1)$ 番目のフレームにおける第 m 番目のラ

インの画像データ d_m と、第 $(m+1)$ 番目のラインの画像データ d_{m+1} とを同時化して出力するものである。

したがって、ライン補間処理回路 7 4 の加算回路 7 4 4 からは、第 $(n+1)$ 番目のフレームについてライン変換された画像データ d_{OUT} が得られる。この画像データ d_{OUT} は、ライン補間処理回路 7 3 から出力される画像データ $D_n (= d_{OUT})$ よりも 1 フレーム期間後の画像データであるから、(1)式における第 $(n+1)$ 番目のフレームの（ライン変換された）画像データ D_{n+1} となる。したがって、ライン補間処理回路 7 3、7 4 からはライン変換された画像データであって連続する 2 フレームの画像データが同時化されて出力されることになる。

そして、これらライン変換された画像データ D_n 、 D_{n+1} が、表示用信号処理回路 1 7 に設けられたフレーム補間処理回路 7 5 に供給される。このフレーム補間処理回路 7 5 は、(1)式にしたがった補間処理により、ライン変換された画像データ D_n 、 D_{n+1} を出力画像データにフレーム変換するためのものである。

このため、ライン変換された画像データ D_n 、 D_{n+1} が減算回路 7 5 2 に供給されてデータ D_{n+1} からデータ D_n が減算され、その減算結果 $(D_{n+1} - D_n)$ が乗算回路 7 5 3 に供給されるとともに、後述する係数形成回路 7 7 から乗算回路 7 5 3 に係数 K_F が供給されて値 $(D_{n+1} - D_n)$ に乗算される。そして、その乗算結果 $K_F (D_{n+1} - D_n)$ が加算回路 7 5 4 に供給されるとともに、ライン補間処理回路 7 3 からのデータ D_n が加算回路 7 5 4 に供給される。

したがって、加算回路 7 5 4 からは、

$$K_F (D_{n+1} - D_n) + D_n = (1 - K_F) D_n + K_F \cdot D_{n+1}$$

$$= DOUT \quad \dots (4)$$

で示される画像データ DOUT が出力される。すなわち、ライン変換され、さらに、フレーム変換された画像データ DOUT が得られる。

- そして、この画像データ DOUT が、アナログのカラービデオ信号に D
5 /A 変換されてから外部ビデオ出力端子 19 に取り出される。したがって、外部ビデオ出力端子 19 に接続されたモニタ用のテレビ受像機には、PAL 方式で画像が表示される。

[4] 係数形成回路 76、77 の例

- 上記のように、係数形成回路 76 はライン変換用の係数 KL を形成す
10 るものであり、係数形成回路 77 はフレーム変換用の係数 KF を形成するものである。このため、係数形成回路 76、77 は、例えば第 6 図に示すように主要部を類似の構成とすることができる。そこで、以下においては、まず、構成および処理内容の簡単なフレーム変換用の係数形成回路 77 について説明する。

15 [4-1] 係数形成回路 77 の例

- 係数形成回路 77 は、NTSC 方式のフレームと、PAL 方式のフレームとのずれに対応して変化する係数 KF を形成するが、この例においては、ライン変換後の画像データから PAL 方式の出力画像データを形成するとき、その出力画像データの時間位置の分解能を PAL 方式の 1
20 /128 フィールド期間とする場合である。

- 係数形成回路 77 は、初期値と変化分とを切り換えるデータセレクタ 771 と、積算を行うための加算回路 772 と、その積算結果を保持する 7 ビットのレジスタ（ラッチ回路）773 とを有する。また、マイクロコンピュータ 22 から初期値および変化分として、例えば「0」および「76」が出力され、データセレクタ 771 および加算回路 772 に
25

供給される。さらに、信号形成回路 1 7 1 からデータセクタ 7 7 1 にパルス RSTRT が制御信号として供給される。

すると、RSTRT = “1” になったとき、データセクタ 7 7 1 からは初期値「0」が取り出され、この取り出された初期値「0」が信号形成
5 回路 1 7 2 からのパルス FLDPLS によりレジスタ 7 7 3 に保持される。
したがって、第 4 図 H に示すように、パルス RSTRT から 1 フィールド
期間（フィールド 1 A の期間）は、レジスタ 7 7 3 の出力 QF は「0」
となっている。また、このとき、レジスタ 7 7 3 の出力 QF (= 0) と、
マイクロコンピュータ 2 2 からの変化分「76」とが加算回路 7 7 2 に
10 おいて加算され、その加算値「76」が加算回路 7 7 2 から出力される
ようになる。

続いて、RSTRT = “0” になり、1 フィールド期間が経過すると、その経過後の時点（フィールド 1 B の開始時点）には、RSTRT = “0” なので、加算回路 7 7 2 の出力、今の場合、値「76」がデータセクタ
15 7 7 1 を通じてレジスタ 7 7 3 に供給され、パルス FLDPLS によりレジスタ 7 7 3 に保持される。したがって、第 4 図 H に示すように、この時点から QF = 76 となる。また、これにより加算回路 7 7 2 の出力は
「152」になる。

さらに、PAL 方式の 1 フィールド期間が経過すると、加算回路 7 7
20 2 の出力「152」がデータセクタ 7 7 1 を通じてレジスタ 7 7 3 に供給され、パルス FLDPLS によりレジスタ 7 7 3 に保持される。ただし、
このとき、レジスタ 7 7 3 は 7 ビットのレジスタなので、加算回路 7 7
2 の出力「152」のうち、下位 7 ビットだけがレジスタ 7 7 3 にラッチ
されることになり、第 4 図 H に示すように、レジスタ 7 7 3 の出力 QF
25 は「24」 (= 152 - 128) となる。

そして、以後、以上のような動作がPAL方式の1フィールド期間ごとに繰り返されるので、レジスタ773の出力QFは、PAL方式の1フィールド期間ごとに第4図Hに示すように変化していくことになる。そして、この出力QFがLSB (Least Significant Bit) 方向に7

5 ビットだけシフトされて値 $QF/128$ とされ、この値がフレーム補間処理回路75の乗算回路753に係数KFとして供給される。なお、(1)式の両辺を128倍すると、

$$\begin{aligned} 128 \times DOUT &= 128 \times (1 - KF) D_n + 128 \times KF \times D_{n+1} \\ &= (128 - QF) D_n + QF \cdot D_{n+1} \quad \dots (5) \end{aligned}$$

10 となる。

したがって、出力画像データの第1フレームの奇数フィールド1Aの期間では、 $QF=0$ ($KF=0$) なので、第4図Iに示すように、ライン変換後の画像データの第1フレームの奇数フィールドと第2フレームの奇数フィールドとが、128:0の割合で混合されて奇数フィールド1Aの画像データが形成される。また、出力画像データの第1フレームの偶数フィールド1Bの期間では、 $QF=76$ ($KF=76/128$) なので、ライン変換後の画像データの第1フレームの偶数フィールドと第2フレームの偶数フィールドとが、52:76の割合で混合されて偶数フィールド1Bの画像データが形成される。

20 さらに、出力画像データの第2フレームの奇数フィールド2Aの期間では、 $QF=24$ ($KF=24/128$) なので、ライン変換後の画像データの第2フレームの奇数フィールドと第3フレームの奇数フィールドとが、104:24の割合で混合されて奇数フィールド2Aの画像データが形成される。また、出力画像データの第2フレームの偶数フィールド2

25 Bの期間では、 $QF=100$ ($KF=100/128$) なので、ライン変換後の画像データの第2フレームの偶数フィールドと第3フレームの偶数フィ

ールドとが、28 : 100 の割り合いで混合されて偶数フィールド 2 B の画像データが形成される。

そして、以下同様にライン変換後の画像データの連続する 2 フレームの各フィールドの画像データが、PAL 方式のフィールド期間ごとに第 4 図 I に示すような割り合いで混合されて出力画像データ DOUT（出力ビデオ信号）が形成される。

したがって、ライン変換後の画像データが NTSC 方式のフレーム周期であっても、PAL 方式で撮像したときのフィールド位置の画像データが平均値補間により形成されることになり、この形成された画像データが出力画像データ DOUT となるので、動画の撮像時のぎこちなさが改善され、スムーズな動きとなる。

一方、NTSC 方式の出力画像データ DOUT を得る場合には、マイクロコンピュータ 22 により信号形成回路 172 が制御されてパルス FLDPLS および信号 FLDRCT の周期が NTSC 方式のフィールド周期に設定される。また、マイクロコンピュータ 22 から初期値および変化分として、例えば「32」および「64」が出力され、データセクタ 771 および加算回路 772 に供給される。また、例えば $KL = 0$ とされる。

したがって、この場合には、係数形成回路 77 の出力 QF は、NTSC 方式の 1 フィールド期間ごとに「32」あるいは「96」に交互に切り換わるので、補間処理回路 75 における混合比となる係数 KF は、NTSC 方式の 1 フィールド期間ごとに $1/4$ あるいは $3/4$ に交互に切り換わることになる。したがって、第 2 図により説明した処理となるので、NTSC 方式の出力画像データ DOUT を得る場合も、スムーズな動きの動画を表示することができる。

〔4-2〕係数形成回路 76 の例

係数形成回路 7 6 により形成される係数 K_L は、連続する 2 ライン分の画像データを例えば第 3 図に示すような割り合いで混合するためのものである。このため、係数形成回路 7 6 は、第 6 図に示すように基本的には係数形成回路 7 7 と同様に構成される。

- すなわち、係数形成回路 7 6 は、係数形成回路 7 7 のデータセクタ 7 7 1、加算回路 7 7 2 およびレジスタ 7 7 3 に対応するデータセクタ 7 6 1、加算回路 7 6 2 およびレジスタ 7 6 3 を有するとともに、データセクタ 7 6 4 および検出回路 7 6 5 を有する。この場合、検出回路 7 6 5 には、パルス $FLDPLS$ と、加算回路 7 6 2 の加算出力と、レジスタ 7 6 3 の出力 QL とが供給され、出力画像データにおける各フィールド期間の開始時点、今の場合、PAL 方式のフィールド期間の開始時点が検出され、この検出出力がセクタ 7 6 1 にその制御信号として供給される。

- また、出力画像における奇数フィールドと偶数フィールドとで水平ラインの空間位置を合わせるため、マイクロコンピュータ 2 2 から奇数フィールドの初期値 A_OFF と偶数フィールドの初期値 B_OFF とが取り出される。初期値 A_OFF は、第 3 図および上記 (A) における第 1 ラインと第 2 ラインとの混合比 1 : 11 に対応する値であり、初期値 B_OFF は、第 3 図および上記 (B) における第 2 ラインと第 3 ラインとの混合比 3 : 9 に対応する値である。

- そして、これら初期値 A_OFF 、 B_OFF がデータセクタ 7 6 4 に供給されるとともに、信号形成回路 1 7 2 からの矩形波信号 $FLDRCT$ がデータセクタ 7 6 4 にその制御信号として供給され、データセクタ 7 6 4 からは初期値 A_OFF 、 B_OFF が該当するフィールド期間ごとに交互に取り出される。

この取り出された初期値 A_OFF あるいは B_OFF がデータセクタ 7
6 1 に供給されるとともに、マイクロコンピュータ 2 2 から変化分
LPHASE が出力され、加算回路 7 6 2 に供給される。この場合、変化分
LPHASE は、第 3 図における混合比の変化分 $2/11$ に対応するものであ
5 る。また、レジスタ 7 6 3 には、信号形成回路 1 7 2 から出力画像デー
タの水平ライン期間の開始時点ごとに所定のラッチパルスが供給される。

したがって、出力画像データの各フィールド期間の開始時点に、レジ
スタ 7 6 3 の値 QL は、初期値 A_OFF あるいは B_OFF にセットされ、
以後、1 水平ライン期間ごとに変化分 LPHASE が加算された値となるの
10 で、値 QL は、第 3 図に示すように変化することになる。そこで、この
値 QL が係数 KL としてライン補間処理回路 7 3、7 4 の乗算回路 7 3
3、7 4 3 に供給され、ライン変換が行われる。

〔5〕 まとめ

上述したデジタルスチルカメラによれば、NTSC 方式の画像データ
15 を PAL 方式の画像データにフレーム変換するとき、時間的に PAL 方
式のフィールド位置に位置する画像データを平均値補間により形成し、
この形成した画像データを表示用の信号として出力しているので、スム
ーズな動きの動画を表示することができる。

また、NTSC 方式から PAL 方式へのライン変換も、空間的に PA
20 L 方式のライン位置に位置する画像データを平均値補間により形成して
いるので、表示画面にラインむらなどを生じることがなく、高品質の画
像とすることができる。

さらに、第 3 図および第 4 図から明かなように、2 フレーム分の原画
像データが得られると、ライン変換およびフレーム変換を行うことがで
25 きるので、ライン変換およびフレーム変換にともなう画像データの遅れ

はほぼ2フレーム期間であり、出力画像データの遅れを抑えることができる。また、このことによりメモリの容量を減らすことができる。

なお、上述において、ライン変換係数 K_L およびフレーム変換係数 K_F を変更すれば、他の水平ライン周波数およびフレーム周波数の画像デ

5 ータの変換にも対応することができる。

この発明によれば、NTSC方式の画像データをPAL方式の画像データにライン変換およびフレーム変換するとき、空間的および時間的な
平均値補間により実現しているので、スムーズな動きで高品質な動画と
することができる。さらに、ライン変換およびフレーム変換にともなう

10 画像データの遅れはほぼ2フレーム期間であり、出力画像データの遅れ
を抑えることができる。また、このことによりメモリの容量を減らすこ
とができる。

請求の範囲

1. 第1のフレーム周波数およびライン周波数の画像データを第1の方式の画像データとし、

- 5 第2のフレーム周波数およびライン周波数の画像データを第2の方式の画像データとするとき、

上記第1の方式の画像データを上記第2の方式の画像データに変換する画像データの変換方法において、

- 10 上記第1の方式の動画の画像データが書き込まれているメモリから、
上記第1の方式の画像データのうち、上記第2の方式における奇数フィールドおよび偶数フィールドの画像データを作成するのに必要な信号を、
上記第2の方式における奇数フィールド期間および偶数フィールド期間ごとにそれぞれ取り出し、

- 15 この取り出した画像データを上記第2の方式におけるライン周波数の第1および第2の画像データに変換し、

この第1および第2の画像データのうち、奇数フィールドの画像データを所定の割合で混合して上記第2の方式における奇数フィールドの画像データとして出力するとともに、

- 20 上記第1および第2の画像データのうち、偶数フィールドの画像データを所定の割合で混合して上記第2の方式における偶数フィールドの画像データとして出力し、かつ、

上記混合する割合を上記第2の方式におけるフィールド期間ごとに変更するようにした画像データの変換方法。

2. 請求の範囲第1項に記載の画像データの変換方法において、

- 25 上記第1の方式はNTSC (National Television System Committ) 方式であり、

上記第2の方式はPAL (Phase Alternation by Line) 方式であるようにした画像データの変換方法。

3. 請求の範囲第1項に記載の画像データの変換方法において、

上記第1の方式はNTSC方式であり、

5 上記第2の方式を、NTSC方式あるいはPAL方式に切り換えるようにした画像データの変換方法。

4. 第1のフレーム周波数およびライン周波数の画像データを第1の方式の画像データとし、

第2のフレーム周波数およびライン周波数の画像データを第2の方式
10 の画像データとするとき、

上記第1の方式の画像データを上記第2の方式の画像データに変換する画像データの変換回路において、

上記第1の方式の動画の画像データが書き込まれるメモリと、

このメモリから、上記第1の方式の画像データのうち、上記第2の方式における奇数フィールドおよび偶数フィールドの画像データを作成するのに必要な信号を、上記第2の方式における奇数フィールド期間および偶数フィールド期間ごとにそれぞれ取り出す第1の回路と、
15

上記取り出した画像データを上記第2の方式におけるライン周波数の第1および第2の画像データに変換する第2の回路と、

20 上記第1および第2の画像データのうち、奇数フィールドの画像データを所定の割合で混合して上記第2の方式における奇数フィールドの画像データとして出力するとともに、

上記第1および第2の画像データのうち、偶数フィールドの画像データを所定の割合で混合して上記第2の方式における偶数フィールド
25 の画像データとして出力する第3の回路と、

上記混合する割り合いを上記第 2 の方式におけるフィールド期間ごとに変更する第 4 の回路とを有する画像データの変換回路。

5. 請求の範囲第 4 項に記載のフレーム変換回路において、
上記第 1 の方式は N T S C 方式であり、

5 上記第 2 の方式は P A L 方式である
ようにしたフレーム変換回路。

6. 請求の範囲第 4 項に記載のフレーム変換回路において、
上記第 1 の方式は N T S C 方式であり、

10 上記第 2 の方式を、N T S C 方式あるいは P A L 方式に切り換る回路
を有するフレーム変換回路。

7. 第 1 のフレーム周波数およびライン周波数の画像データを第 1 の
方式の画像データとし、

第 2 のフレーム周波数およびライン周波数の画像データを第 2 の方式
の画像データとする電子カメラにおいて、

15 被写体の像が投影され、上記第 1 の方式の画像データを、上記第 1 の
方式で、そのフレーム期間分ずつ出力するイメージセンサと、

このイメージセンサから出力される上記第 1 の方式の画像データが書
き込まれるメモリと、

20 このメモリから、上記第 1 の方式の画像データのうち、上記第 2 の方
式における奇数フィールドおよび偶数フィールドの画像データを作成す
るのに必要な信号を、上記第 2 の方式における奇数フィールド期間およ
び偶数フィールド期間ごとにそれぞれ取り出す第 1 の回路と、

上記取り出した画像データを上記第 2 の方式におけるライン周波数の
第 1 および第 2 の画像データに変換する第 2 の回路と、

上記第 1 および第 2 の画像データのうち、奇数フィールドの画像データを所定の割合で混合して上記第 2 の方式における奇数フィールドの画像データとして出力するとともに、

- 上記第 1 および第 2 の画像データのうち、偶数フィールドの画像データを所定の割合で混合して上記第 2 の方式における偶数フィールドの画像データとして出力する第 3 の回路と、
- 5

上記混合する割合を上記第 2 の方式におけるフィールド期間ごとに変更する第 4 の回路と、

- 上記第 3 の回路から出力される上記画像データを外部に出力する外部端子とを有する電子カメラ。
- 10

8. 請求の範囲第 7 項に記載の電子カメラにおいて、

上記第 1 の方式は N T S C 方式であり、

上記第 2 の方式を、N T S C 方式あるいは P A L 方式に切り換る回路を有する電子カメラ。

1/10

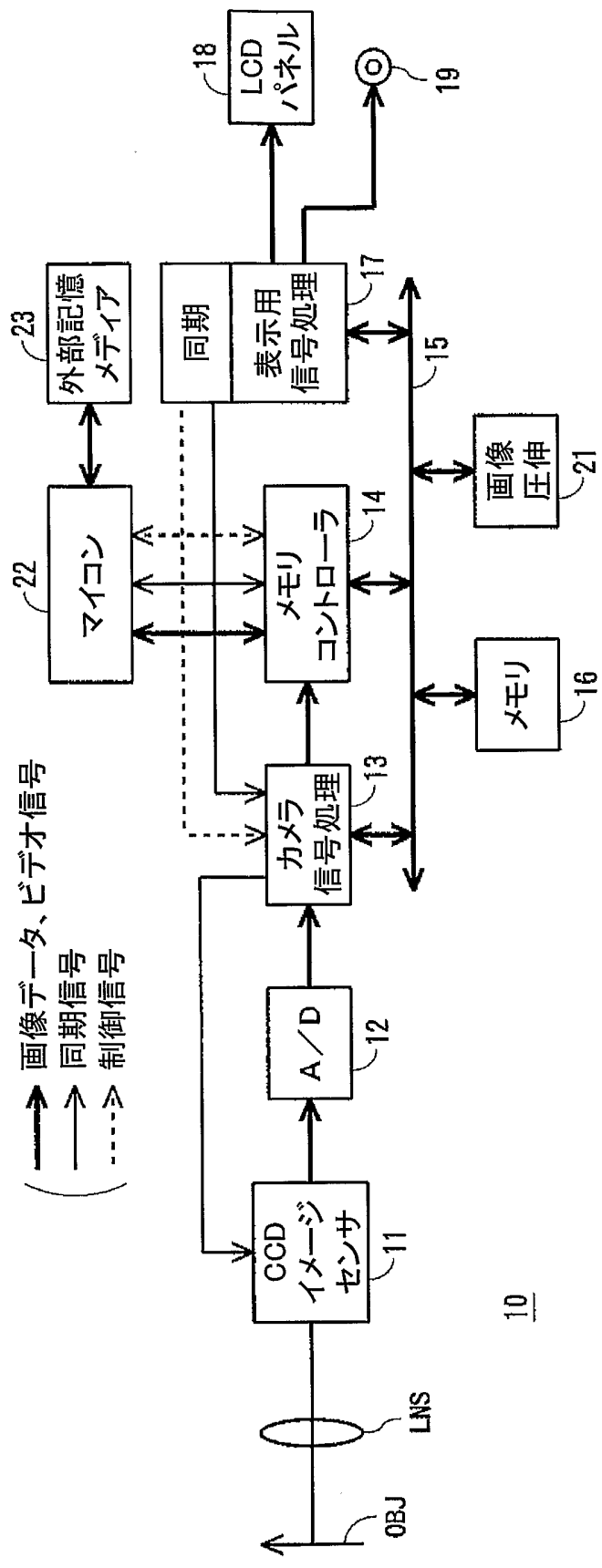


Fig.1

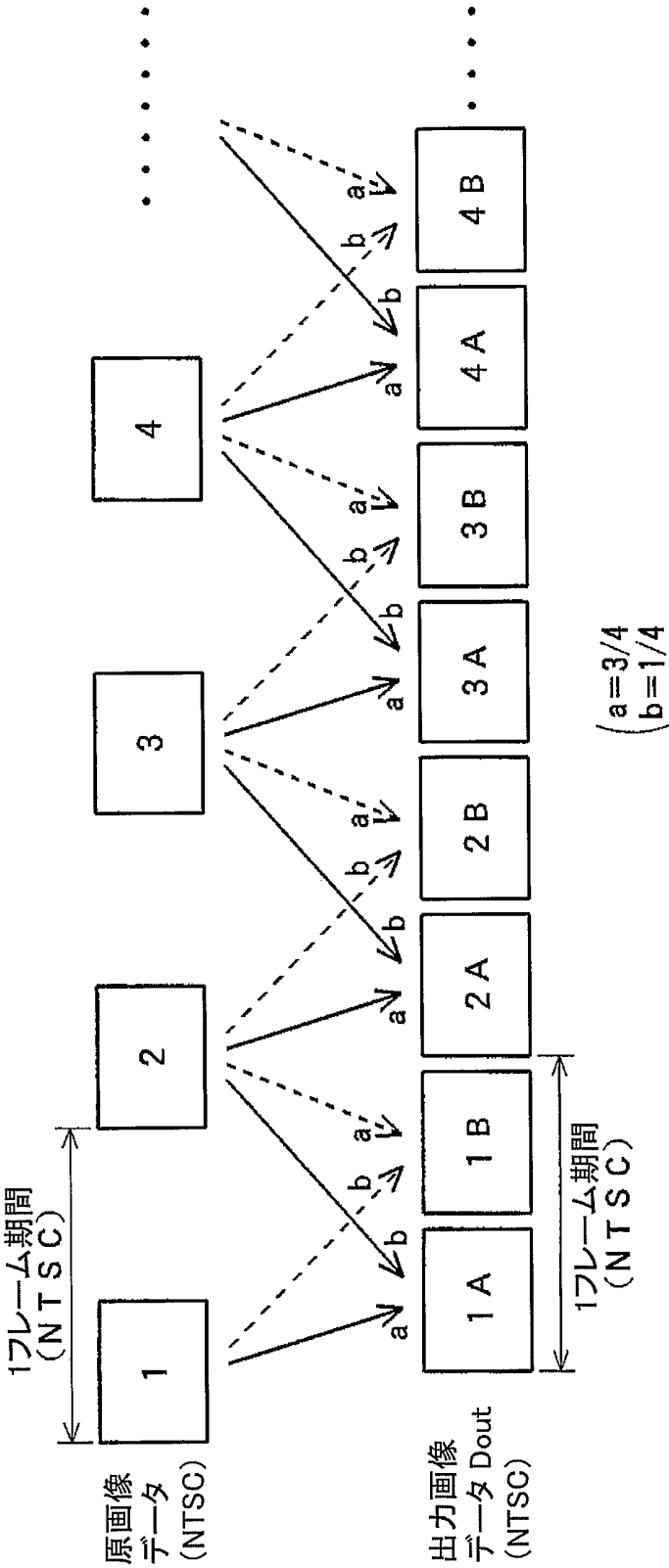


Fig.2

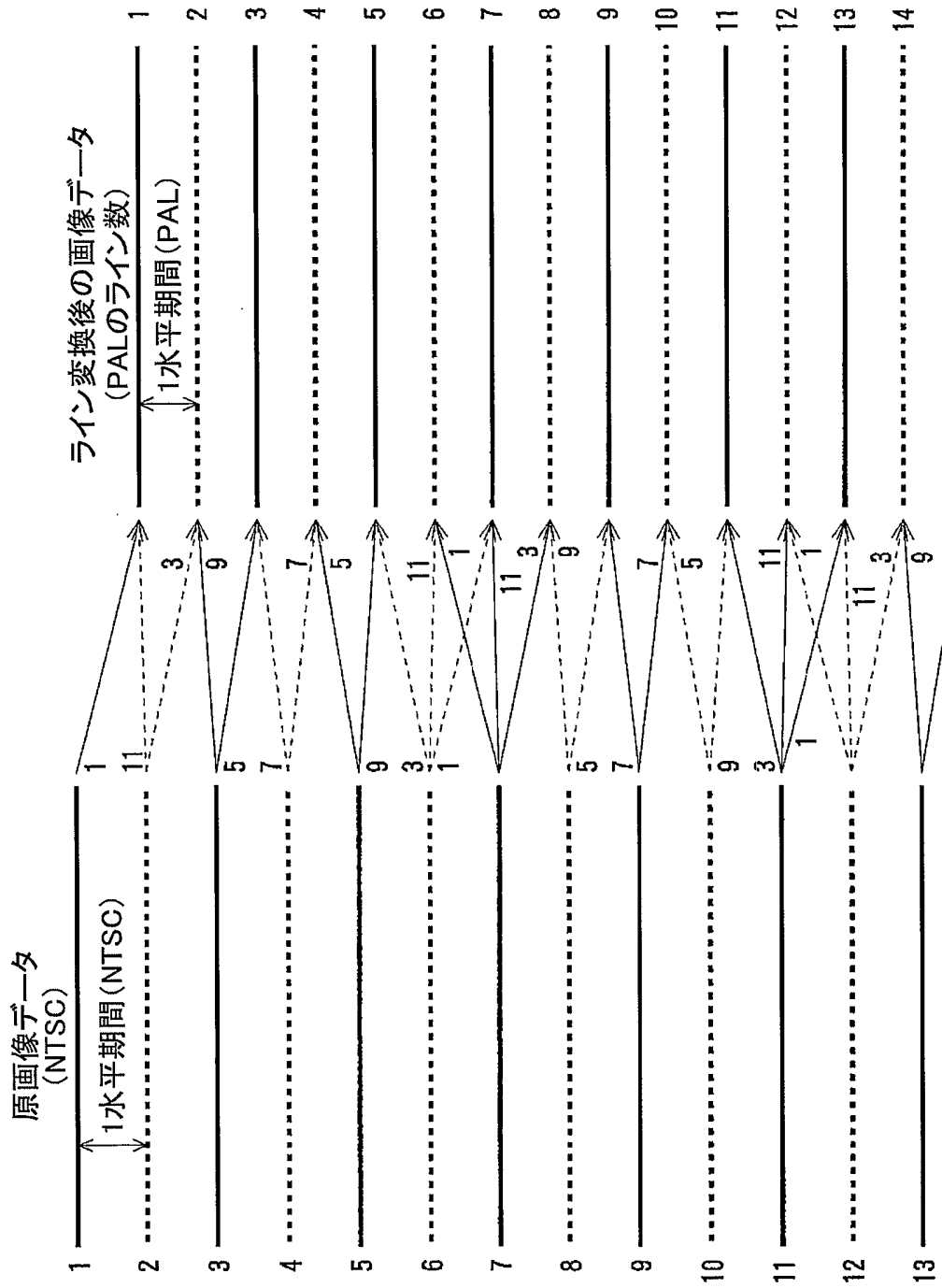


Fig.3

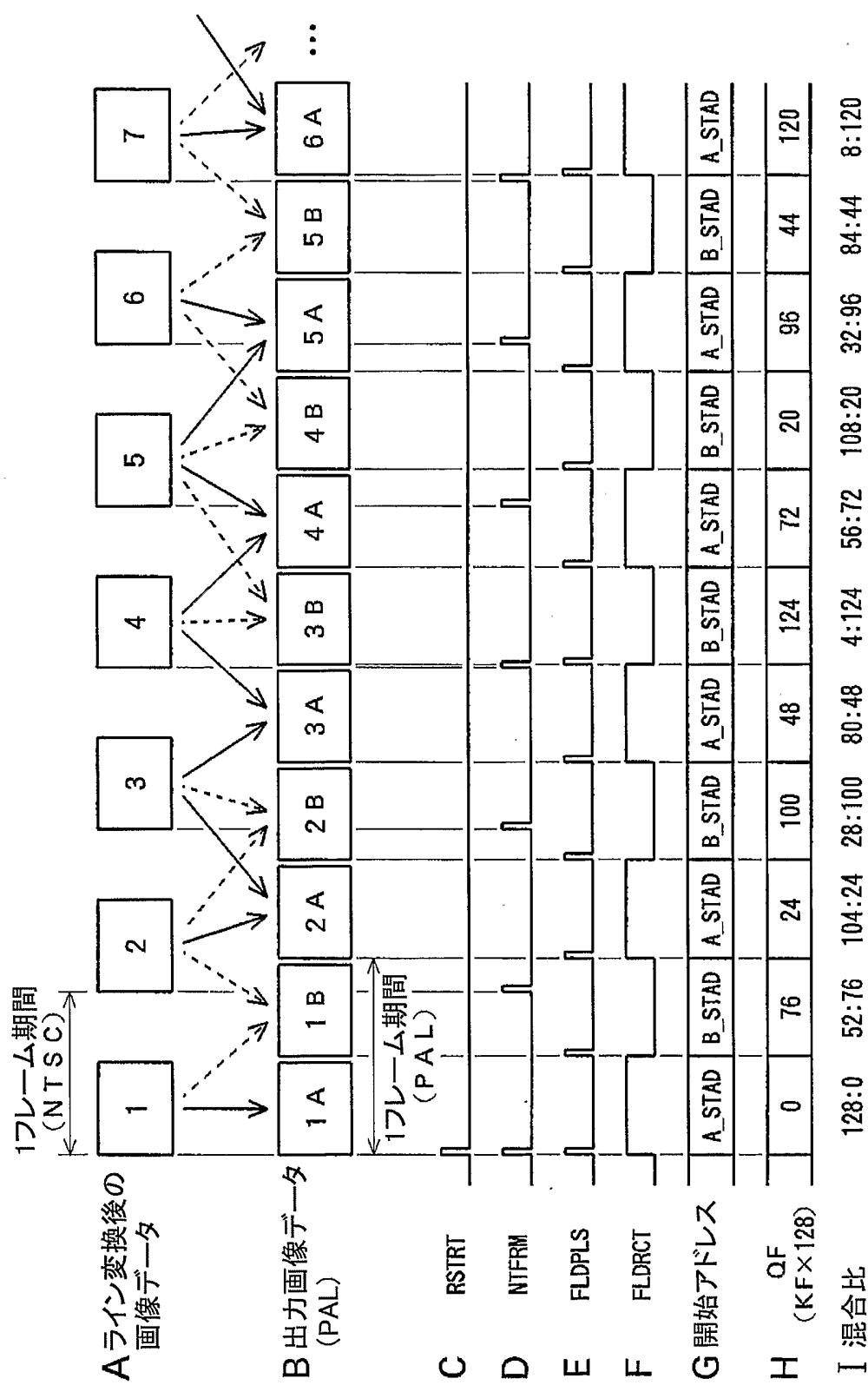


Fig.4

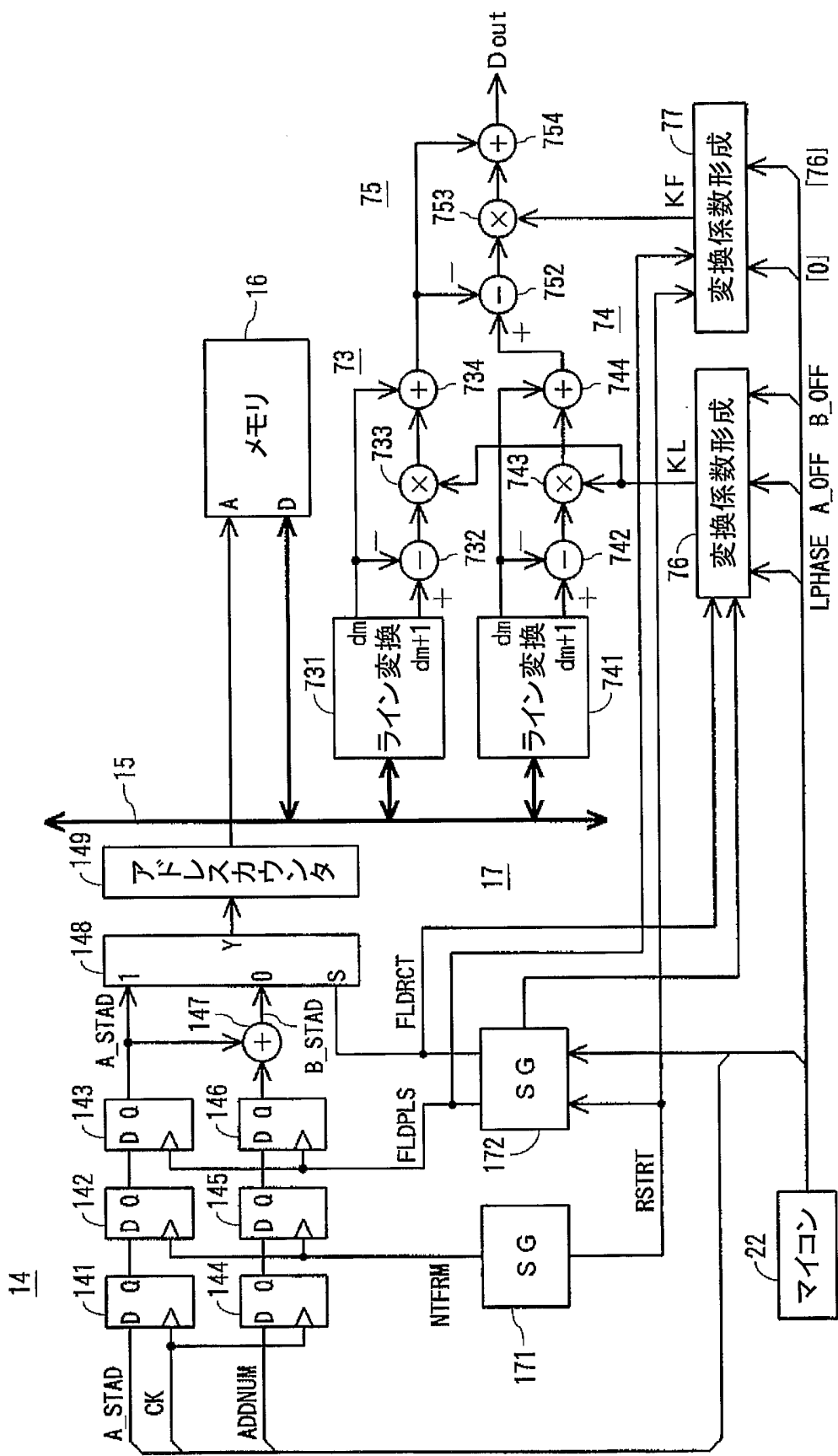


Fig.5

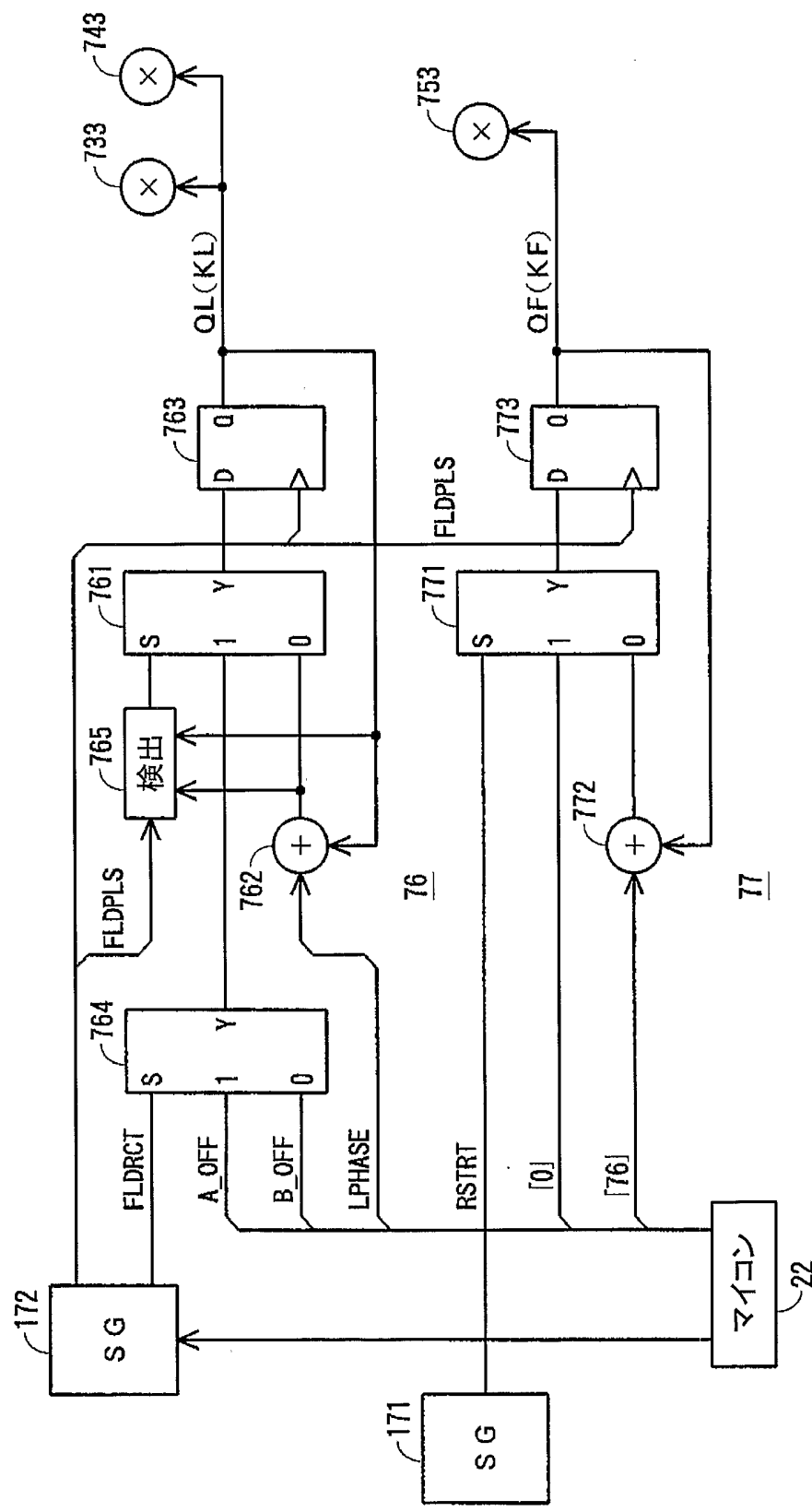


Fig.6

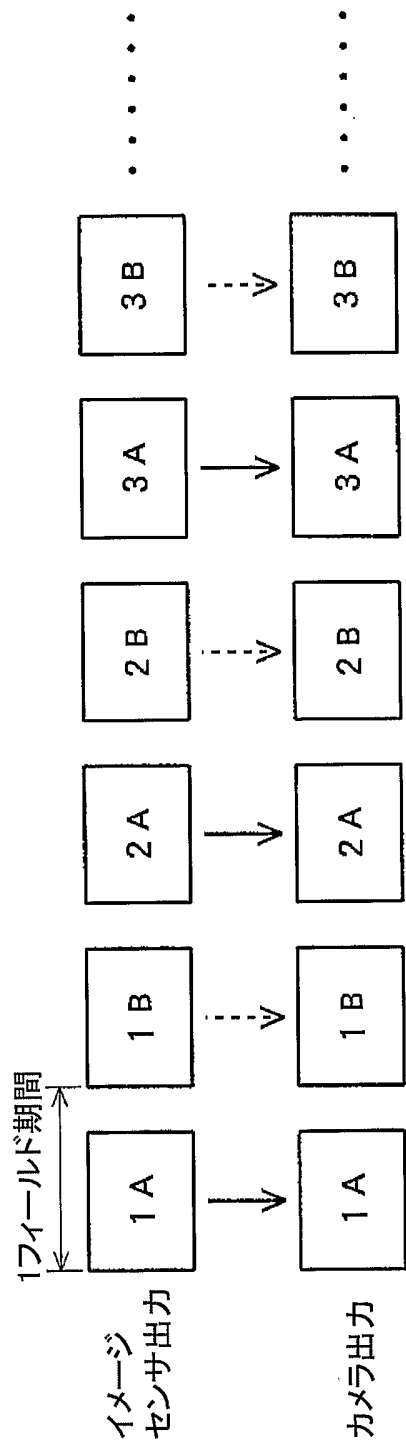


Fig.7A

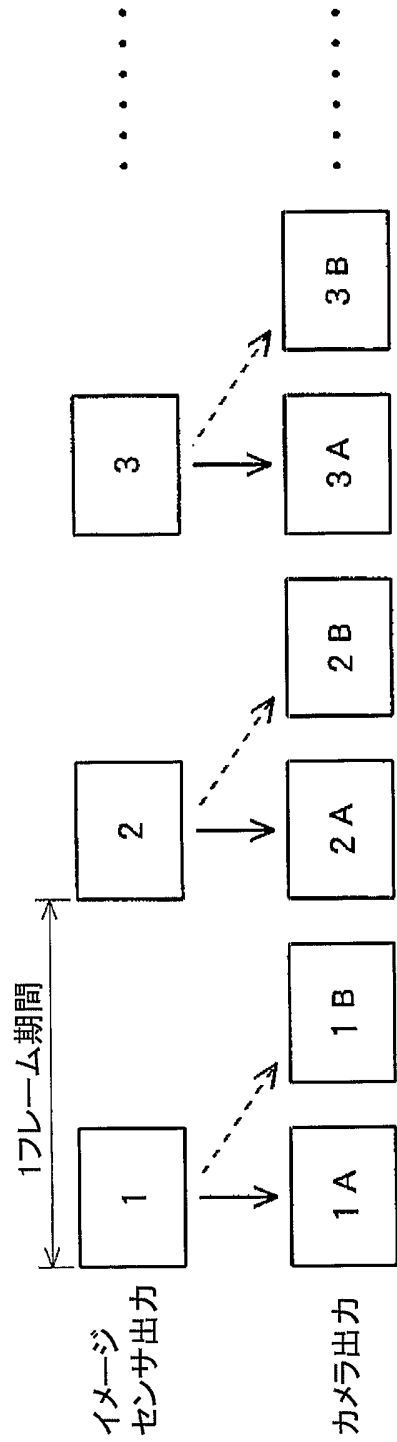


Fig.7B

8/10

	N T S C	P A L
水平ライン数	525本	625本
有効ライン数	480本程度	576本程度
水平周波数 f_h	$4.5\text{MHz}/286$ $\doteq 15.734\text{kHz}$	$4.5\text{MHz}/288$ $= 15.625\text{kHz}$
フレーム周波数	$f_h/525$ $\doteq 29.97\text{Hz}$	$f_h/625$ $= 25\text{Hz}$
フィールド周波数	$2 f_h/525$ $\doteq 59.94\text{Hz}$	$2 f_h/625$ $= 50\text{Hz}$

NTSC方式のフレーム周波数 : PAL方式のフレーム周波数

$$= \frac{4.5\text{MHz}}{286} \div 525 : \frac{4.5\text{MHz}}{288} \div 625$$

$$= 1200 : 1001$$

$$\doteq 6 : 5$$

NTSC方式の有効ライン数 : PAL方式の有効ライン数

$$\doteq 480\text{本} : 576\text{本}$$

$$= 5 : 6$$

Fig.8

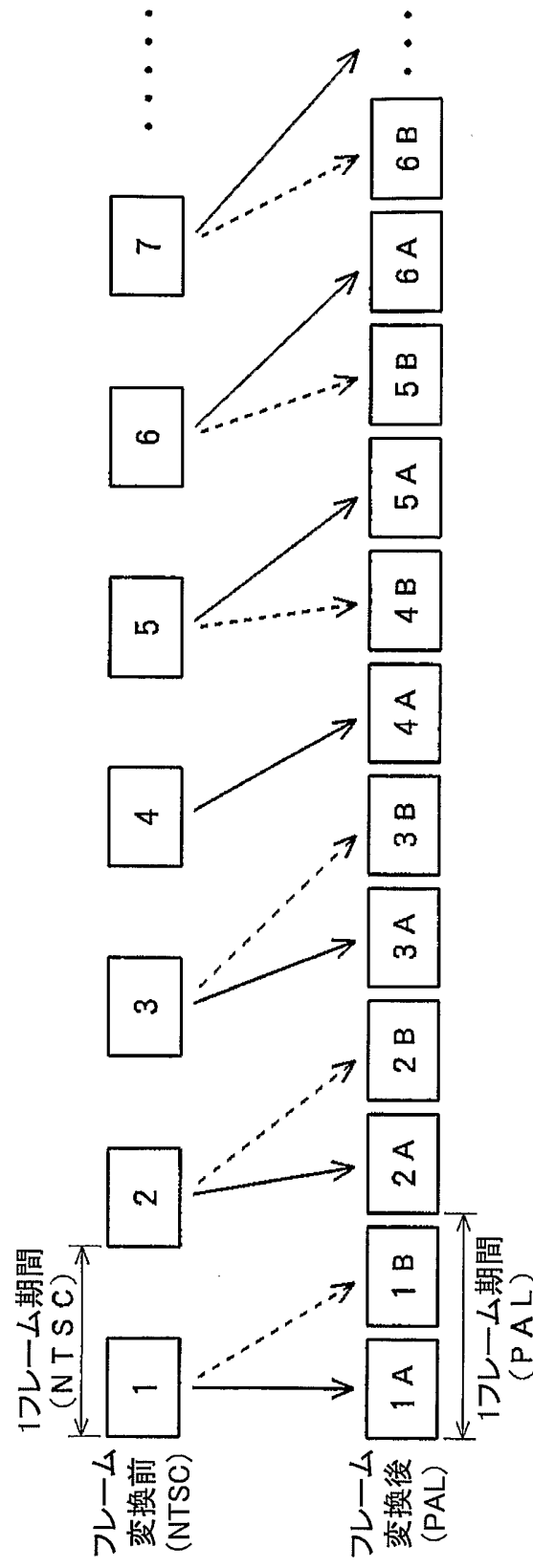


Fig.9

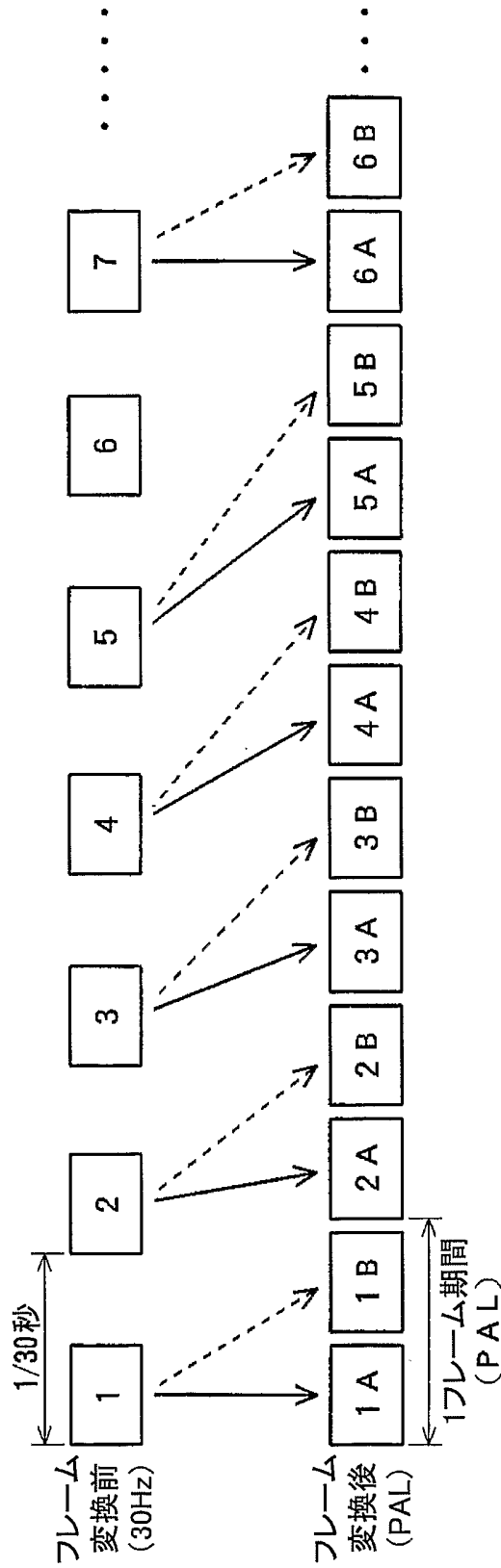


Fig.10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005028

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04N7/01

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N7/01, 5/222-5/257

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-369155 A (Matsushita Electric Industrial Co., Ltd.), 20 December, 2002 (20.12.02), Full text & US 2002/0171758 A1	1-8
A	JP 2508419 B2 (Sony Corp.), 16 April, 1996 (16.04.96), Page 2, column 3, line 6 to page 2, column 4, line 5; Figs. 3 to 4 (Family: none)	1-8
A	JP 4-78284 A (Victor Company Of Japan, Ltd.), 12 March, 1992 (12.03.92), Page 4, column 1, line 13 to page 5, column 1, line 14; Fig. 3 (Family: none)	1-8

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 July, 2004 (13.07.04)Date of mailing of the international search report
27 July, 2004 (27.07.04)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/005028

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2001-313896 A (Sanyo Electric Co., Ltd.), 09 November, 2001 (09.11.01), Full text (Family: none)	7-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. cl. H04N7/01

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. cl. H04N7/01, 5/222-5/257

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2004年

日本国登録実用新案公報 1994-2004年

日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2002-369155 A (松下電器産業株式会社) 2002.12.20, 全文 & US 2002/0171758 A1	1-8
A	J P 2508419 B2 (ソニー株式会社) 1996.04.16, 第2頁第3欄第6行-第2頁第4欄第5行, 第3-4図 (ファミリーなし)	1-8
A	J P 4-78284 A (日本ビクター株式会社) 1992.03.12, 第4頁段第1欄第13行-第5頁第1欄第14行, 第3図 (ファミリーなし)	1-8

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

13.07.2004

国際調査報告の発送日

27.7.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

西谷憲人

5 P

9187

電話番号 03-3581-1101 内線 3581

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2001-313896 A (三洋電機株式会社) 2001. 11.09, 全文 (ファミリーなし)	7-8