



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2019년07월19일  
(11) 등록번호 10-2002268  
(24) 등록일자 2019년07월15일

- (51) 국제특허분류(Int. Cl.)  
H01F 21/12 (2006.01) H01L 23/522 (2006.01)  
H03J 3/20 (2006.01) H03J 5/02 (2006.01)  
H03J 5/24 (2006.01)  
(52) CPC특허분류  
H01F 21/12 (2013.01)  
H01L 23/5227 (2013.01)  
(21) 출원번호 10-2018-7023711(분할)  
(22) 출원일자(국제) 2014년10월10일  
심사청구일자 2018년08월17일  
(85) 번역문제출일자 2018년08월17일  
(65) 공개번호 10-2018-0096813  
(43) 공개일자 2018년08월29일  
(62) 원출원 특허 10-2016-7012482  
원출원일자(국제) 2014년10월10일  
심사청구일자 2016년05월18일  
(86) 국제출원번호 PCT/EP2014/071750  
(87) 국제공개번호 WO 2015/055527  
국제공개일자 2015년04월23일  
(30) 우선권주장  
13188910.7 2013년10월16일  
유럽특허청(EPO)(EP)  
(56) 선행기술조사문헌  
US20130141177 A1\*  
US20120286889 A1\*  
\*는 심사관에 의하여 인용된 문헌

- (73) 특허권자  
텔레폰악티에블라겟엘엠에릭슨(펍)  
스웨덴왕국 스톡홀름 에스이-164 83  
(72) 발명자  
닐손 마그너스  
스웨덴 에스이-224 66 룬드 닐스 홀게르손스 보그 5  
산드그랜 마그너스  
스웨덴 에스이-224 79 룬드 스트랄스운드스보겐 90  
(74) 대리인  
서장찬, 박병석

전체 청구항 수 : 총 7 항

심사관 : 권영학

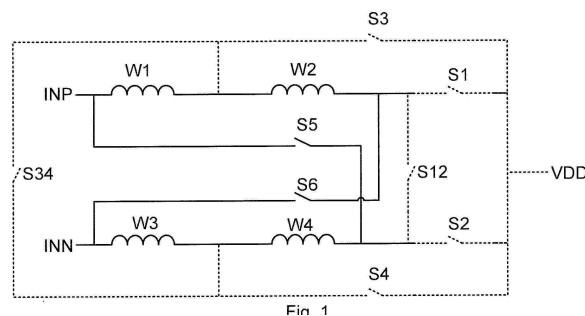
(54) 발명의 명칭 동조 가능한 인덕터 배열, 송수신기, 방법 및 컴퓨터 프로그램

(57) 요약

칩 또는 기판 상에 배열 가능한 동조 가능한 인덕터 배열이 개시된다. 동조 가능한 인덕터 배열의 제1입력에 한 단부에서 접속된 제1권선 파트와, 제1권선 파트의 다른 단부에 한 단부에서 접속된 제2권선 파트와, 동조 가능한 인덕터 배열의 제2입력에 한 단부에서 접속된 제3권선 파트와, 제3권선 파트의 다른

(뒷면에 계속)

대표도 - 도1



단부에 한 단부에서 접속된 제4권선 파트와, 제1과 제2입력 사이에 직렬로 병렬 커플링을 갖는, 병렬인 제1 및 제4권선 파트 및 병렬인 제2 및 제3권선 파트를 포함하여 구성되는 회로 또는 제1과 제2입력 사이에 직렬인 제1, 제2, 제4 및 제3권선 파트를 포함하여 구성되는 회로를 선택적으로 제공함으로써 동조 가능한 인덕터 배열을 동조하도록 배열된 스위치 배열을 포함하여 구성한다. 또한, 송수신기, 통신 장치, 방법 및 컴퓨터 프로그램이 개시된다.

(52) CPC특허분류

*H03J 3/20* (2013.01)

*H03J 5/02* (2013.01)

*H03J 5/246* (2013.01)

*H01L 2924/0002* (2013.01)

## 명세서

### 청구범위

#### 청구항 1

칩 또는 기판 상에 배열 가능하고, 동조 가능한 인덕터를 포함하는 동조 가능한 인덕터 배열로서, 동조 가능한 인덕터는,

4개의 권선 파트와;

스위치 배열을 포함하며; 스위치 배열은,

동조 가능한 인덕터 배열의 제1입력과 제2 입력 사이에서 직렬로 접속되는 2개의 병렬 쌍의 권선 파트를 갖는 2개의 병렬 쌍의 권선 파트로서 4개의 권선 파트를 상호 접속하는 제1스위치 설정과,

동조 가능한 인덕터 배열의 제1입력과 제2입력 사이에서 직렬로 4개의 권선 파트를 상호 연결하는 제2스위치 설정 사이에서 절환 가능한, 동조 가능한 인덕터 배열.

#### 청구항 2

제1항에 있어서,

2개 이상의 권선 파트가 칩 또는 기판 상의 복수의 도전성 층 내에 배열되는, 동조 가능한 인덕터 배열.

#### 청구항 3

공진기를 포함하여 구성되는 무선 주파수 송수신기로서,

공진기는 제1항에 따른 동조 가능한 인덕터 배열을 포함하여 구성되고, 공진기 또는 연관된 제어 회로가 공진기의 공진 주파수를 선택하기 위해서 스위치 배열을 제어하기 위해 배열되는, 무선 주파수 송수신기.

#### 청구항 4

제3항에 따른 무선 주파수 송수신기 및 무선 주파수 송수신기와 상호 작용하도록 배열된 프로세서를 포함하여 구성되는 통신 장치로서,

프로세서가 동조 가능한 인덕터 배열의 동조 모드를 선택하기 위해서 스위치 배열을 제어하기 위해 배열되는, 통신 장치.

#### 청구항 5

제1항에 있어서,

4개의 권선 파트의 자기장이 근본적으로 공통이 되도록 4개의 권선 파트가 칩 또는 기판 상에 개재되는, 동조 가능한 인덕터 배열.

#### 청구항 6

멀티밴드 무선 주파수 수신기로서,

제1주파수 밴드 내의 무선 시그널을 수신하기 위해 배열된 제1수신기 경로와;

제2주파수 밴드 내의 무선 시그널을 수신하기 위해 배열된 제2수신기 경로를 포함하여 구성되고,

제1주파수 밴드는 제2주파수 밴드보다 더 높은 주파수에서 동작하고,

각각의 제1 및 제2수신기 경로는, 복수의 주파수 밴드 중 선택된 주파수 밴드에서 선택적으로 동작하도록 배열되고; 제1항에 따른 동조 가능한 인덕터 배열을 포함하는 공진기를 포함하여 구성되고, 공진기는 선택된 주파수 밴드에 대해서 동조되게 배열되는 것을 특징으로 하는 멀티밴드 무선 주파수 수신기.

## 청구항 7

제6항에 따른 멀티밴드 무선 주파수 수신기 및 멀티밴드 무선 주파수 수신기와 상호 작용하도록 배열된 프로세서를 포함하여 구성되는 통신 장치로서,

프로세서가 동조 가능한 인덕터 배열의 동조 모드를 선택하기 위해서 스위치 배열을 제어하기 위해 배열되는, 통신 장치.

## 발명의 설명

### 기술 분야

[0001] 일반적으로 본 발명은 동조 가능한 인덕터 배열, 이러한 배열을 갖는 공진기를 갖는 무선 주파수 송수신기 또는 수신기, 통신 장치, 배열을 동조하는 방법 및 동조를 위한 컴퓨터 프로그램에 관한 것이다.

### 배경 기술

[0002] 무선 송수신기에서 더 많은 밴드가 지원됨에 따라, 어떤 밴드는 600 MHz로부터 3800 MHz까지와 같은 넓은 주파수 범위에 걸칠 수 있는데, 이는 세트의 공진기로 충족될 수 있다. 한 옥타브(octave) 이상 LC(인덕터-커패시터) 공진기를 동조시키는 것은 어렵다는 것이 공지되어 있는데, 이는 다수의 공진기가 요구될 수 있게 한다. 이 문제점은, 캐리어가 넓은 주파수 범위 내의 어디에도 스프레드될 수 있는, 캐리어 애그리게이션, 즉 통신이 다수의 다른 캐리어 상에서 동시에 수행될 때, 더 강조된다.

[0003] LC 공진기는 온-칩으로 구현될 때 칩 공간을 소비하고, 오프-칩으로 구현될 때 상당한 비용이 든다. 그러므로, 더 유연한 공진기를 제공하는 것이 요구된다.

## 발명의 내용

### 해결하려는 과제

[0004] 본 발명의 목적은 상기된 문제점을 적어도 회피하는 것이다. 본 발명은, LC 공진기의 커패시턴스 및 인덕턴스 모두가 요구된 유연성을 달성하기 위해서 동조될 필요가 있다는 이해에 기반한다. 따라서, 동조 가능한 인덕터 배열이 제공된다. 또한, 본 발명자는, 자체 공진 주파수가 높은-주파수 모드에 대해서 충분히 높게 설정될 필요가 있는 요구, Q-값이 이득을 저하하지 않도록 충분히 높아야 하는 요구를 이해하고, 또한 인덕턴스의 비율이 낮은 밴드를 커버하기에 충분히 높게 될 필요가 있는 요구를 이해했다. 이는, 삽입 손실이 감소하도록 시그널 라우팅을 수행하는 동조 가능한 인덕터 배열 내의 스위치 배열에 의해 달성된다.

### 과제의 해결 수단

[0005] 제1측면에 따르면, 칩 또는 기판 상에 배열 가능한 동조 가능한 인덕터 배열이 제공된다. 동조 가능한 인덕터는, 동조 가능한 인덕터 배열의 제1입력에 제1단부에서 접속된 제1권선 파트와; 제1권선 파트의 제2단부에 제1단부에서 접속된 제2권선 파트와; 동조 가능한 인덕터 배열의 제2입력에 제1단부에서 접속된 제3권선 파트와; 제3권선 파트의 제2단부에 제1단부에서 접속된 제4권선 파트와; 스위치 배열로서, 제1과 제2입력(INP, INN) 사이에 직렬로 접속된 병렬 커플링을 갖는, 병렬인 제1 및 제4권선 파트 및 병렬인 제2 및 제3권선 파트를 포함하여 구성되는 회로와; 제1과 제2입력 사이에 직렬인 제1, 제2, 제4 및 제3권선 파트를 포함하여 구성되는 회로 중 어느 하나를 선택적으로 제공함으로써 동조 가능한 인덕터 배열을 동조하도록 배열된 스위치 배열을 포함하여 구성한다.

[0006] 스위치 배열은, 제2권선 파트의 제2단부와 가상 그라운드 사이에 접속된 제1스위치와; 제4권선 파트의 제2단부와 가상 그라운드 사이에 접속된 제2스위치와; 제2권선 파트의 제1단부와 가상 그라운드 사이에 접속된 제3스위치와; 제4권선 파트의 제1단부와 가상 그라운드 사이에 접속된 제4스위치와; 제1입력과 제4권선 파트의 제2단부 사이에 접속된 제5스위치; 및 제2입력과 제2권선 파트의 제2단부 사이에 접속된 제6스위치를 포함하여 구성될 수 있다. 그 다음, 동조 가능한 인덕터 배열은, 제3, 제4, 제5 및 제6스위치를 폐쇄하고 개방된 제1 및 제2스위치를 갖는, 또는 제1 및 제2스위치를 폐쇄하고 개방된 제3, 제4, 제5 및 제6스위치를 가짐으로써 동조가능하게 될 수 있다.

[0007] 스위치 배열은, 제2권선 파트의 제2단부와 제4권선 파트의 제2단부 사이에 접속된 제1스위치와; 제1권선 파트의

제2단부와 제3권선 파트의 제2단부 사이에 접속된 제2스위치와; 제1입력과 제4권선 파트의 제2단부 사이에 접속된 제3스위치와; 제2입력과 제2권선 파트의 제2단부 사이에 접속된 제4스위치를 포함하여 구성된다. 그 다음, 동조 가능한 인덕터 배열은 제2, 제3 및 제4스위치(S34, S5, S6)를 폐쇄하고 개방된 제1스위치(S1)를 갖거나, 또는 제1스위치(S12)를 폐쇄하고 개방된 제2, 제3 및 제4스위치(S34, S5, S6)를 가짐으로써 동조가능하게 될 수 있다.

- [0008] 제1, 제2, 제3 및 제4권선 파트는 칩 또는 기판 상에 개재되어 권선의 자기장이 본질적으로 공통이 되도록 한다.
- [0009] 동조 가능한 인덕터 배열은, 추가의 권선 파트를 더 포함하여 구성할 수 있고, 추가의 권선 파트는 제1 내지 제4권선 파트와의 전기적-자기적 커플링을 상쇄하도록 배열된다.
- [0010] 2개 이상의 권선 파트가 칩 또는 기판 상의 복수의 도전성 층 내에 배열될 수 있다.
- [0011] 가상 그라운드는 DC 파워 서플라이가 될 수 있는데, 무선 주파수와 같은 AC에서 AC 시그널에 대한 그라운드로서 역할을 하거나, 또는 그라운드 또는 DC 기준 전압 노드가 될 수 있다
- [0012] 제2측면에 따르면, 공진기를 포함하여 구성되는 무선 주파수 송수신기가 제공되는데, 공진기는 제1측면에 따른 동조 가능한 인덕터 배열을 포함하여 구성되고, 동조 가능한 인덕터 배열은 공진기가 복수의 공진하는 주파수들 중 하나에서 선택적으로 작동할 수 있게 동조가능하게 된다.
- [0013] 제3측면에 따르면, 멀티밴드 무선 주파수 수신기로서, 제1주파수 밴드 내의 무선 시그널을 수신하기 위해 배열된 제1수신기 경로와; 제2주파수 밴드 내의 무선 시그널을 수신하기 위해 배열된 제2수신기 경로를 포함하여 구성되고, 제1주파수 밴드는 제2주파수 밴드보다 더 높은 주파수에서 동작하고, 각각의 제1 및 제2수신기 경로는, 복수의 주파수 밴드 중 선택된 주파수 밴드에서 선택적으로 동작하도록 배열되고; 제1측면에 따른 동조 가능한 인덕터 배열을 포함하여 구성되는 공진기를 포함하여 구성되고, 공진기는 선택된 주파수 밴드에 대해서 동조되게 배열된다.
- [0014] 제4측면에 따르면, 제2측면에 따른 무선 주파수 송수신기 또는 제3측면에 따른 멀티밴드 무선 주파수 수신기 및 무선 주파수 송수신기 또는 멀티밴드 무선 주파수 수신기와 상호 작용하도록 배열된 프로세서를 포함하여 구성되는 통신 장치가 제공되는데, 프로세서가 동조 가능한 인덕터 배열의 동조 모드를 선택하기 위해서 스위치 배열을 제어하기 위해 배열된다.
- [0015] 제5측면에 따르면, 제1측면에 따른 동조를 위한 권선 파트 및 스위치를 포함하는 동조 가능한 인덕터 배열의 방법이 제공된다. 이 방법은, 인덕터 배열을 위한 동조 설정을 결정하는 단계와; 동조 설정을 위한 각각의 스위치에 대한 스위치 상태를 할당하는 단계와; 할당된 스위치 상태에 따라서 스위치를 제어하는 단계를 포함하여 구성된다.
- [0016] 제6측면에 따르면, 동조 가능한 인덕터 배열을 포함하여 구성되는 공진기를 포함하여 구성되는 무선 주파수 송수신기 또는 멀티밴드 무선 주파수 수신기의 프로그램가능한 제어기에 의해 실행될 때, 제어기가 제5측면의 방법을 수행하게 하는 컴퓨터 실행가능한 명령을 포함하여 구성되는 컴퓨터 프로그램을 제공한다.

### 발명의 효과

- [0017] 본 발명의 다른 목적, 형태 및 장점은, 첨부된 독립 청구항만 아니라 도면으로부터, 이하 상세한 설명으로부터 명백하게 될 것이다. 일반적으로, 청구항에서 사용된 모든 용어는, 본 명세서에서 다르게 명확하게 규정되지 않는 한, 본 기술 분야에서의 그들의 일반적인 의미에 따라서 해석되어진다. "a/an/the [엘리먼트, 장치, 구성요소, 수단, 단계, 등]"의 모든 참조는, 다르게 명확하게 규정되지 않는 한, 상기 엘리먼트, 장치, 구성요소, 수단, 단계, 등을 참조로 개방적으로 해석된다. 본 명세서에 개시된 소정의 방법의 단계는, 명확하게 언급되지 않는 한, 개시된 정확한 순서로 수행될 필요는 없다.

### 도면의 간단한 설명

- [0018] 상기 및 부가적인 목적, 형태 및 장점은, 첨부도면을 참조한 본 발명의 바람직한 실시형태의 이하의 도시의 및 비 제한적인 상세한 설명을 통해서 더 잘 이해될 것이다.

도 1은 실시형태에 따른 동조 가능한 인덕터 배열을 도식적으로 도시한다.

도 2는 실시형태에 따른 스위치 배열 상의 도식적인 표시와 함께 동조 가능한 인덕터 배열의 권선의 레이아웃을

도시한다.

도 3은 실시형태에 따른, 우측에 대응하는 도식으로 도시된 바와 같은, 스위치가 제1상태일 때 동조 가능한 인덕터 배열의 권선의 레이아웃을 도시한다.

도 4는 실시형태에 따른, 우측에 대응하는 도식으로 도시된 바와 같은, 스위치가 제2상태일 때 동조 가능한 인덕터 배열의 권선의 레이아웃을 도시한다.

도 5는 실시형태에 따른 동조 가능한 인덕터 배열의 권선의 레이아웃의 상세를 도시한다.

도 6은 실시형태에 따른 동조 가능한 인덕터 배열이 적용가능한 무선 프론트 엔드를 도식적으로 도시한다.

도 7은 실시형태에 따른 통신 장치를 도식적으로 도시하는 블록도.

도 8은 실시형태에 따른 동조 가능한 인덕터 배열의 방법을 도식적으로 도시하는 흐름도.

도 9는 본 방법을 구현하기 위한 컴퓨터 프로그램 및 프로세서를 도식적으로 도시한다.

### 발명을 실시하기 위한 구체적인 내용

[0019] 도 1은 실시형태에 따른 동조 가능한 인덕터 배열을 도식적으로 도시한다. 바람직하게는, 인덕터 배열은, 이하 설명되는 바와 같이 칩 또는 기판 상에 배열된다. 동조 가능한 인덕터 배열은 동조 가능한 인덕터 배열의 제1 입력 INP에 한 단부에서 접속된 제1권선 파트 W1, 제1권선 파트 W1의 다른 단부에 한 단부에서 접속된 제2권선 파트 W2, 동조 가능한 인덕터 배열의 제2입력 INN에 한 단부에서 접속된 제3권선 파트 W3 및 제3권선 파트의 다른 단부에 한 단부에서 접속된 제4권선 파트 W4를 포함하여 구성된다. 스위치 배열은, 이를 위해, 병렬인 제1 및 제4권선 파트 W1, W4 및 병렬인 제2 및 제3권선 파트 W2, W3를 포함하여 구성한 후, 제1과 제2입력 INP, INN 사이에서 직렬로 각각의 병렬 커플링 W1, W4; W2, W3을 커플링하는 회로 또는, 제1과 제2입력 INP, INN 사이에서 직렬인 제1, 제2, 제4 및 제3권선 파트 W1, W2, W4, W3을 포함하여 구성되는 회로를 선택적으로 제공함으로써, 동조 가능한 인덕터 배열을 동조시키기 위해 배열된다. 스위치 배열은, 제2권선 파트 W2의 다른 단부와 가상 그라운드 VDD 사이에 접속된 제1스위치 S1, 제4권선 파트 W4의 다른 단부와 가상 그라운드 VDD 사이에 접속된 제2스위치 S2를 포함하여 구성된다. 가상 그라운드는 DC 파워 서플라이가 될 수 있는데, 여기서는 무선 주파수와 같은 AC에서 VDD로 명명되고, AC 시그널에 대한 그라운드로서 역할을 하거나, 또는 그라운드 또는 DC 기준 전압 노드가 될 수 있다. 센터 탭이 사용되지 않으면, 제1 및 제2스위치는 제1 및 제2스위치 S1, S2와 동일한 기능을 제공하는 단일 스위치 S12에 의해 대체될 수 있다. 스위치 배열은 제1권선 파트 W1의 다른 단부와 가상 그라운드 VDD 사이에 접속된 제3스위치 S3 및, 제3권선 파트 W3의 다른 단부와 가상 그라운드 VDD 사이에 접속된 제4스위치 S4를 더 포함하여 구성된다. 유사하게, 센터 탭 사용되지 않을 때, 제3 및 제4스위치는 제3 및 제4스위치 S3, S4와 동일한 기능을 제공하는 단일 스위치 S34에 의해 대체될 수 있다. 이에 의해, 동조 가능한 인덕터 배열은, 제1입력 INP로부터 제1권선 파트 W1, 제2권선 파트 W2, 폐쇄된 제1스위치 S1, 폐쇄된 제2스위치 S2(또는 단일 스위치 S12), 제4권선 파트 W4 및 제3권선 파트 W3을 통해서 제2입력 INN으로의 회로가 형성되도록, 즉 모든 권선 W1-W4이 직렬로 커플링되도록 제1 또는 제2스위치 S1, S2(또는 단일 스위치 S12)를 폐쇄함으로써, 동조가능하게 된다.

[0020] 모든 권선이 양쪽 모드에서 동작가능하게 되는 것을 달성하기 위해서, 스위치 배열은, 제1권선 파트 W1의 한 단부와 제4권선 파트 W4의 다른 단부 사이에 접속된 제5스위치 S5 및, 제3권선 파트의 한 단부 W3과 제2권선 파트 W2의 다른 단부 사이에 접속된 제6스위치 S6을 더 포함하여 구성된다. 이에 의해, 동조 가능한 인덕터 배열은, 제3 및 제4스위치 S3, S4가 폐쇄될 때 제5 및 제6스위치 S5, S6를 폐쇄함으로써 더 동조가능하다. 이 경우, 회로는, 제1입력 INP로부터 폐쇄된 제5스위치 S5, 제4권선 파트 W4, 폐쇄된 제4스위치 S4, 폐쇄된 제3스위치 S3, 제2권선 파트 W2, 및 폐쇄된 제6스위치 S6를 통해서 제2입력 INN으로 형성된다.

[0021] 이에 의해, 동조 가능한 인덕터 배열은, 이를 위해 병렬인 제1 및 제4권선 파트 W1, W4 및 병렬인 제2 및 제3권선 파트 W2, W3를 포함하여 구성한 후, 제1과 제2입력 INP, INN 사이에서 직렬인 각각의 병렬 커플링 W1, W4; W2, W3을 커플링하는 회로, 또는 제1과 제2입력 INP, INN 사이에서 직렬인 제1, 제2, 제4 및 제3권선 파트 W1, W2, W4, W3를 포함하여 구성되는 회로를 선택적으로 제공함으로써, 모든 권선이 양쪽 모드에서 동작가능한 다른 인덕터스를 제공하도록 가능하게 될 수 있다.

[0022] 상기 설명된 동조 가능한 인덕터 배열은 모든 그 동작 모드에서 모든 권선을 동작시킬 수 있지만, 이는 여전히 그렇지 않은 부가적인 인덕터 배열과 조합가능하다. 이러한 조합은 추가의 튜닝성(tunability)을 제공할 수 있



다. 양호한 Q-값을 달성하기 위해서, 상호 간의 자기적 상호작용을 갖는 모든 권선 파트는, 바람직하게는, 모든 상태에서 동작한다. 상기 설명된 것과 같은 하나 이상의 회로는, 동조 가능한 인덕터 배열을 달성하기 위해 빌딩 블록으로서 사용될 수 있다.

[0023] 도 2는 실시형태에 따른 스위치 배열 상의 도식적인 표시와 함께 동조 가능한 인덕터 배열의 권선의 레이아웃을 도시한다. 회로는 도 1을 참조로 설명된 것에 대응하고, 다른 인덕턴스를 제공하기 위한 기능은 동일하다.

[0024] 도 3은 실시형태에 따른, 상부 우측에 대응하는 도식으로 도시된 바와 같은, 스위치가 제1상태일 때 동조 가능한 인덕터 배열의 권선의 레이아웃을 도시한다. 회로의 효과를 간단히 이해하기 위해서 저부 우측에 등가 회로가 도시된다. 회로는 폐쇄된 도 1 및 2의 단일 스위치 S12(또는 제1 및 제2스위치 S1 및 S2) 및 개방된 다른 스위치 S34(또는 S4, S4), S5, S6를 가짐으로써 달성되는 것에 대응한다. 여기서, 직렬 커플링은 단말 INN로부터 모든 도전성 레인을 통해서 진행하고 및 단말 INN에서 종료하는 권선을 제공한다.

[0025] 권선은 기관 또는 칩 상에 배열된다. 또한, 기관은 인쇄 회로 기관이 될 수 있다. 또한, 가상 그라운드 노드가 적용될 수 있는데, 이는 이하 도 4를 참조로 명확하게 된다. 무선 주파수와 같은 AC에서 AC 시그널에 대한 그라운드로서 역할을 하는 DC 파워 서플라이 VDD 또는 그라운드 또는 DC 기준 전압 노드가 될 수 있는 가상 그라운드가 채용될 수 있다. 제1상태일 때, 스위치 S12(또는 S1, S2)는 가상 그라운드 노드를 접속시킨다.

[0026] 도 4는 실시형태에 따른, 상부 우측에 대응하는 도식으로 도시된 바와 같은, 스위치가 제2상태일 때 동조 가능한 인덕터 배열의 권선의 레이아웃을 도시한다. 저부 우측에는 회로의 효과의 간단한 이해를 위한 등가 회로가 도시된다. 회로는 개방된 도 1 및 2의 단일 스위치 S12(또는 제1 및 제2스위치 S1 및 S2) 및 폐쇄된 다른 스위치를 가짐으로써 달성되는 것에 대응한다. 여기서, 단말 INN로부터 시작하는 제1병렬 커플링은 포인트 A에서 제2병렬 커플링을 만나기 위해 진행하는 권선을 제공하는데, 이는 완전히 단말 INN을 향해 진행하는 것으로 볼 수 있다. 포인트 A에서의 커플링에서, 파워 서플라이와 같은 가상 그라운드(도시 생략)가 접속될 수 있다. 가상 그라운드는 무선 주파수와 같은 AC에서 AC 시그널에 대한 그라운드로서 역할을 하는 DC 파워 서플라이 또는 그라운드 또는 DC 기준 전압 노드가 될 수 있다. 제2상태일 때, 스위치 S34(또는 S3, S4)는 가상 그라운드 노드에 접속된다. 도 3 및 4를 고려할 때 볼 수 있는 바와 같이, 가상 그라운드 노드는 도 3 및 4가 같이 권선의 레이아웃 내의 단일 센터 탭으로서 채용될 수 없다. 그런데, 즉, S12(또는 S1, S2) 및 S34(또는 S3, S4)가 서로 인접해서 위치된, 회전(turn)의 수 및 다수 금속 층에서의 회전의 적용에 의존하는, 몇몇 레이아웃에 대해서, 가상 그라운드 노드의 레이아웃은 기관 또는 칩의 한 영역에 유지될 수 있다.

[0027] 도 5는 실시형태에 따른 동조 가능한 인덕터 배열의 권선의 레이아웃의 상세를 도시한다. 권선을 형성하는 도전성 레인의 교차부가 따라서 달성된다. 2개 이상의 권선 파트가 칩 또는 기관 상의 복수의 도전성 층 내에 배열될 수 있다. 도시에 있어서, 레인은 기관 및 계층을 갖는 도전체를 사용하는 교차부 상에 나란히 제공된다. 그런데, 또한, 레인은 계층을 갖는 도전체를 사용할 수 있고, 서로의 상부에 위치될 수 있거나 또는, 다른 층 내에 및 나란히 제공되는 조합이 될 수 있다. 권선의 형상은 8각형으로서 도시되었지만, 원형, 정사각형, 또는 n은 3 이상인 다른 n-측면의 형상 또는 그 조합과 같은 다른 형상도 실행 가능한데, 이는 인덕턴스를 형성하기 위해서 권선의 목적인 자기장을 둘러싸는 권선을 형성한다. 인덕턴스는 통상적인 방식으로 다른 목적 또는 싱글-엔디드(single-ended) 목적을 위해서 적용될 수 있다.

[0028] 도 6은 실시형태에 따른 동조 가능한 인덕터 배열이 적용가능한 무선 프론트 엔드를 도식적으로 도시한다. 예를 들어, 3GPP LTE 무선에서 사용되는 무선 프론트 엔드 회로는 다수의 밴드가 사용될 수 있다. 더욱이, 분리 밴드가 수집 및 다른 구성에서 동시에 사용되는, 예를 들어 캐리어 애그리게이션에 대해서, 융통성(versatilirity)은 이용 가능한 프론트 엔드 솔루션에 대한 열쇠이다. 더 더욱이, 프론트 엔드가 GSM, UMTS, WLAN, GNSS 등과 같은 다른 무선 액세스 기술에 대해서 역시 유용하게 되어야 하면, 융통성에 대한 요구는 더 증가한다. 따라서, 수신된 시그널은 다수의 주파수들 내에서 및 넓은 또는 좁은 대역폭을 가질 수 있고, 예를 들어 밴드 선택 필터, 또는 공진기를 필요로 하는 다른 회로가 현재의 동작 모드에 의존해서 이에 대해서 구성 가능하게 될 필요가 있을 수 있다. 이러한 밴드 선택 필터에서의 가변 커패시턴스는, 예를 들어 커패시턴스가 온디맨드로 스위칭될 수 있는 커패시터 뱅크를 사용하지만, 상기 설명된 바와 같이 동조 가능한 인덕터를 사용함으로써, 많은 융통성이 개선될 뿐 아니라 공진기를 포함하는 회로의 성능이 개선될 수 있다. 예를 들어, 멀티-밴드 수신기에서 밴드 선택 필터를 위해 이러한 공진기를 사용함으로써, 필터의 확장된 튜닝성은 멀티-밴드 수신기의 소정의 밴드에 대해서 밴드 선택 필터가 유용하게 할 수 있다. 상기 설명된 것들과 같은, 하나 이상의 동조 가능한 인덕터 배열(602, 604)을 사용함으로써, 융통성에 대한 요구가 충족될 수 있다. 이에 의해 유연한 밴드 조합이 가능하게 된다.

[0029] 상기 설명된 바와 같은 프론트 엔드 배열이 사용될 수 있는 예는 멀티밴드 무선 주파수 수신기(600)이다. 수신기(600)는 제1주파수 밴드 내의 무선 신호를 수신하기 위해 배열된 제1수신기 경로 및 제2주파수 밴드 내의 무선 신호를 수신하기 위해 배열된 제2수신기 경로를 포함하여 구성되는데, 여기서 제1주파수 밴드는 제2주파수 밴드보다 더 높은 주파수, 즉 높은 및 낮은 밴드 모두가 동시에 수신될 수 있는 높은-낮은 밴드 배열에서 동작한다. 각각의 제1 및 제2수신기 경로는 복수의 주파수 밴드 중 선택된 주파수 밴드에서 선택적으로 동작하도록 배열될 수 있는데, 예를 들어 제1높은-밴드 경로는 1800 MHz, 1900 MHz, 2100 MHz 및 2700 MHz 주파수 밴드 중 하나에서 동작하도록 선택할 수 있는 한편 동시에 제2낮은-밴드 경로는 750 MHz, 850 MHz, 900 MHz 및 1500 MHz 주파수 밴드 중 하나에서 동작하도록 선택할 수 있다. 이들 주파수 밴드는 예로서만 설명되고, 높은 주파수 밴드와 낮은 주파수 밴드 사이의 다른 주파수 밴드 및 그룹핑이 동등하게 가능하다. 각각의 수신기 경로는 상기 설명된 바와 같이 동조 가능한 인덕터 배열(602, 604)을 포함하여 구성되는 공진기를 포함하여 구성되는데, 여기서 공진기는 각각의 수신기 경로 내에서 선택된 주파수 밴드에 대해서 동조되도록 배열된다. 또한, 2개 이상의 이러한 수신기 경로를 갖는 배열이 가능하다. 따라서, 유연한 주파수 밴드 조합이 가능하게 될 수 있는데, 각각의 필터가 필터의 개선된 튜닝성에 기인해서 수신기(600)의 전체 주파수 범위 내에서 소정의 주파수를 커버하도록 가능하게 될 수 있으므로, 예를 들어 캐리어 애그리게이션 솔루션에서 바람직하다.

[0030] 도 6은 동조 LNA를 위해 사용될 때 공진기가 출력하는 예를 도시한다. 동조 가능한 인덕터 배열을 갖는 공진기는, 동조 가능한 인덕턴스가 사용될 수 있는, 필터, 임피던스 매칭 등에 대해서와 같은 다른 목적에 대해서도 역시 사용될 수 있다.

[0031] 도 7은 실시형태에 따른 통신 장치(700)를 도식적으로 도시하는 블록도이다. 통신 장치는 안테나(704)에 접속될 수 있는 수신기 또는 송수신기(702) 및, 수신기 또는 송수신기(702)와 상호 작용하는 배열된 프로세서, 통신 장치(700)의 입력 및 출력 인터페이스 등과 같은 다른 회로(706)를 포함하여 구성된다. 수신기 또는 송수신기(702)는 공진기(710)를 포함하여 구성되는데, 여기서 공진기는 상기 설명된 소정의 하나의 실시형태에 따른 하나 이상의 동조 가능한 인덕터 배열을 포함하여 구성된다. 동조 가능한 인덕터 배열은 공진기(710)가 복수의 공진하는 주파수들에서 동작하도록 가능하게 하기 위해서 동조가능하다. 또한, 수신기 또는 송수신기는 공진기(710), 즉, 또한, 동조 가능한 인덕터 배열의 동조를 제어하도록 배열될 수 있는 제어기(708)를 포함하여 구성될 수 있다. 수신기(702)는, 예를 들어 도 6을 참조로 설명된 멀티밴드 무선 주파수 수신기(600)가 될 수 있다.

[0032] 도 8은 실시형태에 따른 동조 가능한 인덕터 배열의 방법을 도식적으로 도시하는 흐름도이다. 방법은 동조 가능한 인덕터 배열에 대한 동조 설정을 결정(801)하는 단계를 포함하여 구성된다. 이는, 원격 엔티티로부터 또는 동조 가능한 인덕터 배열을 갖는 통신 장치 내의 엔티티로부터 주파수 할당을 수신함으로써 될 수 있다. 예를 들어, 주파수 할당 정보에 기반해서, 스위치 상태는 동조 설정을 위한 스위치 또는 각각의 스위치에 대해서 할당(802)되고, 할당된 스위치 상태에 따라서 스위치를 제어(803)한다. 새로운 할당에 따라서, 과정이 반복될 수 있다.

[0033] 본 발명에 따른 방법은, 특히 디지털 제어기가 송수신기를 제어하는 경우에 대해서 컴퓨터 및/또는 프로세서와 같은 처리 수단의 도움으로 구현하기에 적합하다. 그러므로, 처리 수단, 프로세서, 또는 컴퓨터가 도 8을 참조로 기술된 소정의 실시형태에 따른 소정의 방법의 단계를 수행하게 하도록 배열된 명령을 포함하여 구성되는, 컴퓨터 프로그램이 제공된다. 바람직하게, 컴퓨터 프로그램은, 도 9에 도시된 바와 같이, 컴퓨터 판독가능한 매체(900) 상에 기억된 프로그램 코드를 포함하여 구성되는데, 이는 처리 수단, 프로세서, 또는 컴퓨터(902)에 의해 로딩 및 실행될 수 있어서, 바람직하게는 도 8을 참조로 기술된 소정의 실시형태에 따라서, 이것이, 본원 발명의 실시형태에 따른 방법을 각각 수행하게 한다. 컴퓨터(902) 및 컴퓨터 프로그램 생산품(900)은, 소정의 방법의 액션이 단계적으로 수행되는 프로그램 코드를 순차적으로 실행하도록 배열된다. 처리 수단, 프로세서, 또는 컴퓨터(1002)는, 바람직하게는, 정상적으로는 매립된 시스템으로서 언급되는 것이다. 따라서, 도 9에 묘사된 컴퓨터 판독가능한 매체(900) 및 컴퓨터(902)는 원리의 이해를 제공하기 위해서 만의 예시 목적을 위해 것으로 이해되어야 하고, 엘리먼트의 소정의 직접적인 도시로서 이해되지 않아야 한다.

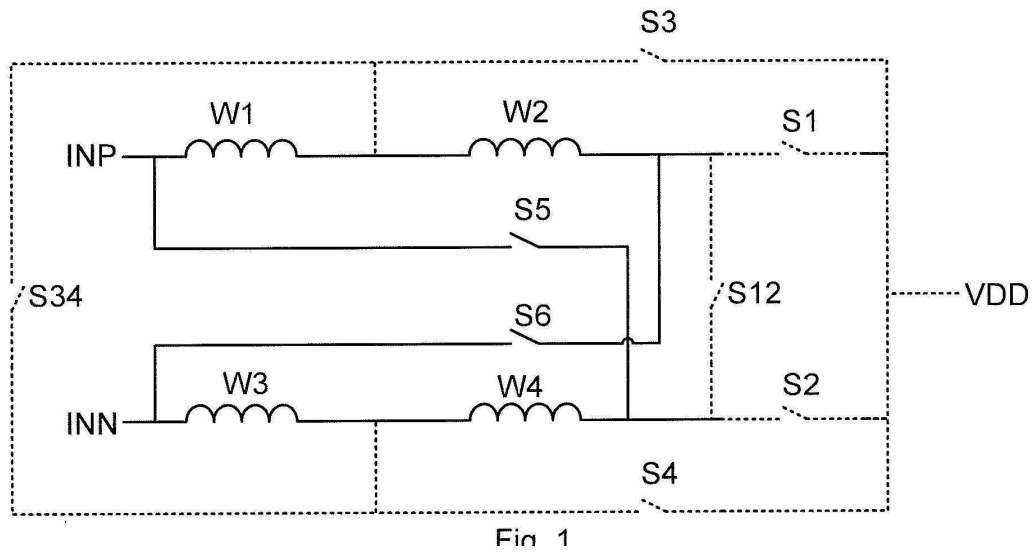
## 부호의 설명

[0034] 본 발명이 주로 소정의 실시형태를 참조로 상기되었다. 하지만, 본 기술 분야의 당업자에 의해 용이하게 이해될 수 있는 바와 같이, 첨부된 발명의 청구항에 의해 규정됨에 따라, 상기된 것 이외의 다른 실시형태가 본 발명의 범위 내에서 동등하게 가능하다.

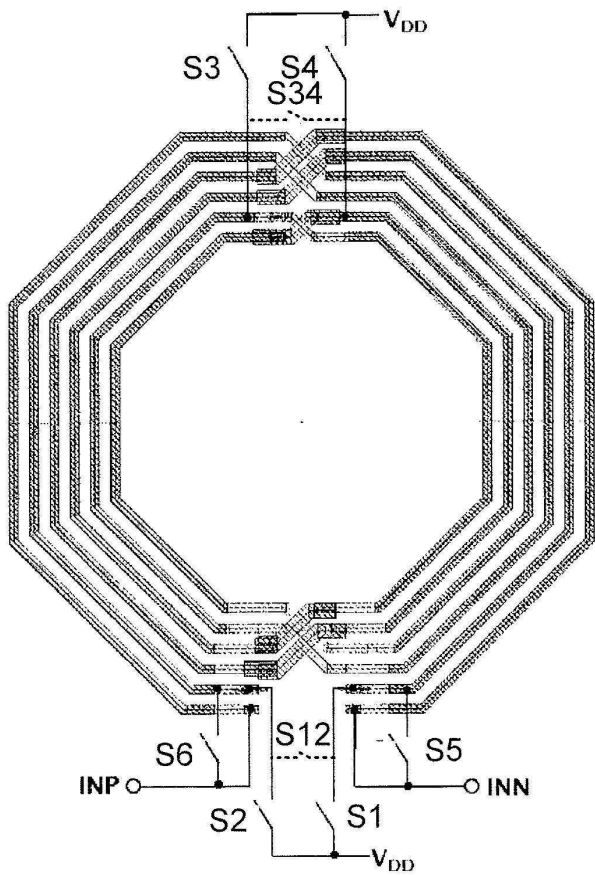


도면

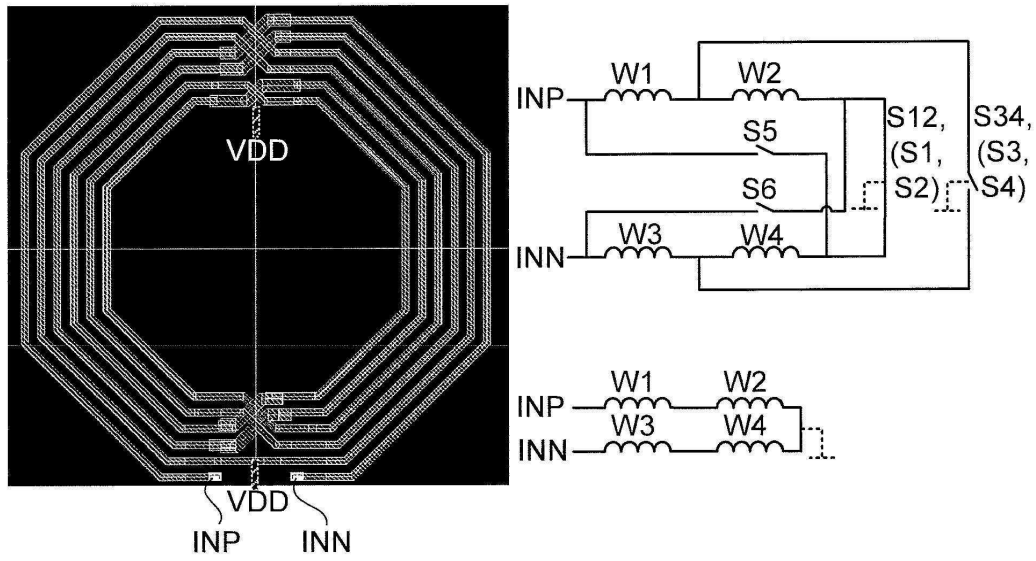
도면1



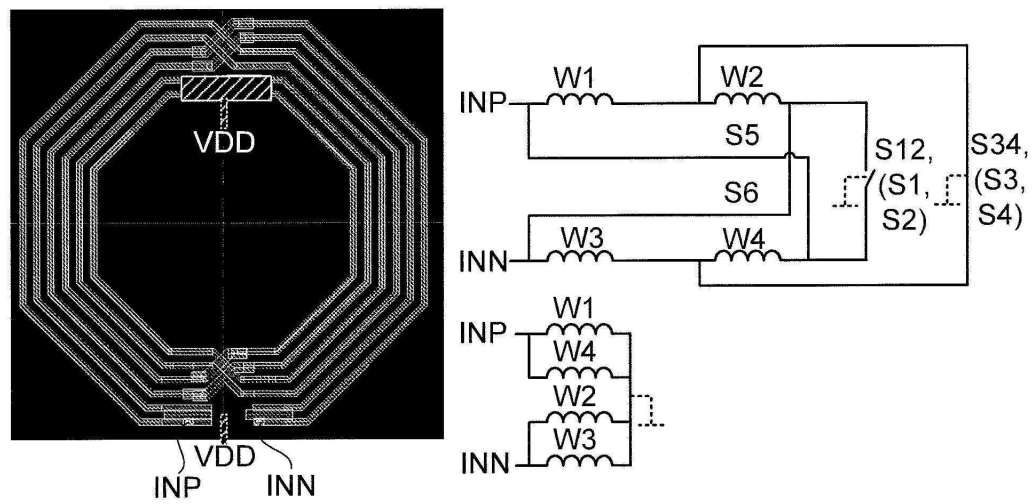
도면2



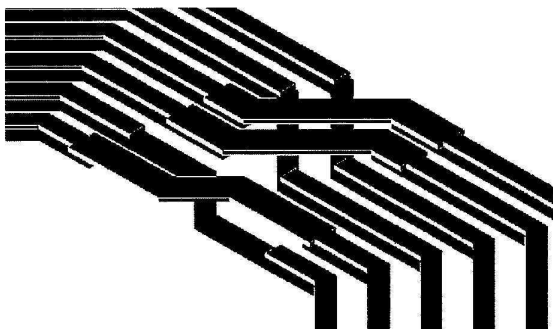
도면3



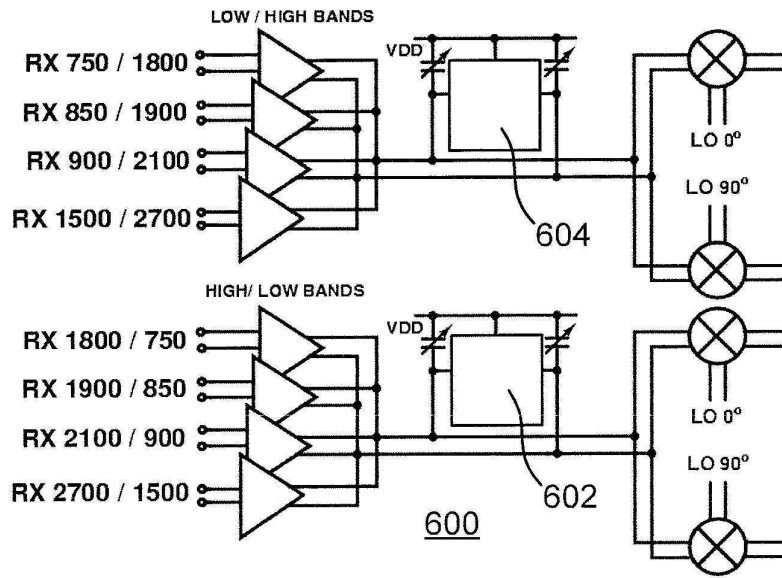
도면4



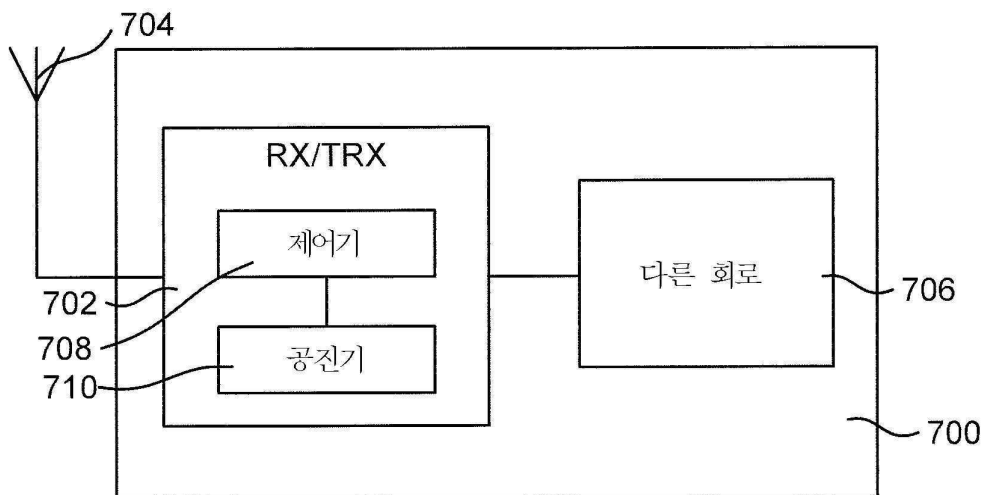
도면5



도면6



도면7



도면8

