

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 10 月 26 日(26.10.2012)



(10) 国際公開番号
WO 2012/144558 A1

- (51) 国際特許分類:
H04L 7/08 (2006.01)
- (21) 国際出願番号: PCT/JP2012/060601
- (22) 国際出願日: 2012 年 4 月 19 日(19.04.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-095905 2011 年 4 月 22 日(22.04.2011) JP
- (71) 出願人 (米国を除く全ての指定国について): NEC カシオモバイルコミュニケーションズ株式会社 (NEC CASIO MOBILE COMMUNICATIONS, LTD.) [JP/JP]; 〒2118666 神奈川県川崎市中原区下沼部 1 7 5 3 番地 Kanagawa (JP). 株式会社エヌ・ティ・ティ・ドコモ (NTT DOCOMO, INC.) [JP/JP]; 〒1006150 東京都千代田区永田町二丁目 1 1 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 武藤 貴志 (MUTOU Takashi) [JP/JP]; 〒2118666 神奈川県川崎市中原区下沼部 1 7 5 3 番地 NEC カシオモ

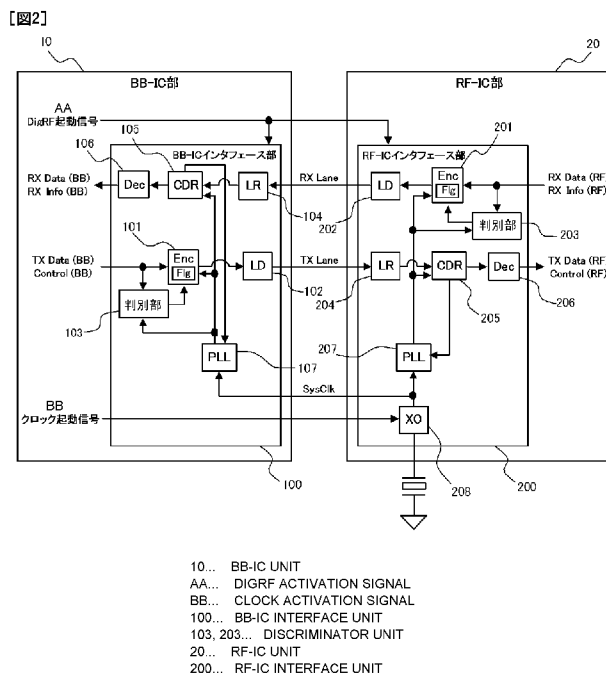
バイルコミュニケーションズ株式会社内
Kanagawa (JP).

- (74) 代理人: 木村 満 (KIMURA Mitsuru); 〒1010054 東京都千代田区神田錦町二丁目 7 番地 協販ビル 2 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

[続葉有]

(54) Title: TRANSMITTER CIRCUIT, INTERFACE CIRCUIT, INFORMATION TERMINAL, INTERFACE METHOD AND RECORDING MEDIUM

(54) 発明の名称: 送信回路、インターフェース回路、情報端末、インターフェース方法及び記録媒体



(57) Abstract: A signal received by an antenna (60) is input to an encoder unit (201) and also to a discriminator unit (203). The discriminator unit (203) measures the length of a non-communication interval, and, if the length of the non-communication interval is equal to or greater than that of a predetermined interval, then outputs flag setting information. The encoder unit (201) performs a discrimination of sync pattern length on the basis of the flag setting information. The encoder unit (201) refers to the flag at the generation of a serial transmission frame and, if the flag has not been set, then sets the sync pattern length to a first value and, if the flag has been set, then sets the sync pattern length to a second value greater than the first value. The encoder unit (201) generates a serial transmission frame to which a sync pattern having the set sync pattern length has been added. A line driver unit (202) outputs the serial transmission frame generated.

(57) 要約: アンテナ (60) で受信した信号はエンコーダ部 (201) と判別部 (203) に入力される。判別部 (203) は、無通信区間の長さを計測し、無通信区間が予め定めた区間長以上となった場合にフラグセット情報を出力する。エンコーダ部 (201) は、フラグセット情報に基づいて、同期パターン長を判別する。エンコーダ部 (201) は、シリアル伝送フレーム生成時にフラグを参照し、フラグがセットされていない場合、同期パターン長を第1の値に設定し、フラグがセットされている場合、同期パターン長を第1の値より大きい第2の値に設定する。エンコーダ部 (201) は、設定された同期パターン長を有する同期パターンを付したシリアル伝送フレームを生成する。ラインドライバ部 (202) は、生成されたシリアル伝送フレームを出力する。

WO 2012/144558 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, — 補正された請求の範囲 (条約第 19 条(1))
MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：

送信回路、インターフェース回路、情報端末、インターフェース方法及び記録媒体

技術分野

[0001] 本発明は、送信回路、インターフェース回路、情報端末、インターフェース方法及び記録媒体に関する。

背景技術

[0002] 近年、携帯電話等の通信端末の分野において、D i g R F と呼ばれる標準規格が制定されている。D i g R F は、R F - I C (Radio Frequency Integrated Circuit) 部とB B - I C (Base Band Integrated Circuit) 部との間のインターフェースに関する規格である。

[0003] D i g R F v 4 (DigRF version 4) 規格のうち、高速通信モードの規格は、R F - I C 部とB B - I C 部との間の送信パスと受信パスをそれぞれ1248Mbpsでシリアル伝送する規格である。D i g R F v 4 規格では、送信側I C と受信側I C がシリアル伝送のクロック信号をそれぞれ内部生成する。このため、個々のI C デバイスから生じる熱や電源ノイズの影響により、送信側I C と受信側I C のクロックの位相がずれていく可能性がある。

[0004] そこで、D i g R F v 4 の高速通信モードにおいては、送信側I C が送信するフレームの先頭に同期パターンが付与され、受信側I C が同期パターンを受信している間に受信側I C 内部のクロック位相が調整されることにより、S O F (Start of Frame) 以降のデータが正常に送受信されるように構成されている。

[0005] 特許文献1には、D i g R F v 3 (DigRF version 3) 規格に対応した通信に関する発明が開示されている。特許文献1に記載の発明においては、データの受信を完了した旨を示す前回の信号に基づいて次の同期パターン受信のタイミングが予測される。そして、予測されたタイミングに検出されたパタ

ーンが同期パターンに完全に一致しなくても、不一致のビット数が閾値以下の場合には、検出したパターンを同期パターンと見なす等の処理が行われる。これにより、特許文献1においては同期パターンデータの検出エラーが抑制されるとされている。

先行技術文献

特許文献

[0006] 特許文献1：特開2010-154160号公報

発明の概要

発明が解決しようとする課題

[0007] D i g R F v 4 の高速通信モードにおいて、例えば消費電流の低減を図る目的で、無通信時に、フレームの出力を固定したままとする S t a l l 状態に送信側 I C の状態を移行させると、同期パターンを受信するタイミングの予測が困難になり、同期パターンの検出エラー率が上がる恐れがある。もし、受信側で再同期に失敗すると、伝送フレームが棄却されて再送処理が行われるため、ユーザデータのスループットが低下することになる。

[0008] また、S t a l l 状態からの復帰時（通信の再開時）に同期パターンの検出が確実に行われるようにするために、図6Aに示すように同期パターンを常に長くする手法がある。しかし、同期パターンを長くすることにより、通信プロトコルのオーバーヘッドが増加し、ユーザデータのスループットが低下してしまうという問題が生じる。

[0009] 更に、図6Bに示すように、D i g R F v 4 において、クロック位相のずれによる同期外れを回避するために、無通信時にも S t a l l 状態に遷移させずに送信側から I d l e パターンの送出を行うことにより、C D R (Clock Data Recovery) を常時動作させる、という手法がある。また、無通信時に S t a l l 状態に遷移させるが、受信側でデバイス温度などの情報を元に内部クロックを常時補正する、という手法もある。しかし、これらの従来の手法を採用した場合、回路を常時駆動させることになるため、無通信時の消費

電流が増加するという問題が生じる。

[0010] 本発明は、上記実情に鑑みてなされたものであり、消費電力の増加を伴うことなく伝送効率の低下を回避することが可能な送信回路、インターフェース回路、情報端末、インターフェース方法及び記録媒体を提供することを目的とする。

課題を解決するための手段

[0011] 上記目的を達成するため、本発明の第1の観点に係る送信回路は、
無通信区間の長さを計測する無通信区間計測部と、
前記無通信区間計測部が計測した無通信区間の長さに基づいて、同期パターン長を決定する同期パターン長決定部と、
前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、
前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、
を有することを特徴とする。

[0012] また、本発明の第2の観点に係るインターフェース回路は、
RF (Radio Frequency) 回路とBB (Base Band) 回路との間のシリアル伝送を行うインターフェース回路であって、
前記RF回路と前記BB回路の少なくともいずれか一方は、
無通信区間の長さを計測する無通信区間計測部と、
前記無通信区間計測部が計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定部と、
前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、
前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、
を有する送信回路を備え、
前記RF回路と前記BB回路の他方は、

前記フレーム送信部から送信されたフレームを受信するフレーム受信部と、
、
クロックを生成するクロック生成部と、
前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、
前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生部と、
を有する受信回路を備える、
ことを特徴とする。

- [0013] また、本発明の第3の観点に係る情報端末は、
RF (Radio Frequency) 回路とBB (Base Band) 回路とを含む情報端末であって、
前記RF回路と前記BB回路の少なくともいずれか一方は、
無通信区間の長さを計測する無通信区間計測部と、
前記無通信区間計測部が計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定部と、
前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、
前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、
を有する送信回路を備え、
前記RF回路と前記BB回路の他方は、
前記フレーム送信部から送信されたフレームを受信するフレーム受信部と、
、
クロックを生成するクロック生成部と、
前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、
前記位相を調整されたクロックを用いて、前記受信したフレームを再生す

るフレーム再生部と、
を有する受信回路を備える、
ことを特徴とする。

- [0014] また、本発明の第4の観点に係るインターフェース方法は、
無通信区間の長さを計測する無通信区間計測ステップと、
前記無通信区間計測ステップで計測した無通信区間の長さに基づいて同期
パターン長を決定する同期パターン長決定ステップと、
前記同期パターン長決定ステップで決定された同期パターン長の同期パタ
ーンを付加したフレームを生成するフレーム生成ステップと、
前記フレーム生成ステップで生成されたフレームを前記無通信区間の後に
送信するフレーム送信ステップと、
前記フレーム送信ステップで送信されたフレームを受信するフレーム受信
ステップと、
クロックを生成するクロック生成ステップと、
前記フレーム受信ステップで受信したフレームに付加されている同期パタ
ーンに基づいて前記クロックの位相を調整するクロック位相調整ステップと
、
前記位相を調整されたクロックを用いて、前記受信したフレームを再生す
るフレーム再生ステップと、
を有することを特徴とする。

- [0015] また、本発明の第5の観点に係るコンピュータ読み取り可能な記録媒体は
、
コンピュータに、
無通信区間の長さを計測する無通信区間計測手順と、
前記無通信区間計測手順で計測した無通信区間の長さに基づいて同期パタ
ーン長を決定する同期パターン長決定手順と、
前記同期パターン長決定手順で決定された同期パターン長の同期パターン
を付加したフレームを生成するフレーム生成手順と、

前記フレーム生成手順で生成されたフレームを前記無通信区間の後に送信するフレーム送信手順と、

を実行させるためのプログラムを格納することを特徴とする。

発明の効果

[0016] 本発明によれば、消費電力の増加を伴うことなく伝送効率の低下を回避することが可能となる。

図面の簡単な説明

[0017] [図1]実施形態に係る情報端末の内部構成を示すブロック図である。

[図2] B B - I C 部と R F - I C 部の構成を示すブロック図である。

[図3] ラインドライバ部が出力するシリアル伝送フレームの構成を示す図である。

[図4] 判別部の構成を説明するための機能ブロック図である。

[図5] 同期パターン長判別処理の手順を示すフローチャートである。

[図6A] 従来のシリアル伝送フレームを説明するための図である。

[図6B] 従来のシリアル伝送フレームを説明するための図である。

発明を実施するための形態

[0018] 以下、本発明の実施形態について図面を参照して詳細に説明する。

[0019] 本実施形態に係る情報端末 1 は、携帯電話機、P D A (Personal Digital Assistant)、スマートフォン、P C (Personal Computer) 等によって構成され、高速無線通信機能を有する。

[0020] 図 1 は、情報端末 1 の内部構成のうち、B B - I C (Base Band Integrated Circuit) 部と R F - I C (Radio Frequency Integrated Circuit) 部の各インターフェース部分及びそれらに関連する部分を示す。ただし、本実施形態の理解を容易にするため、他の構成部分は省略している。

[0021] 情報端末 1 は、図 1 に示すように、アンテナ 60 と、アンテナ 60 で受信する無線信号の送受信処理を行う R F - I C 部 20 と、送受信信号の変調処理と復調処理を行う B B - I C 部 10 と、通信制御を含む情報端末 1 の全体の制御を行う C P U 30 と、送信信号を増幅する増幅部 40 と、無線信号の

送受信の切り替えを行うスイッチ部50とを有している。

[0022] 無線信号受信時の信号の流れはおおよそ次のようになる。すなわち、まず、RF-IC部20は、アンテナ60とスイッチ部50を介して無線信号(RX Data (RF)、RX Info(RF))を受信し、BB-IC部10に出力する。次に、BB-IC部10は、RF-IC部20から受け取った受信信号に復調等の処理を施し、CPU30が処理可能な信号(RX Data (BB)、RX Info (BB))に変換する。そして、CPU30は、復調された受信信号からユーザデータを抽出する。

[0023] 一方、無線信号送信時の信号の流れはおおよそ次のようになる。すなわち、まず、BB-IC部10は、CPU30から送信を指示された送信信号(TX Data (BB)、Control(BB))に変調等の処理を施し、RF-IC部20に出力する。次に、RF-IC部20は、BB-IC部10から入力された信号をアンテナ60から出力可能な信号(TX Data (RF)、Control (RF))に変換する。増幅部40は、RF-IC部20により変換された送信信号を増幅する。この送信信号は、スイッチ部50とアンテナ60を介して無線送信される。

[0024] BB-IC部10とRF-IC部20との間(TX Lane, RX Lane)においては、シリアル伝送により信号の送受信がなされる。このシリアル伝送に関する規格として上述のDigRF v4が制定されている。

[0025] BB-IC部10とRF-IC部20は、それぞれ、DigRF v4に準拠したシリアル伝送を実現するBB-ICインターフェース部100とRF-ICインターフェース部200を備えている。BB-ICインターフェース部100とRF-ICインターフェース部200の構成を、図2を用いて詳細に説明する。なお、BB-ICインターフェース部100とRF-ICインターフェース部200は共通の構成を多く有しているため、図2において、共通の構成部分については、同じ名称、同じ下一桁の番号を付している。

[0026] 図2に示すように、BB-ICインターフェース部100は、エンコーダ

部 (E n c) 1 0 1、ラインドライバ部 (L D) 1 0 2、判別部 1 0 3、ラインレシーバ部 (L R) 1 0 4、クロックデータリカバリ部 (C D R) 1 0 5、デコーダ部 (D e c) 1 0 6、P L L 部 1 0 7 を備える。

[0027] また、R F - I C インターフェース部 2 0 0 は、エンコーダ部 (E n c) 2 0 1、ラインドライバ部 (L D) 2 0 2、判別部 2 0 3、ラインレシーバ部 (L R) 2 0 4、クロックデータリカバリ部 (C D R) 2 0 5、デコーダ部 (D e c) 2 0 6、P L L 部 2 0 7、発振器 (X O) 2 0 8 を備える。

[0028] B B - I C インターフェース部 1 0 0 のエンコーダ部 1 0 1 は、C P U 3 0 から送信を指示された送信信号 (T X Data (B B)、Control (B B)) をエンコードして、D i g R F v 4 の通信プロトコルに適合したシリアル伝送フレームを生成する。R F - I C インターフェース部 2 0 0 のエンコーダ部 2 0 1 は、受信した無線信号 (R X Data (R F)、R X Info (R F)) をエンコードして、D i g R F v 4 の通信プロトコルに適合したシリアル伝送フレームを生成する。

[0029] ラインドライバ部 1 0 2、2 0 2 は、エンコーダ部 1 0 1、2 0 1 により生成されたシリアル伝送フレームを出力する。

[0030] 判別部 1 0 3、2 0 3 は、エンコーダ部 1 0 1、2 0 1 に入力される送受信信号から、無通信区間の長さを計測し、得られた無通信区間の長さに基づいて、シリアル伝送フレームに含まれる同期パターンの長さに対応するフラグの設定の有無を判別し、判別結果をエンコーダ部 1 0 1、2 0 1 に出力する。判別部 1 0 3、2 0 3 によって行われる処理の詳細については後述する。

[0031] ラインレシーバ部 1 0 4 は、ラインドライバ部 2 0 2 から出力されたシリアル伝送フレームを受信する。ラインレシーバ部 2 0 4 は、ラインドライバ部 1 0 2 から出力されたシリアル伝送フレームを受信する。

[0032] クロックデータリカバリ部 1 0 5、2 0 5 は、それぞれ、入力されたシリアル伝送フレームの信号変化点から位相情報を抽出し、抽出した位相情報が示す位相に P L L 部 1 0 7、2 0 7 が生成するクロックの位相を合わせてシ

リアル伝送フレームのサンプリングを行う。

[0033] デコーダ部 106、206 は、それぞれ、クロックデタリカバリ部 105、205 によりサンプリングされたシリアル伝送フレームからユーザデータを抽出し、デコードして出力する。

[0034] PLL (Phase-Locked Loop) 部 107、207 は、エンコーダ部 101、201、判別部 103、203、クロックデタリカバリ部 105、205 の各動作に必要なクロックを生成して各回路に出力する。

[0035] 発振器 208 は、RF-IC 部 20 のみに備えられており、所定の発振周波数を有する信号を PLL 部 107、207 に出力する。

[0036] 以上のように構成された情報端末 1 の BB-IC インターフェース部 100 と RF-IC インターフェース部 200 との間の信号の流れについて、図 2、3 を参照して詳細に説明する。

[0037] DigRF v4 の高速通信モードの規格に準拠した通信手法には、アンテナ 60 からの受信信号や CPU 30 からの送信信号がない無通信時に、ラインドライバ部 102、202 から固定値を出力する Still 状態とする手法と、無通信時の間、常に Idle パターンを出力する手法とがある。

[0038] 本実施形態では、無通信時にラインドライバ部 102、202 から固定値を出力する Still 状態とする手法が採用されている。Still 状態においては、PLL 部 107、207 とラインレシーバ部 104、204 のみが駆動しているため、消費電力を抑えることができる。図 3 に “Still” と示した区間が無通信区間である。

[0039] まず、アンテナ 60 で受信した無線信号 (RX Data (RF)、RX Info (RF)) の流れを詳細に述べる。

[0040] アンテナ 60 で受信した無線信号 (RX Data (RF)、RX Info (RF)) はエンコーダ部 201 に入力される。また、この受信信号は判別部 203 にも入力される。エンコーダ部 201 は、入力された受信信号をエンコードして、DigRF v4 規格の通信プロトコルに適合したシリアル伝送フレームを生成する。

- [0041] エンコーダ部201が生成するシリアル伝送フレームは、図3に示すような構成を有している。シリアル伝送フレームには、先頭から順に、フレーム送信の開始を示すプリアンプルパート（P r e p）、受信側でサンプリングクロックの位相調整に用いる同期パターン（S y n c）、フレームの開始位置を示すS t a r t O f F r a m e（S O F）、送受信アドレスや後続のデータタイプなどを示すH e a d e r、ユーザデータが格納されるP a y l o a d、フレームエラーを検出するために用いられるC R C、フレームの終わりを示すE n d O f F r a m e（E O F）が含まれる。
- [0042] ここで、本実施形態では、同期パターン（S y n c）は、無通信区間の長さに応じたパターン長を有する。つまり、無通信区間が長かった場合には、クロックの位相のずれが大きくなる可能性があるため、クロックの位相を調整して確実にサンプリング可能とするために、パターン長の長い同期パターンが付加される。同期パターン長は、判別部203による判別結果に基づいて決定される。
- [0043] 具体的には、エンコーダ部201は、シリアル伝送フレームを生成する際に、同期パターン長を決定するときに参照されるフラグをセットする。このフラグには、同期パターン長を長くすべき時には初期値とは異なる所定値がセットされ、短くすべき時には初期値にリセットされる。
- [0044] なお、以下の説明において、フラグに所定値（第1の所定値。典型的には“1”である。）をセットすることを単に“フラグをセットする”と表現し、フラグに初期値（第2の所定値。典型的には“0”である。）をセットすることを単に“フラグをリセットする”と表現する。
- [0045] 判別部203は、受信信号の無通信区間の長さが長く、同期パターン長を長くすべきと判別される場合に、上述のフラグをセットすることを示すフラグセット情報をエンコーダ部201に出力する。エンコーダ部201は、フラグがセットされているか否かに応じて同期パターン長を変えた同期パターンを付したシリアル伝送フレームを生成する。
- [0046] 判別部203が実行する同期パターン長の判別処理を、図4及び5を参照

して詳細に説明する。判別部203は、各種演算を行う論理回路又は演算装置等から構成される。

[0047] 図4は、同期パターン長を判別する判別部203の構成を説明するための機能ブロック図である。

[0048] 図5は、図4に示した判別部203によって行われる同期パターン長判別処理を示すフローチャートである。この同期パターン長判別処理は、受信信号が検出されると開始される。

[0049] 判別部203の無通信区間計測部2031は、無通信区間の長さを計測する。無通信区間計測部2031は、PLL部207から入力されるクロックによりカウントアップするカウンタを有している。無通信区間計測部2031は、受信信号の入力が途切れると（ステップS101；NO）、カウントを開始する（ステップS102）。

[0050] 具体的には、無通信区間計測部2031は、受信信号（RX Data（RF））が入力されているときには常にカウンタをリセットしており、受信信号が途切れたときに、すなわちStill状態であるときに、カウントアップする。無通信区間計測部2031は、次に受信信号が入力されるまでカウントアップを継続する（ステップS102）。受信信号の入力が途切れない間（ステップS101；YES）、カウントアップがなされる。

[0051] 無通信区間計測部2031によって計測されたカウント値は比較部2032に入力される。比較部2032は、無通信区間計測部2031によって計測されたカウント値と、記憶部2033に記憶されている基準カウント値 n_0 とを比較する（ステップS103）。すなわち、無通信区間の長さが予め定めた所定区間長以上か否かが判別される。比較部2032での比較の結果は、フラグセット判別部2034に入力される。

[0052] カウント値が n_0 以上の場合（ステップS103：YES）、フラグセット判別部2034は、上述のフラグセット情報を出力する（ステップS104）。その後、フラグセット判別部2034は、カウントを停止し、リセットする（ステップS105）。

- [0053] カウント値が n_0 未満の場合（ステップS 1 0 3 ; N O）、フラグセット判別部2 0 3 4は、受信信号の入力があるか否かを判別する（ステップS 1 0 6）。カウント値が n_0 に到達する前に次の受信信号の入力を検出した場合は（ステップS 1 0 6 : Y E S）、フラグセット判別部2 0 3 4は、カウントを停止し、リセットする（ステップS 1 0 7）。その後、ステップS 1 0 1の処理に戻る。
- [0054] エンコーダ部2 0 1は、フラグセット判別部2 0 3 4から出力されたフラグセット情報を検出すると、フラグをセットする。
- [0055] エンコーダ部2 0 1は、次の受信信号に基づくシリアル伝送フレームを生成する時に、このフラグを参照する。フラグがセットされていない場合、カウント値は n_0 未満であり、無通信区間の長さが予め定めておいた区間長より短いことを意味している。エンコーダ部2 0 1は、同期パターン長を第1の値 $X[S I]$ に決定する。
- [0056] 一方、フラグがセットされている場合、カウント値は n_0 以上であり、無通信区間の長さが予め定めておいた区間長より長いことを意味している。エンコーダ部2 0 1は、同期パターン長を第2の値 $Y[S I]$ （ただし、 $X[S I] < Y[S I]$ ）に決定する。
- [0057] なお、 $S I$ は $S y m b o l \quad I n t e r v a l$ の略である。 $[S I]$ は、 $D i g R F v 4$ に準拠するインターフェース方法におけるデータ長を示す単位である。
- [0058] エンコーダ部2 0 1は、上述の手順で決定した同期パターン長を有する同期パターン（ $S y n c$ ）をプリアンプルパート（ $P r e p$ ）の後に挿入したシリアル伝送フレームを生成して、ラインドライバ部2 0 2に出力する。なお、フラグは、シリアル伝送フレームが生成されると、リセットされる。
- [0059] エンコーダ部2 0 1から出力されたシリアル伝送フレームは、ラインドライバ部2 0 2により $B B - I C$ インターフェース部1 0 0に出力される。
- [0060] 出力されたシリアル伝送フレームは、 $B B - I C$ インターフェース部1 0 0のラインレシーバ部1 0 4によって受信される。受信されたシリアル伝送

フレームは、クロックデータリカバリ部 105 に入力される。

- [0061] クロックデータリカバリ部 105 は、プリアンプルパート (Prep) に基づいて、シリアル伝送フレームを受信した旨を認識する。さらに、クロックデータリカバリ部 105 は、プリアンプルパートに続く同期パターン (Sync) の信号変化点から位相情報を抽出する。クロックデータリカバリ部 105 は、この位相情報が示す位相に PLL 部 107 のクロックの位相を合わせて、シリアル伝送フレームのサンプリングを行う。
- [0062] クロックデータリカバリ部 105 によりサンプリングされたデータは、デコーダ部 106 によりデコードされる。デコードされたデータからユーザデータがデコーダ部 106 によって抽出され、出力される。
- [0063] 以上のように、アンテナ 60 で無線信号を受信した際には、RF-IC インターフェース部 200 と BB-IC インターフェース部 100 を介してユーザデータが CPU 30 に出力される。
- [0064] 一方、CPU 30 から送信を指示される送信信号 (TX Data (BB)、Control (BB)) も、アンテナにより受信される受信信号 (RX Data (RF)、RX Info (RF)) の流れと同様に、BB-IC インターフェース部 100 と RF-IC インターフェース部 200 を介してアンテナ 60 に出力され無線送信される。
- [0065] すなわち、BB-IC インターフェース部 100 のエンコーダ部 101 は、RF-IC インターフェース部 200 のエンコーダ部 201 と同様に、無通信区間の長さに応じて決定された同期パターン長を有する同期パターンが付されたシリアル伝送フレームを生成する。この際、上述した判別部 203 と同様の処理を行う判別部 103 から出力されるフラグ設定情報に基づいて、同期パターン長が決定される。詳細については、上述した受信信号の流れと同様であるため、説明を省略する。
- [0066] 以上説明したように、本実施形態によれば、無通信区間が短い場合には、BB-IC 部 10 のPLL 部 107 と RF-IC 部 20 のPLL 部 207 から入力されるクロックの位相のずれが小さく、送信回路側 (BB-IC 部 1

0とRF-IC部20の何れか)から短い同期パターン長X[S1]を有する同期パターン(Sync)を有するシリアル伝送フレームが出力される。これにより、特に大量のユーザデータを連続して送信している場合などに、ユーザデータの伝送効率を上げることができる。

[0067] 一方、無通信区間の長さが予め定めた長さ以上となった場合には、BB-IC部10のPLL部107とRF-IC部20のPLL部207から入力されるクロックの位相のずれが大きくなっている可能性があるが、本実施形態によれば、送信回路側(BB-IC部10とRF-IC部20の何れか)から長い同期パターン長Y[S1]を有する同期パターン(Sync)を有するシリアル伝送フレームが出力される。これにより、受信回路側(BB-IC部10とRF-IC部20の他方)では、長い無通信区間後の通信再開時にも確実に再同期が行われるようにすることができ、同期失敗によるシリアル伝送フレームの棄却や再送が回避され、伝送効率の低下を防ぐことが可能となる。

[0068] また、送信回路の状態を無通信時にStandby状態に遷移させる手法において、確実な再同期を図るために同期パターンを一律に増加させると、フレームのオーバーヘッドが増加するが、本実施形態によれば、このオーバーヘッド増加による伝送効率の低下も回避できる。つまり、本実施形態の情報端末1は、無通信区間の長さに応じて短い同期パターン長を選択することができ、伝送効率の低下を伴わずにStandby状態に遷移させることができ、結果として、消費電流を低減することができる。

[0069] このように、本実施形態によれば、通信再開時に受信回路側で確実に再同期できるシリアル伝送フレームを送信回路側より送信することで、消費電力の増加を伴うことなく伝送効率の低下を回避することが可能となる。

[0070] なお、本発明は、上記実施形態に限定されず、本発明の要旨を逸脱しない範囲での種々の変更は勿論可能である。

[0071] 例えば、上記実施形態において、判別部103、203は、フラグセット情報を出力する代わりに、同期パターン長を決定し、決定した同期パターン

長又は同期パターン長を指示する情報をエンコーダ部１０１、２０１に出力しても良い。

[0072] また、エンコーダ部１０１、２０１は、 $X[S1]$ と $Y[S1]$ とのいずれかの同期パターン長を選択する代わりに、判別部１０３、２０３から出力されるフラグ設定情報に基づいて、無通信区間の長さに応じて、３種類以上の同期パターン長の中からいずれかを選択可能としても良い。

[0073] また、上記実施形態のエンコーダ部１０１、２０１、判別部１０３、２０３、ラインドライバ部１０２、２０２による処理と同等の処理を実行するプログラムを、既存の携帯電話等に適用することで、当該携帯電話等を本発明に係る情報端末として機能させることも可能である。

[0074] このようなプログラムの配布方法は任意であり、例えば、ＣＤ－ＲＯＭ（Compact Disk Read-Only Memory）、ＤＶＤ－ＲＯＭ（Digital Versatile Disk ROM）、ＭＯ（Magneto Optical Disk）、メモリカード等のコンピュータ読み取り可能な記録媒体に格納して配布してもよいし、携帯電話網やインターネット等の通信ネットワークを介して配布してもよい。

[0075] また、上記の実施形態では、 $DigRF$ 規格の、 $RF-IC$ 部と $BB-IC$ 部間のシリアル伝送について説明したが、その他、シリアル伝送による中継を行う各種中継装置においても適用可能である。すなわち、このような中継装置の送信回路側で、無通信区間の長さに応じた同期パターン長を有する同期パターンを付したシリアル伝送フレームを送信することにより、受信回路側で確実に再同期でき、消費電力の増加を伴うことなく伝送効率の低下を回避することが可能となる。

[0076] 上記の実施形態の一部又は全部は、以下の付記のようにも記載されうるが、以下には限られない。

[0077] （付記１）

無通信区間の長さを計測する無通信区間計測部と、

前記無通信区間計測部が計測した無通信区間の長さに基づいて、同期パターン長を決定する同期パターン長決定部と、

前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、

前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、

を有する送信回路。

[0078] (付記 2)

前記同期パターン長決定部は、前記無通信区間が長いほど、前記同期パターン長を長くするように、決定する、

ことを特徴とする付記 1 に記載の送信回路。

[0079] (付記 3)

前記同期パターン長決定部は、前記無通信区間の長さが予め定めた所定区間長未満であった場合には、前記同期パターン長を第 1 のパターン長に決定し、前記無通信区間の長さが前記所定区間長以上であった場合には、前記同期パターン長を前記第 1 のパターン長よりも長い第 2 のパターン長に決定する、

ことを特徴とする付記 1 に記載の送信回路。

[0080] (付記 4)

前記無通信区間計測部は、所定の繰り返しタイミングで生成されるクロックを用いてカウントすることにより前記無通信区間の長さを計測し、前記計測された無通信区間の長さが前記所定区間長以上の場合、フラグに第 1 の所定値をセットして前記同期パターン長決定部に入力し、前記計測された無通信区間の長さが前記所定区間長未満の場合、前記フラグに第 2 の所定値をセットし、

前記同期パターン長決定部は、前記入力されたフラグに基づいて前記同期パターン長を決定する、

ことを特徴とする付記 3 に記載の送信回路。

[0081] (付記 5)

RF (Radio Frequency) 回路と BB (Base Band

d) 回路との間のシリアル伝送を行うインターフェース回路であって、
前記 R F 回路と前記 B B 回路の少なくともいずれか一方は、
無通信区間の長さを計測する無通信区間計測部と、
前記無通信区間計測部が計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定部と、
前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、
前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、
を有する送信回路を備え、
前記 R F 回路と前記 B B 回路の他方は、
前記フレーム送信部から送信されたフレームを受信するフレーム受信部と、
、
クロックを生成するクロック生成部と、
前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、
前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生部と、
を有する受信回路を備える、
ことを特徴とするインターフェース回路。

[0082] (付記 6)

前記同期パターン長決定部は、前記無通信区間が長いほど、前記同期パターン長を長くするように、決定する、
ことを特徴とする付記 5 に記載のインターフェース回路。

[0083] (付記 7)

前記同期パターン長決定部は、前記無通信区間の長さが予め定めた所定区間長未満であった場合には、前記同期パターン長を第 1 のパターン長に決定し、前記無通信区間の長さが前記所定区間長以上であった場合には、前記同

期パターン長を前記第 1 のパターン長よりも長い第 2 のパターン長に決定する、

ことを特徴とする付記 5 に記載のインターフェース回路。

[0084] (付記 8)

R F (R a d i o F r e q u e n c y) 回路と B B (B a s e B a n d) 回路とを含む情報端末であって、

前記 R F 回路と前記 B B 回路の少なくともいずれか一方は、

無通信区間の長さを計測する無通信区間計測部と、

前記無通信区間計測部が計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定部と、

前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、

前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、

を有する送信回路を備え、

前記 R F 回路と前記 B B 回路の他方は、

前記フレーム送信部から送信されたフレームを受信するフレーム受信部と

、

クロックを生成するクロック生成部と、

前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、

前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生部と、

を有する受信回路を備える、

ことを特徴とする情報端末。

[0085] (付記 9)

無通信区間の長さを計測する無通信区間計測ステップと、

前記無通信区間計測ステップで計測した無通信区間の長さに基づいて同期

パターン長を決定する同期パターン長決定ステップと、

前記同期パターン長決定ステップで決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成ステップと、

前記フレーム生成ステップで生成されたフレームを前記無通信区間の後に送信するフレーム送信ステップと、

前記フレーム送信ステップで送信されたフレームを受信するフレーム受信ステップと、

クロックを生成するクロック生成ステップと、

前記フレーム受信ステップで受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整ステップと、

前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生ステップと、

を有するインターフェース方法。

[0086] (付記 10)

コンピュータに、

無通信区間の長さを計測する無通信区間計測手順と、

前記無通信区間計測手順で計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定手順と、

前記同期パターン長決定手順で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成手順と、

前記フレーム生成手順で生成されたフレームを前記無通信区間の後に送信するフレーム送信手順と、

を実行させるためのプログラムが格納されるコンピュータ読み取り可能な記録媒体。

[0087] 本発明は、2011年4月22日に出願された日本国特許出願2011-095905号に基づく。本明細書中に日本国特許出願2011-095905号の明細書、特許請求の範囲、図面全体を参照として取り込むこととす

る。

産業上の利用可能性

[0088] 本発明によれば、消費電力の増加を伴うことなく伝送効率の低下を回避することが可能な送信回路、インターフェース回路、情報端末、インターフェース方法及び記録媒体を提供することができる。

符号の説明

[0089] 1 情報端末

10 BB-IC部

20 RF-IC部

100 BB-ICインターフェース部

200 RF-ICインターフェース部

101、201 エンコーダ部(Enc)

102、202 ラインドライバ部(LD)

103、203 判別部

104、204 ラインレシーバ部(LR)

105、205 クロックデータリカバリ部(CDR)

106、206 デコーダ部(Dec)

107、207 PLL部(PLL)

208 発振器(XO)

2031 無通信区間計測部

2032 比較部

2033 記憶部

2034 フラグセット判別部

30 CPU

40 増幅部

50 スイッチ部

60 アンテナ

請求の範囲

- [請求項1] 無通信区間の長さを計測する無通信区間計測部と、
前記無通信区間計測部が計測した無通信区間の長さに基づいて、同期パターン長を決定する同期パターン長決定部と、
前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、
前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、
を有する送信回路。
- [請求項2] 前記同期パターン長決定部は、前記無通信区間が長いほど、前記同期パターン長を長くするように、決定する、
ことを特徴とする請求項1に記載の送信回路。
- [請求項3] 前記同期パターン長決定部は、前記無通信区間の長さが予め定めた所定区間長未満であった場合には、前記同期パターン長を第1のパターン長に決定し、前記無通信区間の長さが前記所定区間長以上であった場合には、前記同期パターン長を前記第1のパターン長よりも長い第2のパターン長に決定する、
ことを特徴とする請求項1に記載の送信回路。
- [請求項4] 前記無通信区間計測部は、所定の繰り返しタイミングで生成されるクロックを用いてカウントすることにより前記無通信区間の長さを計測し、前記計測された無通信区間の長さが前記所定区間長以上の場合、フラグに第1の所定値をセットして前記同期パターン長決定部に入力し、前記計測された無通信区間の長さが前記所定区間長未満の場合、前記フラグに第2の所定値をセットし、
前記同期パターン長決定部は、前記入力されたフラグに基づいて前記同期パターン長を決定する、
ことを特徴とする請求項3に記載の送信回路。
- [請求項5] RF (Radio Frequency) 回路とBB (Base

B a n d) 回路との間のシリアル伝送を行うインターフェース回路であって、

前記 R F 回路と前記 B B 回路の少なくともいずれか一方は、

無通信区間の長さを計測する無通信区間計測部と、

前記無通信区間計測部が計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定部と、

前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、

前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、

を有する送信回路を備え、

前記 R F 回路と前記 B B 回路の他方は、

前記フレーム送信部から送信されたフレームを受信するフレーム受信部と、

クロックを生成するクロック生成部と、

前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、

前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生部と、

を有する受信回路を備える、

ことを特徴とするインターフェース回路。

[請求項6] 前記同期パターン長決定部は、前記無通信区間が長いほど、前記同期パターン長を長くするように、決定する、

ことを特徴とする請求項5に記載のインターフェース回路。

[請求項7] 前記同期パターン長決定部は、前記無通信区間の長さが予め定めた所定区間長未満であった場合には、前記同期パターン長を第1のパターン長に決定し、前記無通信区間の長さが前記所定区間長以上であっ

た場合には、前記同期パターン長を前記第1のパターン長よりも長い第2のパターン長に決定する、

ことを特徴とする請求項5に記載のインターフェース回路。

[請求項8]

RF (Radio Frequency) 回路とBB (Base Band) 回路とを含む情報端末であって、

前記RF回路と前記BB回路の少なくともいずれか一方は、

無通信区間の長さを計測する無通信区間計測部と、

前記無通信区間計測部が計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定部と、

前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、

前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、

を有する送信回路を備え、

前記RF回路と前記BB回路の他方は、

前記フレーム送信部から送信されたフレームを受信するフレーム受信部と、

クロックを生成するクロック生成部と、

前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、

、

前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生部と、

を有する受信回路を備える、

ことを特徴とする情報端末。

[請求項9]

無通信区間の長さを計測する無通信区間計測ステップと、

前記無通信区間計測ステップで計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定ステップと、

前記同期パターン長決定ステップで決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成ステップと、

前記フレーム生成ステップで生成されたフレームを前記無通信区間の後に送信するフレーム送信ステップと、

前記フレーム送信ステップで送信されたフレームを受信するフレーム受信ステップと、

クロックを生成するクロック生成ステップと、

前記フレーム受信ステップで受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整ステップと、

前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生ステップと、

を有するインターフェース方法。

[請求項10]

コンピュータに、

無通信区間の長さを計測する無通信区間計測手順と、

前記無通信区間計測手順で計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定手順と、

前記同期パターン長決定手順で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成手順と、

前記フレーム生成手順で生成されたフレームを前記無通信区間の後に送信するフレーム送信手順と、

を実行させるためのプログラムが格納されるコンピュータ読み取り可能な記録媒体。

補正された請求の範囲
[2012年8月31日 (31.08.2012) 国際事務局受理]

- [請求項 1] 無通信区間の長さを計測する無通信区間計測部と、
 前記無通信区間計測部が計測した無通信区間の長さに基づいて、同期
 パターン長を決定する同期パターン長決定部と、
 前記同期パターン長決定部で決定された同期パターン長の同期パター
 ンを付加したフレームを生成するフレーム生成部と、
 前記フレーム生成部で生成されたフレームを前記無通信区間の後に送
 信するフレーム送信部と、
 を有する送信回路。
- [請求項 2] 前記同期パターン長決定部は、前記無通信区間が長いほど、前記同期
 パターン長を長くするように、決定する、
 ことを特徴とする請求項 1 に記載の送信回路。
- [請求項 3] 前記同期パターン長決定部は、前記無通信区間の長さが予め定めた所
 定区間長未満であった場合には、前記同期パターン長を第 1 のパターン
 長に決定し、前記無通信区間の長さが前記所定区間長以上であった場合
 には、前記同期パターン長を前記第 1 のパターン長よりも長い第 2 のパ
 ターン長に決定する、
 ことを特徴とする請求項 1 に記載の送信回路。
- [請求項 4] 前記無通信区間計測部は、所定の繰り返しタイミングで生成されるク
 ロックを用いてカウントすることにより前記無通信区間の長さを計測し
 、前記計測された無通信区間の長さが前記所定区間長以上の場合、フラ
 グに第 1 の所定値をセットして前記同期パターン長決定部に入力し、前
 記計測された無通信区間の長さが前記所定区間長未満の場合、前記フラ
 グに第 2 の所定値をセットし、
 前記同期パターン長決定部は、前記入力されたフラグに基づいて前記
 同期パターン長を決定する、
 ことを特徴とする請求項 3 に記載の送信回路。
- [請求項 5] R F (R a d i o F r e q u e n c y) 回路と B B (B a s e B
 a n d) 回路との間のシリアル伝送を行うインターフェース回路であっ
 て、
 前記 R F 回路と前記 B B 回路の少なくともいずれか一方は、
 無通信区間の長さを計測する無通信区間計測部と、
 前記無通信区間計測部が計測した無通信区間の長さに基づいて同期パ
 ターン長を決定する同期パターン長決定部と、
 前記同期パターン長決定部で決定された同期パターン長の同期パター
 ンを付加したフレームを生成するフレーム生成部と、
 前記フレーム生成部で生成されたフレームを前記無通信区間の後に送
 信するフレーム送信部と、
 を有する送信回路を備え、
 前記 R F 回路と前記 B B 回路の他方は、
 前記フレーム送信部から送信されたフレームを受信するフレーム受信

部と、

クロックを生成するクロック生成部と、

前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、

前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生部と、

を有する受信回路を備える、

ことを特徴とするインターフェース回路。

[請求項 6]

前記同期パターン長決定部は、前記無通信区間が長いほど、前記同期パターン長を長くするように、決定する、

ことを特徴とする請求項 5 に記載のインターフェース回路。

[請求項 7]

前記同期パターン長決定部は、前記無通信区間の長さが予め定めた所定区間長未満であった場合には、前記同期パターン長を第 1 のパターン長に決定し、前記無通信区間の長さが前記所定区間長以上であった場合には、前記同期パターン長を前記第 1 のパターン長よりも長い第 2 のパターン長に決定する、

ことを特徴とする請求項 5 に記載のインターフェース回路。

[請求項 8]

RF (Radio Frequency) 回路と BB (Base Band) 回路とを含む情報端末であって、

前記 RF 回路と前記 BB 回路の少なくともいずれか一方は、

無通信区間の長さを計測する無通信区間計測部と、

前記無通信区間計測部が計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定部と、

前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、

前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、

を有する送信回路を備え、

前記 RF 回路と前記 BB 回路の他方は、

前記フレーム送信部から送信されたフレームを受信するフレーム受信部と、

クロックを生成するクロック生成部と、

前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、

前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生部と、

を有する受信回路を備える、

ことを特徴とする情報端末。

[請求項 9]

無通信区間の長さを計測する無通信区間計測ステップと、

前記無通信区間計測ステップで計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定ステップと、

前記同期パターン長決定ステップで決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成ステップと、

前記フレーム生成ステップで生成されたフレームを前記無通信区間の

後に送信するフレーム送信ステップと、

前記フレーム送信ステップで送信されたフレームを受信するフレーム受信ステップと、

クロックを生成するクロック生成ステップと、

前記フレーム受信ステップで受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整ステップと、

前記位相を調整されたクロックを用いて、前記受信したフレームを再生するフレーム再生ステップと、

を有するインターフェース方法。

[請求項 10]

コンピュータに、

無通信区間の長さを計測する無通信区間計測手順と、

前記無通信区間計測手順で計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定手順と、

前記同期パターン長決定手順で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成手順と、

前記フレーム生成手順で生成されたフレームを前記無通信区間の後に送信するフレーム送信手順と、

を実行させるためのプログラムが格納されるコンピュータ読み取り可能な記録媒体。

[請求項 11] (追加)

無通信区間の長さを計測する無通信区間計測部と、

前記無通信区間計測部が計測した無通信区間の長さに基づいて、同期パターン長を決定する同期パターン長決定部と、

前記同期パターン長決定部で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成部と、

前記フレーム生成部で生成されたフレームを前記無通信区間の後に送信するフレーム送信部と、

を有する情報端末。

[請求項 12] (追加)

無通信区間の長さに基づいて決定された同期パターン長の同期パターンが付加されたフレームを受信するフレーム受信部と、

クロックを生成するクロック生成部と、

前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、

前記位相を調整されたクロックを用いて、前記フレーム受信部で受信したフレームを再生するフレーム再生部と、

を有する受信回路。

[請求項 13] (追加)

無通信区間の長さに基づいて決定された同期パターン長の同期パターンが付加されたフレームを受信するフレーム受信部と、

クロックを生成するクロック生成部と、

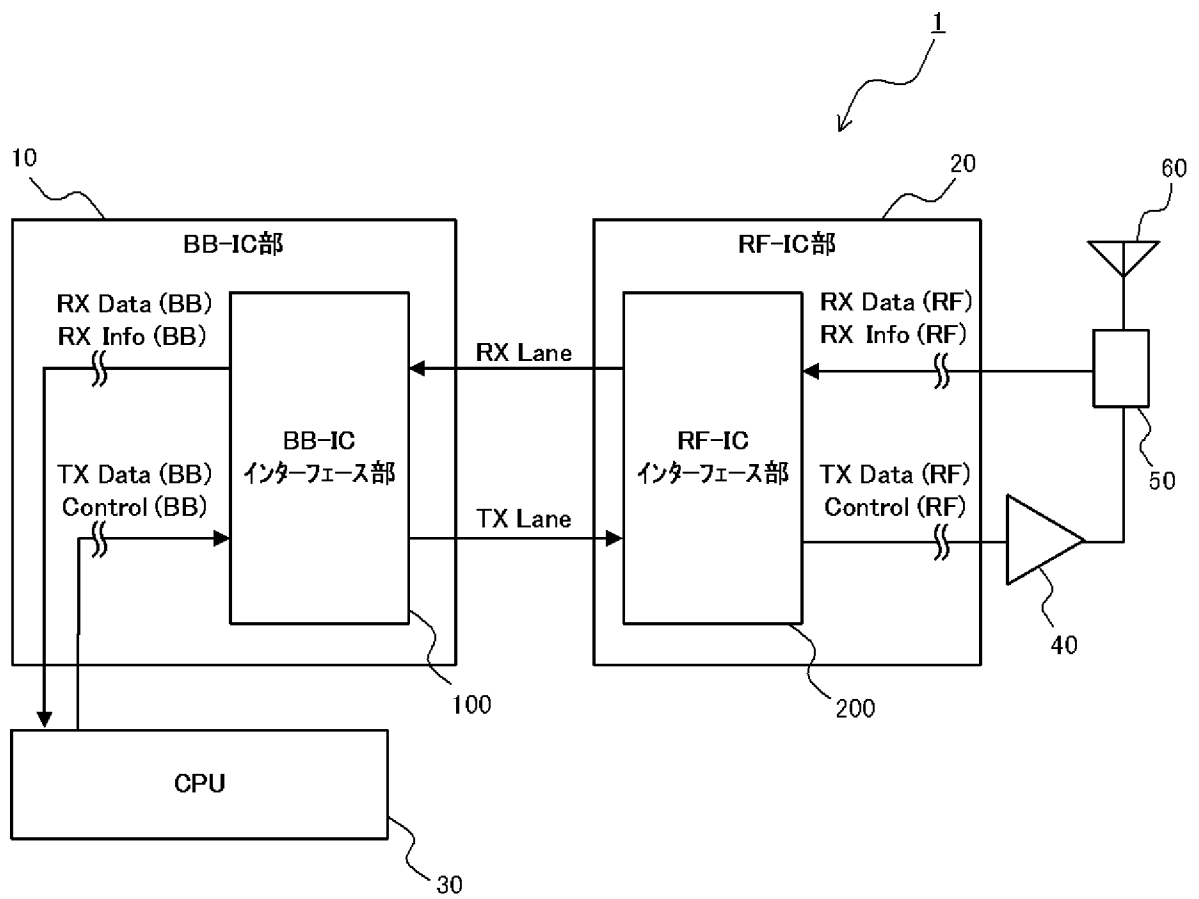
前記フレーム受信部で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整部と、

前記位相を調整されたクロックを用いて、前記フレーム受信部で受信したフレームを再生するフレーム再生部と、

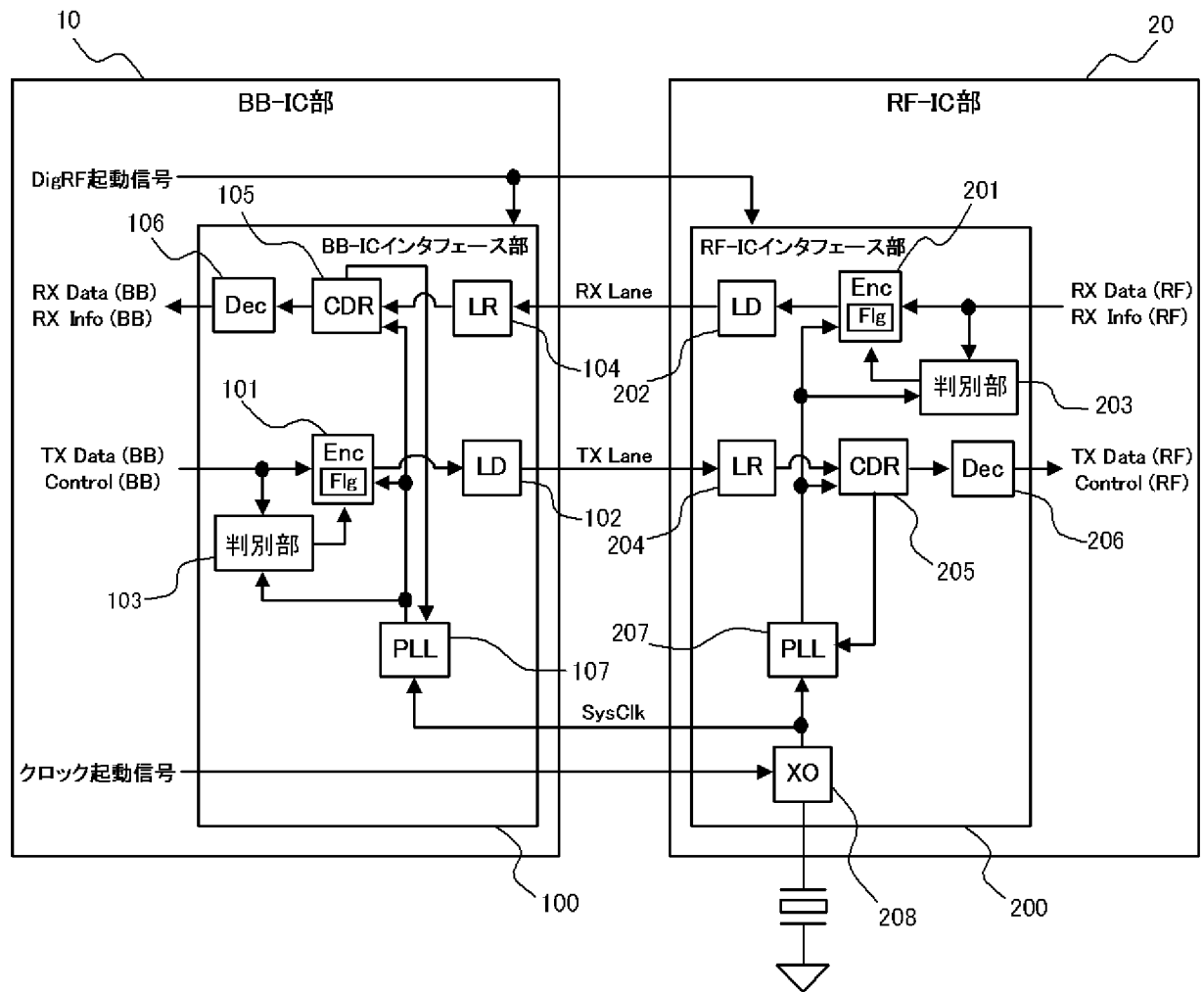
を有する情報端末。

- [請求項 14] (追加) 無通信区間の長さを計測する無通信区間計測手順と、
前記無通信区間計測手順で計測した無通信区間の長さに基づいて同期パターン長を決定する同期パターン長決定手順と、
前記同期パターン長決定手順で決定された同期パターン長の同期パターンを付加したフレームを生成するフレーム生成手順と、
前記フレーム生成手順で生成されたフレームを前記無通信区間の後に送信するフレーム送信手順と、
を備えることを特徴とするインターフェース方法。
- [請求項 15] (追加) 無通信区間の長さに基づいて決定された同期パターン長の同期パターンが付加されたフレームを受信するフレーム受信手順と、
クロックを生成するクロック生成手順と、
前記フレーム受信手順で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整手順と、
、
前記位相を調整されたクロックを用いて、前記フレーム受信手順で受信したフレームを再生するフレーム再生手順と、
を備えることを特徴とするインターフェース方法。
- [請求項 16] (追加) コンピュータに、
無通信区間の長さに基づいて決定された同期パターン長の同期パターンが付加されたフレームを受信するフレーム受信手順と、
クロックを生成するクロック生成手順と、
前記フレーム受信手順で受信したフレームに付加されている同期パターンに基づいて前記クロックの位相を調整するクロック位相調整手順と、
、
前記位相を調整されたクロックを用いて、前記フレーム受信手順で受信したフレームを再生するフレーム再生手順と、
を実行させるためのプログラムが格納されるコンピュータ読み取り可能な記録媒体。

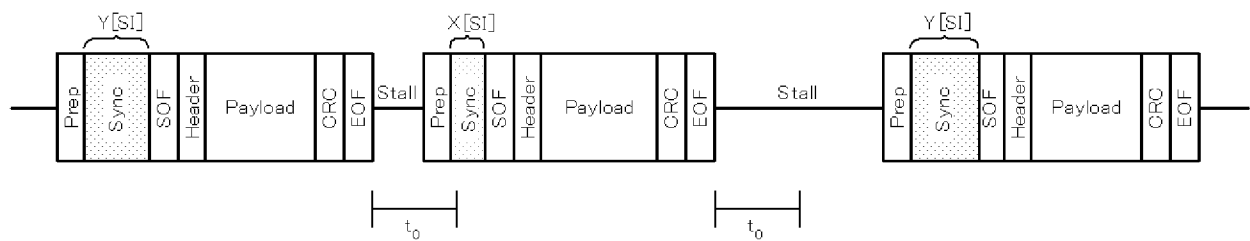
[図1]



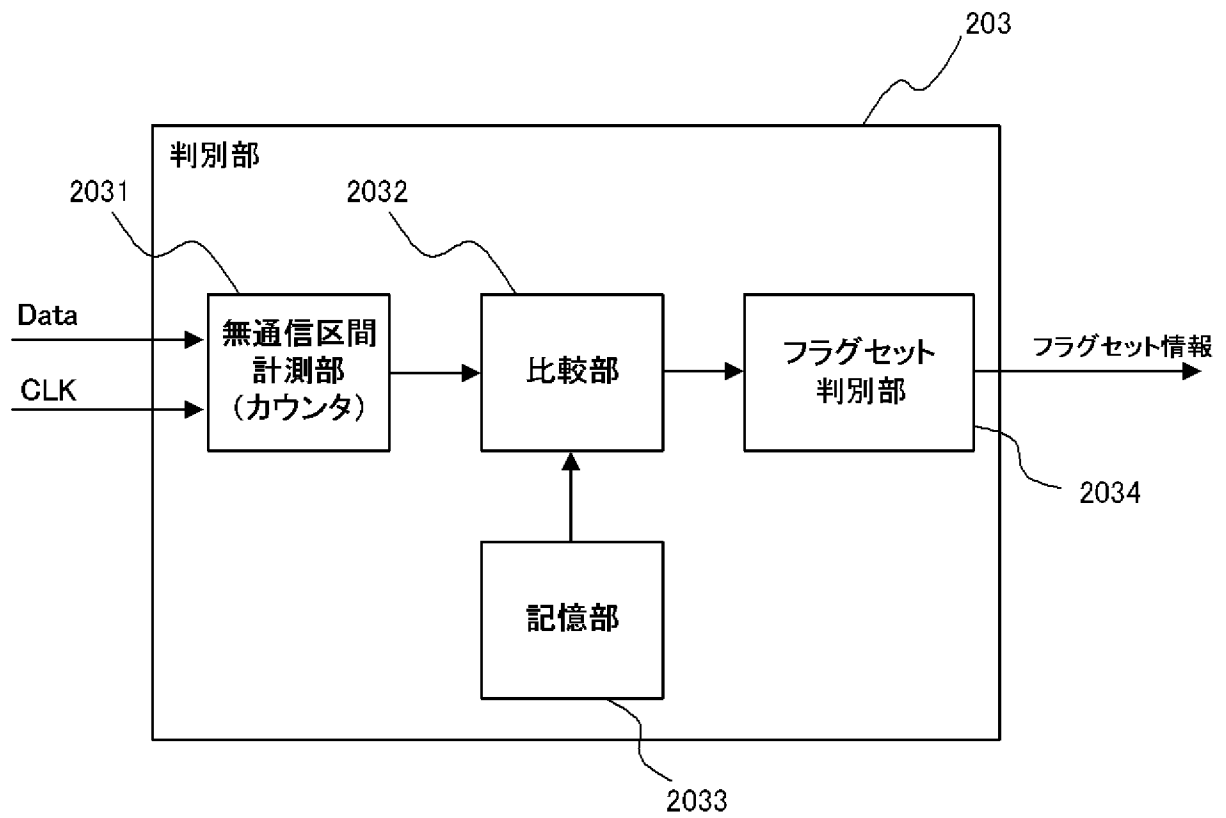
[図2]



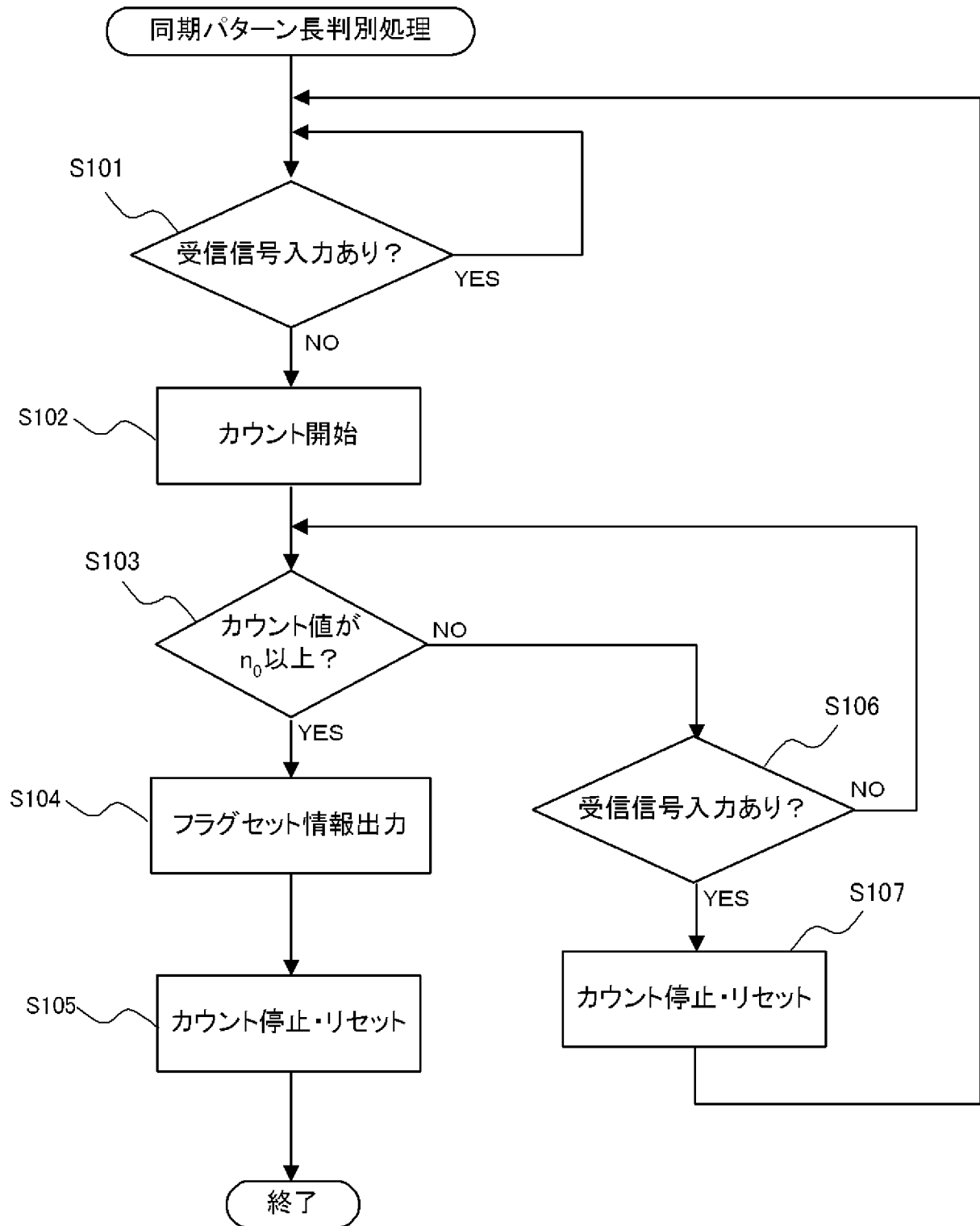
[図3]



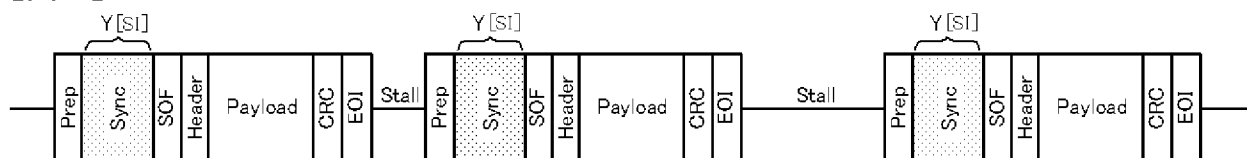
[図4]



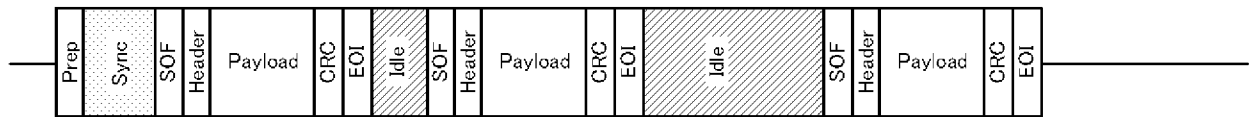
[図5]



[図6A]



[図6B]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/060601

A. CLASSIFICATION OF SUBJECT MATTER

H04L7/08(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L7/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2010-154160 A (Fujitsu Ltd.), 08 July 2010 (08.07.2010), entire text & US 2010/0165974 A1 & EP 2202889 A2	1-10
A	JP 2002-522994 A (Samsung Electronics Co., Ltd.), 23 July 2002 (23.07.2002), entire text & EP 1046222 A & WO 2000/008908 A2 & KR 10-2000-0014424 A & AU 5307699 A & BR 9906732 A & PL 340919 A & CA 2305889 A & ID 25907 A & ZA 200002174 A & CN 1286847 A & AR 22365 A	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

20 June, 2012 (20.06.12)

Date of mailing of the international search report

03 July, 2012 (03.07.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H04L7/08(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H04L7/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2010-154160 A (富士通株式会社) 2010.07.08, 全文 & US 2010/0165974 A1 & EP 2202889 A2	1-10
A	JP 2002-522994 A (サムスン エレクトロニクス カンパニー リ ミテッド) 2002.07.23, 全文 & EP 1046222 A & WO 2000/008908 A2 & KR 10-2000-0014424 A & AU 5307699 A & BR 9906732 A & PL 340919 A & CA 2305889 A & ID 25907 A & ZA 200002174 A & CN 1286847 A & AR 22365 A	1-10

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 0 6 . 2 0 1 2

国際調査報告の発送日

0 3 . 0 7 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

阿部 弘

5 K

9 3 8 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 6