(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년12월08일
(11) 등록번호 10-1575810
(24) 등록일자 2015년12월02일

(51) 국제특허분류(Int. Cl.)
G11C 16/22 (2006.01) *G11C 16/06* (2006.01)
(21) 출원번호 10-2014-0130979
(22) 출원일자 2014년09월30일
심사청구일자 2014년09월30일
(56) 선행기술조사문헌
KR1020120026974 A
KR1020110111661 A
WO2012164986 A1
WO2012033385 A1

(73) 특허권자
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
박종선
서울특별시 성북구 인촌로17가길 64, 106동 405호 (안암동1가, 래미안안암아파트)
이상규
충청북도 청주시 청원구 오창읍 오창중앙로 94, 809동 401호 (한라비발디아파트)
(74) 대리인
특허법인엠에이피에스

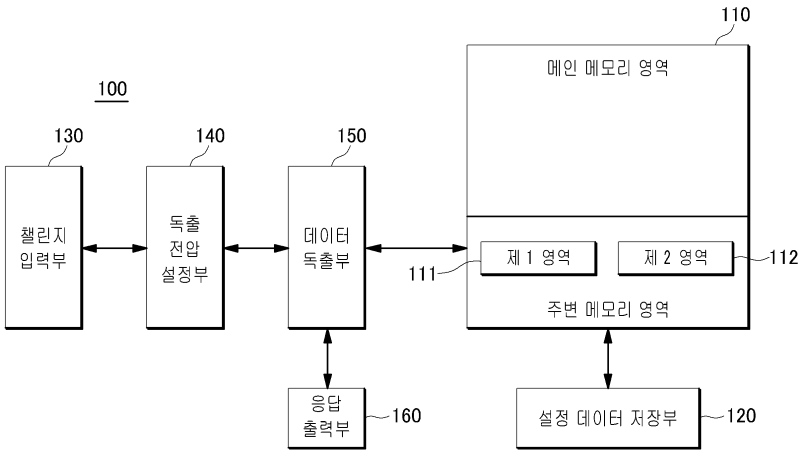
전체 청구항 수 : 총 18 항 심사관 : 한선경

(54) 발명의 명칭 **물리적 복제 방지 기능을 갖는 플래시 메모리 장치 및 그 구현 방법**

(57) 요 약

플래시 메모리를 이용한 물리적 복제 방지 기능의 구현 시, 챌린지값을 입력받고, 챌린지값에 기초하여 독출 전압을 설정하고, 플래시 메모리의 주변 메모리 영역 중 기설정된 메모리 영역에 포함된 메모리 셀에 독출 전압을 인가하여 데이터를 독출하고, 독출한 데이터를 챌린지값에 대응된 응답값으로 출력하며, 기설정된 메모리 영역은 상이한 문턱 전압을 갖는 둘 이상의 메모리 셀이 포함된 복수의 메모리 셀로 구성된다.

대 표 도 - 도1



이 발명을 지원한 국가연구개발사업
과제고유번호 1711011647
부처명 미래창조과학부
연구관리전문기관 한국연구재단
연구사업명 중견연구자지원
연구과제명 저면적 저전력 임베디드 메모리 설계
기 여 율 1/1
주관기관 고려대학교 산학협력단
연구기간 2014.05.01 ~ 2015.04.30

명 세 서

청구범위

청구항 1

물리적 복제 방지 기능(Physical Unclonable Function, PUF)을 갖는 플래시 메모리 장치에 있어서,

메인 메모리 영역 및 플래시 메모리의 동작 환경에 관련된 설정 데이터가 저장되는 주변 메모리 영역을 구비하는 플래시 메모리부;

챌린지값을 입력받는 챌린지 입력부;

챌린지값이 입력되면 상기 챌린지값에 기초하여 독출 전압을 설정하는 독출 전압 설정부;

상기 챌린지값의 입력 회차마다 상기 챌린지값에 기초하여 상기 주변 메모리 영역 중 기설정된 메모리 영역에 포함된 메모리 셀에 상기 독출 전압을 인가하여 데이터를 독출하는 데이터 독출부; 및

상기 독출한 데이터를 상기 챌린지값에 대응된 응답값으로서 출력하는 응답 출력부를 포함하되,

상기 기설정된 메모리 영역은,

상이한 문턱 전압을 갖는 둘 이상의 메모리 셀이 포함된 복수의 메모리 셀로 구성된 플래시 메모리 장치.

청구항 2

제 1 항에 있어서,

상기 독출 전압 설정부는,

상기 챌린지값의 입력 회차마다 상기 독출 전압을 기설정된 전압 레벨 범위 내에서 변경하여 설정하는 플래시 메모리 장치.

청구항 3

제 1 항에 있어서,

상기 독출 전압 설정부는,

기설정된 복수의 독출 전압 레벨 중 상기 챌린지값 별로 사전에 매칭되어 있던 독출 전압을 검출하여 상기 메모리 셀에 인가할 독출 전압으로 설정하는 플래시 메모리 장치.

청구항 4

제 1 항에 있어서,

상기 기설정된 메모리 영역에 포함된 복수의 메모리 셀 중 적어도 둘 이상의 메모리 셀에 서로 상이한 데이터가 랜덤하게 저장된 플래시 메모리 장치.

청구항 5

제 1 항에 있어서,

상기 플래시 메모리부의 초기 테스트 시점에 상기 설정 데이터 중 상기 플래시 메모리를 동작시키는 전압 정보, 전류 정보, 속도 정보, 트림(trim) 정보, 옵션 정보, 리페어(repair) 정보, 배드 블록(bad block) 정보 중 적어도 하나를 검출하여 상기 기설정된 메모리 영역에 프로그램하는 설정 데이터 저장부를 더 포함하는 플래시 메모리 장치.

청구항 6

제 5 항에 있어서,

상기 설정 데이터 저장부는,

상기 초기 테스트를 통해 상기 플래시 메모리부에서 발생된 초기 전압, 초기 전류 및 초기 속도 중 적어도 하나를 기설정된 상기 플래시 메모리의 구동에 관련된 기준 전압, 기준 전류 및 기준 속도에 대응하도록 보상하는 트림 정보를 검출하고,

상기 검출한 트림 정보를 구성하는 트리밍 코드(trimming code)를 상기 기설정된 메모리 영역에 프로그램하는 플래시 메모리 장치.

청구항 7

제 5 항에 있어서,

상기 설정 데이터 저장부는,

상기 초기 테스트를 통해 상기 플래시 메모리부에서 데이터 읽기 처리에 실패한 배드 블록 정보를 검출하고,

상기 검출한 배드 블록 정보를 구성하는 결함 비트 라인 및 결함 블록 중 적어도 하나의 주소를 상기 기설정된 메모리 영역에 프로그램하는 플래시 메모리 장치.

청구항 8

제 1 항에 있어서,

기설정된 인증 처리 장치와 사전에 약속된 복수의 챌린지값을 순차적으로 상기 챌린지 입력부에 입력하고, 상기 입력에 대응된 결과로서 상기 응답 출력부로부터 출력되는 응답값을 상기 입력한 챌린지값과 매칭한 복수의 챌린지-응답 페어를 생성하는 챌린지-응답 페어 생성부; 및

상기 복수의 챌린지-응답 페어를 상기 인증 처리 장치로 제공하는 챌린지-응답 페어 전송부를 더 포함하며,

상기 챌린지-응답 페어는 상기 인증 처리 장치에 저장되는 플래시 메모리 장치.

청구항 9

제 8 항에 있어서,

상기 인증 처리 장치로부터 수신된 챌린지값 또는 상기 플래시 메모리 장치 자체에서 발생된 챌린지값을 상기 챌린지 입력부에 입력하는 인증 요청부; 및

상기 인증 요청부가 입력한 챌린지값에 대응하여 상기 응답 출력부로부터 출력된 응답값을 상기 인증 처리 장치로 전송하여 인증 처리하는 인증 처리부를 더 포함하며,

상기 인증 처리 장치는,

상기 전송한 응답값과 상기 인증 처리 장치에 저장된 챌린지-응답 페어 중 상기 입력한 챌린지값에 매칭된 응답값을 비교하여 인증 처리하는 것인 플래시 메모리 장치.

청구항 10

플래시 메모리 장치를 통한 물리적 복제 방지 기능(Physical Unclonable Function, PUF) 구현 방법에 있어서,

상기 플래시 메모리 장치는 메인 메모리 영역 및 플래시 메모리의 동작 환경에 관련된 설정 데이터가 저장되는 주변 메모리 영역을 구비하는 플래시 메모리부를 포함하되,

챌린지값을 입력받는 단계;

상기 챌린지값에 기초하여 독출 전압을 설정하는 단계;

상기 주변 메모리 영역 중 기설정된 메모리 영역에 포함된 메모리 셀에 상기 독출 전압을 인가하여 데이터를 독출하는 단계; 및

상기 독출한 데이터를 상기 챌린지값에 대응된 응답값으로 출력하는 단계를 포함하며,

상기 기설정된 메모리 영역은,

상이한 문턱 전압을 갖는 둘 이상의 메모리 셀이 포함된 복수의 메모리 셀로 구성된 물리적 복제 방지 기능 구현 방법.

청구항 11

제 10 항에 있어서,

상기 독출 전압을 설정하는 단계는,

상기 챌린지값의 입력 회차마다 상기 독출 전압을 기설정된 전압 레벨 범위 내에서 변경하여 설정하는 물리적 복제 방지 기능 구현 방법.

청구항 12

제 10 항에 있어서,

상기 독출 전압을 설정하는 단계는,

기설정된 복수의 독출 전압 레벨 중 상기 챌린지값 별로 사전에 매칭되어 있던 독출 전압을 검출하여 상기 메모리 셀에 인가할 독출 전압을 설정하는 물리적 복제 방지 기능 구현 방법.

청구항 13

제 10 항에 있어서,

상기 챌린지값을 입력받는 단계 이전에,

상기 기설정된 메모리 영역에 포함된 복수의 메모리 셀 중 적어도 둘 이상의 메모리 셀에 서로 상이한 데이터를 랜덤하게 프로그램하는 단계를 더 포함하는 물리적 복제 방지 기능 구현 방법.

청구항 14

제 10 항에 있어서,

상기 챌린지값을 입력받는 단계 이전에,

상기 플래시 메모리의 초기 테스트 시점에 상기 설정 데이터 중 상기 플래시 메모리를 동작시키는 전압 정보, 전류 정보, 속도 정보, 트림(trim) 정보, 옵션 정보, 리페어(repair) 정보, 배드 블록(bad block) 정보 중 적어도 하나를 검출하여 상기 기설정된 메모리 영역에 프로그램하는 단계를 더 포함하는 물리적 복제 방지 기능 구현 방법.

청구항 15

제 14 항에 있어서,

상기 프로그램하는 단계는,

상기 초기 테스트를 통해 상기 플래시 메모리에서 발생된 초기 전압, 초기 전류 및 초기 속도 중 적어도 하나를 기설정된 상기 플래시 메모리의 구동에 관련된 기준 전압, 기준 전류 및 기준 속도에 대응하도록 보상하는 트림 정보를 검출하는 단계; 및

상기 검출한 트림 정보를 구성하는 트리밍 코드(trimming code)를 상기 기설정된 메모리 영역에 프로그램하는 단계를 포함하는 물리적 복제 방지 기능 구현 방법.

청구항 16

제 14 항에 있어서,

상기 프로그램하는 단계는,

상기 초기 테스트를 통해 상기 플래시 메모리에서 데이터 읽기 처리에 실패한 배드 블록 정보를 검출하는 단계; 및

상기 검출한 배드 블록 정보를 구성하는 결함 비트 라인 및 결함 블록 중 적어도 하나의 주소를 상기 기설정된

메모리 영역에 프로그램하는 단계를 포함하는 물리적 복제 방지 기능 구현 방법.

청구항 17

제 10 항에 있어서,

상기 챌린지값을 입력받는 단계는,

기설정된 인증 처리 장치로부터 수신된 챌린지값 또는 상기 플래시 메모리 장치 자체에서 발생된 챌린지값을 인증 요청으로서 입력받되,

상기 챌린지값을 입력받는 단계 이전에,

상기 인증 처리 장치와 사전에 약속된 복수의 챌린지값을 순차적으로 입력받는 단계;

상기 약속된 챌린지값 별로 독출 전압을 설정하는 단계;

상기 약속된 챌린지값에 기초하여 상기 기설정된 메모리 영역에 포함된 메모리 셀에 상기 독출 전압을 인가하여 데이터를 독출하는 단계;

상기 독출한 데이터를 상기 약속된 챌린지값 별로 대응된 응답값으로서 출력하는 단계;

상기 출력한 응답값을 상기 약속된 챌린지값과 매칭한 복수의 챌린지-응답 페어를 생성하는 단계; 및

상기 복수의 챌린지-응답 페어를 상기 인증 처리 장치로 제공하는 단계를 더 포함하되,

상기 챌린지-응답 페어는 상기 인증 처리 장치에 저장되는 물리적 복제 방지 기능 구현 방법.

청구항 18

제 17 항에 있어서,

상기 독출한 데이터를 상기 챌린지값에 대응된 응답값으로 출력하는 단계 이후에,

상기 출력된 응답값을 상기 인증 처리 장치로 전송하여 인증 처리하는 단계를 더 포함하되,

상기 인증 처리 장치는,

상기 전송한 응답값과 상기 인증 처리 장치에 저장된 챌린지-응답 페어 중 상기 입력한 챌린지값에 매칭된 응답값을 비교하여 인증 처리하는 것인 물리적 복제 방지 기능 구현 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 물리적 복제 방지 기능(Physical Unclonable Function, PUF)을 처리하는 플래시 메모리 장치 및 그 구현 방법에 관한 것이다.

배 경 기 술

[0002] 물리적 복제 방지 기능(Physical Unclonable Function, PUF)은 인증 및 보안에 관련하여 물리적으로 고유한 코드(code)를 발생시키는 기술로서, 종래에는 SRAM, Ring Oscillator, Latch등을 이용하여 각각의 고유한 키(Key)를 생성하는 기술들이 제안되었다.

[0003] 이와 관련하여, 대한민국 등록특허 제1408619호(발명의 명칭: 커패시터 용량 편차 기반 물리적 복제 방지 기능 시스템)에는, 2 이상의 물리적 복제 방지 기능(Physical Unclonable Function,PUF) 셀(Cell) 및 각 물리적 복제 방지 기능 셀의 동작을 제어하는 제어 신호를 발생시키기 위한 제어신호 발생부를 포함하되, 각 물리적 복제 방지 기능 셀은, 상기 제어신호에 따라 동작하며, 2 이상의 커패시터가 병렬로 배치된 회로를 포함하는 전하 공유 회로, 상기 전하 공유 회로에서 커패시터들 중에서 일부 커패시터의 용량 차이를 검출하기 위한 비교기 및 입력 신호(Challenge)와 상기 비교기에서 출력된 신호에 대하여 논리적 배타 합(exclusive-OR) 연산을 수행하고, 그 결과인 출력신호(Response)를 출력하기 위한 논리적 배타 합(exclusive-OR) 게이트를 포함하는 구성이 개시되어 있다.

[0004] 한편, 거의 모든 장치에서 사용하고 있는 메모리를 이용한 PUF의 키(key) 생성 방식에 대해서는 제안된 기술이

없는 바, 메모리 내에서의 별도의 큰 수정 없이 PUF를 구현할 수 있는 방안이 필요하다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 실시예는 플래시 메모리를 이용하여 챌린지값에 따른 고유한 응답값을 생성하는 물리적 복제 방지 기능(PUF)을 갖는 플래시 메모리 장치 및 그 구현 방법을 제공하고자 한다.

[0006] 다만, 본 실시예가 이루고자 하는 기술적 과제는 상기된 바와 같은 기술적 과제로 한정되지 않으며, 또 다른 기술적 과제들이 존재할 수 있다.

과제의 해결 수단

[0007] 상술한 기술적 과제를 달성하기 위한 기술적 수단으로서, 본 발명의 일 측면에 따른 물리적 복제 방지 기능(Physical Unclonable Function, PUF)을 갖는 플래시 메모리 장치는, 메인 메모리 영역 및 플래시 메모리의 동작 환경에 관련된 설정 데이터가 저장되는 주변 메모리 영역을 구비하는 플래시 메모리부; 챌린지값을 입력받는 챌린지 입력부; 챌린지값이 입력되면 상기 챌린지값에 기초하여 독출 전압을 설정하는 독출 전압 설정부; 상기 챌린지값의 입력 회차마다 상기 챌린지값에 기초하여 상기 주변 메모리 영역 중 기설정된 메모리 영역에 포함된 메모리 셀에 상기 독출 전압을 인가하여 데이터를 독출하는 데이터 독출부; 및 상기 독출한 데이터를 상기 챌린지값에 대응된 응답값으로서 출력하는 응답 출력부를 포함하되, 상기 기설정된 메모리 영역은, 상이한 문턱 전압을 갖는 둘 이상의 메모리 셀이 포함된 복수의 메모리 셀로 구성된다.

[0008] 또한, 본 발명의 다른 측면에 따른 플래시 메모리 장치를 통한 물리적 복제 방지 기능(Physical Unclonable Function, PUF) 구현 방법은, 상기 플래시 메모리 장치는 메인 메모리 영역 및 플래시 메모리의 동작 환경에 관련된 설정 데이터가 저장되는 주변 메모리 영역을 구비하는 플래시 메모리부를 포함하되, 챌린지값을 입력받는 단계; 상기 챌린지값에 기초하여 독출 전압을 설정하는 단계; 상기 주변 메모리 영역 중 기설정된 메모리 영역에 포함된 메모리 셀에 상기 독출 전압을 인가하여 데이터를 독출하는 단계; 및 상기 독출한 데이터를 상기 챌린지값에 대응된 응답값으로 출력하는 단계를 포함하며, 상기 기설정된 메모리 영역은, 상이한 문턱 전압을 갖는 둘 이상의 메모리 셀이 포함된 복수의 메모리 셀로 구성된다.

발명의 효과

[0009] 전술한 본 발명의 과제 해결 수단에 의하면, 챌린지값 입력 회차마다 플래시 메모리의 메모리 셀에 대한 독출 전압을 변경함으로써 메모리 셀 별로 고유한 물리적 특성을 이용하여 랜덤한 응답값을 생성함으로써 PUF 키(key)의 보안성을 크게 높일 수 있다.

[0010] 그리고 본 발명의 과제 해결 수단에 의하면, 플래시 메모리의 주변 메모리 영역에 저장되는 설정 데이터를 이용하여 응답값을 생성함으로써, 해당 플래시 메모리 만의 고유한 특성에 따른 PUF 키를 생성할 수 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 일 실시예에 따른 플래시 메모리를 이용하는 플래시 메모리 장치의 구성을 나타낸 도면이다.

도 2는 본 발명의 일 실시예에 따른 독출 전압 변경을 통한 메모리 셀의 데이터 값 변화를 설명하기 위한 그래프이다.

도 3은 본 발명의 일 실시예에 따른 트림 정보를 생성하는 방법의 일례를 설명하기 위한 도면이다.

도 4는 본 발명의 일 실시예에 따른 배드 블록 정보를 생성하는 방법의 일례를 설명하기 위한 도면이다.

도 5는 본 발명의 다른 실시예에 따른 플래시 메모리 장치의 구성을 나타낸 도면이다.

도 6은 본 발명의 실시예에 따른 플래시 메모리를 이용한 물리적 복제 방지 기능 구현 방법을 설명하기 위한 순서도이다.

발명을 실시하기 위한 구체적인 내용

[0012] 아래에서는 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며

여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0013] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0014] 도 1은 본 발명의 일 실시예에 따른 플래시 메모리를 이용하는 플래시 메모리 장치의 구성을 나타낸 도면이다.

[0015] 본 발명의 일 실시예에 따른 플래시 메모리 장치(100)는 플래시 메모리부(110), 설정 데이터 저장부(120), 챌린지 입력부(130), 독출 전압 설정부(140), 데이터 독출부(150) 및 응답 출력부(160)를 포함한다.

[0016] 본 발명의 일실시예에서는 플래시 메모리부(110)가 1개의 비트 라인(bit line)에 2개 이상의 셀(cell) 트랜지스터가 직렬로 연결된 형태의 낸드(NAND)형 플래시 메모리이되, 하나의 메모리 셀에 1 비트 데이터를 저장하는 SLC(Single Level Cell) 낸드 플래시 메모리인 것을 예로서 설명하도록 한다. 그러나 본 발명에 적용될 수 있는 플래시 메모리는 이에 한정되는 것이 아니며, 1개의 비트 라인에 2개 이상의 셀 트랜지스터가 병렬로 연결된 노어(NOR) 형태 또는 하나의 메모리 셀에 2비트의 데이터를 저장하는 MLC(Multi-level cell, MLC) 형태 등 다양한 형태의 플래시 메모리일 수 있다.

[0017] 또한, 도 1에 도시한 바와 같이 본 발명의 일 실시예에 따른 플래시 메모리부(110)는 사용자 데이터(user data) 등의 데이터가 저장되는 메인 메모리 영역(main memory area)과 플래시 메모리의 동작에 필요한 각종 환경 정보(이하, ‘설정 데이터’라고 지칭함)가 저장되는 주변 메모리 영역(peripheral memory area)을 포함한다. 참고로 플래시 메모리부(110)는 메모리의 전반적인 동작과 관련된 설정 데이터의 독출을 제어하는 제어 신호를 생성하는 제어 회로(미도시), 상기 제어 신호에 응답하여 독출된 설정 데이터를 별도로 저장하는 페이지 버퍼(미도시), 페이지 버퍼에 저장된 설정 데이터의 비트 값에 의해 동작하는 각종 스위치부(예를 들어, DC 트림 회로 및 리페어 회로 등)(미도시) 등의 구성을 더 포함하는 디바이스이다. 이러한 플래시 메모리부(110)의 부가적인 구성들은 일반적인 것으로서 본 발명과 직접적으로 관련되지 않아 설명의 편의상 생략하도록 한다.

[0018] 특히, 본 발명의 일 실시예에 따른 플래시 메모리부(110)의 주변 메모리 영역에는 플래시 메모리부(110)의 동작을 위한 설정 데이터가 저장되는 기본적인 공간과는 별도로 PUF의 응답값을 생성하기 위한 데이터가 저장되는 특정 영역(도 1에서는 ‘제 1 영역’ 및 ‘제 2 영역’으로 표시함)이 구비될 수 있다. 이러한 특정 영역은 하나의 영역 또는 별도의 영역으로 구성될 수 있으며, 별도의 영역으로 구성된 경우 특정 영역 간에 서로 인접되거나 임의의 위치에 이격되어 구비될 수 있다. 또한, 특정 영역은 응답값을 생성하기 위해 사용할 데이터의 종류에 따라 설정 데이터가 원래 저장되는 기본 영역의 적어도 일부 영역을 그대로 사용할 수도 있다. 그리고 특정 영역은 상이한 문턱 전압을 갖는 둘 이상의 메모리 셀이 포함된 복수의 메모리 셀로 구성된다.

[0019] 구체적으로, 플래시 메모리부(110)의 주변 메모리 영역 중 제 1 영역(111)에는, 제 1 영역(111)을 구성하는 복수의 메모리 셀 중 적어도 둘 이상의 메모리 셀이 서로 상이한 데이터 값을 갖도록 프로그램되며, 각 메모리 셀의 데이터 값이 랜덤하게 저장되어 있다. 즉, 제 1 영역(111)에는 메모리 셀 별로 논리값 “1” 또는 “0”이 랜덤하게 분포되어 저장될 수 있다. 이러한 랜덤한 데이터 값은 하기에서 설명할 데이터 독출부(150)에 의해 적어도 하나의 메모리 셀로부터 독출되어 응답값으로 사용된다.

[0020] 설정 데이터 저장부(120)는 플래시 메모리부(110)에 전원이 인가된 후 초기 테스트 시점에 플래시 메모리부(110)를 동작시키는 각종 전압 정보, 전류 정보, 속도 정보, 트림(trim) 정보, 옵션 정보, 리페어(repair) 정보, 배드 블록(bad block) 정보 중 적어도 하나를 포함하는 설정 데이터를 검출하여, 플래시 메모리부(110)의 주변 메모리 영역 중 일 영역(예를 들어, 제 2 영역(112))에 프로그램한다. 예를 들어, 설정 데이터 저장부(120)는 설정 데이터로서 E-Fuse(Electrical Fuse) 데이터를 이용할 수 있다. 이러한 E-Fuse 방식은 레이저 퓨즈(laser fuse) 대신에 메모리 셀에 각종 정보를 저장해 놓고, 이 정보를 플래시 메모리부(110)가 동작할 때에 읽어 들여 해당하는 스위치를 온/오프 시켜서 정보를 전달하는 방식이다. E-Fuse 형태로 저장된 데이터 정보는 사전에 메모리 셀의 특정 영역에 대한 테스트 단계에서 저장될 수 있다.

[0021] 한편, 설정 데이터 저장부(120)는 초기 테스트를 통해 플래시 메모리부(110)에서 실제 발생된 초기 전압, 초기 전류 및 초기 속도 중 적어도 하나를 검출하고, 기설정된 플래시 메모리부(110)의 구동에 관련된 기준 전압, 기준 전류 및 기준 속도에 대응하도록 보상하는 트림(trim) 정보를 생성한다. 그리고 설정 데이터 저장부(120)는 트림 정보를 구성하는 트리밍 코드(trimming code)를 제 2 영역(112)에 프로그램하여, 응답값으로 사용할 설정

데이터를 저장할 수 있다.

[0022] 예를 들어, 도 3은 본 발명의 일 실시예에 따른 트림 정보를 생성하는 방법의 일례를 설명하기 위한 도면이다.

[0023] 도 3에 도시한 바와 같이, 설정 데이터 저장부(120)는 초기 테스트를 통해 검출한 전압 레벨(VOUT)이 사전에 설정되어 있던 기준 전압 레벨(예를 들어, 기설정된 프로그램 전압 레벨, 독출 전압 레벨, 소거 전압 레벨 등)과 상이한 값을 갖는 경우, 적어도 하나의 보상 스위치(P200)들을 제어하여 기준 전압 레벨에 대응하도록 보상하는 트림 정보를 검출한다. 이때, 도 3에서와 같이 턴온(turn on)된 보상 스위치의 경우 비트 '1'로 처리하고 턴오프(turn off)되어 있는 보상 스위치의 경우 비트 '0'으로 처리하여, 보상 스위치의 개수만큼의 비트 수를 갖는 트리밍 코드를 검출할 수 있다.

[0024] 또한, 설정 데이터 저장부(120)는 초기 테스트를 통해 플래시 메모리부(110)의 전체 메모리 셀에 대해 데이터 리드(read) 과정을 처리하여 데이터 읽기 처리에 실패한 배드 블록(bad block) 정보를 검출한다. 그리고 설정 데이터 저장부(120)는 배드 블록 정보를 구성하는 결함 비트 라인 및 결함 블록의 주소를 제 2 영역(112)에 프로그램하여, 응답값으로 사용할 설정 데이터를 저장할 수 있다.

[0025] 예를 들어, 도 4는 본 발명의 일 실시예에 따른 배드 블록 정보를 생성하는 방법의 일례를 설명하기 위한 도면이다.

[0026] 도 4에 도시한 바와 같이, 설정 데이터 저장부(120)는 초기 테스트를 통해 플래시 메모리부(110)의 전체 메모리 셀을 읽기 처리하여 결함이 발생된 비트 라인 및 메모리 셀 블록을 확인할 수 있다. 그리고 설정 데이터 저장부(120)는 확인된 결함 비트 라인 및 결함 블록 중 적어도 하나의 주소 정보를 검출할 수 있다.

[0027] 한편, 도 1에서는 랜덤한 데이터 값이 기저장된 제 1 영역(111)과 설정 데이터에 기초한 데이터 값이 저장되는 제 2 영역(112)을 구분하여 설명하였으나, 제 1 영역(111) 및 제 2 영역(112)은 하나의 영역으로 구비될 수도 있으며 각 영역에 저장된 데이터는 교차될 수 있다. 또한, 본 발명의 일 실시예에서는 제 1 영역(111)과 제 2 영역(112)에 각각 상이한 데이터를 저장하여 두 데이터를 모두 응답값으로 사용하는 것을 설명하나, 두 메모리 영역 중 어느 하나의 영역만 구비하거나 두 메모리 영역을 모두 구비하되 하나의 메모리 영역에 저장된 데이터만을 사용하는 것도 가능하다.

[0028] 다시 도 1로 돌아가서, 챌린지 입력부(130)는 외부(예를 들어, 사전에 연동하도록 설정된 인증 처리 서버(장치) 등) 또는 플래시 메모리 장치(100) 자체에서 발생된 챌린지값을 입력받는다. 참고로, 입력되는 챌린지값은 응답값의 생성을 지시하는 정보를 포함하거나, 응답값을 생성하기 위한 특정한 독출 전압을 설정하기 위한 정보를 포함할 수 있다.

[0029] 독출 전압 설정부(140)는 챌린지값이 입력되면 플래시 메모리부(110)에 포함된 특정한 메모리 셀의 데이터를 독출하기 위한 독출 전압을 설정한다.

[0030] 특히, 본 발명의 일 실시예에 따른 독출 전압 설정부(130)는 챌린지값의 입력 회차마다 기설정된 전압 레벨 범위 내에서 독출 전압을 변경하여 설정할 수 있다. 이처럼 독출 전압이 변경됨에 따라 플래시 메모리부(110)의 각 메모리 셀 별로 독출되는 데이터 값이 변경될 수 있다. 즉, 독출 전압의 레벨이 변경됨에 따라 제1 독출 전압 레벨에서 데이터 값이 "1"로 독출되던 메모리 셀이, 제 2 독출 전압 레벨에서는 데이터 값이 "0"으로 독출될 수 있다.

[0031] 예를 들어, 도 2는 본 발명의 일 실시예에 따른 독출 전압 변경을 통한 메모리 셀의 데이터 값 변화를 설명하기 위한 그래프이다.

[0032] 먼저, 도 2의 (a)에서와 같이, 플래시 메모리부(110)에서 기설정된 독출 전압(Vread 1)의 레벨이 '0'인 경우, 제 1 독출 전압(Vread 1)에서 '1'의 값으로 독출되는 메모리 셀과 '0'의 값으로 독출되는 메모리 셀의 개수가 동일하다고 가정한다. 이때, 도 2의 (b)에서와 같이 독출 전압의 레벨을 '0' 이상의 레벨로 변경한 제 2 독출 전압(Vread 2)으로 설정하면, 제 1 독출 전압(Vread 1)에서 '0'값으로 독출되던 메모리 셀의 적어도 일부가 '1' 값으로 변경되어 독출된다. 또한, 도 2의 (c)에서와 같이 독출 전압의 레벨을 '0' 이하의 레벨로 변경한 제 3 독출 전압(Vread 3)으로 설정하면, 제 1 독출 전압(Vread 1)에서 '1' 값으로 독출되던 메모리 셀의 적어도 일부가 '0' 값으로 변경되어 독출된다.

[0033] 즉, 독출 전압 설정부(140)가 설정한 독출 전압의 레벨이 변경됨에 따라 동일 메모리 셀에서 독출되는 값이 변경된다. 이러한 현상은 각 메모리 셀 별로 물리적 특성인 문턱 전압 값에 따라 발생되므로, 해당 플래시 메모

리만의 고유한 값을 PUF 의 응답값으로 생성할 수 있어 보안성을 크게 높일 수 있다.

[0034] 독출 전압 설정부(140)는 챌린지값의 입력 시마다, 기설정된 복수의 독출 전압 레벨 중 입력된 챌린지값 별로 사전에 매칭되어 있던 독출 전압을 검출하여 메모리 셀에 인가할 독출 전압으로 설정할 수 있다.

[0035] 데이터 독출부(150)는 플래시 메모리부(110)의 주변 메모리 영역 중 기설정된 메모리 영역에 독출 전압 설정부(140)가 설정한 독출 전압을 인가하여 해당 메모리 셀의 데이터를 독출한다. 이때, 기설정된 메모리 영역은 제 1 영역(111) 및 제 2 영역(112) 중 적어도 하나의 영역으로서, 데이터 독출부(150)는 기설정된 메모리 영역에 포함된 복수의 메모리 셀 전체 또는 적어도 하나의 메모리 셀을 포함하는 블록(block) 단위로 독출 전압을 인가할 수 있다. 또한, 데이터 독출부(150)는 챌린지값의 입력 회차마다 상이하게 설정된 독출 전압을 기설정된 메모리 영역에 인가하여, 독출 전압에 따라 상이한 데이터를 독출한다.

[0036] 응답 출력부(160)는 데이터 독출부(150)를 통해 독출한 데이터를 입력된 챌린지값에 대응된 응답값으로서 출력한다.

[0037] 이상 도 1 내지 도 4에서 설명한 플래시 메모리 장치(100)에서, 설정 데이터 저장부(120), 챌린지 입력부(130), 독출 전압 설정부(140), 데이터 독출부(150), 응답 출력부(160) 중 적어도 하나의 구성은 플래시 메모리부(110)의 주변 메모리 영역 내에 포함될 수 있다.

[0038] 한편, 본 발명의 일 실시예에 따른 플래시 메모리 장치(100)가 구현하는 물리적 복제 방지 기능(PUF)은 인증 처리에 사용될 수 있다. 이에 따라, 본 발명의 다른 실시예에 따른 플래시 메모리 장치는 플래시 메모리의 메모리 셀의 데이터를 이용하여 생성한 챌린지값-응답값 페어(pair)를 사전에 설정된 인증 처리 장치(예를 들어, 인증 서버 등)와 약속해두고, 추후 인증 처리 시 플래시 메모리 장치를 통해 생성된 챌린지값에 대응된 응답값과 인증 처리 장치에 기저장되어 있는 해당 챌린지값에 매칭된 응답값을 비교하여 인증 처리를 수행할 수 있다.

[0039] 구체적으로, 도 5는 본 발명의 다른 실시예에 따른 플래시 메모리 장치의 구성을 나타낸 도면이다.

[0040] 본 발명의 다른 실시예에 따른 플래시 메모리 장치(100')는 플래시 메모리부(110), 설정 데이터 저장부(120), 챌린지 입력부(130), 독출 전압 설정부(140), 데이터 독출부(150) 및 응답 출력부(160), 챌린지-응답 페어 생성부(171), 챌린지-응답 페어 전송부(172), 인증 요청부(181) 및 인증 처리부(182)를 포함한다.

[0041] 이하, 본 발명의 다른 실시예에 따른 플래시 메모리 장치(100')의 구성 중 도 1 내지 도 4를 통해 설명한 구성들과 동일한 구성 및 동작에 대해서는 편의상 중복된 설명은 생략하도록 한다.

[0042] 챌린지-응답 페어 생성부(171)는 기설정된 인증 처리 장치(예를 들어, 인증 서버)(미도시)와 사전에 약속된 복수의 챌린지값을 순차적으로 챌린지 입력부(110)에 입력한다. 그리고 챌린지-응답 페어 생성부(171)는 상기 입력에 대응된 결과로서 응답 출력부(160)로부터 출력되는 응답값을 상기 순차적으로 입력한 챌린지값과 각각 매칭하여 복수의 챌린지-응답 페어를 생성한다. 이때, 챌린지-응답 페어 생성부(171)는 플래시 메모리부(110)의 일 영역에 해당 챌린지-응답 페어를 데이터베이스화하여 저장할 수 있다.

[0043] 챌린지-응답 페어 전송부(172)는 상기 생성된 복수의 챌린지-응답 페어를 인증 처리 장치로 제공하여, 상기 챌린지-응답 페어가 인증 처리 장치에 저장되도록 한다.

[0044] 인증 요청부(181)는 인증 처리 장치로부터 수신된 챌린지값 또는 플래시 메모리 장치(100') 자체에서 발생된 챌린지값을 인증 요청으로서 챌린지 입력부(110)에 입력한다.

[0045] 인증 처리부(182)는 인증 요청부(181)가 입력한 챌린지값에 대응하여 응답 출력부(160)로부터 출력된 응답값을 인증 처리 장치로 전송하여 인증 처리한다.

[0046] 이때, 인증 처리 장치(미도시)는, 플래시 메모리 장치(100')의 인증 처리부(182)가 전송한 응답값과 인증 처리 장치(미도시)에 저장된 챌린지-응답 페어 중 동일 챌린지값에 매칭된 응답값을 검출하여 인증 처리한다. 즉, 인증 처리부(182)가 전송한 응답값과 인증 처리 장치에 사전에 저장되어 있던 동일 챌린지값에 매칭된 응답값을 비교하여 일치할 경우 인증을 성공 처리할 수 있다.

[0047] 이상 도 5에서 설명한 플래시 메모리 장치(100')에서, 설정 데이터 저장부(120), 챌린지 입력부(130), 독출 전압 설정부(140), 데이터 독출부(150), 응답 출력부(160) 중 적어도 하나의 구성은 플래시 메모리부(110)의 주변 메모리 영역 내에 포함될 수 있다.

[0048] 도 6은 본 발명의 실시예에 따른 플래시 메모리를 이용한 물리적 복제 방지 기능 구현 방법을 설명하기 위한 순

서도이다.

[0049] 먼저, 외부 또는 자체적으로 발생된 챌린지값이 입력되면(S510), 챌린지값에 기초하여 특정 메모리 셀에 대한 독출 전압을 설정한다(S520).

[0050] 이때, 특정 메모리 셀은 플래시 메모리부(110)의 주변 메모리 영역에 포함된 기설정된 메모리 영역에 포함된 적어도 하나의 메모리 셀이다. 또한, 독출 전압은 챌린지값에 대응하여 사전에 매칭된 독출 전압 레벨을 검출하여 설정할 수 있다.

[0051] 다음으로, 플래시 메모리부(110)의 주변 메모리 영역 중 특정 영역의 메모리 셀에 상기 설정한 독출 전압을 인가하여 데이터를 독출한다(S530).

[0052] 즉, 챌린지값에 대응하는 응답값을 생성하기 위하여 사전에 설정된 특정 메모리 영역의 메모리 셀의 데이터를 응답값으로서 독출한다.

[0053] 이때, 주변 메모리 영역 내 특정 영역에는, 해당 메모리 영역 내 포함된 복수의 메모리 셀 중 적어도 둘 이상의 메모리 셀에 서로 상이한 데이터가 랜덤하게 프로그램되어 있는 상태일 수 있다. 또한, 주변 메모리 영역 내 특정 영역에는, 플래시 메모리의 초기 테스트 시점에 플래시 메모리를 동작시키는 전압 정보, 전류 정보, 속도 정보, 트림(trim) 정보, 옵션 정보, 리페어(repair) 정보, 배드 블록(bad block) 정보 중 적어도 하나가 검출되어 프로그램된 상태일 수 있다. 이에 따라, 상기 단계 (S530)에서는 랜덤한 데이터 값 또는 플래시 메모리의 각 메모리 셀의 고유한 물리적 특성에 따른 데이터 값이 독출된다.

[0054] 또한, 본 발명의 일 실시예에서는 상기 단계 (S520)에서 챌린지값의 입력 회차마다 독출 전압을 기설정된 전압 레벨 범위 내에서 변경하여 설정함으로써, 상기 단계 (S530)에서 독출되는 데이터 값들은 동일한 메모리 셀 블록이라 할지라도 회차 별로 상이한 값을 갖는다.

[0055] 그런 후, 독출된 데이터를 입력된 챌린지값에 대응된 응답값으로서 출력하여 PUF를 구현한다(S540).

[0056] 한편, 본 발명의 다른 실시예에 따른 플래시 메모리 장치의 물리적 복제 방지 기능 구현 방법은, 플래시 메모리 장치와 연계된 인증 처리 장치로 서로 약속된 챌린지-응답 페어를 전송하여 저장되도록 하는 단계를 더 수행할 수 있다.

[0057] 구체적으로, 상기 단계 (S510) 이전에 인증 처리 장치와 사전에 약속된 복수의 챌린지값을 순차적으로 입력받는 단계, 상기 약속된 챌린지값 별로 독출 전압을 설정하는 단계, 약속된 챌린지값에 기초하여 기설정된 메모리 영역에 포함된 메모리 셀에 독출 전압을 인가하여 데이터를 독출하는 단계, 독출한 데이터를 상기 약속된 챌린지값 별로 대응된 응답값으로서 출력하는 단계, 출력한 응답값을 상기 약속된 챌린지값과 매칭한 복수의 챌린지-응답 페어를 생성하는 단계, 및 복수의 챌린지-응답 페어를 인증 처리 장치로 제공하는 단계를 더 수행할 수 있다. 이때, 전송된 챌린지-응답 페어는 인증 처리 장치에 저장된다.

[0058] 또한, 이상에서 설명한 인증 처리를 위한 챌린지-응답 페어를 인증 처리 장치로 전송하여 저장하는 단계들을 수행한 상태에서, 상기 단계 (S510) 내지 (S540)을 수행한 후 인증 처리 장치와의 인증 처리를 수행할 수 있다.

[0059] 구체적으로, 상기 단계 (S510)는 기설정된 인증 처리 장치로부터 수신된 챌린지값 또는 상기 플래시 메모리 장치 자체에서 발생된 챌린지값을 인증 요청으로서 입력받으며, 상기 단계 (S520) 내지 (S540)을 순차적으로 수행한 후 출력된 응답값을 인증 처리 장치로 전송하여 인증 처리하는 단계를 더 수행할 수 있다. 이때, 플래시 메모리 장치로부터 특정 챌린지값에 대응된 응답값을 수신한 인증 처리 장치는, 사전에 저장되어 있던 챌린지-응답 페어 중 상기 특정 챌린지값에 매칭된 응답값과 플래시 메모리 장치로부터 수신된 응답값을 비교하여 인증 처리를 수행한다.

[0060] 본 발명의 실시예는 컴퓨터에 의해 실행되는 프로그램 모듈과 같은 컴퓨터에 의해 실행가능한 명령어를 포함하는 기록 매체의 형태로도 구현될 수 있다. 컴퓨터 판독 가능 매체는 컴퓨터에 의해 액세스될 수 있는 임의의 가용 매체일 수 있고, 휘발성 및 비휘발성 매체, 분리형 및 비분리형 매체를 모두 포함한다. 또한, 컴퓨터 판독가능 매체는 컴퓨터 저장 매체 및 통신 매체를 모두 포함할 수 있다. 컴퓨터 저장 매체는 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈 또는 기타 데이터와 같은 정보의 저장을 위한 임의의 방법 또는 기술로 구현된 휘발성 및 비휘발성, 분리형 및 비분리형 매체를 모두 포함한다. 통신 매체는 전형적으로 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈, 또는 반송파와 같은 변조된 데이터 신호의 기타 데이터, 또는 기타 전송 메커니즘을 포함하며, 임의의 정보 전달 매체를 포함한다.

[0061] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.

[0062] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

[0063] 100: 플래시 메모리 장치

110: 플래시 메모리부

120: 설정 데이터 저장부

130: 챌린지 입력부

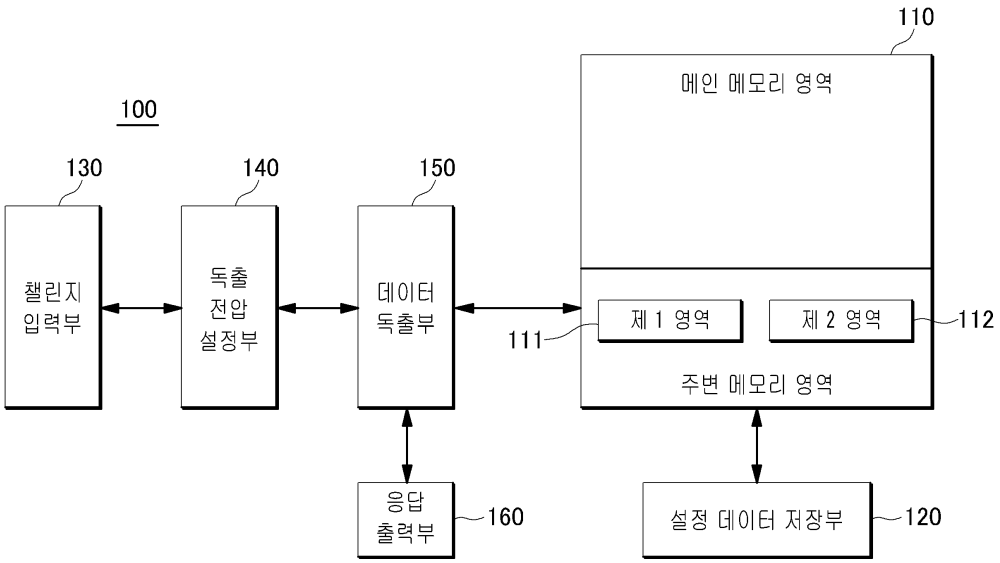
140: 독출 전압 설정부

150: 데이터 독출부

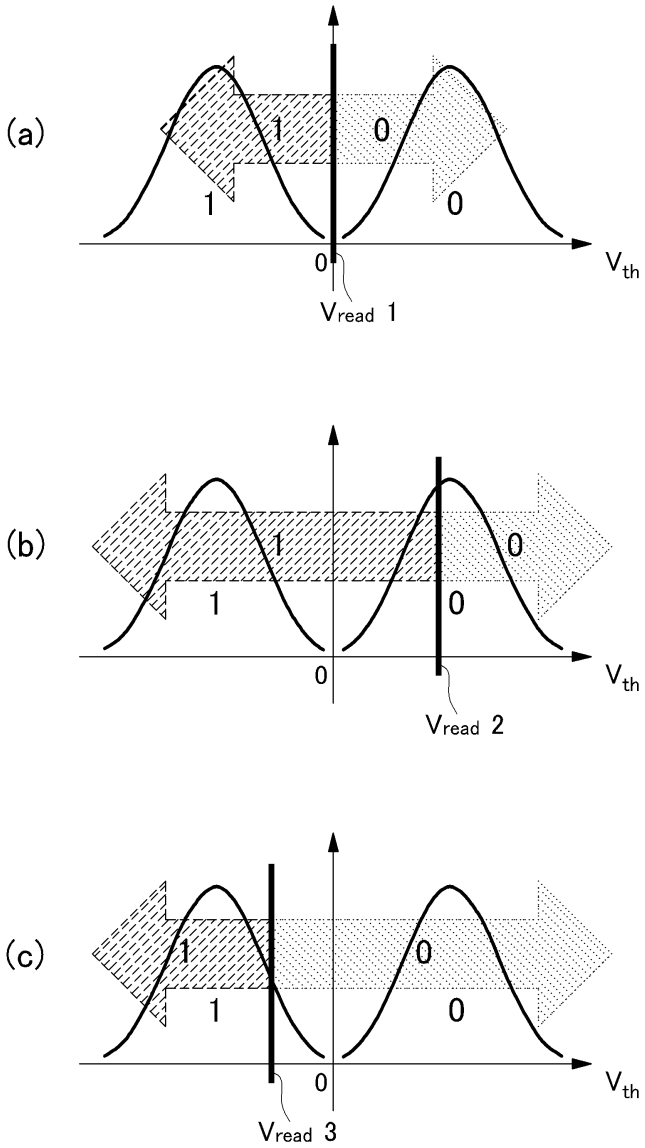
160: 응답 출력부

도면

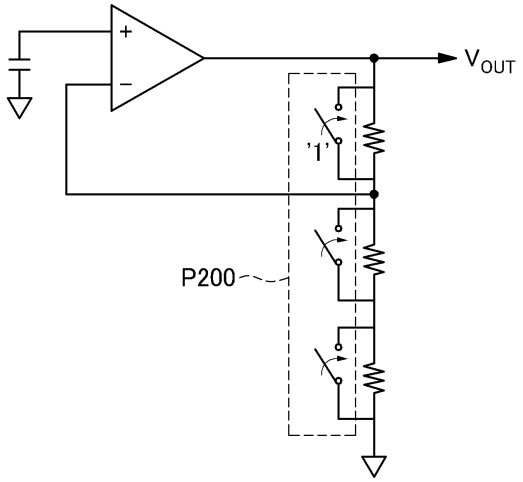
도면1



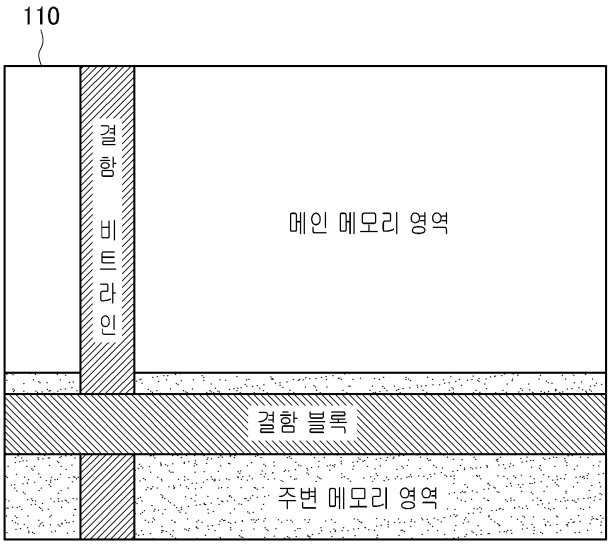
도면2



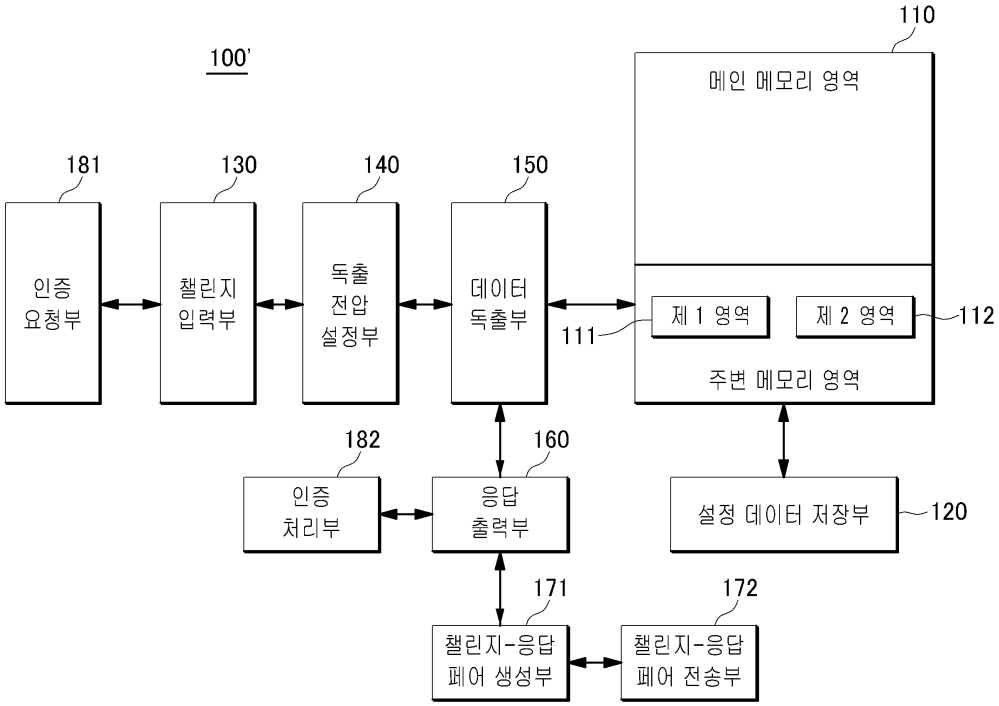
도면3



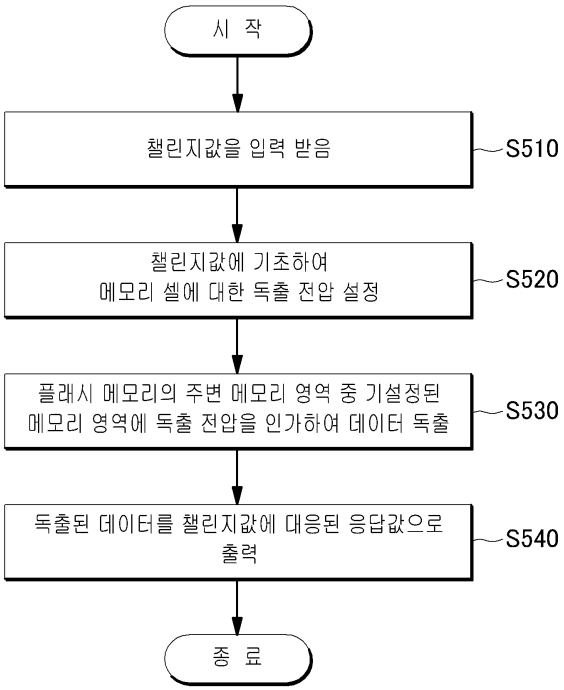
도면4



도면5


100'
110
메인 메모리 영역
181
130
140
150
인증 요청부
챌린지 입력부
독출 전압 설정부
데이터 독출부
제 1 영역
제 2 영역
112
111
주변 메모리 영역
182
160
인증 처리부
응답 출력부
설정 데이터 저장부
120
171
172
챌린지-응답 페어 생성부
챌린지-응답 페어 전송부

도면6


시 작
챌린지값을 입력 받음
S510
챌린지값에 기초하여 메모리 셀에 대한 독출 전압 설정
S520
플래시 메모리의 주변 메모리 영역 중 기설정된 메모리 영역에 독출 전압을 인가하여 데이터 독출
S530
독출된 데이터를 챌린지값에 대응된 응답값으로 출력
S540
종 료