

(52) CPC특허분류
H04N 5/374 (2019.01)

명세서

청구범위

청구항 1

광 검출 장치에 있어서,
 제 1의 기관은,
 행과 열로 배열된 복수의 화소를 구비하는 화소 어레이를 포함하며,
 상기 복수의 화소는,
 상기 화소 어레이의 복수의 홀수 행 중 하나에 배치된 제 1의 화소와,
 상기 화소 어레이의 복수의 짝수 행 중 하나에 배치된 제 2의 화소와,
 상기 화소 어레이의 복수의 홀수 행 중 다른 하나에 배치된 제 3의 화소와,
 상기 화소 어레이의 복수의 홀수 행 중 다른 하나에 배치된 제 4의 화소와,
 상기 제 1의 화소, 제 2의 화소, 제 3의 화소 및 제 4의 화소는 동일한 화소열에 배열되고,
 상기 제 1의 기관은 또한 상기 제 1의 화소 및 제 3의 화소에 연결된 제 1의 신호선과 상기 제 2의 화소 및 제 4의 화소에 연결된 제 2의 신호선을 포함하는 복수의 신호선을 포함하며,
 제 1의 복수의 비어 및 제 2의 복수의 비어에 의해 상기 제 1의 기관에 접속된 제 2의 기관은,
 상기 제 1의 복수의 비어 중 하나를 통하여 상기 제 1의 신호선에 연결된 제 1의 AD 변환기와,
 상기 제 2의 복수의 비어 중 하나를 통하여 상기 제 2의 신호선에 연결된 제 2의 AD 변환기를 포함하며,
 제 1의 신호는 상기 제 1의 화소 또는 제 3의 화소로부터 상기 제 1의 AD 변환기에 제 1의 방향으로 전달되며,
 제 2의 신호는 상기 제 2의 화소 또는 제 4의 화소로부터 상기 제 2의 AD 변환기에 상기 제 1의 방향과 반대인 제 2의 방향으로 전달되는 것을 특징으로 하는 광 검출 장치.

청구항 2

제 1항에 있어서,
 상기 제 1의 신호선 및 상기 제 2의 신호선은 상기 화소열에 대응하는 것을 특징으로 하는 광 검출 장치.

청구항 3

제 1항에 있어서,
 상기 화소 어레이는 상기 제 1의 기관에서 상기 제 1의 복수의 비어와 상기 제 2의 복수의 비어 사이에 배치되는 것을 특징으로 하는 광 검출 장치.

청구항 4

제 3항에 있어서,
 상기 제 1의 AD 변환기를 포함하는 제 1의 AD 변환부는 상기 제 1의 복수의 비어에 따라서 배치되며, 상기 제 2의 AD 변환기를 포함하는 제 2의 AD 변환부는 상기 제 2의 복수의 비어에 따라서 배치되어 있는 것을 특징으로 하는 광 검출 장치.

청구항 5

제 1항에 있어서,
 상기 제 1의 AD 변환기와 제 2의 AD 변환기 사이에 배치되는 제 3의 AD 변환기와, 상기 제 2의 AD 변환기와 제

3의 AD 변환기 사이에 배치되는 제 4의 AD 변환기를 구비하는 것을 특징으로 하는 광 검출 장치.

청구항 6

제 5항에 있어서,

상기 제 3의 AD 변환기는 상기 제 1의 복수의 비어 중 하나를 통하여 상기 제 1의 신호선에 연결되며, 상기 제 4의 AD 변환기는 상기 제 2의 복수의 비어 중 하나를 통하여 상기 제 2의 신호선에 연결되어 있는 것을 특징으로 하는 광 검출 장치.

청구항 7

제 6항에 있어서,

상기 제 1의 신호선은 스위치부를 통하여 상기 제 1의 AD 변환기 또는 상기 제 3의 AD 변환기에 접속되는 것을 특징으로 하는 광 검출 장치.

청구항 8

제 6항에 있어서,

상기 제 1의 신호선은 스위치부를 통하여 상기 제 1의 AD 변환기 또한 상기 제 3의 AD 변환기에 접속되는 것을 특징으로 하는 광 검출 장치.

청구항 9

제 5항에 있어서,

상기 제 1의 신호선 및 상기 제 2의 신호선은 상기 화소열에 대응하며,

상기 복수의 신호선은 또한 상기 화소열에 대응한 제 3의 신호선 및 제 4의 신호선을 포함하며,

상기 제 3의 AD 변환기는 상기 제 1의 복수의 비어 중 하나를 통하여 제 3의 신호선에 연결되며, 상기 제 4의 AD 변환기는 상기 제 2의 복수의 비어 중 하나를 통하여 제 4의 신호선에 연결되어 있는 것을 특징으로 하는 광 검출 장치.

청구항 10

제 5항에 있어서,

상기 제 3의 AD 변환기는 상기 제 2의 기관의 제 1의 측에 배치되고, 상기 제 4의 AD 변환기는 상기 제 2의 기관의 제 2의 측에 배치되는 것을 특징으로 하는 광 검출 장치.

청구항 11

제 1항에 있어서,

상기 제 2의 기관은 제 1의 스위치 회로 및 제 2의 스위치 회로를 구비하는 것을 특징으로 하는 광 검출 장치.

청구항 12

제 1항에 있어서,

상기 제 2의 기관은 주변 회로를 포함하는 것을 특징으로 하는 광 검출 장치.

청구항 13

제 12항에 있어서,

제 3의 복수의 비어를 더 포함하는 것을 특징으로 하는 광 검출 장치.

청구항 14

제 13항에 있어서,

상기 제 3의 복수의 비어는 상기 제 2의 기관의 제 3의 측에 배치되고, 상기 제 3의 측은 상기 제 1의 측 및 상기 제 2의 측에 수직인 것을 특징으로 하는 광 검출 장치.

청구항 15

제 13항에 있어서,

상기 복수의 화소는 상기 제 3의 복수의 비어를 통하여 상기 주변 회로에 연결되는 것을 특징으로 하는 광 검출 장치.

청구항 16

제 14항에 있어서,

상기 제 1의 기관은 상기 제 3의 측에 복수의 패드를 포함하는 것을 특징으로 하는 광 검출 장치.

청구항 17

제 16항에 있어서,

상기 제 3의 복수의 비어는 상기 화소 어레이와 상기 복수의 패드 사이에 배치되는 것을 특징으로 하는 광 검출 장치.

청구항 18

제 1항의 광 검출 장치의 구성을 구비하는 것을 특징으로 하는 전자 장치.

발명의 설명

기술 분야

[0001] 본 발명은 촬상 소자, 제어 방법 및 촬상 장치에 관한 것으로, 특히, 보다 다양한 데이터 출력을 실현할 수 있도록 한 촬상 소자, 제어 방법 및 촬상 장치에 관한 것이다.

배경 기술

[0003] 종래, CMOS(Complementary Metal Oxide Semiconductor) 이미지 센서 등의 촬상 소자에서, 열마다 화소가 접속되는 각 출력선에 대해, 각각 복수의 A/D 변환기(ADC(Analog Digital Converter))가 접속되고, 그 복수의 ADC를 이용함에 의해 고속의 데이터 판독을 실현하는 것이 있다(예를 들면, 특허 문헌 1 참조).

[0004] 또한, 각 출력선에 대해 복수의 비교기와 카운터를 탑재하고, D/A 변환기(DAC(Digital Analog Converter))의 전압을 임의의 값만큼 비켜 놓아, 고(高) 비트 정밀도의 신호를 고속으로 판독하는 것도 있다(예를 들면, 특허 문헌 2 참조).

[0005] 또한, 판독 신호에 대해 2회의 A/D 변환을 실시함으로써 저(低) 노이즈화나 다이내믹 레인지 향상을 실현하는 것도 있다(예를 들면, 특허 문헌 3 및 특허 문헌 4 참조).

선행기술문헌

특허문헌

- [0006] (특허문헌 0001) 특허 문헌 1 : 일본 특개2005-347932호 공보
- (특허문헌 0002) 특허 문헌 2 : 일본 특개2010-252140호 공보
- (특허문헌 0003) 특허 문헌 3 : 일본 특개2009-296423호 공보
- (특허문헌 0004) 특허 문헌 4 : 일본 특개2008-012482호 공보

발명의 내용

해결하려는 과제

- [0007] 그러나, 특허 문헌 1에 기재된 방법의 경우, 고속의 판독이 가능할 뿐이고, 예를 들면 다이내믹 레인지의 확장이나 노이즈의 저감 등 고기능성으로의 전개를 도모하는 것은 곤란하였다.
- [0008] 또한, 특허 문헌 2에 기재된 방법의 경우, ADC가 복수 마련되어 있는 것인데, 그 구성은 분해능의 향상 만에 이용되고 있고, 예를 들면 노이즈의 저감이나, 저소비전력화 등을 실현하는 것은 곤란하였다.
- [0009] 또한, 특허 문헌 3이나 특허 문헌 4에 기재된 방법의 경우, 처리시간이 증대하고 있어서, 고속의 판독을 행하는 것이 곤란하였다.
- [0010] 근래, 정보 처리 기술의 향상에 의해, 화상 처리나 촬상 장치도 보다 다기능화 및 고기능화의 일로를 걷고 있다. 이에 수반하여, 촬상 소자로부터 출력되는 화상 데이터에 요구되는 출력 형식도 보다 다양화하고 있다. 그러나, 종래의 방법에서는 상술한 바와 같이, 다양한 데이터 출력 형식에 대응하는 것이 곤란하였다.
- [0011] 본 개시는, 이와 같은 상황을 감안하여 이루어진 것이고, 보다 다양한 용도에 이용할 수 있도록, 보다 다양한 데이터 출력을 실현하는 것을 목적으로 한다.

과제의 해결 수단

- [0013] 본 개시의 한 측면은, 각 화소의 화소 신호를 출력하는 A/D 변환부의 수를 선택하는 선택부와, 상기 선택부를 제어하여, 요구에 응한 수의 상기 A/D 변환부를 선택시키는 제어부를 구비하는 촬상 소자이다.
- [0014] 화소 어레이의 칼럼마다 복수의 상기 A/D 변환부를 또한 구비하고, 상기 선택부는, 상기 화소 신호의 출력처를 당해 칼럼에 대응하는 상기 복수의 A/D 변환부의 중에서 선택할 수 있다.
- [0015] 상기 제어부는, 당해 칼럼의 각 화소를 상기 복수의 A/D 변환부에 접속시키도록 상기 선택부를 제어할 수 있다.
- [0016] 상기 제어부는, 당해 칼럼의 각 화소를 복수 계통으로 나누고, 각 화소를, 계통마다 서로 다른 상기 A/D 변환부에 접속시키도록 상기 선택부를 제어할 수 있다.
- [0017] 상기 제어부는, 각 화소로부터 화소 신호가 상기 계통마다 서로 다른 레이트로 판독되도록 제어할 수 있다.
- [0018] 상기 제어부는, 상기 A/D 변환부를 제어하여, 각 A/D 변환부의 설정을 계통마다 서로 다른 설정치로 할 수 있다.
- [0019] 상기 제어부는, 상기 A/D 변환부의 아날로그 게인 설정을 계통마다 서로 다른 값으로 설정할 수 있다.
- [0020] 상기 제어부는, 상기 A/D 변환부의 분해능 설정을 계통마다 서로 다른 값으로 설정할 수 있다.
- [0021] 상기 제어부는, 상기 A/D 변환부의 샘플링 타이밍을 계통마다 서로 다른 값으로 설정할 수 있다.
- [0022] 상기 제어부는, 서로 다른 타이밍에서 샘플링되어 처리된, 각 계통의 A/D 변환부의 출력을 가산평균하여 출력하도록 상기 A/D 변환부를 제어할 수 있다.
- [0023] 상기 제어부는, 일부의 상기 A/D 변환부를 정지시키고, 당해 칼럼의 각 화소를 나머지 상기 A/D 변환부에 접속시키도록 상기 선택부를 제어할 수 있다.
- [0024] 상기 제어부는, 또한, 정지한 상기 A/D 변환부에 대응하는 정전류 회로를 정지시킬 수 있다.
- [0025] 복수의 칩이 적층된 적층 구조를 갖도록 할 수 있다.
- [0026] 상기 화소 신호가 판독되는 화소 어레이가 형성되는 화소 칩과 주변 회로, 상기 제어부, 상기 선택부 및 상기 A/D 변환부가 형성되는 주변 회로 칩을 구비할 수 있다.
- [0027] 상기 주변 회로 칩의 배선층이, 상기 화소 칩의 배선층보다도 다층화되도록 할 수 있다.
- [0028] 본 개시의 다른 측면은, 접수부가 요구를 접수하고, 제어부가 각 화소의 화소 신호를 출력하는 A/D 변환부의 수를 접수된 상기 요구에 응한 모드로 선택시키는 제어 방법이다.

- [0029] 본 개시된 또 다른 측면은, 각 화소에서 입사광을 광전변환하는 화소 어레이와, 상기 화소 어레이의 각 화소의 화소 신호를 출력하는 A/D 변환부의 수를 선택하는 선택부와, 상기 선택부를 제어하여 요구에 응한 수의 상기 A/D 변환부를 선택시키는 제어부를 구비하는 촬상 장치이다.
- [0030] 본 개시의 한 측면에서는, 요구에 응하여 각 화소의 화소 신호를 출력하는 A/D 변환부의 수가 선택된다.
- [0031] 본 개시의 다른 측면에서는, 요구가 접수되고, 각 화소의 화소 신호를 출력하는 A/D 변환부의 수가 접수된 요구에 응한 모드로 선택된다.
- [0032] 본 개시된 또 다른 측면에서는, 각 화소에서 입사광이 광전변환되고, 요구에 응하여 각 화소의 화소 신호를 출력하는 A/D 변환부의 수가 선택된다.

발명의 효과

- [0034] 본 개시에 의하면 피사체를 촬상할 수 있다. 특히, 보다 다양한 데이터 출력을 실현할 수 있다.

도면의 간단한 설명

- [0036] 도 1은 본 기술을 적용한 이미지 센서의 주된 구성예를 도시하는 블록도.
- 도 2는 본 기술을 적용한 이미지 센서의 다른 구성예를 도시하는 블록도.
- 도 3은 모드에 응한 선택부 제어의 양상의 예를 설명하는 도면.
- 도 4는 복수 프레임 레이트 출력의 양상의 예를 설명하는 도면.
- 도 5는 멀티 샘플링의 양상의 예를 설명하는 도면.
- 도 6은 제어 처리의 흐름의 예를 설명하는 플로 차트.
- 도 7은 적층 칩 구조의 예를 설명하는 도면.
- 도 8은 본 기술을 적용한 촬상 장치의 주된 구성예를 도시하는 블록도.
- 도 9는 컴퓨터의 주된 구성예를 도시하는 블록도.

발명을 실시하기 위한 구체적인 내용

- [0037] 이하, 본 기술을 실시하기 위한 형태(이하 실시의 형태라고 한다)에 관해 설명한다. 또한, 설명은 이하의 순서로 행한다.
- [0038] 1. 제1의 실시의 형태(이미지 센서)
- [0039] 2. 제2의 실시의 형태(촬상 장치)
- [0040] 3. 제3의 실시의 형태(컴퓨터)
- [0041] <1. 제1의 실시의 형태>
- [0042] [이미지 센서]
- [0043] 도 1은, 본 기술을 적용한 이미지 센서의 일부의 구성예를 도시하는 블록도이다. 도 1에 도시되는 이미지 센서(100)는, 예를 들면, CMOS(Complementary Metal Oxide Semiconductor) 이미지 센서나 CCD(Charge Coupled Device) 이미지 센서 등의 피사체를 촬상하고 촬상 화상의 디지털 데이터를 얻는 촬상 소자이다.
- [0044] 도 1에 도시되는 바와 같이, 이미지 센서(100)는 제어부(101), 화소 어레이부(111), 선택부(112), A/D 변환부(ADC(Analog Digital Converter))(113) 및 정전류 회로부(114)를 갖는다.
- [0045] 제어부(101)는, 이미지 센서(100)의 각 부분을 제어하여, 화상 데이터(화소 신호)의 판독 등에 관한 처리를 실행시킨다.
- [0046] 화소 어레이부(111)는, 포토 다이오드 등의 광전변환 소자를 갖는 화소 구성이 행렬(어레이)형상으로 배치된 화

소 영역이다. 화소 어레이부(111)는, 제어부(101)에 제어되어, 각 화소에서 피사체의 광을 수광하고, 그 입사광을 광전변환하여 전하를 축적하고, 소정의 타이밍에서 각 화소에 축적된 전하를 화소 신호로서 출력한다.

- [0047] 화소(121) 및 화소(122)는, 그 화소 어레이부(111)에 배치되는 화소군 중의, 상하로 인접하는 2화소를 나타내고 있다. 화소(121) 및 화소(122)는, 서로 같은 칼럼(열)이 연속하는 행의 화소이다. 도 1의 예의 경우, 화소(121) 및 화소(122)에 도시되는 바와 같이, 각 화소의 회로에는 광전변환 소자 및 4개의 트랜지스터가 사용되고 있다. 또한, 각 화소의 회로의 구성은 임의이고 도 1에 도시되는 예 이외라도 좋다.
- [0048] 일반적인 화소 어레이에는, 칼럼(열)마다, 화소 신호의 출력선이 마련된다. 화소 어레이부(111)의 경우, 1칼럼(열)마다 2(2계통)개의 출력선이 마련된다. 1칼럼의 화소의 회로는 1행 걸러서 이 2개의 출력선에 교대로 접속된다. 예를 들면, 위로부터 홀수번째의 행의 화소의 회로가 한쪽의 출력선에 접속되고, 짝수번째의 행의 화소의 회로가 다른쪽의 출력선에 접속된다. 도 1의 예의 경우, 화소(121)의 회로는, 제1의 출력선(VSL(1))에 접속되고, 화소(122)의 회로는 제2의 출력선(VSL(2))에 접속된다.
- [0049] 또한, 도 1에서는, 설명의 편의상 1칼럼분의 출력선만 나타나고 있지만, 실제로는, 각 칼럼에 대해, 마찬가지로 2개씩 출력선이 마련된다. 각 출력선에는 그 칼럼의 화소의 회로가 1행 걸러서 접속된다.
- [0050] 선택부(112)는, 화소 어레이부(111)의 각 출력선을 ADC(113)의 입력에 접속하는 스위치를 가지며, 제어부(101)에 제어되어 화소 어레이부(111)와 ADC(113)와의 접속을 제어한다. 즉, 화소 어레이부(111)로부터 판독된 화소 신호는 이 선택부(112)를 통하여 ADC(113)에 공급된다.
- [0051] 선택부(112)는, 스위치(131), 스위치(132) 및 스위치(133)을 갖는다. 스위치(131)(선택 SW)는, 서로 같은 칼럼에 대응하는 2개의 출력선의 접속을 제어한다. 예를 들면, 스위치(131)가 온(ON) 상태가 되면, 제1의 출력선(VSL(1))과 제2의 출력선(VSL(2))이 접속되고 오프(OFF) 상태가 되면 절단된다.
- [0052] 상세에 관해서는 후술하지만, 이미지 센서(100)에서는 각 출력선에 대해 ADC가 하나씩 마련되어 있다(칼럼 ADC). 따라서 스위치(132) 및 스위치(133)가 모두 온 상태라고 하면, 스위치(131)가 온 상태가 되면, 동 칼럼의 2개의 출력선이 접속되기 때문에, 1화소의 회로가 2개의 ADC에 접속되게 된다. 역으로, 스위치(131)가 오프 상태가 되면, 동 칼럼의 2개의 출력선이 절단되어 1화소의 회로가 하나의 ADC에 접속되게 된다. 즉, 스위치(131)는 하나의 화소의 신호의 출력처로 하는 ADC(칼럼 ADC)의 수를 선택한다.
- [0053] 상세에 관해서는 후술하지만, 이와 같이 스위치(131)가 화소 신호의 출력처로 하는 ADC의 수를 제어함에 의해, 이미지 센서(100)는 그 ADC의 수에 응하여 보다 다양한 화소 신호를 출력할 수 있다. 즉, 이미지 센서(100)는 보다 다양한 데이터 출력을 실현할 수 있다.
- [0054] 스위치(132)는, 화소(121)에 대응하는 제1의 출력선(VSL(1))과, 그 출력선에 대응하는 ADC와의 접속을 제어한다. 스위치(132)가 온(ON) 상태가 되면 제1의 출력선이, 대응하는 ADC의 비교기의 한쪽의 입력에 접속된다. 또한, 오프(OFF) 상태가 되면 그들이 절단된다.
- [0055] 스위치(133)는, 화소(122)에 대응하는 제2의 출력선(VSL(2))과, 그 출력선에 대응하는 ADC와의 접속을 제어한다. 스위치(133)가 온(ON) 상태가 되면 제2의 출력선이, 대응하는 ADC의 비교기의 한쪽의 입력에 접속된다. 또한, 오프(OFF) 상태가 되면 그들이 절단된다.
- [0056] 선택부(112)는, 제어부(101)의 제어에 따라, 이와 같은 스위치(131) 내지 스위치(133)의 상태를 전환함에 의해, 하나의 화소의 신호의 출력처로 하는 ADC(칼럼 ADC)의 수를 제어할 수 있다.
- [0057] 또한, 스위치(132)나 스위치(133)(어느 한쪽 또는 양쪽)을 생략하고, 각 출력선과, 그 출력선에 대응하는 ADC를 항상 접속하도록 하여도 좋다. 단, 이들의 스위치에 의해, 이들의 접속·절단을 제어할 수 있도록 함에 의해, 하나의 화소의 신호의 출력처로 하는 ADC(칼럼 ADC)의 수의 선택의 폭이 넓어진다. 즉, 이들의 스위치를 마련함에 의해, 이미지 센서(100)는 보다 다양한 화소 신호를 출력할 수 있다.
- [0058] 또한, 도 1에서는, 1칼럼분의 출력선에 대한 구성만 나타나고 있지만, 실제로는, 선택부(112)는, 칼럼마다, 도 1에 도시되는 바와 같은 구성(스위치(131) 내지 스위치(133))을 갖고 있다. 즉, 선택부(112)는, 각 칼럼에 대해 제어부(101)의 제어에 따라, 상술한 바와 같은 접속 제어를 행한다.
- [0059] ADC(113)는, 화소 어레이부(111)로부터 각 출력선을 통하여 공급되는 화소 신호를, 각각 A/D 변환하여, 디지털 데이터로서 출력한다. ADC(113)는, 화소 어레이부(111)로부터의 출력선마다의 ADC(칼럼 ADC)를 갖는다. 즉, ADC(113)는, 복수의 칼럼 ADC를 갖는다. 1출력선에 대응하는 칼럼 ADC는 비교기, D/A 변환기(DAC) 및 카운터를

갖는 싱글슬로프형의 ADC이다.

- [0060] 비교기는, 그 DAC 출력과 화소 신호의 신호치를 비교한다. 카운터는, 화소 신호와 DAC 출력이 동등하게 될 때까지, 카운트값(디지털값)을 인크리먼트한다. 비교기는, DAC 출력이 신호치에 달하면, 카운터를 정지한다. 그 후 카운터(1, 2)에 의해 디지털화된 신호를 DATA(1) 및 DATA(2)로부터 이미지 센서(100)의 외부에 출력한다.
- [0061] 카운터는, 다음의 A/D 변환을 위해 데이터 출력 후, 카운트값을 초기치(예를 들면 0)로 되돌린다.
- [0062] ADC(113)는, 각 칼럼에 대해 2계통의 칼럼 ADC를 갖는다. 예를 들면, 제1의 출력선(VSL(1))에 대해 비교기(141)(COMP(1)), DAC(142)(DAC(1)) 및 카운터(143)(카운터(1))가 마련되고, 제2의 출력선(VSL(2))에 대해 비교기(151)(COMP(2)), DAC(152)(DAC(2)) 및 카운터(153)(카운터(2))가 마련되어 있다. 도시는 생략하고 있지만, ADC(113)는 다른 칼럼의 출력선에 대해서도 같은 구성을 갖는다.
- [0063] 단, 이들의 구성중, DAC는 공통화할 수 있다. DAC의 공통화는, 계통마다 행하여진다. 즉, 각 칼럼의 서로 같은 계통의 DAC가 공통화된다. 도 1의 예의 경우, 각 칼럼의 제1의 출력선(VSL(1))에 대응하는 DAC가 DAC(142)로서 공통화되고, 각 칼럼의 제2의 출력선(VSL(2))에 대응하는 DAC가 DAC(152)로서 공통화되어 있다. 또한, 비교기와 카운터는 각 출력선의 계통마다 마련된다.
- [0064] 정전류 회로부(114)는, 각 출력선에 접속되는 정전류 회로이고, 제어부(101)에 의해 제어되어 구동한다. 정전류 회로부(114)의 회로는, 예를 들면, MOS(Metal Oxide Semiconductor) 트랜지스터 등에 의해 구성된다. 이 회로 구성은 임의이지만, 도 1에서는, 설명의 편의상, 제1의 출력선(VSL(1))에 대해, MOS 트랜지스터(161)(LOAD(1))가 마련되고, 제2의 출력선(VSL(2))에 대해, MOS 트랜지스터(162)(LOAD(2))가 마련되어 있다.
- [0065] 제어부(101)는, 예를 들면 유저 등 외부로부터 요구를 접수하여 판독 모드를 선택하고, 선택부(112)를 제어하여, 출력선에 대한 접속을 제어한다. 또한, 제어부(101)는, 선택한 판독 모드에 응하여, 칼럼 ADC의 구동을 제어하거나 한다. 또한, 제어부(101)는, 칼럼 ADC 이외에도 필요에 응하여 정전류 회로부(114)의 구동을 제어하거나, 예를 들면, 판독의 레이트나 타이밍 등 화소 어레이부(111)의 구동을 제어하거나 한다.
- [0066] 즉, 제어부(101)는, 선택부(112)의 제어뿐만 아니라, 선택부(112) 이외의 각 부분도, 보다 다양한 모드로 동작시킬 수 있다. 따라서 이미지 센서(100)는 보다 다양한 화소 신호를 출력할 수 있다.
- [0067] [이미지 센서의 다른 예]
- [0068] 또한, 도 1에 도시되는 각 부분의 수는, 부족하지 않는 한 임의이다. 예를 들면, 각 칼럼에 대해, 출력선이 3계통 이상 마련되도록 하여도 좋다. 예를 들면, 도 2의 A에 도시되는 바와 같이, 화소 어레이부(111)의 각 칼럼에 대해 출력선이 4계통 마련되도록 하여도 좋다.
- [0069] 도 2의 A에서, 화소 어레이부(111)의 화소(1) 내지 화소(6)는, 화소 어레이부(111)에 구성된 화소 어레이의 중의, 서로 같은 칼럼의 연속하는 6개의 화소의 회로를 나타내고 있다. 각 화소의 회로 구성은, 임의이지만, 예를 들면, 도 2의 B에 도시되는 바와 같은 4개의 트랜지스터를 이용할 수도 있다.
- [0070] 도 2의 A에 도시되는 바와 같이, 1칼럼에 대해 4계통의 출력선이 마련되고, 각 화소의 회로는, 4행씩 각각의 계통의 출력선에 접속된다. 환언하면, 각 화소의 회로는 4행 걸러서 같은 계통의 출력선에 접속된다. 도 2의 A에서는, 화소(1)와 화소(5)는, 제1의 출력선(VSL(1))에 접속되고 화소(2)와 화소(6)는 제2의 출력선(VSL(2))에 접속되고, 화소(3)는 제3의 출력선(VSL(3))에 접속되고, 화소(4)는 제4의 출력선(VSL(4))에 접속되어 있다.
- [0071] 또한, 도 1의 경우와 마찬가지로, 각 계통의 출력선에 대응하여 칼럼 ADC가 마련되어 있다. ADC(113-1) 내지 ADC(113-4)는, 각각, 1계통의 싱글슬로프형의 칼럼 ADC를 나타내고 있고, 비교기, DAC 및 카운터를 갖는다. 즉, ADC(113-1)(AD(1)) 및 ADC(113-3)(AD(3)), ADC(113-2)(AD(2)) 및 ADC(113-4)(AD(4))의 각 조(組)가, 각각, 도 1의 ADC(113)에 대응한다.
- [0072] 보다 구체적으로는, ADC(113-1) 및 ADC(113-2)는, 각각, 도 1의 비교기(141), DAC(142) 및 카운터(143)에 대응한다. 또한, ADC(113-3) 및 ADC(113-4)는, 각각, 도 1의 비교기(151), DAC(152) 및 카운터(153)을 갖는다. 단, DAC에 관해서는, 예를 들면 ADC(113-1), ADC(113-2), ADC(113-3) 및 ADC(113-4)에 각각 공유화하여도 좋다.
- [0073] 도 2의 A의 예의 경우, 2계통씩 선택부(112)(선택부(112-1) 및 선택부(112-2))가 마련되어 있다.
- [0074] 선택부(112-1)는, 각 칼럼의 4출력선 중, 제1의 출력선(VSL(1)) 및 제3의 출력선(VSL(3))을 ADC(113-1) 또는 ADC(113-3)에 접속하는지의 여부를 제어함에 의해, 하나의 화소의 신호의 출력처로 하는 ADC(칼럼 ADC)의 수를

선택한다. 선택부(112-1)는, 도 1의 경우와 마찬가지로 스위치(131-1)(선택 SW(1)), 스위치(132-1)(ADSW(1)) 및 스위치(133-1)(ADSW(3))를 갖는다.

- [0075] 스위치(131-1)는, 제1의 출력선과 제3의 출력선과의 접속을 제어한다. 스위치(131-1)가 온(ON) 상태가 되면, 제1의 출력선 제3의 출력선이 접속되고, 오프(OFF) 상태가 되면 절단된다. 스위치(132-1)는, 제1의 출력선 ADC(113-1)와의 접속을 제어한다. 스위치(133-1)는 제3의 출력선과 ADC(113-3)와의 접속을 제어한다.
- [0076] 선택부(112-2)는, 각 칼럼의 4출력선 중, 제2의 출력선(VSL(2)) 및 제4의 출력선(VSL(4))을, ADC(113-2) 또는 ADC(113-4)에 접속하는지의 여부를 제어함에 의해, 이들의 출력선 출력된 하나의 화소의 신호의 출력처로 하는 ADC(칼럼 ADC)의 수를 선택한다. 선택부(112-2)는 도 1의 경우와 마찬가지로, 스위치(131-2)(선택 SW(2)), 스위치(132-2)(ADSW(2)) 및 스위치(133-2)(ADSW(4))를 갖는다.
- [0077] 스위치(131-2)는, 제2의 출력선 제4의 출력선과의 접속을 제어한다. 스위치(131-2)가 온(ON) 상태가 되면, 제2의 출력선과 제4의 출력선이 접속되고, 오프(OFF) 상태가 되면 절단된다. 스위치(132-2)는 제2의 출력선과 ADC(113-2)와의 접속을 제어한다. 스위치(133-2)는 제4의 출력선과 ADC(113-4)와의 접속을 제어한다.
- [0078] 또한, 도 2의 A의 예의 경우, 2계통씩 정전류 회로부(114)(정전류 회로부(114-1) 및 정전류 회로부(114-2))가 마련되어 있다.
- [0079] 정전류 회로부(114-1)는, 제1의 출력선 및 제3의 출력선에 접속되는 정전류 회로이고, 제어부(101)에 의해 제어되어 구동한다. 정전류 회로부(114-1)의 회로 구성은 임의이지만, 도 2의 A에서는 설명의 편의상, 제1의 출력선에 대해 MOS 트랜지스터(161-1)(LOAD(1))가 마련되고, 제3의 출력선에 대해 MOS 트랜지스터(162-1)(LOAD(3))가 마련되어 있다.
- [0080] 정전류 회로부(114-2)는, 제2의 출력선 및 제4의 출력선에 접속되는 정전류 회로이고, 제어부(101)에 의해 제어되어 구동한다. 정전류 회로부(114-2)의 회로 구성은 임의이지만, 도 2의 A에서는 설명의 편의상, 제2의 출력선에 대해 MOS 트랜지스터(161-2)(LOAD(2))가 마련되고, 제4의 출력선에 대해 MOS 트랜지스터(162-2)(LOAD(4))가 마련되어 있다.
- [0081] 또한, 도 2의 A에서는, 1칼럼에 대한 구성만 나타나고 있지만, 실제로는, 각 칼럼에 대해, 마찬가지로의 출력선, 2개의 선택부(112), 4개의 칼럼 ADC 및 2개의 정전류 회로부(114)가 마련되고, 마찬가지로의 제어가 행하여진다.
- [0082] 또한, 이상에서는, 하나의 선택부(112)가, 2계통씩 출력선과 칼럼 ADC의 접속을 제어하도록 설명하였지만, 이것으로 한하지 않고, 하나의 선택부(112)가 3계통 이상의 접속 제어를 행하도록 하여도 좋다. 또한, 도 2의 A의 예와 같이, 선택부(112)를 복수 마련하는 경우, 각 선택부(112)가 제어하는 계통의 수는 서로 동일하여도 좋고 서로 달라도 좋다.
- [0083] [관독 모드 제어]
- [0084] 제어부(101)는, 선택한 관독 모드에 응하여, 선택부(112)의 각 스위치의 개폐를, 예를 들면 도 3에 도시되는 표와 같이 제어한다.
- [0085] 모드(1)(MODE(1))는, 예를 들면, 출력 데이터의 다이내믹 레인지를 확장하거나, 노이즈를 저감하거나 하는 고기능의 관독을 실현하는 모드이다. 이 모드(1)의 경우, 제어부(101)는, 선택부(112-1) 및 선택부(112-2)의 모든 스위치(스위치(131-1) 내지 스위치(133-1) 및 스위치(131-2) 내지 스위치(133-2))를 온(ON)으로 한다. 이에 의해, 각 화소의 신호치가 복수의 칼럼 ADC에 공급되게 된다. 즉, 이 모드(1)의 경우, 각 화소 신호를 복수의 ADC에 의해 신호 처리할 수 있기 때문에, 이미지 센서(100)는, 후술하는 바와 같은 다양한 고기능화를 실현할 수 있다.
- [0086] 모드(2)(MODE(2))는, 고속의 관독을 실현하는 모드이다. 이 모드(2)의 경우, 제어부(101)는, 각 선택부(112)의 스위치(131)(스위치(131-1) 및 스위치(131-2))을 오프(OFF)로 하고 그 밖의 스위치(스위치(132-1) 및 스위치(133-1) 및 스위치(132-2) 및 스위치(133-2))를 온(ON)으로 한다. 이에 의해, 각 계통의 출력선이 서로 다른 칼럼 ADC에 접속된다. 즉, 이 모드(2)의 경우, 화소 신호를 4행씩 병렬로 관독할 수 있기 때문에, 이미지 센서(100)는 고속의 관독을 실현할 수 있다.
- [0087] 모드(3)(MODE(3))는, 저소비전력을 실현하는 모드이다. 이 모드(3)의 경우, 제어부(101)는 각 선택부(112)의 스위치(133)(스위치(133-1) 및 스위치(133-2))를 오프(OFF)로 하고 그 밖의 스위치(스위치(131-1) 및 스위치(132-1) 및 스위치(131-2) 및 스위치(132-2))를 온(ON)으로 한다. 즉, 각 선택부(112)에 대응하는 2개의 칼럼

ADC중, 한쪽의 칼럼 ADC의 이용이 정지된다. 즉, 2행의 화소 신호는, 공통의 칼럼 ADC에서 처리된다. 이에 의해, 동작시키는 칼럼 ADC의 수가 저감되기 때문에, 저소비전력의 관독이 가능해진다. 또한, 이 경우, 2행씩 관독이 가능해진다.

[0088] 또한, 이 모드(3)에서, 제어부(101)가, 정전류 회로부(114)(정전류 회로부(114-1) 및 정전류 회로부(114-2))를 제어하여, 칼럼 ADC를 정지시킨 계통의 부하(MOS 트랜지스터)를 정지시키도록 하여도 좋다. 도 3의 예의 경우, 스위치(133-1) 및 스위치(133-2)가 오프 되기 때문에, MOS 트랜지스터(162-1)(LOAD(3)) 및 MOS 트랜지스터(162-2)(LOAD(2))가 정지된다. 이와 같이 함에 의해, 더욱 저소비전력화의 실현이 가능해진다.

[0089] [관독의 고기능화]

[0090] 다음에, 관독의 고기능화에 관해 설명한다. 관독의 고기능화의 방법은, 임의이고, 다양한 것이 생각된다. 예를 들면, 복수 프레임 레이트로의 관독, 고다이내믹 레인지화, 및 저노이즈화 등이 생각된다. 이하에서, 각 방법에 관해 설명한다.

[0091] [복수 정보의 관독]

[0092] 모드(2)(MODE(2))의 경우, 각 계통의 출력선은, 서로 다른 칼럼 ADC에 접속된다. 즉, 각 출력선으로부터 출력되는 화소 신호는, 서로 독립적으로 신호 처리된다. 따라서 각 계통의 출력선에 대응하는 화소는, 셔터 동작이나 관독 동작 등을 서로 독립적으로 설정할 수 있다. 즉, 이 모드(2)의 경우, 복수의 관독 모드의 병용을 실현할 수 있다.

[0093] 예를 들면, 각 칼럼의 각 계통의 화소의 관독의 레이트를 서로 독립적으로 설정할 수 있다. 예를 들면, 도 2의 A의 예에서, 4계통 중의 2계통의 출력선에 대응하는 화소를 제1의 레이트(예를 들면, 30fps)로 관독하고, 다른 2계통의 출력선에 대응하는 화소를, 제1의 레이트와 다른 제2의 레이트(예를 들면, 240fps)로 관독하도록 하여도 좋다.

[0094] 예를 들면, 디지털 카메라 등의 촬상 장치에서, 정지화 촬상 전에 피사체의 화상(동화)을 몸체에 마련된 모니터에 표시하는 프리뷰 모드가 있다. 일반적인 동작으로서, 이 프리뷰 모드에서, 사용자가 촬상 화상의 레이아웃을 확인하고, 릴리스 버튼을 압하하는 등 하여 정지화 촬상을 지시하면, 오토 포커스 기능에 의해 초점 위치가 조정된 후, 정지 화상이 촬상되고, 기록된다.

[0095] 이와 같은 처리에서, 프리뷰 모드로 표시되는 동화상은, 확인용이기 때문에, 프레임 레이트는, 처리의 부하를 저감시키기 위해, 예를 들면 30fps와 같은 비교적 낮은 레이트가 바람직하다. 이에 대해, 오토 포커스 처리를 실행할 때에는, 유저의 지시로부터 정지화 촬상이 행하여질 때까지의 응답성을 향상시키기 위해, 보다 고속으로 초점 위치를 결정하는 것이 바람직하기 때문에, 프레임 레이트는 예를 들면 240fps와 같은 보다 높은 레이트가 바람직하다.

[0096] 그래서, 일반적으로는, 저레이트로 프리뷰 모드를 행하고, 유저에게서 촬상을 지시받으면, 프레임 레이트를 고레이트로 전환하여 오토 포커스가 실행된다. 그러나, 이 경우, 프레임 레이트를 전환할 때에 불필요한 대기시간이 생길 우려가 있다.

[0097] 그래서, 이미지 센서(100)는, 모드(2)에서, 복수의 프레임 레이트로 동시에 화상을 관독하도록 함에 의해, 유저의 지시로부터 정지화 촬상이 행하여질 때까지의 응답성을 보다 향상시킬 수 있다.

[0098] 도 4의 A에 그 관독 이미지도(圖)를 도시한다. 제어부(101)는, 화소 어레이부(111)을 제어하여, 화소(1) 및 화소(2)의 화소 신호를 30fps로 관독하고(Read1/2), 화소(3) 및 화소(4)의 화소 신호를 240fps로 관독한다(Read3/4). 모드(2)의 경우, 화소(1) 내지 화소(4)는, 서로 다른 칼럼 ADC에 접속된다. ADC(113-1) 내지 ADC(113-4)는, 각각, 공급된 화소 신호를 각각의 레이트로 처리하면 좋다. 즉, 이미지 센서(100)는 복수의 레이트의 데이터 출력을 실현할 수 있다.

[0099] 보다 구체적으로는, 도 4의 B에 도시되는 바와 같이 저레이트로의 관독은, 화소 신호의 관독 회수가 저감됨에 의해, 실현된다. 도 4의 B의 예의 경우, 저레이트(30fps)로 관독되는 화소 신호는, 고레이트(240fps)로 관독되는 화소 신호의 관독 8회에 대해 1회 관독되고, 나머지 7회는, 관독이 생략된다. 따라서 제어부(101)는, ADC(113)을 제어하여, 그 관독이 생략되어 있는 동안, 대응하는 계통의 칼럼 ADC(ADC(113-1) 및 ADC(113-2))를 정지시킬 수 있다. 이에 의해, 제어부(101)는 보다 저소비전력의 관독을 실현할 수 있다.

[0100] 또한, 이와 같은 복수 레이트로의 관독의 경우, 레이트마다 화소를 나눌 필요가 있다. 즉, 동일한 화소의 화소

신호를 복수 레이트로 판독할 수는 없기 때문에, 화소마다, 판독 레이트를 설정할 필요가 있다. 즉, 복수 레이트로 판독한 경우, 각 레이트의 화상의 해상도는, 단일 레이트로 판독하는 경우보다도 저감한다. 예를 들면, 상술한 바와 같은 프리뷰 모드나 오토 포커스에 이용되는 화상의 해상도가, 정지화상의 해상도보다도 저감하게 된다. 단, 일반적으로는, 프리뷰 모드나 오토 포커스에 고해상도의 화상은 요구되지 않기 때문에, 특히 문제는 생기지 않는다.

[0101] [멀티 샘플링]

[0102] 또한, 모드(1)의 서로 독립한 복수 계통 출력을 이용하여, 출력 데이터의 노이즈를 저감시키도록 하여도 좋다.

[0103] 그 경우, 제어부(101)는, ADC(113)의 각 칼럼 ADC를 제어하여, 도 5에 도시되는 실선(201)과 점선(202)과 같이, P상, D상의 샘플링 타이밍을 복수로 나누고, 각 출력의 가산평균을 구하도록 하여도 좋다.

[0104] 예를 들면, 제어부(101)는, 각 칼럼 ADC를 제어하여, 각 계통의 칼럼 ADC의 DAC 파형을 도 5에 도시되는 바와 같이 비켜 놓는다. 각 계통의 칼럼 ADC는 서로 독립적으로 동작하기 때문에, 이와 같은 제어는 용이하게 실현할 수 있다. 이와 같이 함에 의해, 샘플링 회수가 2배로 증가하기 때문에, 양 샘플링에 의해 얻을 수 있던 신호의 가산평균을 출력함에 의해, SN비를 개선할 수 있다. 즉, 제어부(101)는, 출력 데이터의 노이즈를 저감시킬 수 있다. 또한, 서로 독립한 복수의 칼럼 ADC를 이용하기 때문에, 제어부(101)는, 이와 같은 노이즈 저감을, 단일한 ADC에 의해 행하는 경우보다도, 보다 고속의 변환 처리에서 실현할 수 있다.

[0105] [와이드 다이내믹 레인지 기능]

[0106] 또한, 모드(1)의 서로 독립한 복수 계통 출력을 이용하여, 출력 데이터의 다이내믹 레인지를 확장시키도록 하여도 좋다. 예를 들면, 제어부(101)는 각 칼럼 ADC를 제어하여, 각 계통의 게인을 서로 독립적으로 설정한다. 이와 같이 함에 의해, 제어부(101)는, 출력 데이터의 다이내믹 레인지를 확장시킬 수 있다. 또한, 서로 독립한 복수의 칼럼 ADC를 이용하기 때문에, 제어부(101)는, 이와 같은 출력 데이터의 와이드 다이내믹 레인지화를, 단일한 ADC에 의해 행하는 경우보다도, 보다 고속의 변환 처리에서 실현할 수 있다.

[0107] 이상과 같이, 1제어부(101)는, 각 부분을 제어함에 의해, 보다 다양한 방법으로, 출력 데이터의 고기능화를 실현할 수 있다. 즉, 이미지 센서(100)는 보다 다양한 데이터 출력을 실현할 수 있다.

[0108] 또한, 모드(1)의 서로 독립한 복수 계통 출력을 이용하여, 제어부(101)는, 각 계통의 칼럼 ADC의 분해능(비트수)을 서로 독립적으로 설정하도록 하여도 좋다. 또한, 상술한 고기능화 처리를 복수 동시에 행하도록 하여도 좋다. 또한, 상술한 이외의 고기능화를 행하도록 하여도 좋다.

[0109] [제어 처리의 흐름]

[0110] 도 6의 플로 차트를 참조하여, 제어부(101)에 의해 실행되는 제어 처리의 흐름의 예를 설명한다.

[0111] 제어 처리를 시작하면 제어부(101)는, 스텝 S101에서, 외부로부터의 요구를 접수한다. 스텝 S102에서, 제어부(101)는 접수한 요구에 응한 모드를 판정한다.

[0112] 스텝 S103에서, 제어부(101)는, 선택부(112)를 제어하여, 1화소의 회로의 화소 신호의 출력처로 하는 ADC의 수를 설정한다. 예를 들면, 제어부(101)는, 도 3에 도시되는 표와 같이, 모드에 응하여, 제어부(112)의 각 스위치의 온·오프 제어를 행한다.

[0113] 스텝 S104에서, 제어부(101)는, ADC(113)을 제어하여, 각 칼럼 ADC의 설정을 제어한다.

[0114] 스텝 S105에서, 제어부(101)는, 화소 어레이부(111), 선택부(112), ADC(113), 및 정전류 회로부(114)를 제어하여, 각 부분의 구동을 모드나 고기능화 등의 처리에 응하여 제어한다.

[0115] 화소 신호의 판독이 종료되면, 제어부(101)는, 제어 처리를 종료한다.

[0116] 이와 같이 처리를 행함에 의해, 제어부(101)는, 보다 다양한 용도에 이용할 수 있도록, 보다 다양한 데이터 출력을 실현할 수 있다.

[0117] [적층화]

[0118] 또한, 상술한 바와 같이, 각 칼럼에 대해 복수의 ADC를 마련하면, 예를 들면, 도 7의 A에 도시되는 구성에서는, 칩 사이즈가 증대하여, 비용이 증대하여 버릴 우려가 있다. 그래서, 도 7의 B에 도시되는 바와 같이, 칩의 적층화를 하도록 하여도 좋다.

- [0119] 도 7의 B의 경우, 이미지 센서(100)는, 화소 어레이부(111)가 주로 형성된 화소 칩(100-1)과, 출력 회로, 주변 회로, 및 ADC(113) 등이 형성되는 주변 회로 칩(100-2), 및 패드(PAD)의 복수 칩에 의해 구성된다. 화소 칩(100-1)의 화소 어레이부(111)의 출력선과 드라이브선이 관통 비어(VIA)를 통하여 주변 회로 칩(100-2)의 회로와 접속되어 있다.
- [0120] 이와 같은 구성으로 함에 의해, 칩 사이즈를 작게 할 수 있고, 비용을 삭감시킬 수 있다. 또한, 배선층의 스페이스에 여유가 생기기 때문에, 배선의 끌러들림도 용이해진다. 또한, 복수 칩화함에 의해, 각 칩을 각각 최적화할 수 있다. 예를 들면, 화소 칩에서는, 배선층에 의한 광학적인 반사에 의한 양자(量子) 효율의 저하를 막기 위해 보다 적은 배선층으로 저배화(低背化)를 실현하고, 주변 회로 칩에서는, 배선 사이 커플링 대책 등 최적화를 가능하게 하기 위해 배선층의 다층화를 실현할 수 있다. 예를 들면, 주변 회로 칩의 배선층을, 화소 칩의 배선층보다도 다층화할 수도 있다.
- [0121] 또한, 이번 조사형의 이미지 센서의 경우, 배선층에 의한 광학적인 반사는 생기지 않지만, 불필요한 배선층수의 증대를 억제함에 의해, 배선 공정수의 증대 등을 억제하고, 비용의 삭감을 실현할 수 있다.
- [0122] 또한, 화소 칩 에어리어와 동등한 칩 면적이 있기 때문에, 토탈의 적층 칩의 면적을 증가시키는 일 없이 주변 회로 영역에 복수의 ADC의 탑재가 가능해진다.
- [0123] 또한, 본 기술을 적용한 촬상 소자(촬상 장치)는, 상술한 구성으로 한정되지 않고, 다른 구성이라도 좋다.
- [0124] <2. 제2의 실시의 형태>
- [0125] [촬상 장치]
- [0126] 도 8은, 본 기술을 적용한 촬상 장치의 주된 구성예를 도시하는 도면이다. 도 8에 도시되는 촬상 장치(300)는, 피사체를 촬상하고, 그 피사체의 화상을 전기 신호로서 출력하는 장치이다.
- [0127] 도 8에 도시되는 바와 같이 촬상 장치(300)는, 렌즈부(311), CMOS 센서(312), 조작부(314), 제어부(315), 화상 처리부(316), 표시부(317), 코텍 처리부(318) 및 기록부(319)를 갖는다.
- [0128] 렌즈부(311)는, 렌즈나 조리개 등의 광학계 소자로 이루어진다. 렌즈부(311)는, 제어부(315)에 제어되어, 피사체까지의 초점을 조정하고, 초점이 맞는 위치로부터의 광을 집광하고 CMOS 센서(312)에 공급한다.
- [0129] CMOS 센서(312)는, 피사체를 촬상하는 이미지 센서이고, 제어부(315)에 제어되어, 입사광을 광전변환하고, 각 화소의 화소치를 A/D 변환함에 의해, 피사체의 촬상 화상의 데이터(촬상 화상)를 얻는다. CMOS 센서(312)는, 제어부(315)에 제어되어, 그 촬상에 의해 얻어진 촬상 화상 데이터를 화상 처리부(316)에 공급한다.
- [0130] 조작부(314)는, 예를 들면, 조그다이얼(상표), 키, 버튼, 또는 터치 패널 등에 의해 구성되고, 유저에 의한 조작 입력을 받고, 그 조작 입력에 대응하는 신호를 제어부(315)에 공급한다.
- [0131] 제어부(315)는, 조작부(314)에 의해 입력된 유저의 조작 입력에 대응하는 신호에 의거하여, 렌즈부(311), CMOS 센서(312), 화상 처리부(316), 표시부(317), 코텍 처리부(318) 및 기록부(319)의 구동을 제어하여, 각 부분에 촬상에 관한 처리를 행하게 한다.
- [0132] 화상 처리부(316)는, CMOS 센서(312)로부터 공급된 화상 신호에 대해, 예를 들면, 흑레벨 보정이나, 혼색 보정, 결함 보정, 디모자이크 처리, 매트릭스 처리, 감마 보정, 및 YC 변환 등의 각종 화상 처리를 시행한다. 이 화상 처리의 내용은 임의이고, 상술한 이외의 처리가 행하여져도 좋다. 화상 처리부(316)는, 화상 처리를 시행한 화상 신호를 표시부(317) 및 코텍 처리부(318)에 공급한다.
- [0133] 표시부(317)는, 예를 들면, 액정 디스플레이 등으로서 구성되고, 화상 처리부(316)로부터의 화상 신호에 의거하여, 피사체의 화상을 표시한다.
- [0134] 코텍 처리부(318)는, 화상 처리부(316)로부터의 화상 신호에 대해, 소정의 방식의 부호화 처리를 시행하고, 부호화 처리의 결과 얻어진 화상 데이터를 기록부(319)에 공급한다.
- [0135] 기록부(319)는, 코텍 처리부(318)로부터의 화상 데이터를 기록한다. 기록부(319)에 기록된 화상 데이터는, 필요에 응하여 화상 처리부(316)에 판독됨으로써, 표시부(317)에 공급되고 대응하는 화상이 표시된다.
- [0136] 촬상 장치(300)의 CMOS 센서(312)는, 도 1이나 도 2를 참조하여 상술한 이미지 센서(100)와 같은 구성을 갖는다. 즉, CMOS 센서(312)는, 하나의 화소의 신호의 출력처로 하는 ADC(칼럼 ADC)의 수를 선택하는 선택부(스

위치)를 갖는다. 즉, CMOS 센서(312)는, 이 ADC의 수에 의하여, 보다 다양한 화소 신호를 출력할 수 있다. 따라서 촬상 장치(300)는, 그 다양한 화소 신호를 이용하여, 보다 다양한 처리를 실현할 수 있다.

[0137] 또한, 본 기술을 적용한 촬상 소자나 화상 처리부를 구비하는 촬상 장치는, 상술한 구성으로 한하지 않고, 다른 구성이라도 좋다.

[0138] <3. 제3의 실시의 형태>

[0139] [컴퓨터]

[0140] 상술한 일련의 처리는, 하드웨어에 의해 실행할 수도 있고, 소프트웨어에 의해 실행할 수도 있다. 일련의 처리를 소프트웨어에 의해 실행하는 경우에는, 그 소프트웨어를 구성하는 프로그램이, 컴퓨터에 인스톨된다. 여기서, 컴퓨터에는, 예를 들면, 도 8의 제어부(315)와 같은, 전용의 하드웨어에 조립되어 있는 컴퓨터나, 각종의 프로그램을 인스톨함으로써, 각종의 기능을 실행하는 것이 가능한 범용의 컴퓨터 등이 포함된다.

[0141] 도 9에서, 컴퓨터(400)의 CPU(Central Processing Unit)(301)는, ROM(Read Only Memory)(302)에 기억되어 있는 프로그램, 또는 기억부(413)로부터 RAM(Random Access Memory)(403)에 로드된 프로그램에 따라 각종의 처리를 실행한다. RAM(403)에는 또한, CPU(401)가 각종의 처리를 실행하는데 있어서 필요한 데이터 등도 적절히 기억된다.

[0142] CPU(401), ROM(402), 및 RAM(403)는, 버스(404)를 통하여 서로 접속되어 있다. 이 버스(404)에는 또한, 입출력 인터페이스(410)도 접속되어 있다.

[0143] 입출력 인터페이스(410)에는, 키보드, 마우스 등으로 이루어지는 입력부(411), CRT(Cathode Ray Tube)나 LCD(Liquid Crystal Display) 등으로 이루어지는 디스플레이, 및 스피커 등으로 이루어지는 출력부(412), 하드 디스크 등으로 구성되는 기억부(413), 모뎀 등으로 구성되는 통신부(414)가 접속되어 있다. 통신부(414)는, 인터넷을 포함하는 네트워크를 통하여서의 통신 처리를 행한다.

[0144] 입출력 인터페이스(410)에는 또한, 필요에 의하여 드라이브(415)가 접속되고, 자기 디스크, 광디스크, 광자기 디스크, 또는 반도체 메모리 등의 리무버블 미디어 521이 적절히 장착되고, 그들로부터 판독된 컴퓨터 프로그램이, 필요에 의하여 기억부(413)에 인스톨된다.

[0145] 상술한 일련의 처리를 소프트웨어에 의해 실행시키는 경우에는, 그 소프트웨어를 구성하는 프로그램이, 네트워크나 기록 매체로부터 인스톨된다.

[0146] 이 기록 매체는, 예를 들면, 도 9에 도시되는 바와 같이, 장치 본체와는 별도로, 유저에게 프로그램을 배신하기 위해 배포되는, 프로그램이 기록되어 있는 자기 디스크(플렉시블 디스크를 포함한다), 광디스크(CD-ROM(Compact Disc-Read Only Memory), DVD(Digital Versatile Disc)를 포함한다), 광자기 디스크(MD(Mini Disc)를 포함한다), 또는 반도체 메모리 등으로 이루어지는 리무버블 미디어(421)에 의해 구성될 뿐만 아니라, 장치 본체에 미리 조립된 상태로 유저에게 배신되는, 프로그램이 기록되어 있는 ROM(402)이나, 기억부(413)에 포함되는 하드 디스크 등으로 구성된다.

[0147] 또한, 컴퓨터가 실행하는 프로그램은, 본 명세서에서 설명하는 순서에 따라 시계열로 처리가 행하여지는 프로그램이라도 좋고, 병렬로, 또는 호출이 행하여진 때 등의 필요한 타이밍에서 처리가 행하여지는 프로그램이라도 좋다.

[0148] 또한, 본 명세서에서, 기록 매체에 기록되는 프로그램을 기술하는 스텝은, 기재된 순서에 따라 시계열적으로 행하여지는 처리는 물론, 반드시 시계열적으로 처리되지 않더라도, 병렬적 또는 개별적으로 실행되는 처리도 포함하는 것이다.

[0149] 또한, 본 명세서에서, 시스템이란, 복수의 디바이스(장치)에 의해 구성되는 장치 전체를 나타내는 것이다.

[0150] 또한, 이상에서, 하나의 장치(또는 처리부)로서 설명한 구성을 분할하여, 복수의 장치(또는 처리부)로서 구성하도록 하여도 좋다. 역으로, 이상에서 복수의 장치(또는 처리부)로서 설명한 구성을 통합하여 하나의 장치(또는 처리부)로서 구성되도록 하여도 좋다. 또한, 각 장치(또는 각 처리부)의 구성에 상술한 이외의 구성을 추가하도록 하여도 물론 좋다. 또한, 시스템 전체로서의 구성이나 동작이 실질적으로 같으면, 어느 장치(또는 처리부)의 구성의 일부를 다른 장치(또는 다른 처리부)의 구성에 포함하도록 하여도 좋다. 즉, 본 기술은, 상술한 실시의 형태로 한정되는 것이 아니고, 본 기술의 요지를 일탈하지 않는 범위에서 여러 가지의 변경이 가능하다.

- [0151] 또한, 본 기술은 이하와 같은 구성도 취할 수 있다.
- [0152] (1) 각 화소의 화소 신호를 출력하는 A/D 변환부의 수를 선택하는 선택부와,
- [0153] 상기 선택부를 제어하여, 요구에 응한 수의 상기 A/D 변환부를 선택시키는 제어부를 구비하는 촬상 소자.
- [0154] (2) 화소 어레이의 칼럼마다 복수의 상기 A/D 변환부를 또한 구비하고,
- [0155] 상기 선택부는, 상기 화소 신호의 출력처(出力先)를, 당해 칼럼에 대응하는 상기 복수의 A/D 변환부의 중에서 선택하는 상기 (1)에 기재된 촬상 소자.
- [0156] (3) 상기 제어부는, 당해 칼럼의 각 화소를 상기 복수의 A/D 변환부에 접속시키도록 상기 선택부를 제어하는 상기 (2)에 기재된 촬상 소자.
- [0157] (4) 상기 제어부는, 당해 칼럼의 각 화소를 복수 계통으로 나누고, 각 화소를, 계통마다 서로 다른 상기 A/D 변환부에 접속시키도록 상기 선택부를 제어하는 상기 (2)에 기재된 촬상 소자.
- [0158] (5) 상기 제어부는, 각 화소로부터 화소 신호가 상기 계통마다 서로 다른 레이트로 판독되도록 제어하는 상기 (4)에 기재된 촬상 소자.
- [0159] (6) 상기 제어부는, 상기 A/D 변환부를 제어하여, 각 A/D 변환부의 설정을, 계통마다 서로 다른 설정치로 하는 상기 (4) 또는 (5)에 기재된 촬상 소자.
- [0160] (7) 상기 제어부는, 상기 A/D 변환부의 아날로그 게인 설정을, 계통마다 서로 다른 값으로 설정하는 상기 (6)에 기재된 촬상 소자.
- [0161] (8) 상기 제어부는, 상기 A/D 변환부의 분해능 설정을, 계통마다 서로 다른 값으로 설정하는 상기 (6) 또는 (7)에 기재된 촬상 소자.
- [0162] (9) 상기 제어부는, 상기 A/D 변환부의 샘플링 타이밍을, 계통마다 서로 다른 값으로 설정하는 상기 (6) 내지 (8)의 어느 하나에 기재된 촬상 소자.
- [0163] (10) 상기 제어부는, 서로 다른 타이밍에서 샘플링되어 처리된, 각 계통의 A/D 변환부의 출력을, 가산평균하여 출력하도록, 상기 A/D 변환부를 제어하는 상기 (9)에 기재된 촬상 소자.
- [0164] (11) 상기 제어부는, 일부의 상기 A/D 변환부를 정지시키고, 당해 칼럼의 각 화소를 나머지 상기 A/D 변환부에 접속시키도록 상기 선택부를 제어하는 상기 (2) 내지 (10)의 어느 하나에 기재된 촬상 소자.
- [0165] (12) 상기 제어부는, 또한, 정지한 상기 A/D 변환부에 대응하는 정전류 회로를 정지시키는 상기 (11)에 기재된 촬상 소자.
- [0166] (13) 복수의 칩이 적층된 적층 구조를 갖는 상기 (1) 내지 (12)의 어느 하나에 기재된 촬상 소자.
- [0167] (14) 상기 화소 신호가 판독되는 화소 어레이가 형성되는 화소 칩과, 주변 회로, 상기 제어부, 상기 선택부, 및 상기 A/D 변환부가 형성되는 주변 회로 칩을 구비하는 상기 (13)에 기재된 촬상 소자.
- [0168] (15) 상기 주변 회로 칩의 배선층이, 상기 화소 칩의 배선층보다도 다층화되는 상기 (14)에 기재된 촬상 소자.
- [0169] (16) 접수부가 요구를 접수하고, 제어부가 각 화소의 화소 신호를 출력하는 A/D 변환부의 수를 접수된 상기 요구에 응한 모드로 선택시키는 제어 방법.
- [0170] (17) 각 화소에서 입사광을 광전변환하는 화소 어레이와, 상기 화소 어레이의 각 화소의 화소 신호를 출력하는 A/D 변환부의 수를 선택하는 선택부와, 상기 선택부를 제어하여, 요구에 응한 수의 상기 A/D 변환부를 선택시키는 제어부를 구비하는 촬상 장치.

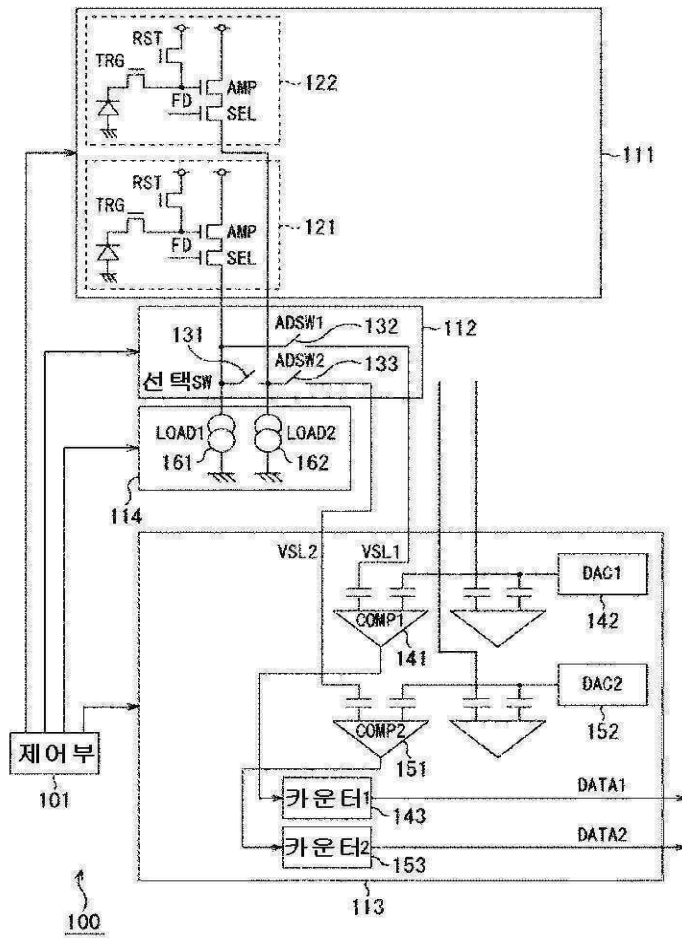
부호의 설명

- [0172] 100 : 이미지 센서 101 : 제어부
- 111 : 화소 어레이부 112 : 선택부
- 113 : ADC 114 : 정전류 회로부

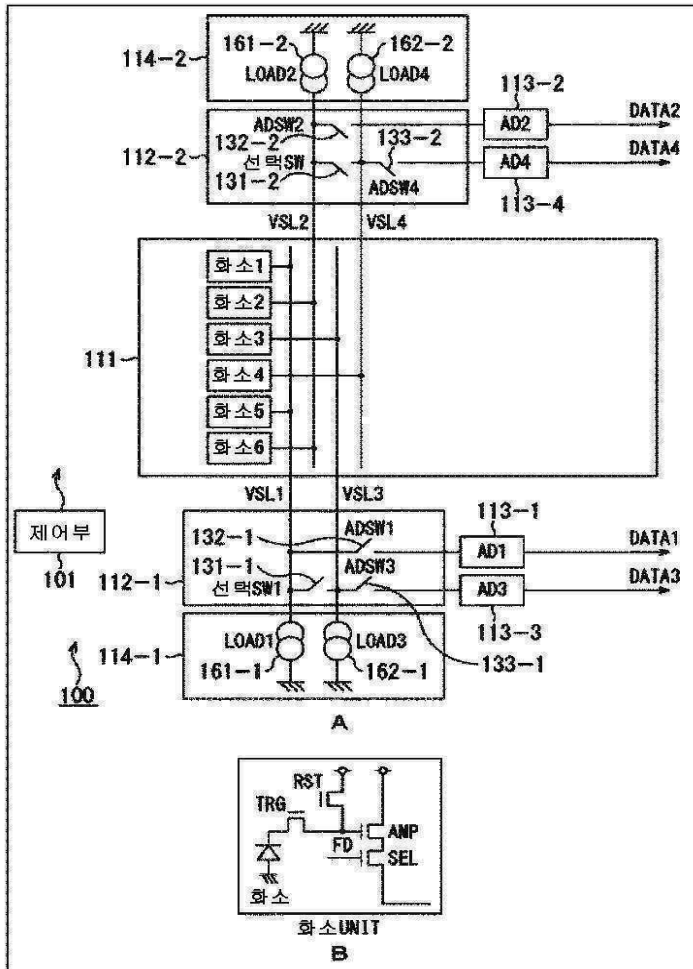
- 121 및 122 : 회소 131 내지 133 : 스위치
- 141 : 비교기 142 : DAC
- 143 : 카운터 151 : 비교기
- 152 : DAC 153 : 카운터
- 161 및 162 : MOS 300 : 촬상 장치
- 400 : 컴퓨터

도면

도면1



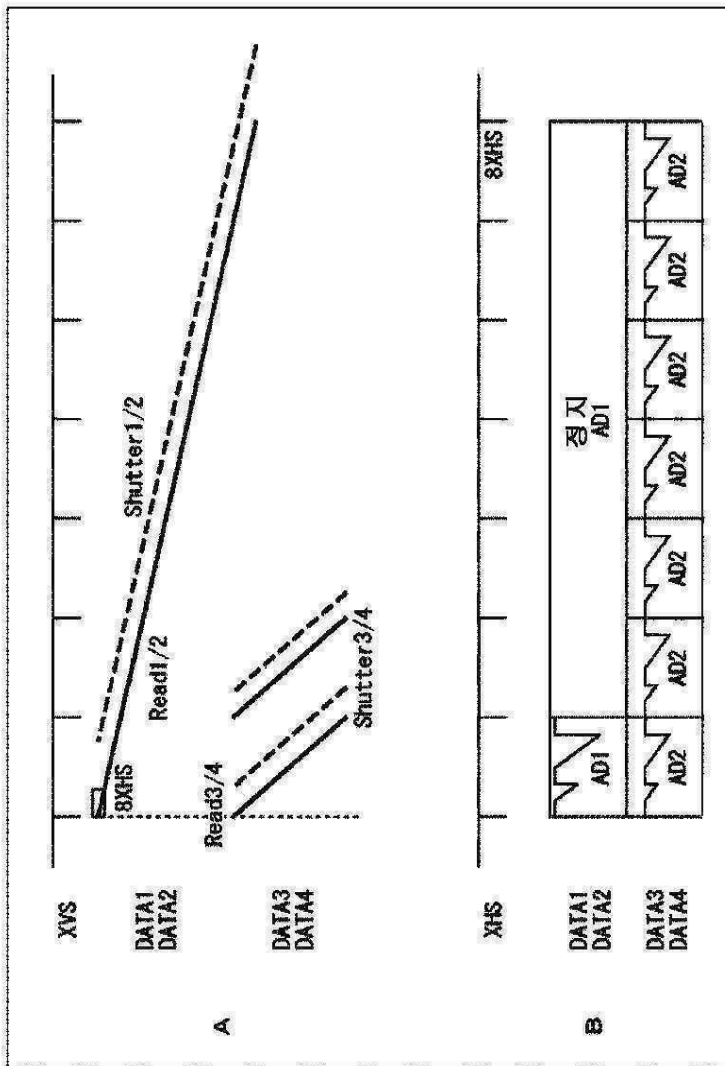
도면2



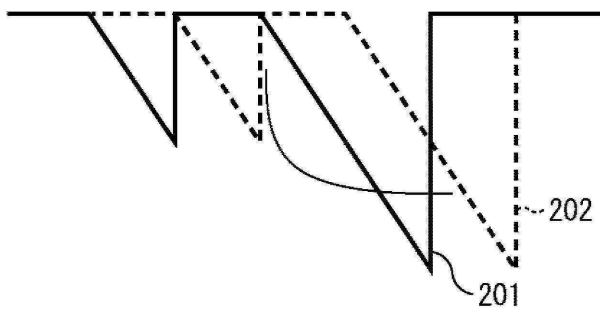
도면3

	선택 SW1	선택 SW2	ADSW1	ADSW2	ADSW3	ADSW4
MODE1	ON	ON	ON	ON	ON	ON
MODE2	OFF	OFF	ON	ON	ON	ON
MODE3	ON	ON	ON	ON	OFF	OFF

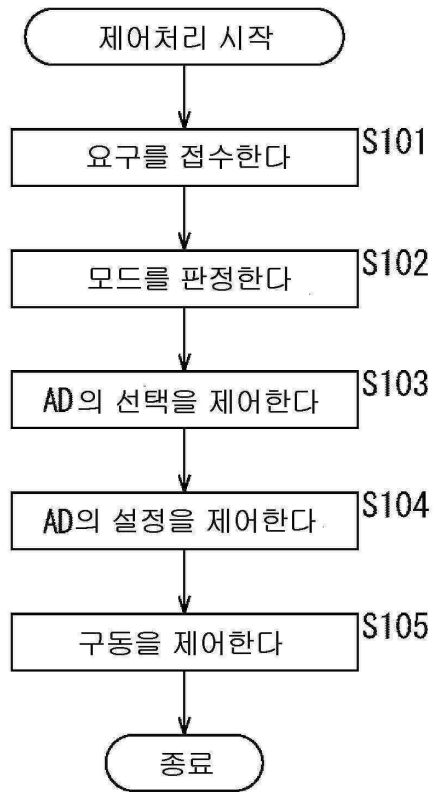
도면4



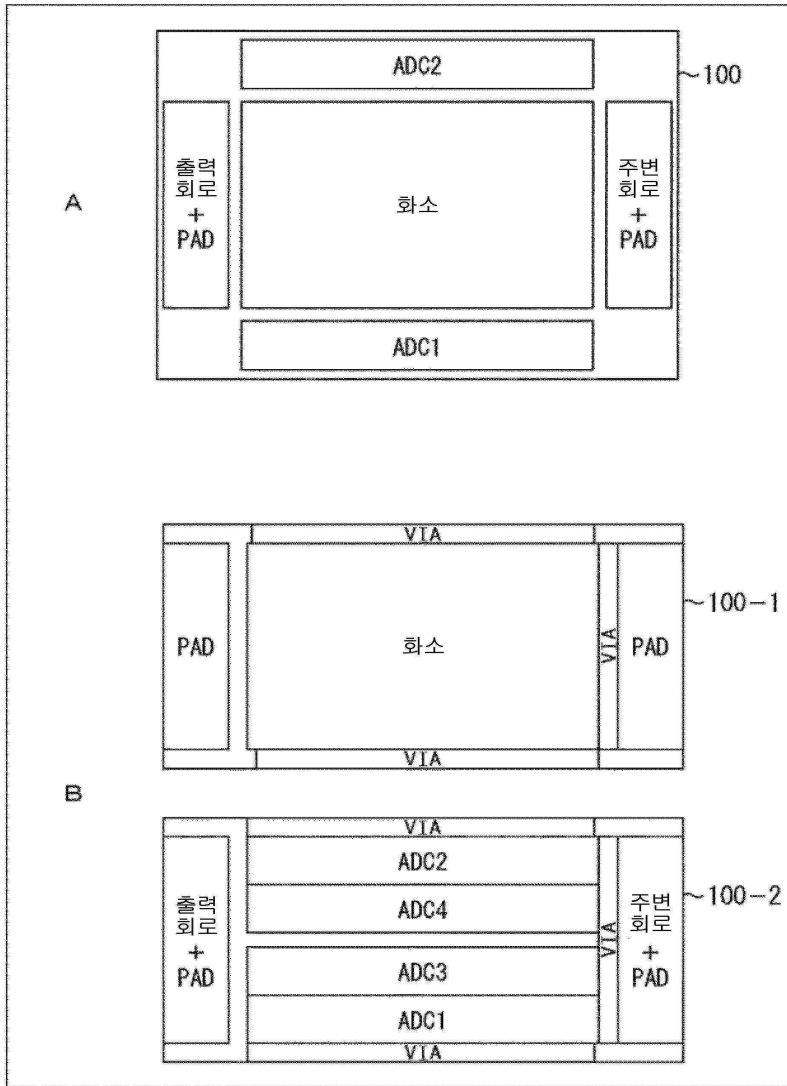
도면5



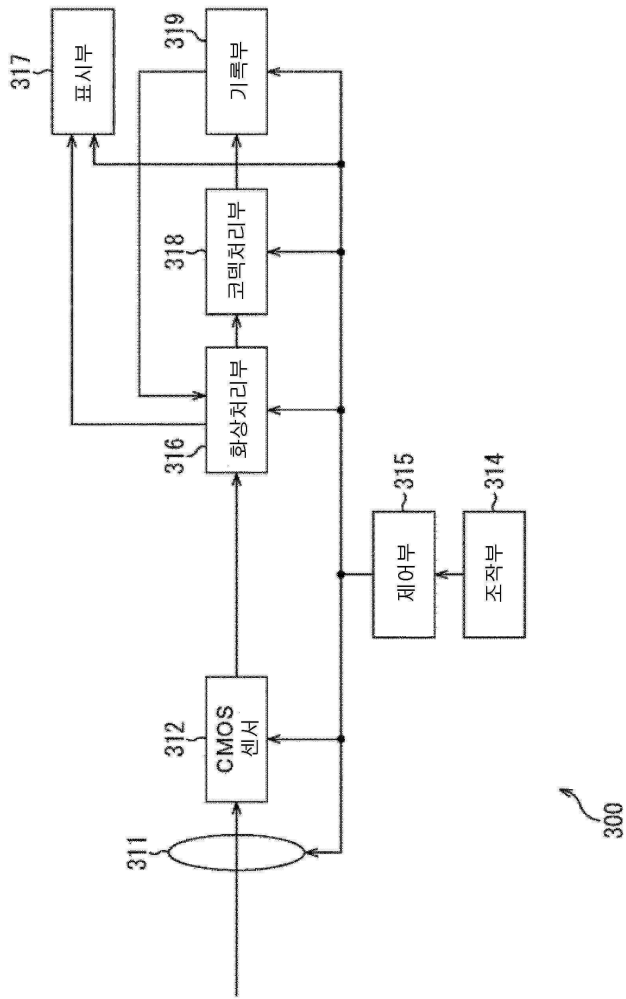
도면6



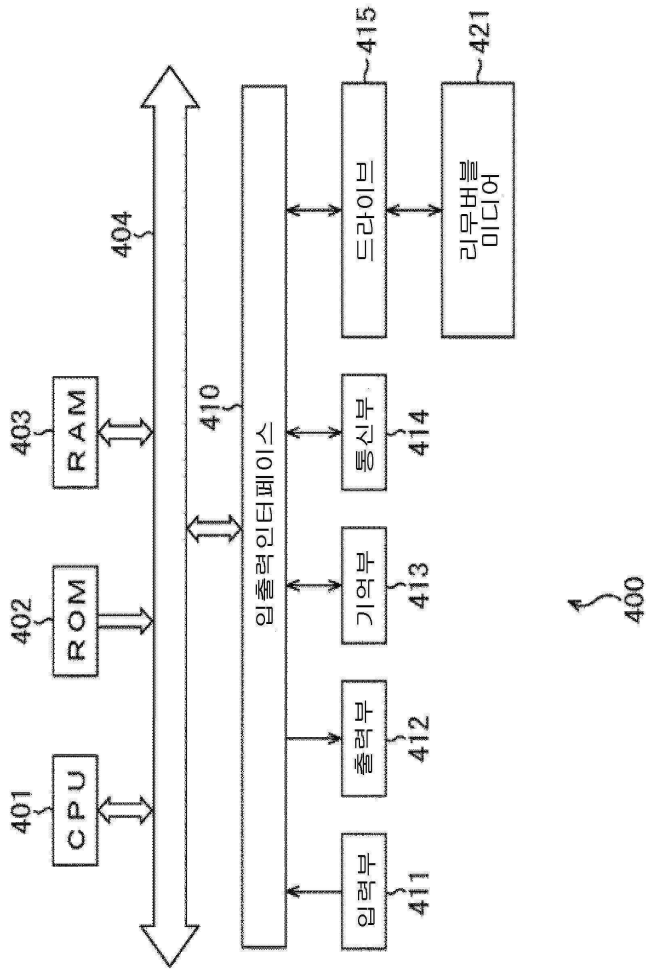
도면7



도면8



도면9



400