

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7328443号
(P7328443)

(45)発行日 令和5年8月16日(2023.8.16)

(24)登録日 令和5年8月7日(2023.8.7)

(51)国際特許分類

F I

G 0 1 K 7/22 (2006.01) G 0 1 K 7/22 N

H 0 1 C 7/04 (2006.01) H 0 1 C 7/04

H 0 1 C 17/00 (2006.01) H 0 1 C 17/00 1 0 0

請求項の数 17 (全14頁)

(21)出願番号	特願2022-510810(P2022-510810)	(73)特許権者	300002160
(86)(22)出願日	令和2年9月15日(2020.9.15)		ティーディーケイ・エレクトロニクス・
(65)公表番号	特表2022-546674(P2022-546674		アクチェンゲゼルシャフト
	A)		TDK ELECTRONICS AG
(43)公表日	令和4年11月7日(2022.11.7)		ドイツ国 8 1 6 7 1 ミュンヘン ロー
(86)国際出願番号	PCT/EP2020/075734		ゼンハイマー シュトラッセ 1 4 1 イー
(87)国際公開番号	WO2021/073820		Rosenheimer Strasse
(87)国際公開日	令和3年4月22日(2021.4.22)		1 4 1 e, 8 1 6 7 1 Muenche
審査請求日	令和4年2月17日(2022.2.17)		n, Germany
(31)優先権主張番号	102019127915.1	(74)代理人	110002664
(32)優先日	令和1年10月16日(2019.10.16)		弁理士法人相原国際知財事務所
(33)優先権主張国・地域又は機関	ドイツ(DE)	(72)発明者	イーレ, ヤン
			オーストリア国 8 0 7 4 ラーバークラ
			ムバッハ, クヴェレンヴェーク 4
		(72)発明者	バーナート, トーマス
			最終頁に続く

(54)【発明の名称】 センサ素子及びセンサ素子の製造方法

(57)【特許請求の範囲】

【請求項1】

温度の測定のためのセンサ素子（1）であって、
ー 上面（2 a）及び下面（2 b）を有する少なくとも1つの支持層（2）、
ー 前記支持層（2）の前記上面（2 a）に配置され、温度に依存する電気抵抗を有する
少なくとも1つの機能層（5）、
ー 少なくとも1つの保護層（7）、
を有し、

前記センサ素子（1）は、個別の部品として直接的に電気システムに統合されるように
形成されており、
前記保護層（7）は、前記センサ素子（1）の上面（1 a）に、及び、前記センサ素子（
1）の少なくとも1つの側面（1 c）に、配置されており、
前記保護層（7）は、完全に、前記センサ素子（1）の前記上面（1 a）を覆っている、
センサ素子（1）。

【請求項2】

前記支持層（2）は、シリコン、シリコンカーバイド又はガラスを含む、請求項1に記
載のセンサ素子（1）。

【請求項3】

前記機能層（5）は薄膜NTC層を有する、請求項1又は2に記載のセンサ素子（1）。

【請求項4】

前記機能層（５）は、六方晶系ウルツ鉱型構造又は閃亜鉛鉱型構造中の立方相の、シリコンカーバイドをベースとする半導体材料を含むか、又は、前記機能層（５）は、ウルツ鉱型構造の窒化金属を含む、請求項１～３のいずれか１項に記載のセンサ素子（１）。

【請求項５】

前記保護層（７）は SiO_2 を含む、請求項４に記載のセンサ素子（１）。

【請求項６】

少なくとも１つのフィードスルー（３）を更に有し、前記フィードスルー（３）は前記支持層（２）を完全に貫通しており、前記支持層（２）の前記下面（２ｂ）に前記センサ素子（１）の電気的な接触のための少なくとも１つの接触要素（４）が形成されている、請求項１～５のいずれか１項に記載のセンサ素子（１）。

【請求項７】

少なくとも２つのフィードスルー（３）を有し、前記支持層（２）の前記下面（２ｂ）には２つの接触要素（４）が形成されている、請求項６に記載のセンサ素子（１）。

【請求項８】

少なくとも１つのカバー電極（６，６ａ，６ｂ）を更に有し、前記カバー電極（６，６ａ，６ｂ）は、前記機能層（５）の電気的な接触のために、前記機能層（５）の上面（５ａ）から形成されている、請求項１～７のいずれか１項に記載のセンサ素子（１）。

【請求項９】

前記カバー電極（６，６ａ，６ｂ）は、直に前記機能層（５）の上に配置されている、請求項８に記載のセンサ素子（１）。

【請求項１０】

前記カバー電極（６，６ａ，６ｂ）は、少なくとも１つのスパッタリングされた層を有する、請求項８又は９に記載のセンサ素子（１）。

【請求項１１】

少なくとも２つのカバー電極（６ａ，６ｂ）を有し、前記カバー電極（６ａ，６ｂ）は互いに隣接して配置されており、前記カバー電極（６ａ，６ｂ）は、少なくとも１つの凹部（８）によって、空間的に及び電気的に互いに分離されている、請求項８～１０のいずれか１項に記載のセンサ素子（１）。

【請求項１２】

前記センサ素子（１）は、MEMS構造及び／又はSESUB（登録商標）構造への直接的な統合のために形成されている、請求項１～１１のいずれか１項に記載のセンサ素子（１）。

【請求項１３】

以下のステップを含む、請求項１に記載のセンサ素子（１）の製造方法。

A) 支持層（２）を形成するための支持材料（１０）を準備するステップ；

B) 前記支持材料（１０）を完全に貫通する少なくとも１つのフィードスルー（３）を形成するステップ；

C) 前記少なくとも１つのフィードスルー（３）を金属材料（１３）で充填するステップ；

D) 機能層（５）を形成するために、前記支持材料（１０）をセンサ材料（１４）で被覆するステップ；

E) 前記センサ素子（１）を細断するステップ

【請求項１４】

ステップE)の前に、前記センサ材料（１４）の上面の上への少なくとも１つのカバー電極（６，６ａ，６ｂ）の堆積が行われる、請求項１３に記載の方法。

【請求項１５】

前記センサ材料（１４）はNTC層を含む、請求項１３又は１４に記載の方法。

【請求項１６】

ステップD)の後に、焼戻し工程が行われる、請求項１３～１５のいずれか１項に記載の方法。

10

20

30

40

50

【請求項 17】

ステップ D) はステップ B) の前に実行される、請求項 13～16 のいずれか 1 項に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、センサ素子、特に温度センサに関する。本発明は、更に、センサ素子の、好ましくは温度センサの、製造方法に関する。

【背景技術】

【0002】

温度センサ、特に NTC (NTC = 負の温度係数) ベースのサーミスタを、今日の電気システムに統合するためには、センサ素子の寸法は、マイクロメートルのスケール領域及びナノメートルのスケール領域でさえある現代のパッケージデザインに、適合しなければならない。このレベルの小型化を達成するために、センサは、電気接続を有する支持構造上に薄膜として堆積され、個別の部品として記述される。

【発明の概要】

【発明が解決しようとする課題】

【0003】

これまで、NTC サーミスタは、「ベアダイ」(収容されていない半導体チップ)として、又は、回路基板上の SMD (表面実装デバイス) 設計において、利用可能であった。しかしながら、例えば MEMS (微小電子機械システム) 構造又は SESUB (登録商標)(半導体内蔵基板) 構造への温度センサ素子の統合のためには、これらの技術的解決策は適していない。これらのシステムには、非常に小さな構成要素が必要であり、それらは更に、適切な接触方法によって統合可能でなければならない。SMD 構造のための従来のはんだ付け方法又は「ベアダイ」のためのワイヤボンディング技術を、そのために使用することはできない。したがって、これまで、MEMS 又は SESUB 構造用の直接的な統合のための、個別の部品としての温度センサは、利用可能ではなかった。

【課題を解決するための手段】

【0004】

この課題は、独立請求項によるセンサ素子及びセンサ素子の製造方法によって解決される。

【0005】

一態様によれば、センサ素子が記述される。センサ素子は、温度の測定のために形成されている。センサ素子は、温度センサである。センサ素子は、少なくとも 1 つの支持層を有する。支持層は、上面及び下面を有する。支持層は、支持材料を含む。好ましくは、支持層は、シリコン、シリコンカーバイド又はガラス(ケイ酸塩ガラス又はホウケイ酸ガラス)を含む。

【0006】

センサ素子は、更に、少なくとも 1 つの機能層又はセンサ層を有する。センサ素子は、1 つより多くの機能層、例えば 2 つ又は 3 つの機能層を有することもできる。機能層は、温度に依存する電気抵抗を有する材料(センサ材料)を含む。好ましくは、機能層は、NTC 特性を有する。

【0007】

機能層は、好ましくは、支持層の上面に配置されている。機能層は、好ましくは完全に、支持層の上面を覆っている。機能層は、支持層の上面の直ぐ上に形成されている。特に、センサ材料は、形状接続又は材料接続された状態で、支持層の材料の上にある。これに代えて、センサ材料は、直に支持層の材料中に局所的に、又は、層として、生成されている。

【0008】

特殊な構成により、センサ素子は非常にコンパクトに作製することができる。例えば、

10

20

30

40

50

センサ素子は、好ましくは $500\text{ }\mu\text{m}$ 以下の、例えば $100\text{ }\mu\text{m}$ 又は $250\text{ }\mu\text{m}$ の幅を有する。センサ素子は、更に、好ましくは $500\text{ }\mu\text{m}$ 以下の、例えば $100\text{ }\mu\text{m}$ 又は $250\text{ }\mu\text{m}$ の長さを有する。センサ素子は、好ましくは、 $100\text{ }\mu\text{m}$ 以下の、例えば $50\text{ }\mu\text{m}$ の高さ又は厚さを有する。

【0009】

したがって、センサ素子は非常にコンパクトに作製されており、その結果、センサ素子は、回路基板又はシリコンチップのような電気システム内に完全な部品として統合され得る。特に、センサ素子は、個別の部品として直に電気システム内に埋め込まれるように形成されている。例えば、センサ素子は、MEMS構造及び／又はSESUB構造に直に統合されるように形成されている。

10

【0010】

一実施形態において、機能層は、薄膜層、特に薄膜NTC層を有する。換言すれば、機能層は、非常に小さな厚さしか有していない。例えば、機能層は、 $10\text{ nm} \leq d \leq 1\text{ }\mu\text{m}$ の、例えば 500 nm の厚さ d を有する。このようにして、既存の構造内に問題なく埋め込むことのできる、非常に小さな個別の部品が利用可能になる。

【0011】

一実施形態において、機能層は、六方晶系ウルツ鉱型構造又は閃亜鉛鉱型構造中の立方相の、シリコンカーバイドをベースとする半導体材料を含む。これに代えて、機能層は、ウルツ鉱型構造の金属窒化物を含むことができる。これらの材料は、機能層が安定な薄膜センサ層として支持層の上に堆積されることを可能にする。したがって、信頼性が高くコンパクトなセンサ素子を利用可能にすることができる。

20

【0012】

一実施形態において、センサ素子は、保護層を有する。保護層は、センサ素子の上面に配置されている。保護層は、好ましくは完全に、センサ素子の上面を覆っている。

【0013】

例えば、保護層は、機能層の上面の上に形成されている。しかしながら、保護層は、機能層の上に配置された構造の上に形成することもできる。保護層は、センサ素子を、外部の影響から保護する。好ましくは、保護層は SiO_2 を含む。

【0014】

更なる実施形態において、センサ素子の少なくとも1つの側面、好ましくは全ての側面も、保護層によって覆われていることができる。この保護層も、好ましくは SiO_2 を含む。特に、この保護層は、好ましくは SiO_2 から成る。

30

【0015】

一実施形態において、センサ素子は、少なくとも1つのフィードスルー (Durchfuehrung) を有する。センサ素子は、1つより多くのフィードスルー、例えば2つ又は3つのフィードスルーを有することもできる。フィードスルーは、金属材料を含む。フィードスルーは、支持層を完全に貫通している。換言すれば、フィードスルーは、支持層の上面の機能層から支持層の下面まで延びている。その場合、支持層の下面は、センサ素子が統合される電子システムの上に又は当該電子システムの構成要素の上に載置される、支持層又はセンサ素子の面である。

40

【0016】

代替的な実施形態において、フィードスルーは、付加的に機能層も完全に貫通することができる。この場合、フィードスルーは、機能層の上面から機能層及び支持層を貫いて支持層の下面まで延びている。

【0017】

支持層の下面には、更に、センサ素子の電氣的な接触のための少なくとも1つの接触要素が形成されている。しかしながら、センサ素子は、1つより多くの接触要素、例えば2つ又は3つの接触要素を有することもできる。接触要素は、支持層の下面で、直接的にフィードスルーに接続されている。

【0018】

50

接触要素は、例えば、バンプ又は薄い電極を有することができる。フィードスルー及び接触要素は、電氣的な接触及び接続表面であり、その助けを借りて、センサ素子は電氣的に接触されることができる。したがって、SMD構造のための従来のはんだ付け方法、又は、電氣的な接触のためのワイヤボンディングは、省略することができる。したがって、センサ素子は、MEMS又はSESUB構造に統合されるのに、抜きん出て適している。

【0019】

一実施形態において、センサ素子は、更に、少なくとも1つのカバー電極を有する。カバー電極は、例えばAu、Ni、Cr、Ag、W、Ti又はPtを含む。カバー電極は、機能層の上側から機能層を電氣的に接触させるために形成されている。したがって、センサ素子は、下側からはフィードスルー及び接触要素を介して、上側からはカバー電極を介して、確実に接触させることができる。

10

【0020】

好ましくは、カバー電極は、直に機能層の上に配置されている。特に、カバー電極は、機能層の上面の上に堆積されている。カバー電極は、機能層の上にスパッタリングすることができる。カバー電極は、薄い金属膜を有する。好ましくは、カバー電極は、薄膜電極である。カバー電極は、単層として又は複層として、形成することができる。例えば、カバー電極は、 $10\text{ nm} \leq d \leq 1\text{ }\mu\text{ m}$ の、例えば500 nmの厚さdを有する。このようにして、電気システムに直に統合するための非常にコンパクトな部品が利用可能になる。

【0021】

一実施形態において、センサ素子は、少なくとも2つのカバー電極を有する。好ましくは、カバー電極は、互いに隣接して配置されている。その場合、それぞれのカバー電極は、機能層の上面の一部のみを覆っている。

20

【0022】

カバー電極は、少なくとも1つの凹部又は少なくとも1つのギャップによって、空間的に及び電氣的に互いに分離されている。凹部の大きさ（特に幅）、したがってカバー電極間の距離の大きさによって、センサ素子の抵抗を変更又は調整することができる。

【0023】

凹部の代わりに、2つのカバー電極の間に、くし状に互いに噛み合う構造を設けることもできる。このようにして、カバー電極間の面積が増大する。更に、くし状の構造によって、センサ素子の抵抗及び抵抗のばらつきが低減される。

30

【0024】

一態様によれば、センサ素子の製造方法が記述される。好ましくは、当該方法によって、上述したセンサ素子が製造される。センサ素子又は方法に関して開示されている全ての特性は、それぞれの特性がそれぞれの態様の文脈において明示的に言及されない場合であっても、それぞれの他の態様に関して対応して開示されており、その逆も同様である。方法は、以下のステップを含む：

【0025】

A) 支持層（ウエハー）を形成するための支持材料を準備するステップ支持材料は、好ましくはSi、SiC又はガラスを含む。支持材料によって形成された支持層は、センサ素子の安定化のために機能する。

40

【0026】

B) 少なくとも1つのフィードスルーを形成するステップフィードスルーは、この実施例では、支持材料を完全に貫通する。換言すれば、後に金属材料で充填される貫通孔が、支持材料を貫いて生成される。

【0027】

C) 少なくとも1つのフィードスルーを、例えば電氣的に、金属材料で充填するステップ金属材料は、例えば銅又は金を含むことができる。

【0028】

D) 機能層を形成するために、支持材料をセンサ材料で被覆するステップセンサ材料は、NTC特性を備える薄膜を有する。被覆は、好ましくは、PVD（物理気相成長）プロ

50

セスによって、CVD（化学気相成長）プロセスによって、又は、電氣的に、行われる。その結果として得られる機能層は、好ましくは、薄膜NTC層である。

【0029】

任意に、続いて、焼戻し工程を行うことができる。

【0030】

E) センサ素子を細断するステップこれは、例えば、フォトレジストを塗布し、続いて機能層及び支持層をプラズマエッチング又はソーイング及びノッチングすることによって行われる。

【0031】

当該方法によって、既存の電気システムに容易に統合することのできる、信頼性が高くコンパクトな個別のセンサ素子が生成される。

【0032】

一実施形態において、ステップE)の前に、センサ材料の上面の上への少なくとも1つのカバー電極の堆積が行われる。このステップは任意であり、すなわち、結果として得られるセンサ素子は、カバー電極なしで形成することもでき、フィードスルー及び接触要素を介してのみ下側から接触させることができる。

【0033】

カバー電極の堆積は、好ましくは、PVDプロセスによって、CVDプロセスによって、又は、電氣的に、行われる。その結果として得られるカバー電極は、好ましくは、薄膜電極である。

【0034】

一実施形態において、ステップD)はステップB)の前に実行される。換言すれば、支持材料のセンサ材料による被覆は、少なくとも1つのフィードスルーの形成の前に、行うことができる。この実施例では、フィードスルーは、機能層内に突出していると共に、機能層によって取り囲まれる。好ましくは、フィードスルーは、支持層及び機能層を完全に貫通する。

【0035】

以下に記述される図面は、縮尺どおりと解釈されてはならない。むしろ、より良好な図示のために、個々の寸法が拡大、縮小あるいは歪曲されて示されている可能性がある。

【0036】

互いに同一の、又は、同一の機能を担う構成要素は、同一の参照符号で示されている。

【図面の簡単な説明】

【0037】

【図1】第1の実施形態におけるセンサ素子を示している。

【図2】第2の実施形態におけるセンサ素子を示している。

【図3】第3の実施形態におけるセンサ素子を示している。

【図4】第4の実施形態におけるセンサ素子を示している。

【図5】第5の実施形態におけるセンサ素子を示している。

【図6】センサ素子の製造方法を示している。

【図7】センサ素子の製造方法を示している。

【図8】センサ素子の製造方法を示している。

【図9】センサ素子の製造方法を示している。

【図10】センサ素子の製造方法を示している。

【発明を実施するための形態】

【0038】

図1は、第1の実施形態によるセンサ素子1を示している。センサ素子1は、好ましくは温度の測定のために形成されている。センサ素子1は、少なくとも1つの支持層2又はウエハー2を有する。支持層2は、上面2a及び下面2bを有する。支持層2は、支持材料、好ましくはシリコン(Si)、シリコンカーバイド(SiC)又はガラスを含む。支持層2は、センサ素子1の機械的な安定化のために機能する。

10

20

30

40

50

【0039】

センサ素子1は更に、少なくとも1つの機能層5又はセンサ層5を有する。この実施例では、センサ素子1はちょうど1つの機能層5を有している。しかしながら、複数の機能層5、例えば2つ、3つ又は4つの機能層5も考えられ、これらは、例えば互いに隣接して又は上下に重なり合って、配置され得る。

【0040】

機能層5は、この実施例では、支持層2の上面2aに配置されている。機能層5は、好ましくは完全に、支持層2の上面2aを覆っている。機能層5は、形状接続又は材料接続された状態で、支持層2の上に配置されている。これに代えて、機能層5は、直に支持材料中に局所的に、又は、層として、生成されている。

【0041】

機能層5は、温度に依存する電気抵抗を有する材料、好ましくはNTCR/T特性を有する材料を含む。好ましくは、機能層5は、薄膜NTC層として、支持層2の上に形成されている。機能層5は、1μm以下の非常に小さな厚さを有している。

【0042】

例えば、機能層5は、六方晶系ウルツ鉱型構造又は閃亜鉛鉱型構造中の立方相の、SiCをベースとする半導体材料を含む。その場合、シリコンカーバイドは、純粋な形態で、（例えば、Ti、Cr、N、Be、B、Al、Gaで）ドーピングされて、又は、混晶（例えば、 $(\text{SiC})_x(\text{AlN})_{1-x}$ ）として、存在し、あるいは、例えば Al_4SiC_4 、 Ti_3SiC_2 又は $\text{Y}_3\text{Si}_2\text{C}_2$ のような金属間相を含むことができる。

【0043】

これに代えて、機能層5は、AlN又はGaNのようなウルツ鉱型構造の窒化金属をベースとすることもできる。AlNは、純粋な形態で、混晶（例えば、 $(\text{Al}_x\text{Ti}_{1-x})(\text{N}_y\text{O}_{1-y})$ 若しくは $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 、ただし $0 \leq x, y \leq 1$ ）として、又は、（例えば、Si、Mg、C、Ge、Se若しくはZnで）ドーピングされて、存在することができる。

【0044】

この実施例では、支持層2は、更に、2つのフィードスルー3を有する。これに代えて、センサ素子1は、1つのフィードスルー3のみを有していてもよい（図3参照）、全くフィードスルー3を有していなくてもよい（図4参照）。更に、2つより多くのフィードスルー3、例えば3つ又は4つのフィードスルーも考えられる（明示的には示されていない）。

【0045】

それぞれのフィードスルー3は、支持層2を完全に貫通している。換言すれば、フィードスルー3は、支持層2の上面2aから下面2bまで突出している。フィードスルー3は、例えば銅又は金のような金属材料を含む。

【0046】

図1に示されたセンサ素子1は、更に、2つの接触要素4を有する。接触要素4は、支持層2の下面2bに配置されている。接触要素4は、直にフィードスルー3に形成されている。接触要素4は、フィードスルー3と、電氣的及び機械的に接触している。接触要素4は、センサ素子1の電氣的な接触のために機能する。更に、センサ素子1は、接触要素4を介して、例えば電気システムの他の構成要素の上に積み重ねられ得る。

【0047】

接触要素4は、例えばバンプとして又は薄い電極として、作製され得る。接触要素4は、金属、例えば銅、金又ははんだ付け可能な合金を含む。フィードスルー3は、支持層2の上面2aの機能層5を支持層2の下面2bの接触要素4に接続し、したがって機能層5を電氣的に接触させるために機能する。このようにして、堅牢で信頼性の高いセンサ素子1が提供される。

【0048】

更なる実施例（明示的には示されていない）では、センサ素子1の上面1aに、更に、保護層7が配置されている。保護層7は、この場合、直に機能層5の上に形成されている

10

20

30

40

50

。保護層 7 は、機能層 5 の上面 5 a を完全に覆っている。保護層 7 は、好ましくは SiO_2 を含む。保護層 7 は、機能層 5 及びセンサ素子 1 を外部の影響から保護するために機能する（これについては図 2 も参照）。

【0049】

センサ素子 1 は、その特殊な接触（フィードスルー 3、接触要素 4）及び特殊な層構造（薄膜 NTC 層）を通じて、完全な部品として Si チップ内に又は回路基板上に統合され得るよう構想されている。特に、センサ素子 1 は、個別の部品として MEMS 又は SESUB 構造に統合されるように形成されている。

【0050】

全体として、センサ素子 1 は、非常にコンパクトに作製されている。センサ素子 1 は、非常に小さな寸法を有する。センサ素子 1 は、好ましくは $500\text{ }\mu\text{m}$ 以下の、例えば $50\text{ }\mu\text{m}$ 、 $100\text{ }\mu\text{m}$ 、 $250\text{ }\mu\text{m}$ 、 $300\text{ }\mu\text{m}$ 、 $400\text{ }\mu\text{m}$ 又は $450\text{ }\mu\text{m}$ の幅を有する。センサ素子 1 は、好ましくは $500\text{ }\mu\text{m}$ 以下の、例えば $50\text{ }\mu\text{m}$ 、 $100\text{ }\mu\text{m}$ 、 $250\text{ }\mu\text{m}$ 、 $300\text{ }\mu\text{m}$ 、 $400\text{ }\mu\text{m}$ 又は $450\text{ }\mu\text{m}$ の長さを有する。好ましくは、センサ素子 1 は、矩形の基本形状を有する。センサ素子 1 は、好ましくは $100\text{ }\mu\text{m}$ 以下の、例えば $10\text{ }\mu\text{m}$ 、 $50\text{ }\mu\text{m}$ 又は $80\text{ }\mu\text{m}$ の高さ（積層方向の広がり）を有する。

【0051】

コンパクトな設計、並びに、フィードスルー 3 及び接触要素 4 による接触によって、センサ素子 1 は、MEMS 又は SESUB 構造への統合に、抜きん出て適している。

【0052】

図 2 は、第 2 の実施形態におけるセンサ素子 1 を示している。図 1 に関連して記載したセンサ素子 1 とは異なり、図 2 によるセンサ素子は、付加的にカバー電極 6 を有している。カバー電極 6 は、機能層 5 の上面 5 a の上に配置されている。特に、カバー電極 6 は、直に機能層 5 の上に塗布されている。この実施例では、カバー電極 6 は、機能層 5 の上面 5 a を完全に覆っている。機能層 5 は、カバー電極 6 によって、上側から接触させることができる。下側の接触は、フィードスルー 3 及び接触要素 4 を介して行われる。

【0053】

カバー電極 6 は、金属材料、好ましくは Au、Ni、Cr、Ag、W、Ti 又は Pt を含む。好ましくは、カバー電極 6 は、機能層 5 の上に、例えば PVD 若しくは CVD プロセスによって又は電氣的に、堆積されている。好ましくは、カバー電極 6 は、機能層 5 の上にスパッタリングされている。カバー電極 6 は、薄膜電極である。換言すれば、カバー電極 6 は、好ましくは薄い金属膜を有する。カバー電極 6 は、 $\geq 100\text{ nm}$ かつ $\leq 1\text{ }\mu\text{m}$ 、例えば 500 nm の厚さ d 又は高さを有する。

【0054】

この実施例では、センサ素子 1 は、更に、既に図 1 に関連して記載した保護層 7 を有する。したがって、カバー電極 6 は、図示の場合、機能層 5 と保護層 7 との間に配置されている。換言すれば、保護層 7 は、この実施例では、直にカバー電極 6 の上に形成されている。

【0055】

しかしながら、代替的な実施例（明示的には示されていない）では、保護層 7 を省略することもできる。この場合、カバー電極 6 が、センサ素子 1 の上面を形成する。この実施例では、例えばカバー電極 6 の上でのワイヤボンディングによって付加的な接触を実現する（明示的には示されていない）という可能性が存在する。

【0056】

図 2 によるセンサ素子 1 の全ての更なる特徴に関しては、図 1 についての説明を参照されたい。

【0057】

図 3 は、第 3 の実施形態におけるセンサ素子 1 を示している。この実施例では、センサ素子 1 は、1 つのフィードスルー 3 及び 1 つの接触要素 4 のみを有し、それにより、機能層 5 は、下側から接触される。接触要素 4 は、上述したように、バンプとして又は薄い電

10

20

30

40

50

極として、作製され得る。

【0058】

センサ素子1は、この実施例では、更に、既に図2に関連して記載したカバー電極6を有する。図2の場合とは異なり、カバー電極6は、この実施例では、機能層5の（上側からの）接触のために絶対に必要である。

【0059】

図3によるセンサ素子1の全ての更なる特徴に関しては、図1及び図2についての説明を参照されたい。

【0060】

図4は、第4の実施形態におけるセンサ素子1を示している。この実施例では、センサ素子1は、フィードスルー3を有しておらず、支持層2の下面2aに接触要素4も有していない。むしろ、機能層5は、ここでは、専ら上側から接触される。特に、センサ素子1は、センサ素子1の電氣的な接続のための2つのカバー電極6a、6bを有している。カバー電極6a、6bは、直に機能層5の上に形成され、好ましくは、既に図2に関連して説明したように堆積されている。カバー電極6a、6bは、機能層5の上で互いに隣接して配置されている。

【0061】

それぞれのカバー電極6a、6bは、単層として又は複層として、形成することができる。それぞれのカバー電極6a、6bは、好ましくは薄膜電極である。それぞれのカバー電極6a、6bは、好ましくは、少なくとも1つのスパッタリングされた金属層を有する。例えば、それぞれのカバー電極6a、6bは、Au、Ni、Cr、Ag、W、Ti又はPtを含む。好ましくは、それぞれのカバー電極6a、6bは、100nm～1μmの厚さ又は高さを有する。

【0062】

カバー電極6a、6bは、この実施例では、センサ素子1の上面を形成する。しかしながら、これに代えて（明示的には示されていない）、カバー電極6a、6bの上に配置された保護層7を設けることもできる。

【0063】

カバー電極6a、6bは、電氣的に互いに分離されている。この目的のために、図4に示されているように、カバー電極6a、6bの間に、少なくとも1つの凹部又はギャップ8が形成されている。この凹部8は、カバー電極6a、6bを空間的及び電氣的に分離する。凹部8の大きさ（水平方向の広がり、すなわち積層方向に対して垂直な広がり）によって、センサ素子1の抵抗を調整することができる。凹部8が小さくなると、抵抗は低下する。しかしながら、それにより、抵抗のばらつきも大きくなる。これを回避するために、又は、カバー電極6a、6bの間の面積を増大させ、それにより抵抗を低下させるために、カバー電極6の間にくし状の構造を設けることもできる（明示的には示されていない）。カバー電極6は、この場合、互いに噛み合った状態で隣接して配置されている。

【0064】

図5は、第5の実施形態におけるセンサ素子1を示している。この実施例では、センサ素子1は、2つのフィードスルー3と、2つの接触要素4と、2つのカバー電極6と、を有する。

【0065】

図1に示された実施例と比較すると、この実施例では、フィードスルー3は、支持層2だけでなく機能層5も、完全に貫通している。特に、それぞれの金属製のフィードスルー3は、機能層5内に突出していると共に、機能層5によって取り囲まれている。したがって、それぞれのフィードスルーは、支持層2の下面2bから、支持層2及び機能層5を貫通して、機能層5の上面5aまで延びている。

【0066】

それぞれのフィードスルー3の上面には、それぞれカバー電極6が形成されている。それぞれのカバー電極6も、この実施例では、少なくとも部分的に機能層5内に埋め込まれ

10

20

30

40

50

ている。したがって、カバー電極 6 は、少なくとも部分的に機能層 5 の上面 5 a を形成している。

【0067】

機能層 5 の直ぐ上には、保護層 7 が形成されている。保護層 7 は、この場合、少なくとも部分的にカバー電極 6 によって形成される機能層 5 の上面 5 a を覆っている。

【0068】

下側の接触は、フィードスルー 3 及び接触要素 4、例えばバンプを介して行われる。その場合、図 5 に示されたものよりも多くのフィードスルー、例えば 4 つのフィードスルーを設けることもできる。更に、この実施例では、保護層 7 がセンサ素子 1 の上面 1 a にある。

【0069】

図 6～10 は、センサ素子 1 の製造方法を示している。好ましくは、当該方法によって、上述した実施例のうちの 1 つによるセンサ素子 1 が製造される。したがって、センサ素子 1 との関連で説明された全ての特徴は、当該方法にも適用することができ、その逆も同様である。

【0070】

第 1 のステップ A) において、上述した支持層 2 を形成するための支持材料 10 が準備される（上述の図 6 参照）。好ましくは、支持材料 10 は、Si、SiC 又はガラスを含む。

【0071】

次のステップ B) において、上述したフィードスルー 3 が製造される。そのために、ビア／貫通孔 12 が、例えばフォトリソグラフィ及びその後のプラズマエッチング（「ドライエッチング」）によって、支持材料 10 内に生成される（図 6 の中央及び下を参照）。代替的に、ビア 12 は、レーザによっても製造することができる（レーザ穿孔）。

【0072】

ビア／貫通孔 12 は、ステップ C) において、例えば電氣的に、金属材料 13（例えば銅）で充填される（これについては、図 7 参照）。フォトリソグラフィの際に使用されたフォトレジスト 11（図 6 参照）が、次に洗浄除去される。

【0073】

更なるステップ D) において、機能層 5 を形成するために、支持材料 10 がセンサ材料 14 で被覆される（これについては、図 8 を参照）。センサ材料 14 は、例えば NTC セラミックを含む。被覆は、好ましくは PVD 又は CVD プロセスによって行われる。その場合、薄いセンサ膜が、支持材料 10 の上に生成される（薄膜 NTC）。任意に、ステップ D) の後に、焼戻し工程を行うことができる。

【0074】

方法ステップ D) は、代替的な実施例では、ビア／貫通孔 12 の生成（ステップ B)）の前に行うこともできる。この場合、金属材料 13 は、機能層 5 内に突出し、機能層 5 によって取り囲まれる（これについては、図 5 に関連して説明した実施例も参照）。

【0075】

更なるステップにおいて、少なくとも 1 つのカバー電極 6 を形成するために、電極材料 15 の堆積が行われる（これについては、図 2～5 に関連して図 9 を参照）。電極材料 15 は、好ましくは Au、Ni、Cr、Ag、W、Ti 又は Pt を含む。堆積は、PVD 若しくは CVD プロセスによって又は電氣的に行われる。その場合、単層又は複層の薄いカバー電極 6（薄層電極）が生成される。特に、カバー電極 6 は、この方法ステップにおいて、センサ材料 14 の上に薄い電極膜として堆積される。2 つのカバー電極 6 が堆積される場合、凹部（図 4 参照）又はくし状の構造が、カバー電極 6 a、6 b を電氣的に分離するために設けられる。

【0076】

任意のステップにおいて、更に、適切な材料（好ましくは SiO_2 ）を塗布することによって、センサ材料 14 の上（図 1 による実施例）又は電極材料 15 の上（図 2～5 による実施形態）のいずれかに、保護層 7 を形成することができる。

10

20

30

40

50

【0077】

最後のステップE)において、センサ素子1が細断される（これについては、図10参照）。これは、フォトレジスト11を塗布し、続いて機能層5及び支持材料1のうち後の支持層2の高さ又は厚さを決定する部分をプラズマエッチング又はソーイングすることによって行われる（ノッチング）。

【0078】

これに代えて、下側の支持材料10の薄化は、2つのステップで実行することができ、第1のステップにおいて、支持材料10が平面的にエッチング除去又は研磨除去され、第2のステップにおいて、平面的なエッチングによって細断が行われ、接触要素4が金属を酸化させることなく露出される。

10

【0079】

ここで提示された主題の記載は、個々の特定の実施形態に限定されない。むしろ、個々の実施形態の特徴は、技術的に意味のある限り、任意に互いに組み合わせられ得る。

【符号の説明】

【0080】

1	センサ素子
1 a	センサ素子の上面
1 b	センサ素子の下面
1 c	センサ素子の側面
2	支持層／ウエハー
2 a	支持層の上面
2 b	支持層の下面
3	フィードスルー
4	接触要素
5	機能層／センサ層
5 a	機能層の上面
6, 6 a, 6 b	カバー電極
7	保護層
8	凹部
10	支持材料
11	フォトレジスト
12	ビア
13	金属材料
14	センサ材料
15	電極材料

20

30

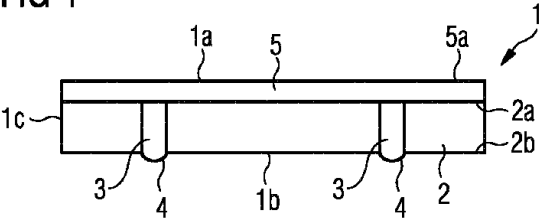
40

50

【図面】

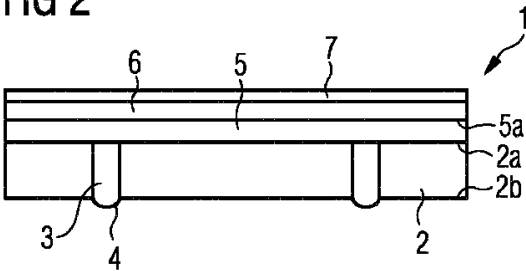
【図 1】

FIG 1



【図 2】

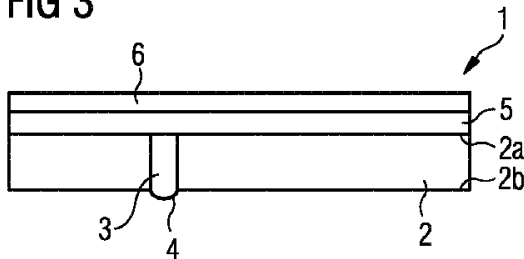
FIG 2



10

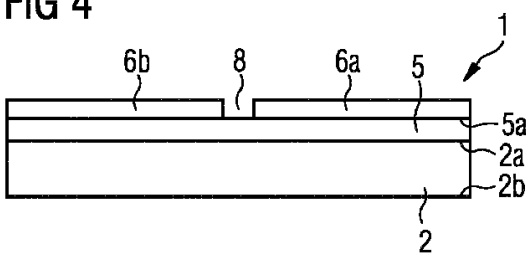
【図 3】

FIG 3



【図 4】

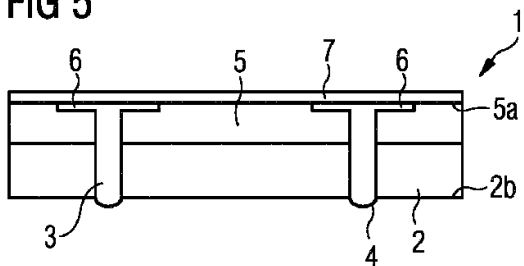
FIG 4



20

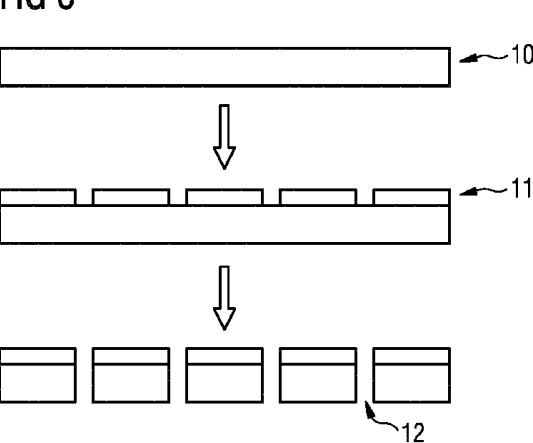
【図 5】

FIG 5



【図 6】

FIG 6



30

40

50

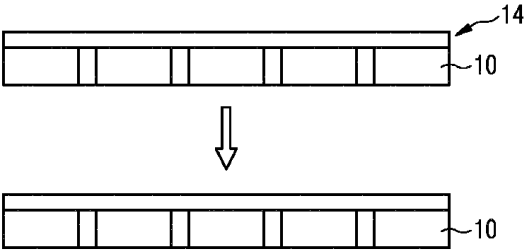
【図 7】

FIG 7



【図 8】

FIG 8



10

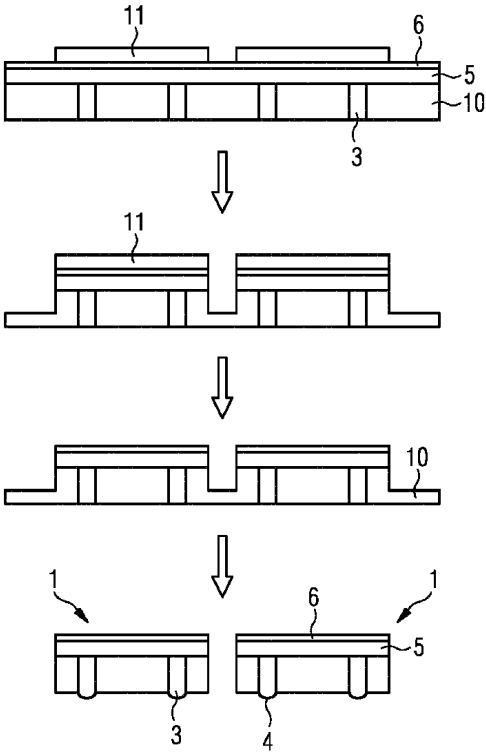
【図 9】

FIG 9



【図 10】

FIG 10



20

30

40

50

フロントページの続き

- オーストリア国 8 5 3 0 ドイチュランツベルク, ハウプトブラッツ 2 6
(72)発明者 クロイバー, ゲーラルト
オーストリア国 8 0 7 3 フェルトキルヒェン, ヴァーグニッツシュトラーセ 1 6
審査官 細見 斉子
(56)参考文献 特開 2 0 1 3 - 2 1 1 4 3 3 (J P , A)
特表 2 0 1 3 - 5 3 8 4 6 2 (J P , A)
特開 2 0 1 5 - 3 4 7 6 0 (J P , A)
特開 2 0 1 2 - 1 5 6 2 7 4 (J P , A)
特開 2 0 1 9 - 1 5 8 8 1 5 (J P , A)
特開 2 0 1 3 - 1 9 7 3 6 7 (J P , A)
(58)調査した分野 (Int.Cl., D B 名)
G 0 1 K 7 / 2 2 - 7 / 2 5
H 0 1 C 7 / 0 0 - 7 / 2 2
H 0 1 C 1 7 / 0 0 - 1 7 / 3 0