

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-156598

(P2017-156598A)

(43) 公開日 平成29年9月7日(2017.9.7)

(51) Int.Cl.			F I			テーマコード (参考)
<b>G09F</b>	<b>9/30</b>	<b>(2006.01)</b>	G09F	9/30	339	3K107
<b>H01L</b>	<b>51/50</b>	<b>(2006.01)</b>	H05B	33/14	A	5C058
<b>G09F</b>	<b>9/302</b>	<b>(2006.01)</b>	G09F	9/302	C	5C094
<b>H04N</b>	<b>5/70</b>	<b>(2006.01)</b>	H04N	5/70	Z	

審査請求 未請求 請求項の数 10 O L (全 35 頁)

(21) 出願番号 特願2016-40779 (P2016-40779)  
 (22) 出願日 平成28年3月3日 (2016.3.3)

(71) 出願人 000002369  
 セイコーエプソン株式会社  
 東京都新宿区新宿四丁目1番6号  
 (74) 代理人 100116665  
 弁理士 渡辺 和昭  
 (74) 代理人 100164633  
 弁理士 西田 圭介  
 (74) 代理人 100179475  
 弁理士 仲井 智至  
 (72) 発明者 腰原 健  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
 (72) 発明者 太田 人嗣  
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

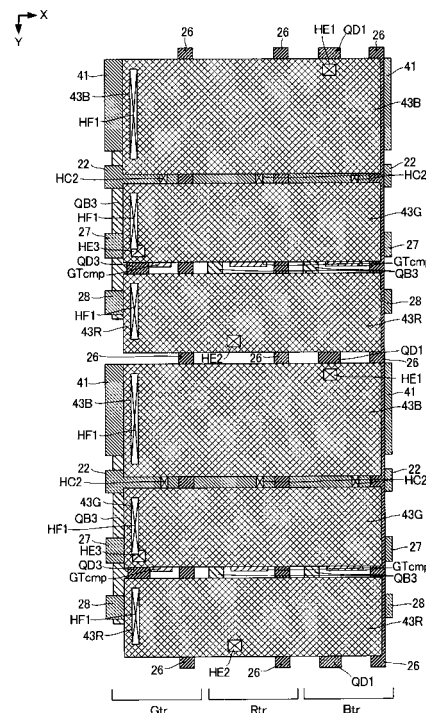
(54) 【発明の名称】 電気光学装置、および電子機器

(57) 【要約】

【課題】少なくとも1つの色の副画素を横(左右)方向に配列する場合でも、発光層からの光がトランジスタに照射されることを防ぎ、かつ、各走査線の選択時間が短くなることを防ぐ。

【解決手段】行方向に延在する第1の導電層としての走査線22と、列方向に延在する第2の導電層としてのデータ転送線26とに対応してR,G,Bの副画素を備える。各色の副画素における複数のトランジスタは列方向に沿って配置し、平面視において最も大きな反射層43Bは、各表示色の副画素の駆動トランジスタTdrの少なくともドレイン端と平面視において重なるように行方向に沿って配置する。

【選択図】 図1 1



## 【特許請求の範囲】

## 【請求項 1】

第 1 の方向に延在する複数の第 1 の導電層と、  
 第 2 の方向に延在する複数の第 2 の導電層と、  
 前記複数の第 1 の導電層と前記複数の第 2 の導電層との各々の交差に対応して配列された複数の副画素と、を備え、  
 前記複数の副画素の各々は、  
 発光素子の第 3 の導電層と、  
 複数のトランジスターと、を含み、  
 前記複数のトランジスターは、駆動トランジスターを含み、  
 前記複数のトランジスターは、前記第 1 の方向の幅が前記第 2 の方向の幅よりも狭い画素回路領域の内部に配置され、  
 前記複数の第 1 の導電層のうち 1 つの導電層は、前記複数の副画素のうち、前記第 1 の方向に隣り合う 2 つの副画素の各々に含まれる前記複数のトランジスターの少なくとも 1 つと電氣的に接続され、  
 前記複数の副画素のうち、少なくとも 2 つの副画素の前記第 3 の導電層は、平面視で互いに異なる大きさであり、  
 前記少なくとも 2 つの副画素の前記第 3 の導電層のうち、最も大きい前記第 3 の導電層は、前記第 1 の方向の幅が前記第 2 の方向の幅よりも広く、かつ、前記複数の副画素のうち少なくとも 1 つの前記駆動トランジスターのドレインと重なる、  
 ことを特徴とする電気光学装置。

10

20

## 【請求項 2】

前記複数の第 1 の導電層は、走査線である、  
 ことを特徴とする請求項 1 に記載の電気光学装置。

## 【請求項 3】

前記少なくとも 2 つの副画素の前記第 3 の導電層のうち、最も大きい前記第 3 の導電層は、前記複数の副画素のうち少なくとも 1 つの前記駆動トランジスターと重なる、  
 ことを特徴とする請求項 1 または 2 に記載の電気光学装置。

## 【請求項 4】

前記少なくとも 2 つの副画素の前記第 3 の導電層のうち、最も大きい前記第 3 の導電層と前記複数の副画素の各々の前記駆動トランジスターとの間に、第 4 の導電層が配置されている、  
 ことを特徴とする請求項 1 ないし請求項 3 のいずれかーに記載の電気光学装置。

30

## 【請求項 5】

前記第 4 の導電層は、前記第 1 の方向に沿って延在し、前記複数の副画素の各々の前記駆動トランジスターと重なる、  
 ことを特徴とする請求項 4 に記載の電気光学装置。

## 【請求項 6】

前記第 4 の導電層は、前記複数の副画素の各々の前記駆動トランジスターに接続される電源配線である、  
 ことを特徴とする請求項 4 または請求項 5 に記載の電気光学装置。

40

## 【請求項 7】

前記複数のトランジスターは発光制御トランジスターを含み、  
 前記少なくとも 2 つの副画素の前記第 3 の導電層のうち、最も大きい前記第 3 の導電層は、前記複数の副画素のうち少なくとも 1 つの前記発光制御トランジスターのドレインと重なる、  
 ことを特徴とする請求項 1 ないし請求項 6 のいずれかーに記載の電気光学装置。

## 【請求項 8】

前記複数の副画素のうち前記第 2 の方向において隣り合う 2 つの前記第 3 の導電層は、前記列方向において対向する辺が、平面視において、前記駆動トランジスターのゲート層

50

の上に位置する、

ことを特徴とする請求項 1 ないし請求項 7 のいずれかーに記載の電気光学装置。

【請求項 9】

前記少なくとも 2 つの副画素の前記第 3 の導電層のうち、最も大きい前記第 3 の導電層は、青色の表示色の副画素である、

ことを特徴とする請求項 1 ないし請求項 8 に記載の電気光学装置。

【請求項 10】

請求項 1 ないし請求項 9 のいずれかーに記載の電気光学装置を備えたことを特徴とする電子機器。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電気光学装置、および電子機器の技術分野に関する。

【背景技術】

【0002】

近年、ヘッドマウントディスプレイのように虚像の形成を可能にする電子機器においては、発光素子として OLED (Organic Light Emitting Diode) を用いた電気光学装置が用いられている。こうした電気光学装置では、特許文献 1 に記載されているように、カラー表示を実現する方法の 1 つとして、カラーフィルターを用いた方式が提案されている。

20

【0003】

この方式は、白色発光の OLED を光源として用い、赤色、緑色、青色の三原色のカラーフィルターを介して、赤色、緑色、青色の発光を得る方式である。OLED と三原色のいずれかの色のフィルターとを組み合わせる副画素とし、三原色の副画素を組み合わせる画素とする。そして、この画素をマトリクス状に配列して表示装置の画面を構成するが、この画素の配列方式として、同色の副画素を画面の縦方向（上下方向）または横方向（左右方向）に配列する方式が知られている。

【0004】

しかしながら、白色発光の OLED からの発光は拡散光である。また、OLED とカラーフィルターの間には、OLED を封止するための無機膜又は樹脂膜で構成された厚みのある透明層が存在する。そのため、カラーフィルター方式の電気光学装置では、ある副画素の OLED からの発光の一部は、隣接する副画素のカラーフィルターを透過してしまい、画面を観察する角度によっては、混色が生じてしまう問題がある。

30

【0005】

同色の副画素を画面の縦方向（上下方向）に配列する方式では、斜めから画面を観察しても、縦方向に関してはほとんど色ずれが生じない。一方、横（左右）方向については、斜めからパネルを観察した場合に、赤色と緑色が混色した光、赤色と青色が混色した光、緑色と青色が混色した光等の混色光が視認されるため、正面から観察した場合と比較して、色ずれが生じてしまう。

40

【0006】

特許文献 1 は、赤色と緑色の副画素の反射電極を横方向（左右方向）に配列すると共に、青色の副画素の反射電極を、赤色と緑色の副画素の反射電極に対して縦方向（上下方向）に配列することを提案している。

【先行技術文献】

【特許文献】

【0007】

【特許文献 1】特開 2013 - 211147 号公報

【発明の概要】

【発明が解決しようとする課題】

50

## 【 0 0 0 8 】

しかしながら、特許文献 1 に記載の電気光学装置では、各色の副画素用の走査線が、縦方向（上下方向）に配列されることになり、一水平走査期間に選択する走査線数が増加することになる。その結果、一水平走査期間における各走査線の選択時間が短くなり、データ転送線から画素への書き込みが難しくなる可能性がある。

## 【 0 0 0 9 】

また、特許文献 1 のように、青色の副画素における反射層の横方向（左右方向）の幅が、赤色の副画素と緑色の副画素とを合わせた一画素における横方向（左右方向）の幅よりも短いため、青色の光がトランジスターに照射され、トランジスター特性が変化する可能性がある。

10

## 【 0 0 1 0 】

本発明は、例えば上記課題に鑑みてなされたものであり、少なくとも 1 つの色の副画素を横（左右）方向に配列する場合でも、発光層からの光がトランジスターに照射されることを防ぎ、かつ、各走査線の選択時間が短くなることを防ぐことができる電気光学装置、および該電気光学装置を備えた電子機器を提供することを課題とする。

## 【課題を解決するための手段】

## 【 0 0 1 1 】

上記課題を解決するために本発明の電気光学装置の一態様は、第 1 の方向に延在する複数の第 1 の導電層と、第 2 の方向に延在する複数の第 2 の導電層と、前記複数の第 1 の導電層と前記複数の第 2 の導電層との各々の交差に対応して配列された複数の副画素と、を備え、前記複数の副画素の各々は、発光素子の第 3 の導電層と、複数のトランジスターと、を含み、前記複数のトランジスターは、駆動トランジスターを含み、前記複数のトランジスターは、前記第 1 の方向の幅が前記第 2 の方向の幅よりも狭い画素回路領域の内部に配置され、前記複数の第 1 の導電層のうち 1 つの導電層は、前記複数の副画素のうち、前記第 1 の方向に隣り合う 2 つの副画素の各々に含まれる前記複数のトランジスターの少なくとも 1 つと電気的に接続され、前記複数の副画素のうち、少なくとも 2 つの副画素の前記第 3 の導電層は、平面視で互いに異なる大きさであり、前記少なくとも 2 つの副画素の前記第 3 の導電層のうち、最も大きい前記第 3 の導電層は、前記第 1 の方向の幅が前記第 2 の方向の幅よりも広く、かつ、前記複数の副画素のうち少なくとも 1 つの前記駆動トランジスターのドレインと重なる、ことを特徴とする。

20

30

## 【 0 0 1 2 】

この態様によれば、少なくとも 2 つの副画素の第 3 の導電層のうち、平面視において最も大きい第 3 の導電層は、第 1 の方向の幅が第 2 の方向の幅よりも広く、かつ、複数の副画素のうち少なくとも 1 つの駆動トランジスターのドレインと重なる。したがって、発光素子からの光が、平面視において最も大きな第 3 の導電層、例えば反射層によって遮られ、少なくとも 1 つの駆動トランジスターのドレインに照射されることを防止する。その結果、駆動トランジスターの特性を変化させず、発光素子が安定して駆動されることになる。

## 【 0 0 1 3 】

上述した電気光学装置の一態様において、前記複数の第 1 の導電層は、走査線であってもよい。この態様によれば、複数の副画素における複数のトランジスターは、第 1 の方向の幅が第 2 の方向の幅よりも狭い画素回路領域の内部に配置されており、走査線は第 1 の方向に延在するので、各副画素において走査線を共通化することが可能となる。したがって、走査線の数を増加させることなく、一水平走査期間における各走査線の選択時間が短くなることを防止する。

40

## 【 0 0 1 4 】

上述した電気光学装置の一態様において、前記少なくとも 2 つの副画素の前記第 3 の導電層のうち、最も大きい前記第 3 の導電層は、前記複数の副画素のうち少なくとも 1 つの前記駆動トランジスターと重なっていてもよい。この態様によれば、少なくとも 2 つの副画素の第 3 の導電層のうち、平面視において最も大きい第 3 の導電層は、複数の副画素の

50

うち少なくとも1つの駆動トランジスターと重なる。したがって、発光素子からの光が、平面視において最も大きな第3の導電層、例えば反射層によって遮られ、少なくとも1つの駆動トランジスターに照射されることを防止する。その結果、駆動トランジスターの特性を変化させず、発光素子が安定して駆動されることになる。

【0015】

上述した電気光学装置の一態様において、前記少なくとも2つの副画素の前記第3の導電層のうち、最も大きい前記第3の導電層と前記複数の副画素の各々の前記駆動トランジスターとの間に、第4の導電層が配置されていてもよい。この態様によれば、発光素子からの光は、平面視においても最も大きな第3の導電層だけでなく、第4の導電層、例えば電源配線によっても遮られ、駆動トランジスターに照射されることを防止する。その結果、

10

【0016】

上述した電気光学装置の一態様において、前記第4の導電層は、前記第1の方向に沿って延在し、前記複数の副画素の各々の前記駆動トランジスターと重なっていてもよい。この態様によれば、発光素子からの光は、平面視においても最も大きな第3の導電層だけでなく、第1の方向に沿って延在する第4の導電層、例えば電源配線によっても遮られ、複数の副画素の各々の駆動トランジスターに照射されることを防止する。その結果、複数の副画素における駆動トランジスターの特性を変化させず、複数の副画素における発光素子が安定して駆動されることになる。

【0017】

20

上述した電気光学装置の一態様において、前記第4の導電層は、前記複数の副画素の各々の前記駆動トランジスターに接続される電源配線であってもよい。この態様によれば、発光素子からの光が、電源配線によっても遮られ、複数の副画素の各々の駆動トランジスターに照射されることを防止する。その結果、複数の副画素における駆動トランジスターの特性を変化させず、複数の副画素における発光素子が安定して駆動されることになる。

【0018】

上述した電気光学装置の一態様において、前記複数のトランジスターは発光制御トランジスターを含み、前記少なくとも2つの副画素の前記第3の導電層のうち、最も大きい前記第3の導電層は、前記複数の副画素のうち少なくとも1つの前記発光制御トランジスターのドレインと重なっていてもよい。この態様によれば、発光素子からの光が、平面視において最も大きな第3の導電層によって遮られ、発光制御トランジスターに照射されることを防止する。その結果、発光制御トランジスターの特性を変化させず、発光素子が安定して駆動されることになる。

30

【0019】

上述した電気光学装置の一態様において、前記複数の副画素のうち前記第2の方向において隣り合う2つの前記第3の導電層は、前記列方向において対向する辺が、平面視において、前記駆動トランジスターのゲート層の上に位置していてもよい。この態様によれば、第2の方向において隣り合う2つの第3の導電層の間には間隙が形成されるが、この間隙が駆動トランジスターの能動領域の上ではなく、ゲート層の上に位置する。したがって、駆動トランジスターの特性を変化させず、発光素子が安定して駆動されることになる。

40

【0020】

上述した電気光学装置の一態様において、前記少なくとも2つの副画素の前記第3の導電層のうち、最も大きい前記第3の導電層は、青色の表示色の副画素であってもよい。この態様によれば、青色光が、第3の導電層、例えば反射層によって遮られ、駆動トランジスターに照射されることを防止する。その結果、駆動トランジスターの特性を変化させず、発光素子が安定して駆動されることになる。

【0021】

次に、本発明に係る電子機器は、上述した本発明に係る電気光学装置を備える。そのような電子機器は、OLED等の発光素子を備えた電気光学装置により、色ずれがなく、かつ、発光層からの光によるトランジスターの特性の変化がなく、しかもデータ転送線から

50

画素への書き込みが確実に行われる画像品質の高い電子機器が提供される。

【図面の簡単な説明】

【0022】

【図1】本発明の第1実施形態に係る電気光学装置を示す斜視図である。

【図2】同実施形態に係る電気光学装置の構成を示すブロック図である。

【図3】画素回路の構成を示す回路図である。

【図4】画素回路の構成を示す回路図である。

【図5】副画素の列方向の断面図である。

【図6】一画素単位の画素の行方向の断面図である。

【図7】基板上に形成される各要素の説明図である。

10

【図8】基板上に形成される各要素の説明図である。

【図9】基板上に形成される各要素の説明図である。

【図10】基板上に形成される各要素の説明図である。

【図11】基板上に形成される各要素の説明図である。

【図12】基板上に形成される各要素の説明図である。

【図13】基板上に形成される各要素の説明図である。

【図14】基板上に形成される各要素の説明図である。

【図15】本発明の第2実施形態に係る電気光学装置の基板上に形成される各要素の説明図である。

【図16】基板上に形成される各要素の説明図である。

20

【図17】基板上に形成される各要素の説明図である。

【図18】基板上に形成される各要素の説明図である。

【図19】基板上に形成される各要素の説明図である。

【図20】基板上に形成される各要素の説明図である。

【図21】本発明の第3実施形態に係る電気光学装置の基板上に形成される各要素の説明図である。

【図22】基板上に形成される各要素の説明図である。

【図23】基板上に形成される各要素の説明図である。

【図24】基板上に形成される各要素の説明図である。

【図25】基板上に形成される各要素の説明図である。

30

【図26】基板上に形成される各要素の説明図である。

【図27】一画素単位の画素の行方向の断面図である。

【図28】副画素の列方向の断面図である。

【図29】電子機器の例を示す説明図である。

【図30】電子機器の他の例を示す説明図である。

【図31】電子機器の他の例を示す説明図である。

【発明を実施するための形態】

【0023】

本発明の実施形態を、図面を用いて説明する。なお、以下の図面においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

40

【0024】

<第1実施形態>

図1は、本発明の第1実施形態に係る電気光学装置1の構成を示す斜視図である。電気光学装置1は、例えばヘッドマウントディスプレイにおいて画像を表示するマイクロ・ディスプレイである。

図1に示すように、電気光学装置1は、表示パネル2と、表示パネル2の動作を制御する制御回路3とを備える。表示パネル2は、複数の画素回路と、当該画素回路を駆動する駆動回路とを備える。本実施形態において、表示パネル2が備える複数の画素回路及び駆動回路は、シリコン基板に形成され、画素回路には、発光素子の一例であるOLEDが用

50

いられる。また、表示パネル 2 は、例えば、表示部で開口する枠状のケース 8 2 に収納されるとともに、F P C ( F l e x i b l e P r i n t e d C i r c u i t s ) 基板 8 4 の一端が接続される。

F P C 基板 8 4 には、半導体チップの制御回路 3 が、C O F ( C h i p O n F i l m ) 技術によって実装されるとともに、複数の端子 8 6 が設けられて、図示省略された上位回路に接続される。

【 0 0 2 5 】

図 2 は、本実施形態に係る電気光学装置 1 の構成を示すブロック図である。上述のとおり、電気光学装置 1 は、表示パネル 2 と、制御回路 3 とを備える。

制御回路 3 には、図示省略された上位回路よりデジタルの画像データ V d a t a が同期信号に同期して供給される。ここで、画像データ V d a t a とは、表示パネル 2 ( 厳密には、後述する表示部 1 0 0 ) で表示すべき画像の画素の階調レベルを例えば 8 ビットで規定するデータである。また、同期信号とは、垂直同期信号、水平同期信号、及び、ドットクロック信号を含む信号である。

【 0 0 2 6 】

制御回路 3 は、同期信号に基づいて、各種制御信号を生成し、これを表示パネル 2 に対して供給する。具体的には、制御回路 3 は、表示パネル 2 に対して、制御信号 C t r と、制御信号 S e l ( 1 )、S e l ( 2 )、S e l ( 3 ) と、これらの信号に対して論理反転の関係にある制御信号 / S e l ( 1 )、/ S e l ( 2 )、/ S e l ( 3 ) と、を供給する。

ここで、制御信号 C t r とは、パルス信号や、クロック信号、イネーブル信号など、複数の信号を含む信号である。

なお、制御信号 S e l ( 1 )、S e l ( 2 )、S e l ( 3 ) を、制御信号 S e l と総称し、制御信号 / S e l ( 1 )、/ S e l ( 2 )、/ S e l ( 3 ) を、制御信号 / S e l と総称する場合がある。

【 0 0 2 7 】

さらに、制御回路 3 は、画像データ V d a t a に基づいて、アナログの画像信号 V i d を生成する。具体的には、制御回路 3 には、画像信号 V i d の示す電位、及び、表示パネル 2 が備える発光素子 ( 後述する O L E D ) の輝度を対応付けて記憶したルックアップテーブルが設けられる。そして、制御回路 3 は、当該ルックアップテーブルを参照することで、画像データ V d a t a に規定される発光素子の輝度に対応した電位を示す画像信号 V i d を生成し、これを表示パネル 2 に対して供給する。

【 0 0 2 8 】

図 2 に示すように、表示パネル 2 は、表示部 1 0 0 と、これを駆動する駆動回路 ( データ転送線駆動回路 5 及び走査線駆動回路 6 ) とを備える。

表示部 1 0 0 には、表示すべき画像の画素に対応した画素回路 1 1 0 がマトリクス状に配列されている。詳細には、表示部 1 0 0 において、M 行の第 1 の導電層としての走査線 2 2 が図において行方向 ( X 方向 ) に延在して設けられている。また、3 列毎にグループ化された ( 3 N ) 列の第 2 の導電層としてのデータ転送線 2 6 が図において列方向 ( Y 方向 ) に延在し、かつ、各走査線 2 2 と互いに電氣的な絶縁を保って設けられている。本実施形態において画素回路 1 1 0 は、M 行 × ( 3 N ) 列でマトリクス状に配列されている。

【 0 0 2 9 】

ここで、M、N は、いずれも自然数である。走査線 2 2 及び画素回路 1 1 0 のマトリクスのうち、行 ( ロウ ) を区別するために、図において上から順に 1、2、3、...、( M - 1 )、M 行と呼ぶ場合がある。同様にデータ転送線 2 6 及び画素回路 1 1 0 のマトリクスの列 ( カラム ) を区別するために、図において左から順に 1、2、3、...、( 3 N - 1 )、( 3 N ) 列と呼ぶ場合がある。

ここで、データ転送線 2 6 のグループを一般化して説明するために、1 以上の任意の整数を n と表すと、左から数えて n 番目のグループには、( 3 n - 2 ) 列目、( 3 n - 1 ) 列目及び ( 3 n ) 列目のデータ転送線 2 6 が属している、ということになる。

【 0 0 3 0 】

10

20

30

40

50

なお、同一行の走査線 2 2 と、同一グループに属する 3 列のデータ転送線 2 6 とに対応した 3 つの画素回路 1 1 0 は、それぞれ G ( 緑 )、R ( 赤 )、B ( 青 ) の表示色の副画素に対応して、これらの 3 つの副画素が表示すべきカラー画像の一画素単位としての 1 ドットを表現する。すなわち、本実施形態では、RGB に対応した OLED の発光によって 1 ドットのカラーを加法混色で表現する構成となっている。

#### 【0031】

走査線駆動回路 6 は、1 個のフレームの期間内に M 本の走査線 2 2 を 1 行毎に順番に走査するための走査信号 Gwr を、制御信号 Ctr に従って生成する。ここで、1、2、3、...、M 行目の走査線 2 2 に供給される走査信号 Gwr を、それぞれ Gwr ( 1 )、Gwr ( 2 )、Gwr ( 3 )、...、Gwr ( M - 1 )、Gwr ( M ) と表記している。

10

なお、走査線駆動回路 6 は、走査信号 Gwr ( 1 ) ~ Gwr ( M ) のほかに、当該走査信号 Gwr に同期した各種制御信号を行毎に生成して表示部 1 0 0 に供給するが、図 2 においては図示を省略している。また、フレームの期間とは、電気光学装置 1 が 1 カット ( コマ ) 分の画像を表示するのに要する期間をいい、例えば同期信号に含まれる垂直同期信号の周波数が 1 2 0 H z であれば、その 1 周期分の 8 . 3 ミリ秒の期間である。

#### 【0032】

データ転送線駆動回路 5 は、( 3 N ) 列のデータ転送線 2 6 の各々と 1 対 1 に対応して設けられる ( 3 N ) 個のデータ転送回路 DT、各グループを構成する 3 列のデータ転送線 2 6 毎に設けられる N 個のデマルチプレクサー DM、及び、データ信号供給回路 7 0 を備える。

20

#### 【0033】

データ信号供給回路 7 0 は、制御回路 3 より供給される画像信号 Vid と制御信号 Ctr とに基づいて、データ信号 Vd ( 1 )、Vd ( 2 )、...、Vd ( N ) を生成する。すなわち、データ信号供給回路 7 0 は、データ信号 Vd ( 1 )、Vd ( 2 )、...、Vd ( N ) を時分割多重した画像信号 Vid に基づいて、データ信号 Vd ( 1 )、Vd ( 2 )、...、Vd ( N ) を生成する。そして、データ信号供給回路 7 0 は、データ信号 Vd ( 1 )、Vd ( 2 )、...、Vd ( N ) を、1、2、...、N 番目のグループに対応するデマルチプレクサー DM に対して、それぞれ供給する。デマルチプレクサー DM は、制御回路 3 からの制御信号 Sel および制御信号 / Sel に応じてオン / オフし、各グループを構成する 3 列のデータ転送線 2 6 に、データ信号を順番に供給するものである。

30

#### 【0034】

図 3 は、表示部 1 0 0 内に位置する各副画素の画素回路 1 1 0 の回路図である。図 3 に例示される通り、画素回路 1 1 0 は、発光素子 4 5 と、駆動トランジスタ Tdr と、書込制御トランジスタ Twr と、容量素子 C と、発光制御トランジスタ Tel と、補償トランジスタ Tcmp とを含んで構成される。なお、本実施形態においては、画素回路 1 1 0 の各トランジスタ ( Tdr, Tel, Twr, Tcmp ) を P チャネル型としたが、N チャネル型のトランジスタを利用することも可能である。

#### 【0035】

発光素子 4 5 は、有機 EL 材料 ( OLED ) の発光層を含む発光機能層 4 6 を第 1 電極 ( 陽極 ) E 1 と第 2 電極 ( 陰極 ) E 2 との間に介在させた電気光学素子である。第 1 電極 E 1 は画素回路 1 1 0 毎に個別に形成され、第 2 電極 E 2 は複数の画素回路 1 1 0 にわたり連続する。図 3 から理解される通り、発光素子 4 5 は、第 4 の導電層としての第 1 電源導電体 ( 以下、電源配線とする ) 4 1 と、第 2 電源導電体 4 2 とを連結する経路上に配置される。電源配線 4 1 には、高位側の電源電位 Vel が供給される。第 2 電源導電体 4 2 には、低位側の電源電位 ( 例えば接地電位 ) Vct が供給される。本実施形態の画素回路 1 1 0 は、いわゆるカップリング駆動方式と、いわゆる電流プログラミング方式とのいずれの方式によっても駆動することが可能である。まず、カップリング駆動方式による駆動について説明する。

40

#### 【0036】

発光制御トランジスタ Tel は、駆動トランジスタ Tdr の一対の電流端のうちの

50

他方（ドレインまたはソース）と発光素子45の第1電極E1との導通状態（導通/非導通）を制御するスイッチとして機能する。駆動トランジスタTdrは、自身のゲート-ソース間の電圧に応じた電流量の駆動電流を生成する。発光制御トランジスタTelがオン状態に制御された状態では、駆動電流が駆動トランジスタTdrから発光制御トランジスタTelを経由して発光素子45に供給されることで発光素子45が駆動電流の電流量に応じた輝度で発光する。また、発光制御トランジスタTelがオフ状態に制御された状態では発光素子45に対する駆動電流の供給が遮断されることで発光素子45は消灯する。発光制御トランジスタTelのゲートは制御線28に接続される。

#### 【0037】

補償トランジスタTcmpは、駆動トランジスタTdrの閾値電圧の変動を補償する機能を有する。発光制御トランジスタTelがオフ状態で、書込制御トランジスタTwrおよび駆動トランジスタTdrがオン状態に制御された状態においては、次のような動作が行われる。補償トランジスタTcmpがオン状態に制御されると、駆動トランジスタTdrのゲート電位とドレインまたはソース電位が等しくなり、駆動トランジスタTdrはダイオード接続となる。このため、駆動トランジスタTdrを流れる電流がゲートノードおよびデータ転送線26を充電する。詳細には、電流が、電源配線41

駆動トランジスタTdr 補償トランジスタTcmp データ転送線26という経路で流れる。このため、駆動トランジスタTdrがオン状態に制御されることによって互いに接続状態にあるデータ転送線26およびゲートノードは、初期状態の電位から上昇する。ただし、上記経路に流れる電流は、駆動トランジスタTdrの閾値電圧を $|V_{th}|$ とすると、ゲートノードが電位 $(V_{e1} - |V_{th}|)$ に近づくにつれて流れにくくなる。その結果、補償トランジスタTcmpがオフ状態とされる補償期間の終了に至るまでに、データ転送線26およびゲートノードは電位 $(V_{e1} - |V_{th}|)$ で飽和する。したがって、容量素子Cは、補償トランジスタTcmpがオフ状態とされる補償期間の終了に至るまでに駆動トランジスタTdrの閾値電圧 $|V_{th}|$ を保持することになる。

#### 【0038】

本実施形態では、水平走査期間内に補償期間と書込期間を有しており、走査線駆動回路6は、各走査線22に走査信号を供給することで複数の走査線22の各々を水平走査期間毎に順次に選択する。走査線駆動回路6が選択した走査線22に対応する各画素回路110の書込制御トランジスタTwrはオン状態に遷移する。したがって、各画素回路110の駆動トランジスタTdrもオン状態に遷移する。また、走査線駆動回路6は、各制御線27に制御信号を供給することで複数の制御線27の各々を補償期間毎に順次に選択する。走査線駆動回路6が選択した制御線27に対応する各画素回路110の補償トランジスタTcmpはオン状態に遷移する。そして、容量素子Cは、補償トランジスタTcmpがオフ状態とされる補償期間の終了に至るまでに駆動トランジスタTdrの閾値電圧 $|V_{th}|$ を保持する。走査線駆動回路6が各制御線27に制御信号を供給することで各画素回路110の補償トランジスタTcmpをオフ状態に制御すると、データ転送線26から駆動トランジスタTdrのゲートノードに至るまでの経路はフローティング状態になる。しかし、容量素子Cによって $(V_{e1} - |V_{th}|)$ に維持される。次に、データ転送線駆動回路5は、外部回路から供給される画像信号が画素回路110毎に指定する階調に応じた階調電位（データ信号）を書込期間毎に容量素子Crefに対して並列に供給する。そして、階調電位は容量素子Crefを用いてレベルがシフトされ、その電位がデータ転送線26と書込制御トランジスタTwrとを経由して各画素回路110の駆動トランジスタTdrのゲートに供給される。容量素子Cには駆動トランジスタTdrの閾値電圧 $|V_{th}|$ を補償しつつ階調電位に応じた電圧が保持される。他方、書込期間での走査線22の選択が終了すると、走査線駆動回路6は、各制御線28に制御信号を供給することで当該制御線28に対応する各画素回路110の発光制御トランジスタTelをオン状態に制御する。したがって、直前の書込期間で容量素子Cに保持された電圧に応じた駆動電流が駆動トランジスタTdrから発光制御トランジスタTelを経

10

20

30

40

50

由して発光素子 4 5 に供給される。以上のように各発光素子 4 5 が階調電位に応じた輝度で発光することで、画像信号が指定する任意の画像が表示部 1 1 0 に表示される。そして、駆動トランジスタ  $T_{dr}$  から発光素子 4 5 に供給される駆動電流は、閾値電圧の影響が相殺されているため、駆動トランジスタ  $T_{dr}$  の閾値電圧が画素回路 1 1 0 毎にばらつきについても、そのばらつきが補償される。また、階調レベルに応じた電流が発光素子 4 5 に供給されるので、表示画面の一様性を損なうような表示ムラの発生を抑えられる結果、高品位の表示が可能になる。

#### 【0039】

次に、図 4 を参照して電流プログラミング方式による駆動について説明する。走査線 2 2 の走査信号が L レベルになると、書込制御トランジスタ  $T_{wr}$  がオン状態となる。また、制御線 2 7 の制御信号が L レベルになると、補償トランジスタ  $T_{cmp}$  がオン状態となる。したがって、駆動トランジスタ  $T_{dr}$  は、ゲート電位と、発光制御トランジスタ  $T_{el}$  との接続側のソース電位またはドレイン電位とが等しくなり、ダイオードとして機能する。そして、データ転送線 2 6 のデータ信号が L レベルになると、電流  $I_{data}$  が、電源配線 4 1 駆動トランジスタ  $T_{dr}$  補償トランジスタ  $T_{cmp}$  データ転送線 2 6 という経路で流れる。また、そのときに、駆動トランジスタ  $T_{dr}$  のゲートノードの電位に応じた電荷が容量素子  $C$  に蓄積される。

10

#### 【0040】

制御線 2 7 の制御信号が H レベルになると、補償トランジスタ  $T_{cmp}$  はオフ状態となる。このとき、容量素子  $C$  の両端の電圧は、電流  $I_{data}$  が流れたときの電圧に保持される。制御線 2 8 の制御信号が L レベルになると、発光制御トランジスタ  $T_{el}$  がオン状態となり、駆動トランジスタ  $T_{dr}$  のソース・ドレイン間には、ゲート電圧に応じた電流  $I_{oled}$  が流れる。詳細には、この電流は、電源配線 4 1 駆動トランジスタ  $T_{dr}$  発光制御トランジスタ  $T_{el}$  発光素子 4 5 という経路で流れる。

20

#### 【0041】

ここで、発光素子 4 5 に流れる電流  $I_{oled}$  は、駆動トランジスタ  $T_{dr}$  のゲートノードと、電源配線 4 1 との接続側のドレインノードまたはソースノードとの間の電圧で定まる。その電圧は、L レベルの走査信号によって電流  $I_{data}$  がデータ転送線 2 6 に流れたときに、容量素子  $C$  によって保持された電圧である。このため、制御線 2 8 の制御信号が L レベルになったときに、発光素子 4 5 に流れる電流  $I_{oled}$  は、直前に流れた電流  $I_{data}$  に略一致する。このように、電流プログラミング方式の駆動の場合には、電流  $I_{data}$  によって発光輝度が規定される。なお、走査線 2 2 は制御線 2 7 と異なる配線としたが、走査線 2 2 と制御線 2 7 とを一本の配線としてもよい。

30

#### 【0042】

第 1 実施形態の電気光学装置 1 の具体的な構造を以下に詳述する。なお、以下の説明で参照する各図面では、説明の便宜のために、各要素の寸法や縮尺を実際の電気光学装置 1 とは相違させている。図 5 は、G ( 緑 ) の表示色の副画素を図 1 0 に示す I - I ' 線で切断した断面図である。図 6 は、一画素単位の画素を図 1 0 に示す II - II ' 線で切断した断面図である。図 7 ないし図 1 2 は、電気光学装置 1 の各要素を形成する各段階での基板 1 0 の表面の様子を、一画素単位の画素の 1 個分または 2 個分に着目して図示した平面図である。図 7 ないし図 1 2 には、各要素の視覚的な把握を容易化する観点から、図 5 および図 6 と共通する各要素に図 5 および図 6 と同様のハッチングが便宜的に付加されている。

40

#### 【0043】

図 5 ないし図 7 から理解される通り、珪素等の半導体材料で形成された基板 1 0 の表面には、画素回路 1 1 0 の各トランジスタ ( $T_{dr}$ ,  $T_{wr}$ ,  $T_{el}$ ,  $T_{cmp}$ ) の能動領域 1 0 A ( ソース / ドレイン領域 ) が形成される。能動領域 1 0 A にはイオンが注入される。画素回路 1 1 0 の各トランジスタ ( $T_{dr}$ ,  $T_{wr}$ ,  $T_{el}$ ,  $T_{cmp}$ ) のアクティブ層はソース領域とドレイン領域との間に存在し、能動領域 1 0 A とは別種類のイオンが注入されるが、便宜的に能動領域 1 0 A と一体に記載している。図 5 ないし図 7 から

50

理解される通り、能動領域 10A が形成された基板 10 の表面は絶縁膜 L0 (ゲート絶縁膜) で被覆され、各トランジスタのゲート層 GT (GTdr, GTwr, GTel, GTcmp) が絶縁膜 L0 の面上に形成される。各トランジスタのゲート層 GT は、絶縁膜 L0 を挟んでアクティブ層に対向する。

【0044】

また、本実施形態においては、図 7 に示すように、G (緑)、R (赤)、B (青) の各副画素における複数のトランジスタ (Tdr, Twr, Tel, Tcmp) は、列方向 (Y 方向) に沿って配置されている。なお、図 7 ないし図 12 においては、G (緑) の各副画素における複数のトランジスタを Gtr として示している。また、R (赤) の各副画素における複数のトランジスタを Rtr として示している。さらに、B (青) の各副画素における複数のトランジスタを Btr として示している。

10

【0045】

図 5 および図 6 から理解される通り、各トランジスタのゲート層 GT が形成された絶縁膜 L0 の面上には、複数の絶縁層 L (LA ~ LE) と複数の導電層 (配線層) とを交互に積層した多層配線層が形成される。各絶縁層 L は、例えば珪素化合物 (典型的には窒化珪素や酸化珪素) 等の絶縁性の無機材料で形成される。なお、以下の説明では、導電層 (単層または複数層) の選択的な除去により複数の要素が同一工程で一括的に形成される関係を「同層から形成される」と表記する。

【0046】

絶縁層 LA は、各トランジスタのゲート層 GT が形成された絶縁膜 L0 の面上に形成される。図 5、図 6、および図 8 から理解される通り、絶縁層 LA の面上には、複数の中継電極 QB (QB1, QB2, QB3, QB4, QB5, QB6, QB7, QB8) とが同層から形成される。

20

【0047】

図 5 ないし図 8 から理解される通り、中継電極 QB1 は、絶縁膜 L0 と絶縁層 LA とを貫通する導通孔 HA1 を介して駆動トランジスタ Tdr のドレイン領域またはソース領域を形成する能動領域 10A に導通する。

中継電極 QB2 は、絶縁層 LA を貫通する導通孔 HB1 を介して駆動トランジスタ Tdr のゲート層 GTdr に導通する。また、中継電極 QB2 は、絶縁層 LA と絶縁膜 L0 とを貫通する導通孔 HA4 を介して書込制御トランジスタ Twr のソース領域またはドレイン領域を形成する能動領域 10A に導通する。

30

中継電極 QB3 は、絶縁膜 L0 と絶縁層 LA とを貫通する導通孔 HA2 を介して駆動トランジスタ Tdr のドレイン領域またはソース領域を形成する能動領域 10A に導通する。中継電極 QB3 は、また、絶縁膜 L0 と絶縁層 LA とを貫通する導通孔 HA6 を介して補償トランジスタ Tcmp のドレイン領域またはソース領域を形成する能動領域 10A に導通する。さらに、中継電極 QB3 は、絶縁膜 L0 と絶縁層 LA とを貫通する導通孔 HA8 を介して発光制御トランジスタ Tel のドレイン領域またはソース領域を形成する能動領域 10A に導通する。

中継電極 QB4 は、絶縁層 LA を貫通する導通孔 HB2 を介して書込制御トランジスタ Twr のゲート層 GTwr に導通する。

40

【0048】

中継電極 QB5 は、絶縁膜 L0 と絶縁層 LA とを貫通する導通孔 HA3 を介して書込制御トランジスタ Twr のドレイン領域またはソース領域を形成する能動領域 10A に導通する。中継電極 QB5 は、また、絶縁膜 L0 と絶縁層 LA とを貫通する導通孔 HA5 を介して補償トランジスタ Tcmp のドレイン領域またはソース領域を形成する能動領域 10A に導通する。

中継電極 QB6 は、絶縁層 LA を貫通する導通孔 HB3 を介して補償トランジスタ Tcmp のゲート層 GTcmp に導通する。

中継電極 QB7 は、絶縁層 LA を貫通する導通孔 HB4 を介して発光制御トランジスタ Tel のゲート層 GTel に導通する。

50

中継電極 Q B 8 は、絶縁膜 L 0 と絶縁層 L A とを貫通する導通孔 H A 7 を介して発光制御トランジスタ T e 1 のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。

【 0 0 4 9 】

図 5 および図 6 から理解されるように、絶縁層 L B は、複数の中継電極 Q B ( Q B 1 , Q B 2 , Q B 3 , Q B 4 , Q B 5 , Q B 6 , Q B 7 , Q B 8 ) が形成された絶縁層 L A の面上に形成される。図 5、図 6 および図 9 から理解される通り、絶縁層 L B の面上には、電源配線 4 1 と、走査線 2 2 と、補償トランジスタ T c m p の制御線 2 7 と、発光制御トランジスタ T e 1 の制御線 2 8 と、複数の中継電極 Q C ( Q C 1 , Q C 2 ) とが形成される。

10

【 0 0 5 0 】

第 4 の導電層としての電源配線 4 1 は、多層配線層内の配線 ( 図示略 ) を介して、高位側の電源電位 V e 1 が供給される実装端子 ( 図示略 ) に導通する。なお、電源配線 4 1 は、表示部 1 0 0 の表示領域 ( 図示略 ) 内に形成される。また、図示を省略するが、表示領域の周辺領域内には別の電源配線が形成される。この電源配線は、多層配線層内の配線 ( 図示略 ) を介して、低位側の電源電位 V c t が供給される実装端子 ( 図示略 ) に導通する。電源配線 4 1 および低位側の電源電位 V c t が供給される電源配線は、例えば銀やアルミニウムを含有する導電材料で例えば 1 0 0 n m 程度の膜厚に形成される。

また、電源配線 4 1 は、図 9 から理解されるように、複数の画素回路 1 1 0 にわたり行方向 ( X 方向 ) に直線状に延在する。つまり、電源配線 4 1 は、平面視において、各色の副画素の駆動トランジスタ T d r と重なるように、行方向 ( X 方向 ) に沿って配置される。

20

電源配線 4 1 は、絶縁層 L B を貫通する導通孔 H C 1 を介して、各色の副画素における駆動トランジスタ T d r のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。

また、電源配線 4 1 は、絶縁層 L C により、後述するデータ転送線 2 6 からは電氣的に絶縁される。

【 0 0 5 1 】

図 6 および図 9 から理解される通り、第 1 の導電層としての走査線 2 2 は、複数の画素回路 1 1 0 にわたり行方向 ( X 方向 ) に直線状に延在して設けられる。走査線 2 2 は、絶縁層 L B を貫通する導通孔 H C 2 を介して、各色の副画素の書込制御トランジスタ T w r のゲート層 G T w r に導通する。走査線 2 2 は、絶縁層 L C により、後述するデータ転送線 2 6 からは電氣的に絶縁される。

30

【 0 0 5 2 】

図 6 および図 9 から理解される通り、補償トランジスタ T c m p の制御線 2 7 は、複数の画素回路 1 1 0 にわたり行方向 ( X 方向 ) に直線状に延在して設けられる。制御線 2 7 は、絶縁層 L B を貫通する導通孔 H C 4 を介して、各色の副画素の補償トランジスタ T c m p のゲート層 G T c m p に導通する。制御線 2 7 は、絶縁層 L C により、後述するデータ転送線 2 6 からは電氣的に絶縁される。

40

【 0 0 5 3 】

図 6 および図 9 から理解される通り、発光制御トランジスタ T e 1 の制御線 2 8 は、複数の画素回路 1 1 0 にわたり行方向 ( X 方向 ) に直線状に延在して設けられる。制御線 2 8 は、絶縁層 L B を貫通する導通孔 H C 5 を介して、各色の副画素の発光制御トランジスタ T e 1 のゲート層 G T e 1 に導通する。制御線 2 8 は、絶縁層 L C により、後述するデータ転送線 2 6 からは電氣的に絶縁される。

【 0 0 5 4 】

図 6 および図 9 から理解される通り、中継電極 Q C 1 は、絶縁層 L B を貫通する導通孔 H C 3 を介して中継電極 Q B 5 に導通する。また、中継電極 Q C 2 は、絶縁層 L B を貫通する導通孔 H C 6 を介して中継電極 Q B 8 に導通する。

【 0 0 5 5 】

50

絶縁層 LC は、電源配線 4 1 と、走査線 2 2 と、補償トランジスタ T c m p の制御線 2 7 と、発光制御トランジスタ T e l の制御線 2 8 と、複数の中継電極 Q C ( Q C 1 , Q C 2 ) とが形成された絶縁層 L B の面上に形成される。図 5、図 6 および図 1 0 から理解される通り、絶縁層 LC の面上には、データ転送線 2 6 と、複数の中継電極 Q D ( Q D 1 , Q D 2 , Q D 3 ) とが形成される。

第 2 の導電層としてのデータ転送線 2 6 は、複数の画素回路にわたり列方向 ( Y 方向 ) に直線状に延在し、絶縁層 L D により、後述する反射層 4 3 B , 4 3 G , 4 3 R からは電氣的に絶縁される。データ転送線 2 6 は、図 1 0 から理解される通り、絶縁層 LC を貫通する導通孔 H D 2 を介して、中継電極 Q C 1 に導通する。つまり、データ転送線 2 6 は、導通孔 H D 2、中継電極 Q C 1、導通孔 H C 3、中継電極 Q B 5、導通孔 H A 3、および導通孔 H A 5 を介して、書込制御トランジスタ T w r と補償トランジスタ T c m p のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。

10

#### 【 0 0 5 6 】

図 5、図 6 および図 1 0 から理解される通り、中継電極 Q D 1 は、絶縁層 LC を貫通する導通孔 H D 1 を介して、B ( 青 ) の表示色の副画素における中継電極 Q C 2 に導通する。したがって、中継電極 Q D 1 は、導通孔 H D 1 と、中継電極 Q C 2 と、導通孔 H C 6 と、中継電極 Q B 8 と、導通孔 H A 7 とを介して、B ( 青 ) の表示色の副画素における発光制御トランジスタ T e l のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。

#### 【 0 0 5 7 】

図 5、図 6 および図 1 0 から理解される通り、中継電極 Q D 2 は、絶縁層 LC を貫通する導通孔 H D 1 を介して、R ( 赤 ) の表示色の副画素における中継電極 Q C 2 に導通する。したがって、中継電極 Q D 1 は、導通孔 H D 1 と、中継電極 Q C 2 と、導通孔 H C 6 と、中継電極 Q B 8 と、導通孔 H A 7 とを介して、R ( 赤 ) の表示色の副画素における発光制御トランジスタ T e l のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。

20

#### 【 0 0 5 8 】

図 5、図 6 および図 1 0 から理解される通り、中継電極 Q D 3 は、絶縁層 LC を貫通する導通孔 H D 1 を介して、G ( 緑 ) の表示色の副画素における中継電極 Q C 2 に導通する。したがって、中継電極 Q D 1 は、導通孔 H D 1 と、中継電極 Q C 2 と、導通孔 H C 6 と、中継電極 Q B 8 と、導通孔 H A 7 とを介して、G ( 緑 ) の表示色の副画素における発光制御トランジスタ T e l のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。

30

#### 【 0 0 5 9 】

絶縁層 L D は、データ転送線 2 6 と、複数の中継電極 Q D ( Q D 1 , Q D 2 , Q D 3 ) とが形成された絶縁層 LC の面上に形成される。図 5、図 6 および図 1 1 から理解される通り、絶縁層 L D の面上には、第 3 の導電層としての反射層 4 3 B , 4 3 G , 4 3 R が形成される。反射層 4 3 B は、B ( 青 ) の表示色の副画素における反射層であり、反射層 4 3 G は、G ( 緑 ) の表示色の副画素における反射層である。また、反射層 4 3 R は、R ( 赤 ) の表示色の副画素における反射層である。

40

反射層 4 3 B は、図 1 1 から理解されるように、平面視において、各色の副画素の駆動トランジスタ T d r と重なるように、行方向 ( X 方向 ) に沿って配置される。したがって、反射層 4 3 B は、平面視において、B ( 青 ) の副画素の駆動トランジスタ T d r、R ( 赤 ) の副画素の駆動トランジスタ T d r、G ( 緑 ) の副画素の駆動トランジスタ T d r、即ち、表示すべきカラー画像の一画素単位を構成する 3 つの駆動トランジスタ T d r と重なるように、行方向 ( X 方向 ) に沿って配置される。

#### 【 0 0 6 0 】

反射層 4 3 B は、絶縁層 L D を貫通する導通孔 H E 1 を介して、中継電極 Q D 1 と導通する。つまり、反射層 4 3 B は、導通孔 H E 1、中継電極 Q D 1、導通孔 H D 1、中継電極 Q C 2、導通孔 H C 6、中継電極 Q B 8、および導通孔 H A 7 を介して、B ( 青 ) の副

50

画素の発光制御トランジスタ $T_{e1}$ のドレイン領域またはソース領域を形成する能動領域10Aに導通する。

なお、図11に示すように、平面視において、反射層43B、43G、43Rの順序で反射層が設けられ、これらの反射層43B、43G、43Rと重なる各色の副画素の複数のトランジスタが、一画素単位の画素における複数のトランジスタとなる。したがって、反射層43Bは、列方向(Y方向)において、一つ前の一画素単位の画素におけるB(青)の副画素の発光制御トランジスタ $T_{e1}$ のドレイン領域またはソース領域を形成する能動領域10Aに導通することになる。

#### 【0061】

反射層43Rは、絶縁層LDを貫通する導通孔HE2を介して、中継電極QD2と導通する。つまり、反射層43Rは、導通孔HE2、中継電極QD2、導通孔HD1、中継電極QC2、導通孔HC6、中継電極QB8、および導通孔HA7を介して、R(赤)の副画素の発光制御トランジスタ $T_{e1}$ のドレイン領域またはソース領域を形成する能動領域10Aに導通する。

10

#### 【0062】

反射層43Gは、絶縁層LDを貫通する導通孔HE3を介して、中継電極QD3と導通する。つまり、反射層43Gは、導通孔HE3、中継電極QD3、導通孔HD1、中継電極QC2、導通孔HC6、中継電極QB8、および導通孔HA7を介して、G(緑)の副画素の発光制御トランジスタ $T_{e1}$ のドレイン領域またはソース領域を形成する能動領域10Aに導通する。

20

#### 【0063】

反射層43B、43G、43Rは、例えば銀やアルミニウムを含有する光反射性の導電材料で例えば100nm程度の膜厚に形成される。反射層43B、43G、43Rは、図11に示すように、平面視において、各色の副画素のトランジスタと重なるように配置される。したがって、外光の侵入が反射層43B、43G、43Rにより防止され、光照射に起因した各トランジスタの電流リークを防止できるという利点がある。

#### 【0064】

また、本実施形態においては、各色の副画素における複数のトランジスタは、列方向(Y方向)に沿って配置されているが、各色の副画素における反射層43B、43G、43Rは、行方向(X方向)に沿って配置されている。したがって、走査線22を各色の副画素の書込制御トランジスタ $T_{wr}$ において共通化しつつ、各色の副画素の表示領域を、行方向(X方向)に横長の形式にすることができる。

30

#### 【0065】

絶縁層LEは、反射層43B、43G、43Rが形成された絶縁層LDの面上に形成される。絶縁層LEの表面には、図5に例示される通り、中継電極QE1が形成される。

中継電極QE1は、絶縁層LEを貫通する導通孔HF1を介して反射層43B、43G、43Rに導通する。中継電極QE1は、画素電極導通部を構成する中継電極の一つであり、図5ないし図11から理解される通り、反射層43B、43G、43R、複数の中継電極、および複数の導通孔を介して、発光制御トランジスタ $T_{e1}$ のドレイン領域またはソース領域を形成する能動領域10Aに導通する。

40

#### 【0066】

図5に例示される通り、中継電極QE1が形成された絶縁層LEの面上には光路調整層60が形成される。光路調整層60は、各画素回路110の共振構造の共振波長(すなわち表示色)を規定する光透過性の膜体である。表示色が同じ画素では、共振構造の共振波長は略同じであり、表示色が異なる画素では、共振構造の共振波長は異なるように設定される。

#### 【0067】

図5、図6および図12に例示される通り、光路調整層60の面上には、各色の副画素毎の第1電極E1が形成される。第1電極E1は、例えばITO(Indium Tin Oxide)等の光透過性の導電材料で形成される。第1電極E1は、図3および図4

50

を参照して前述した通り、発光素子 4 5 の陽極として機能する略矩形状の電極（画素電極）である。第 1 電極 E 1 は、図 5、図 6 および図 1 2 から理解される通り、光路調整層 6 0 に形成された導通孔 H G 1 を介して中継電極 Q E 1 に導通する。したがって、図 5 ないし図 1 2 から理解される通り、第 1 電極 E 1 は、光路調整層 6 0、反射層 4 3 B、4 3 G、4 3 R、複数の中継電極、および複数の導通孔を介して、発光制御トランジスタ T e 1 のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。

【 0 0 6 8 】

第 1 電極 E 1 が形成された光路調整層 6 0 の面上には、図 5、図 6 および図 1 2 に例示される通り、基板 1 0 の全域にわたり画素定義層 6 5 が形成される。画素定義層 6 5 は、例えば珪素化合物（典型的には窒化珪素や酸化珪素）等の絶縁性の無機材料で形成される。図 1 2 から理解される通り、画素定義層 6 5 により、各表示色の副画素における第 1 電極 E 1 に対応する開口部が形成される。

開口部の大きさは、B（青）色の副画素の開口部の大きさが最も大きく、G（緑）色と R（赤）色の副画素の開口部の大きさは同じ大きさになっている。但し、表示色が異なる副画素間では、開口部の大きさを異なるようにしてもよい。

開口部は、列方向（Y 方向）には、B（青）色、G（緑）色、および R（赤）色の副画素の順序で共通のピッチで配列される。また、同一色の副画素の開口部は、行方向（X 方向）にわたり共通のピッチで配列される。

【 0 0 6 9 】

図 5 および図 6 に示すように、第 1 電極 E 1 の上層には、発光機能層 4 6、第 2 電極 E 2、および封止体 4 7 が積層され、以上の各要素が形成された基板 1 0 の表面には封止基板（図示略）が例えば接着剤で接合される。封止基板は、基板 1 0 上の各要素を保護するための光透過性の板状部材（例えばガラス基板）である。なお、封止基板の表面または封止体 4 7 の表面に副画素の画素回路毎にカラーフィルターが形成される。カラーフィルターとしては、B（青）色のカラーフィルター C F B、G（緑）色のカラーフィルター C F G、および R（赤）色のカラーフィルター C F R が用いられる。

【 0 0 7 0 】

以上に説明した通り、本実施形態では、各色の副画素における複数のトランジスタは、列方向（Y 方向）に沿って配置されているので、走査線 2 2 を各色の副画素の書込制御トランジスタ T w r において共通化することが可能となり、一水平走査期間に選択する走査線 2 2 の数を増加させることがない。その結果、一水平走査期間における各走査線 2 2 の選択時間が短くなることを防ぎ、データ転送線 2 6 から第 1 電極 E 1 へデータを確実に書き込むことができる。

【 0 0 7 1 】

また、本実施形態では、各色の副画素における複数のトランジスタを列方向（Y 方向）に沿って配置しつつ、各色の副画素における反射層 4 3 B、4 3 G、4 3 R は、行方向（X 方向）に沿って配置する。したがって、電気光学装置 1 の主光線が大きく傾斜する方向が、行方向（X 方向）となるように撰設計されていた場合であっても、走査線 2 2 の数を増加させることなく、同色の副画素を表示面の行方向（X 方向）に配列することができる。その結果、斜めから表示面を観察しても、行方向（X 方向）に関してはほとんど色ずれが生じない電気光学装置 1 が提供される。

【 0 0 7 2 】

本実施形態では、各色の副画素における反射層 4 3 B、4 3 G、4 3 R が、各色の副画素におけるトランジスタと重なるように、行方向（X 方向）に沿って配置されている。したがって、発光機能層 4 6 からの光がトランジスタに照射されることを防ぐことができ、トランジスタの特性を変化させることがない。特に、最も面積が大きい青色の副画素における反射層 4 3 B が、各色の副画素における駆動トランジスタ T d r に重なるように配置されている。したがって、細かな階調表示に影響を与える駆動トランジスタ T d r に対する発光機能層 4 6 からの光の照射を確実に防ぎ、駆動トランジスタ T d r の特性の変化を防いで、正確な階調表示を可能とする。

10

20

30

40

50

## 【0073】

本実施形態では、青色の副画素における反射層43Bと、各色の副画素におけるトランジスタとの間には、各色の副画素における駆動トランジスタTdrと重なるように行方向(X方向)に沿って配置された電源配線41が設けられている。したがって、発光機能層46からの光は、反射層43Bだけでなく、他の配線よりも比較的な大きな面積の電源配線41によっても遮られ、より一層確実に、駆動トランジスタTdrに照射されることを防ぐことができる。したがって、細かな階調表示に影響を与える駆動トランジスタTdrに対する発光機能層46からの光の照射をより一層確実に防ぎ、駆動トランジスタTdrの特性の変化を防いで、正確な階調表示を可能とする。

## 【0074】

また、本実施形態では、各色の副画素における反射層43B, 43G, 43Rと、各色の副画素における発光制御トランジスタTelとを接続する中継電極QD1, QD2, QD3は、電源配線41が形成された層と、反射層43B, 43G, 43Rが形成された層の間の層に形成されている。したがって、大きな電流が流れる中継電極QD1, QD2, QD3からのノイズが、電源配線41によって遮られ、駆動トランジスタTdrへのノイズの影響を抑えることができる。

## 【0075】

本実施形態では、反射層43Bの面積と、反射層43G, 43Rの面積とは異なっている。反射層43Bの面積が最も大きく、反射層43G, 43Rの面積は互いに同じで、反射層43Bの面積よりも小さくなっている。つまり、反射層43B, 43G, 43Rのうち、少なくとも2つの反射層の面積が互いに異なるように設定されている。そして、各色の副画素における反射層43B, 43G, 43Rと、各色の副画素における発光制御トランジスタTelとを接続する中継電極QD1, QD3, QD2は、最も面積が小さい反射層43G, 43Rの下層に形成される。したがって、中継電極QD1, QD3, QD2の長さを短くすることができる。その結果、大きな電流が流れる中継電極QD1, QD3, QD2からのノイズを減少させ、当該ノイズによる駆動トランジスタTdrへの影響を低く抑えることができる。

## 【0076】

また、本実施形態では、中継電極QD1, QD2, QD3と、発光制御トランジスタTelとを接続する接続部である導通孔HD1は、平面視において、最も小さい反射層である反射層43G, 43Rの近くの下層に位置している。この構成によっても、中継電極QD1, QD2, QD3の長さを短くすることができる。その結果、大きな電流が流れる中継電極QD1, QD2, QD3からのノイズを減少させ、当該ノイズによる駆動トランジスタTdrへの影響を低く抑えることができる。

## 【0077】

さらに、中継電極QD1, QD2, QD3は、データ転送線26と同層に形成されており、行方向において隣り合う一のデータ転送線26と、他のデータ転送線26の間に位置している。したがって、データ転送線26と中継電極QD1, QD2, QD3との間に寄生容量が形成される。寄生容量を低減するため、中継電極QD1, QD2, QD3は、隣り合う一のデータ転送線26と、他のデータ転送線26の略中央に位置することが好ましい。その結果、データ転送線26へのデータの書き込み時間、および、データ転送線26から第1電極E1のデータの書き込み時間を短縮することができる。

## 【0078】

なお、上述した実施形態においては、図10および図11から理解されるように、中継電極QD1, QD2, QD3と、発光制御トランジスタTelとを接続する接続部である導通孔HD1の位置は、反射層43Rの行方向の中心線からずれた位置に配置されている。

## 【0079】

しかし、本発明は、このような構成に限定されるものではなく、例えば、図13および図14に示すように、中継電極QD1, QD2, QD3と、発光制御トランジスタTe

10

20

30

40

50

1とを接続する接続部である導通孔H D 1の位置を、反射層4 3 Rの行方向の中心線上に配置してもよい。

図1 3は図1 0に対応する図であり、図1 4は図1 1に対応する図である。図1 3および図1 4から理解されるように、中継電極Q D 1, Q D 2, Q D 3と、発光制御トランジスタT e lとを接続する接続部である導通孔H D 1の位置は、反射層4 3 Rの行方向の中心線I I I - I I I '上に配置されている。このようにすることにより、中継電極Q D 1と中継電極Q D 3の長さを等しくすることができる。その結果、各副画素におけるバラツキを低く抑えることができる。また、中継電極Q D 1と中継電極Q D 3の長さを最も短くすることができるので、大きな電流が流れる中継電極Q D 1, Q D 2, Q D 3からのノイズを減少させ、当該ノイズによる駆動トランジスタT d rへの影響を低く抑えることができる。

10

【0 0 8 0】

<第2実施形態>

次に、本発明の第2実施形態について、図1 5ないし図2 0を参照しつつ説明する。図1 5ないし図2 0は、それぞれ第1実施形態の図7ないし図1 2に対応する図である。第1実施形態との共通箇所については、同一符号を付して説明を省略する。

【0 0 8 1】

第1実施形態においては、図7に示すように、列方向(Y方向)に沿って、駆動トランジスタT d r、書込制御トランジスタT w r、補償トランジスタT c m p、および発光制御トランジスタT e lの順序で各副画素のトランジスタを配置した構成について説明した。

20

【0 0 8 2】

しかし、第2実施形態においては、図1 5に示すように、列方向(Y方向)に沿って、発光制御トランジスタT e l、駆動トランジスタT d r、書込制御トランジスタT w r、および補償トランジスタT c m pの順序で各副画素のトランジスタを配置する。

【0 0 8 3】

また、第1実施形態においては、図1 1に示すように、列方向(Y方向)に沿って、青色の副画素の反射層4 3 B、緑色の副画素の反射層4 3 G、および赤色の副画素の反射層4 3 Rの順序で各反射層を配置した。しかし、本実施形態においては、図1 9に示すように、列方向(Y方向)に沿って、緑色の副画素の反射層4 3 G、青色の副画素の反射層4 3 B、および赤色の副画素の反射層4 3 Rの順序で各反射層を配置した。

30

【0 0 8 4】

図1 5ないし図2 0から理解されるように、本実施形態においても、各色の副画素における複数のトランジスタは、列方向(Y方向)に沿って配置されている。したがって、走査線2 2を各色の副画素の書込制御トランジスタT w rにおいて共通化することが可能となり、一水平走査期間に選択する走査線2 2の数を増加させることがない。その結果、一水平走査期間における各走査線2 2の選択時間が短くなることを防ぎ、データ転送線2 6から第1電極E 1へデータを確実に書き込むことができる。

【0 0 8 5】

また、本実施形態においても、各色の副画素における複数のトランジスタを列方向(Y方向)に沿って配置しつつ、各色の副画素における反射層4 3 G, 4 3 B, 4 3 Rは、行方向(X方向)に沿って配置する。したがって、電気光学装置1の主光線が大きく傾斜する方向が、行方向(X方向)となるように撮設計されていた場合であっても、走査線2 2の数を増加させることなく、同色の副画素を表示面の行方向(X方向)に配列することができる。その結果、斜めから表示面を観察しても、行方向(X方向)に関してはほとんど色ずれが生じない電気光学装置1が提供される。

40

【0 0 8 6】

さらに、本実施形態においても、各色の副画素における反射層4 3 B, 4 3 G, 4 3 Rが、各色の副画素におけるトランジスタと重なるように、行方向(X方向)に沿って配

50

置されている。したがって、発光機能層 4 6 からの光がトランジスターに照射されることを防ぐことができ、トランジスターの特性を変化させることがない。特に、最も面積が大きい青色の副画素における反射層 4 3 B が、各色の副画素における駆動トランジスター T d r に重なるように配置されている。したがって、細かな階調表示に影響を与える駆動トランジスター T d r に対する発光機能層 4 6 からの光の照射を確実に防ぎ、駆動トランジスター T d r の特性の変化を防いで、正確な階調表示を可能とする。

なお、本実施形態においては、各色の副画素における反射層 4 3 B , 4 3 G , 4 3 R の面積は異なっている。青色の副画素における反射層 4 3 B の面積が最も大きく、赤色の副画素における反射層 4 3 R の面積は、反射層 4 3 B の面積よりも小さくなっている。そして、緑色の副画素における反射層 4 3 G の面積が最も小さくなっている。

10

#### 【 0 0 8 7 】

また、本実施形態においても、青色の副画素における反射層 4 3 B と、各色の副画素におけるトランジスターとの間には、各色の副画素における駆動トランジスター T d r と重なるように行方向 ( X 方向 ) に沿って配置された電源配線 4 1 が設けられている。したがって、発光機能層 4 6 からの光は、反射層 4 3 B だけでなく、他の配線よりも比較的な大きな面積の電源配線 4 1 によっても遮られ、より一層確実に、駆動トランジスター T d r に照射されることを防ぐことができる。したがって、細かな階調表示に影響を与える駆動トランジスター T d r に対する発光機能層 4 6 からの光の照射をより一層確実に防ぎ、駆動トランジスター T d r の特性の変化を防いで、正確な階調表示を可能とする。

20

#### 【 0 0 8 8 】

図 1 8 および図 1 9 から理解されるように、本実施形態においても、中継電極 Q D 1 , Q D 2 , Q D 3 は、電源配線 4 1 が形成された層と、反射層 4 3 G , 4 3 B , 4 3 R が形成された層の間の層に形成されている。したがって、大きな電流が流れる中継電極 Q D 1 , Q D 2 , Q D 3 からのノイズが、電源配線 4 1 によって遮られ、駆動トランジスター T d r へのノイズの影響を抑えることができる。

#### 【 0 0 8 9 】

図 1 9 から理解されるように、本実施形態においては、中継電極 Q D 1 , Q D 2 , Q D 3 と、発光制御トランジスター T e 1 とを接続する接続部である導通孔 H D 1 は、平面視において、最も面積小さい反射層である反射層 4 3 G の近くの下層に位置している。この構成によっても、中継電極 Q D 1 , Q D 2 , Q D 3 の長さを短くすることができる。その結果、大きな電流が流れる中継電極 Q D 1 , Q D 2 , Q D 3 からのノイズを減少させ、当該ノイズによる駆動トランジスター T d r への影響を低く抑えることができる。

30

また、本実施形態においては、図 1 9 から理解されるように、中継電極 Q D 1 , Q D 2 , Q D 3 と、発光制御トランジスター T e 1 とを接続する接続部である導通孔 H D 1 は、列方向において隣り合う反射層 4 3 G と反射層 4 3 B との間の位置に設けられている。したがって、図 1 8 に示すように、少なくとも中継電極 Q D 1 , Q D 3 の長さを均等化することができる。その結果、少なくとも隣り合う副画素間においては、中継電極の長さの違いによるバラツキを抑えることができる。

#### 【 0 0 9 0 】

本実施形態においては、列方向 ( Y 方向に ) に沿って、発光制御トランジスター T e 1 の次に駆動トランジスター T d r を配置している。したがって、中継電極 Q D 1 , Q D 2 , Q D 3 と、発光制御トランジスター T e 1 とを接続する接続部である導通孔 H D 1 の位置は、列方向 ( Y 方向に ) に沿って配置される複数のトランジスターの列方向 ( Y 方向に ) における端部以外の箇所に位置している。この構成が第 1 実施形態とは異なっている。このように構成することにより、画素コンタクト部となる導通孔 H D 1 の位置を、反射層 4 3 G , 4 3 B , 4 3 R の配置と合わせやすくなる。その結果、同一の一画素単位内において、反射層 4 3 G , 4 3 B , 4 3 R によって、駆動トランジスター T d r に対する発光機能層 4 6 からの光の照射を防ぐことができる。

40

#### 【 0 0 9 1 】

図 1 8 から理解されるように、本実施形態においても、中継電極 Q D 1 , Q D 2 , Q D

50

3は、データ転送線26と同層に形成されており、行方向において隣り合う一のデータ転送線26と、他のデータ転送線26の間に位置している。したがって、データ転送線26と中継電極QD1, QD2, QD3との間に寄生容量が形成される。寄生容量を低減するため、中継電極QD1, QD2, QD3は、隣り合う一のデータ転送線26と、他のデータ転送線26の略中央に位置することが好ましい。その結果、データ転送線26へのデータの書き込み時間、および、データ転送線26から第1電極E1のデータの書き込み時間を短縮することができる。

#### 【0092】

<第3実施形態>

次に、本発明の第3実施形態について、図21ないし図28を参照しつつ説明する。本実施形態においては、各副画素のトランジスタは、駆動トランジスタTdr、発光制御トランジスタTel、および書込制御トランジスタTwrの3つのトランジスタで構成されている。

10

#### 【0093】

図21ないし図26は、本実施形態の電気光学装置1における基板10上に形成される各要素を説明するための平面図である。図27は、図26におけるIV-IV'線を含む断面に対応した断面図である。図28は、図26におけるV-V'線を含む断面に対応した断面図である。なお、図21ないし図26は平面図であるが、各要素の視覚的な把握を容易化する観点から、図27および図28と共通する各要素に図27および図28と同様様のハッチングが便宜的に付加されている。

20

なお、図21ないし図26において、点線で示す長方形は、各副画素の反射層の位置を表している。

#### 【0094】

本実施形態は、図21から理解されるように、各副画素の駆動トランジスタTdr、発光制御トランジスタTel、および書込制御トランジスタTwrのチャンネル長方向が列方向(Y方向)であり、発光制御トランジスタTelと書込制御トランジスタTwrは、一直線状に並んで配置されている。

各副画素の駆動トランジスタTdrに対して、発光制御トランジスタTelおよび書込制御トランジスタTwrは、行方向(X方向)に配置されている。しかし、G(緑)、R(赤)、B(青)の各副画素単位で見た場合には、本実施形態においても、副画素における複数のトランジスタは、列方向(Y方向)に沿って配置されている。

30

また、本実施形態においては、各トランジスタのゲート層GTdr, GTwr, GTelと、制御線等との接続部が、チャンネル上の位置ではなく、行方向(X方向)にずれた位置に設けられている。

#### 【0095】

図21、図27および図28から理解される通り、珪素等の半導体材料で形成された基板10の表面には、画素回路110の各トランジスタ(Tdr, Twr, Tel)の能動領域10A(ソース/ドレイン領域)が形成される。能動領域10Aにはイオンが注入される。画素回路110の各トランジスタ(Tdr, Twr, Tel)のアクティブ層はソース領域とドレイン領域との間に存在し、能動領域10Aとは別種類のイオンが注入されるが、便宜的に能動領域10Aと一体に記載している。図21、図27および図28から理解される通り、能動領域10Aが形成された基板10の表面は絶縁膜L0(ゲート絶縁膜)で被覆され、各トランジスタのゲート層GT(GTdr, GTwr, GTel)が絶縁膜L0の面上に形成される。各トランジスタのゲート層GTは、絶縁膜L0を挟んでアクティブ層に対向する。

40

#### 【0096】

図27および図28から理解される通り、各トランジスタのゲート層GTが形成された絶縁膜L0の面上には、複数の絶縁層L(LA~LF)と複数の導電層(配線層)とを交互に積層した多層配線層が形成される。各絶縁層Lは、例えば珪素化合物(典型的には窒化珪素や酸化珪素)等の絶縁性の無機材料で形成される。なお、以下の説明では、導電

50

層（単層または複数層）の選択的な除去により複数の要素が同一工程で一括的に形成される関係を「同層から形成される」と表記する。

【0097】

絶縁層L Aは、各トランジスタのゲート層G Tが形成された絶縁膜L 0の面上に形成される。図2 1、図2 7、および図2 8から理解される通り、絶縁層L Aの面上には、発光制御トランジスタT e 1の制御線2 8、走査線2 2、および複数の中継電極Q B（Q B 1 0，Q B 1 1，Q B 1 2，Q B 1 3，Q B 1 4）が同層から形成される。

【0098】

図2 2、図2 7および図2 8から理解される通り、第1の導電層としての走査線2 2は、複数の画素回路1 1 0にわたり行方向（X方向）に直線状に延在して設けられる。走査線2 2は、絶縁層L Aを貫通する導通孔H B 1 2を介して、各色の副画素の書込制御トランジスタT w rのゲート層G T w rに導通する。走査線2 2は、絶縁層L Bにより、後述するデータ転送線2 6からは電氣的に絶縁される。

10

【0099】

図2 2、図2 7および図2 8から理解される通り、発光制御トランジスタT e 1の制御線2 8は、複数の画素回路1 1 0にわたり行方向（X方向）に直線状に延在して設けられる。制御線2 8は、絶縁層L Aを貫通する導通孔H B 1 1を介して、各色の副画素の発光制御トランジスタT e 1のゲート層G T e 1に導通する。制御線2 8は、絶縁層L Bにより、後述するデータ転送線2 6からは電氣的に絶縁される。

20

【0100】

図2 2、図2 7および図2 8から理解される通り、中継電極Q B 1 0は、絶縁膜L 0と絶縁層L Aとを貫通する導通孔H A 1 1を介して駆動トランジスタT d rのドレイン領域またはソース領域を形成する能動領域1 0 Aに導通する。

また、中継電極Q B 1 0は、絶縁膜L 0と絶縁層L Aとを貫通する導通孔H A 1 2を介して発光制御トランジスタT e 1のドレイン領域またはソース領域を形成する能動領域1 0 Aに導通する。

中継電極Q B 1 1は、絶縁層L Aを貫通する導通孔H B 1 0を介して駆動トランジスタT d rのゲート層G T d rに導通する。また、中継電極Q B 1 1は、絶縁層L Aと絶縁膜L 0とを貫通する導通孔H A 1 4を介して書込制御トランジスタT w rのソース領域またはドレイン領域を形成する能動領域1 0 Aに導通する。

30

中継電極Q B 1 2は、絶縁膜L 0と絶縁層L Aとを貫通する導通孔H A 1 0を介して駆動トランジスタT d rのドレイン領域またはソース領域を形成する能動領域1 0 Aに導通する。

中継電極Q B 1 3は、絶縁膜L 0と絶縁層L Aとを貫通する導通孔H A 1 3を介して駆動トランジスタT d rのドレイン領域またはソース領域を形成する能動領域1 0 Aに導通する。

中継電極Q B 1 4は、絶縁膜L 0と絶縁層L Aとを貫通する導通孔H A 1 5を介して書込制御トランジスタT w rのドレイン領域またはソース領域を形成する能動領域1 0 Aに導通する。

【0101】

図2 3、図2 7および図2 8から理解されるように、絶縁層L Bは、制御線2 8、走査線2 2、および複数の中継電極Q B（Q B 1 0，Q B 1 1，Q B 1 2，Q B 1 3，Q B 1 4）が形成された絶縁層L Aの面上に形成される。絶縁層L Bの面上には、データ転送線2 6と、複数の中継電極Q C（Q C 1 0，Q C 1 1，Q C 1 2）とが形成される。

40

【0102】

第2の導電層としてのデータ転送線2 6は、複数の画素回路にわたり列方向（Y方向）に直線状に延在し、絶縁層L Cにより、後述する反射層4 3 B，4 3 G，4 3 Rからは電氣的に絶縁される。データ転送線2 6は、図2 3から理解される通り、データ転送線2 6に対して行方向（X方向）に延在する中継電極Q C 1 2と一体に形成されている。中継電極Q C 1 2は、絶縁層L Bを貫通する導通孔H C 1 2を介して、書込制御トランジスタ

50

Twrのソース領域またはドレイン領域を形成する能動領域10Aに導通する。

【0103】

図23、図27および図28から理解される通り、中継電極QC10は、絶縁層LBを貫通する導通孔HC10を介して中継電極QB12に導通する。中継電極QC11は、絶縁層LBを貫通する導通孔HC11を介して中継電極QB13に導通する。

【0104】

絶縁層LCは、データ転送線26と、複数の中継電極QC(QC10, QC11, QC12)とが形成された絶縁層LBの面上に形成される。図24、図27および図28から理解される通り、絶縁層LCの面上には、第4の導電層としての電源配線41と、中継電極QD10が形成される。

【0105】

第4の導電層としての電源配線41は、多層配線層内の配線(図示略)を介して、高位側の電源電位V<sub>e1</sub>が供給される実装端子(図示略)に導通する。なお、電源配線41は、表示部100の表示領域(図示略)内に形成される。また、図示を省略するが、表示領域の周辺領域内には別の電源配線が形成される。この電源配線は、多層配線層内の配線(図示略)を介して、低位側の電源電位V<sub>ct</sub>が供給される実装端子(図示略)に導通する。電源配線41および低位側の電源電位V<sub>ct</sub>が供給される電源配線は、例えば銀やアルミニウムを含有する導電材料で例えば100nm程度の膜厚に形成される。

【0106】

また、電源配線41は、図24から理解されるように、中継電極QD10が形成された部分を除き、全面に形成されている。つまり、電源配線41は、平面視において、R(赤)色、G(緑)色、およびB(青)色の副画素の駆動トランジスタT<sub>dr</sub>、書込制御トランジスタT<sub>wr</sub>、および発光制御トランジスタT<sub>e1</sub>と重なるように、副画素ごとに列方向(Y方向)に沿って配置される。第1実施形態および第2実施形態においては、電源配線41が各色の副画素の駆動トランジスタT<sub>dr</sub>と重なるように配置されていた。しかし、本実施形態では、電源配線41は、各色の副画素の全てのトランジスタと重なるように配置されている。

【0107】

電源配線41は、絶縁層LCを貫通する導通孔HD10を介して、各色の副画素における駆動トランジスタT<sub>dr</sub>のドレイン領域またはソース領域を形成する能動領域10Aに導通する。

電源配線41は、絶縁層LCにより、データ転送線26からは電氣的に絶縁される。

【0108】

電源配線41には、図24に示すように、中心部付近に開口部が形成されており、この開口部内に中継電極QD10が形成される。中継電極QD10は、絶縁層LCを貫通する導通孔HD11を介して中継電極QC11に導通する。

【0109】

絶縁層LDは、電源配線41と、中継電極QD10が形成された絶縁層LCの面上に形成される。図25、図27および図28から理解される通り、絶縁層LDの面上には、第5の導電層としての中継電極QE10, QE11, QE12が形成される。

【0110】

図25、図27および図28から理解される通り、中継電極QE10は、絶縁層LDを貫通する導通孔HE10を介して、R(赤)の表示色の副画素における中継電極QD10に導通する。したがって、中継電極QE10は、導通孔HE10と、中継電極QD10と、導通孔HD11と、中継電極QC11と、導通孔HC11と、中継電極QB13と、導通孔HA13とを介して、R(赤)の表示色の副画素における発光制御トランジスタT<sub>e1</sub>のドレイン領域またはソース領域に導通する。

【0111】

図25、図27および図28から理解される通り、中継電極QE11は、絶縁層LDを貫通する導通孔HE10を介して、G(緑)の表示色の副画素における中継電極QD10

10

20

30

40

50

に導通する。したがって、中継電極 Q E 1 1 は、導通孔 H E 1 0 と、中継電極 Q D 1 0 と、導通孔 H D 1 1 と、中継電極 Q C 1 1 と、導通孔 H C 1 1 と、中継電極 Q B 1 3 と、導通孔 H A 1 3 とを介して、G ( 緑 ) の表示色の副画素における発光制御トランジスタ T e 1 のドレイン領域またはソース領域に導通する。

【 0 1 1 2 】

図 2 5、図 2 7 および図 2 8 から理解される通り、中継電極 Q E 1 2 は、絶縁層 L D を貫通する導通孔 H E 1 0 を介して、B ( 青 ) の表示色の副画素における中継電極 Q D 1 0 に導通する。したがって、中継電極 Q E 1 2 は、導通孔 H E 1 0 と、中継電極 Q D 1 0 と、導通孔 H D 1 1 と、中継電極 Q C 1 1 と、導通孔 H C 1 1 と、中継電極 Q B 1 3 と、導通孔 H A 1 3 とを介して、B ( 青 ) の表示色の副画素における発光制御トランジスタ T e 1 のドレイン領域またはソース領域に導通する。

10

【 0 1 1 3 】

絶縁層 L E は、第 5 の導電層としての複数の中継電極 Q E 1 0 , Q E 1 1 , Q E 1 2 が形成された絶縁層 L D の面上に形成される。図 2 6 ないし図 2 8 から理解される通り、絶縁層 L E の面上には、第 3 の導電層としての反射層 4 3 B , 4 3 G , 4 3 R が形成される。反射層 4 3 B は、B ( 青 ) の表示色の副画素における反射層であり、反射層 4 3 G は、G ( 緑 ) の表示色の副画素における反射層である。また、反射層 4 3 R は、R ( 赤 ) の表示色の副画素における反射層である。

図 2 6 から理解されるように、反射層 4 3 B は、平面視において、各色の副画素の駆動トランジスタ T d r の少なくともドレイン領域と重なるように、行方向 ( X 方向 ) に沿って配置される。

20

反射層 4 3 G は、平面視において、各色の副画素の駆動トランジスタ T d r のゲート層 G T d r と重なるように、行方向 ( X 方向 ) に沿って配置される。

反射層 4 3 R は、平面視において、各色の副画素の駆動トランジスタ T d r の少なくともドレイン領域と重なるように、行方向 ( X 方向 ) に沿って配置される。

【 0 1 1 4 】

反射層 4 3 B は、絶縁層 L E を貫通する導通孔 H F 1 2 を介して、中継電極 Q E 1 2 と導通する。つまり、反射層 4 3 B は、複数の導通孔と複数の中継電極を介して、B ( 青 ) の表示色の副画素における発光制御トランジスタ T e 1 のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。複数の導通孔とは、導通孔 H F 1 2、導通孔 H E 1 0、導通孔 H D 1 1、導通孔 H C 1 1、および導通孔 H A 1 3 である。また、複数の中継電極とは、中継電極 Q E 1 2、中継電極 Q D 1 0、中継電極 Q C 1 1、および中継電極 Q B 1 3 である。

30

【 0 1 1 5 】

反射層 4 3 G は、絶縁層 L E を貫通する導通孔 H F 1 1 を介して、中継電極 Q E 1 1 と導通する。つまり、反射層 4 3 G は、複数の導通孔と複数の中継電極を介して、G ( 緑 ) の表示色の副画素における発光制御トランジスタ T e 1 のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。複数の導通孔とは、導通孔 H F 1 1、導通孔 H E 1 0、導通孔 H D 1 1、導通孔 H C 1 1、および導通孔 H A 1 3 である。また、複数の中継電極とは、中継電極 Q E 1 1、中継電極 Q D 1 0、中継電極 Q C 1 1、および中継電極 Q B 1 3 である。

40

【 0 1 1 6 】

反射層 4 3 R は、絶縁層 L E を貫通する導通孔 H F 1 0 を介して、中継電極 Q E 1 0 と導通する。つまり、反射層 4 3 R は、複数の導通孔と複数の中継電極を介して、R ( 赤 ) の表示色の副画素における発光制御トランジスタ T e 1 のドレイン領域またはソース領域を形成する能動領域 1 0 A に導通する。複数の導通孔とは、導通孔 H F 1 0、導通孔 H E 1 0、導通孔 H D 1 1、導通孔 H C 1 1、および導通孔 H A 1 3 である。また、複数の中継電極とは、中継電極 Q E 1 0、中継電極 Q D 1 0、中継電極 Q C 1 1、および中継電極 Q B 1 3 である。

【 0 1 1 7 】

50

なお、図 2 6 に示すように、平面視において、反射層 4 3 B、4 3 G、4 3 R の順序で反射層が設けられ、これらの反射層 4 3 B、4 3 G、4 3 R と重なる各色の副画素の複数のトランジスタが、一画素単位の画素における複数のトランジスタとなる。

【0118】

反射層 4 3 B、4 3 G、4 3 R は、例えば銀やアルミニウムを含有する光反射性の導電材料で例えば 100 nm 程度の膜厚に形成される。反射層 4 3 B、4 3 G、4 3 R は、図 2 6 に示すように、平面視において、各色の副画素のトランジスタと重なるように配置される。したがって、外光の侵入が反射層 4 3 B、4 3 G、4 3 R により防止され、光照射に起因した各トランジスタの電流リークを防止できるという利点がある。

【0119】

また、本実施形態においては、各色の副画素における複数のトランジスタは、列方向（Y 方向）に沿って配置されているが、各色の副画素における反射層 4 3 B、4 3 G、4 3 R は、行方向（X 方向）に沿って配置されている。したがって、走査線 2 2 を各色の副画素の書込制御トランジスタ  $T_{wr}$  において共通化しつつ、各色の副画素の表示領域を、行方向（X 方向）に横長の形式にすることができる。

【0120】

本実施形態における反射層の面積は、反射層 4 3 B と反射層 4 3 R の面積が同じであり、反射層 4 3 R の面積が最も小さく設定されている。

【0121】

絶縁層 LF は、反射層 4 3 B、4 3 G、4 3 R が形成された絶縁層 LE の面上に形成される。絶縁層 LF の表面には平坦化処理が実行される。平坦化処理には、化学機械研磨（CMP：Chemical Mechanical Polishing）等の公知の表面処理技術が任意に採用される。平坦化処理で高度に平坦化された絶縁層 LF の表面には、図 2 7 に例示される通り、中継電極 QF10 が形成される。

中継電極 QF10 は、絶縁層 LF を貫通する導通孔 HG10 を介して反射層 4 3 B、4 3 G、4 3 R に導通する。中継電極 QF10 は、画素電極導通部を構成する中継電極の一つであり、図 2 1 ないし図 2 8 から理解される通り、反射層 4 3 B、4 3 G、4 3 R、複数の中継電極、および複数の導通孔を介して、発光制御トランジスタ  $T_{el}$  のドレイン領域またはソース領域を形成する能動領域 10A に導通する。

【0122】

図 2 7 に例示される通り、中継電極 QF10 が形成された絶縁層 LF の面上には光路調整層 60 が形成される。光路調整層 60 は、各画素回路 110 の共振構造の共振波長（すなわち表示色）を規定する光透過性の膜体である。表示色が同じ画素では、共振構造の共振波長は略同じであり、表示色が異なる画素では、共振構造の共振波長は異なるように設定される。本実施形態では、図 2 8 に示すように、R（赤）の表示色の副画素では光路調整層 60 が 3 層に形成されている。また、G（緑）の表示色の副画素では光路調整層 60 が 2 層に形成されている。そして、B（青）の表示色の副画素では光路調整層 60 が 1 層に形成されている。

【0123】

図 2 7 および図 2 8 に例示される通り、光路調整層 60 の面上には、各色の副画素毎の第 1 電極 E1 が形成される。第 1 電極 E1 は、例えば ITO（Indium Tin Oxide）等の光透過性の導電材料で形成される。第 1 電極 E1 は、図 3 および図 4 を参照して前述した通り、発光素子 45 の陽極として機能する略矩形状の電極（画素電極）である。第 1 電極 E1 は、図 2 7 から理解される通り、光路調整層 60 に形成された導通孔 HH10 を介して中継電極 QF10 に導通する。したがって、第 1 電極 E1 は、光路調整層 60、反射層 4 3 B、4 3 G、4 3 R、複数の中継電極、および複数の導通孔を介して、発光制御トランジスタ  $T_{el}$  のドレイン領域またはソース領域に導通する。

【0124】

第 1 電極 E1 が形成された光路調整層 60 の面上には、図 2 7 および図 2 8 に例示される通り、基板 10 の全域にわたり画素定義層 65 が形成される。画素定義層 65 は、例え

10

20

30

40

50

ば珪素化合物（典型的には窒化珪素や酸化珪素）等の絶縁性の無機材料で形成される。図示を省略するが、画素定義層 65 により、各表示色の副画素における第 1 電極 E1 に対応する開口部が形成される。

開口部の大きさは、B（青）色の副画素と R（赤）の副画素の開口部の大きさが同じで、G（緑）色と R（赤）色の副画素の開口部が最も小さくなっている。但し、表示色が異なる副画素間では、開口部の大きさを異なるようにしてもよい。

開口部は、列方向（Y 方向）には、B（青）色、G（緑）色、および R（赤）色の副画素の順序で共通のピッチで配列される。また、同一色の副画素の開口部は、行方向（X 方向）ににわたり共通のピッチで配列される。

#### 【0125】

図 27 および図 28 に示すように、第 1 電極 E1 の上層には、発光機能層 46、第 2 電極 E2、および封止体 47 が積層され、以上の各要素が形成された基板 10 の表面には封止基板（図示略）が例えば接着剤で接合される。封止基板は、基板 10 上の各要素を保護するための光透過性の板状部材（例えばガラス基板）である。なお、封止基板の表面または封止体 47 の表面に副画素の画素回路毎にカラーフィルターが形成される。カラーフィルターとしては、B（青）色のカラーフィルター CFB、G（緑）色のカラーフィルター CFG、および R（赤）色のカラーフィルター CFR が用いられる。

#### 【0126】

以上に説明した通り、本実施形態では、各色の副画素における複数のトランジスタは、列方向（Y 方向）に沿って配置されているので、走査線 22 を各色の副画素の書込制御トランジスタ  $T_{wr}$  において共通化することが可能となり、一水平走査期間に選択する走査線 22 の数を増加させることがない。その結果、一水平走査期間における各走査線 22 の選択時間が短くなることを防ぎ、データ転送線 26 から第 1 電極 E1 へデータを確実に書き込むことができる。

#### 【0127】

また、本実施形態では、各色の副画素における複数のトランジスタを列方向（Y 方向）に沿って配置しつつ、各色の副画素における反射層 43B、43G、43R は、行方向（X 方向）に沿って配置する。したがって、電気光学装置 1 の主光線が大きく傾斜する方向が、行方向（X 方向）となるように設計されていた場合であっても、走査線 22 の数を増加させることなく、同色の副画素を表示面の行方向（X 方向）に配列することができる。その結果、斜めから表示面を観察しても、行方向（X 方向）に関してはほとんど色ずれが生じない電気光学装置 1 が提供される。

#### 【0128】

本実施形態では、各色の副画素における反射層 43B、43G、43R が、各色の副画素におけるトランジスタと重なるように、行方向（X 方向）に沿って配置されている。したがって、発光機能層 46 からの光がトランジスタに照射されることを防ぐことができ、トランジスタの特性を変化させることがない。特に、最も面積が大きい青色の副画素における反射層 43B が、各色の副画素における駆動トランジスタ  $T_{dr}$  の少なくともドレイン領域に重なるように配置されている。また、青色の副画素の反射層 43B と同じ面積の赤色の副画素における反射層 43R が、各色の副画素における駆動トランジスタ  $T_{dr}$  の少なくともドレイン領域に重なるように配置されている。さらに、最も面積の小さい緑色の副画素における反射層 43G が、各色の副画素における駆動トランジスタ  $T_{dr}$  のゲート層  $G_{Tdr}$  に重なるように配置されている。したがって、細かな階調表示に影響を与える駆動トランジスタ  $T_{dr}$  に対する発光機能層 46 からの光の照射を確実に防ぎ、駆動トランジスタ  $T_{dr}$  の特性の変化を防いで、正確な階調表示を可能とする。

また、列方向において反射層 43B と反射層 43G と間、および、列方向において反射層 43G と反射層 43R と間には間隙が存在するが、これらの間隙は、駆動トランジスタ  $T_{dr}$  の能動領域 10A の上ではなく、ゲート層  $G_{Tdr}$  の上に位置するように配置されている。したがって、仮に、これらの間隙から光が漏れた場合であっても、駆動トラン

10

20

30

40

50

ジスター T d r の能動領域 1 0 A には直接影響を与えないので、駆動トランジスター T d r の特性の変化を防いで、正確な階調表示を可能とする。

【 0 1 2 9 】

本実施形態では、各色の副画素における反射層 4 3 B , 4 3 G , 4 3 R と、各色の副画素における複数のトランジスターとの間には、各色の副画素における複数トランジスターと重なるように列方向 ( Y 方向 ) に沿って配置された電源配線 4 1 R , 4 1 G , 4 1 B が設けられている。したがって、発光機能層 4 6 からの光は、反射層 4 3 B , 4 3 G , 4 3 R だけでなく、電源配線 4 1 R , 4 1 G , 4 1 B によって全面的に遮られ、より一層確実に、駆動トランジスター T d r に照射されることを防ぐことができる。したがって、細かな階調表示に影響を与える駆動トランジスター T d r に対する発光機能層 4 6 からの光の照射をより一層確実に防ぎ、駆動トランジスター T d r の特性の変化を防いで、正確な階調表示を可能とする。

10

【 0 1 3 0 】

また、本実施形態では、各色の副画素における反射層 4 3 B , 4 3 G , 4 3 R と、各色の副画素における発光制御トランジスター T e l とを接続する中継電極 Q D 1 , Q D 2 , Q D 3 は、電源配線 4 1 が形成された層と、反射層 4 3 B , 4 3 G , 4 3 R が形成された層の間の層に形成されている。したがって、大きな電流が流れる中継電極 Q D 1 , Q D 2 , Q D 3 からのノイズが、電源配線 4 1 によって遮られ、駆動トランジスター T d r へのノイズの影響を抑えることができる。

20

【 0 1 3 1 】

本実施形態では、反射層 4 3 B の面積と、反射層 4 3 G , 4 3 R の面積とは異なっている。反射層 4 3 B と反射層 4 3 R の面積が最も大きく、反射層 4 3 G の面積が最も小さくなっている。つまり、反射層 4 3 B , 4 3 G , 4 3 R のうち、少なくとも 2 つの反射層の面積が互いに異なるように設定されている。そして、各色の副画素における反射層 4 3 B , 4 3 G , 4 3 R と、各色の副画素における発光制御トランジスター T e l とを接続する中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 は、最も面積が小さい反射層 4 3 G の下層に形成される。したがって、中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 の長さを短くすることができる。その結果、大きな電流が流れる中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 からのノイズを減少させ、当該ノイズによる駆動トランジスター T d r への影響を低く抑えることができる。

30

【 0 1 3 2 】

また、本実施形態では、中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 と、発光制御トランジスター T e l とを接続する接続部である導通孔 H E 1 0 は、平面視において、最も小さい反射層である反射層 4 3 G の近くの下層に位置している。この構成によっても、中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 の長さを短くすることができる。その結果、大きな電流が流れる中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 からのノイズを減少させ、当該ノイズによる駆動トランジスター T d r への影響を低く抑えることができる。

【 0 1 3 3 】

本実施形態においては、列方向 ( Y 方向に ) に沿って、発光制御トランジスター T e l の次に書込制御トランジスター T w r を配置している。したがって、中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 と、発光制御トランジスター T e l とを接続する接続部である導通孔 H E 1 0 の位置は、列方向 ( Y 方向に ) に沿って配置される複数のトランジスターの列方向 ( Y 方向に ) における端部以外の箇所に位置している。このように構成することにより、画素コンタクト部となる導通孔 H E 1 0 の位置を、反射層 4 3 G , 4 3 B , 4 3 R の配置と合わせやすくなる。その結果、同一の画素単位内において、反射層 4 3 G , 4 3 B , 4 3 R によって、駆動トランジスター T d r に対する発光機能層 4 6 からの光の照射を防ぐことができる。

40

【 0 1 3 4 】

さらに、中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 は、データ転送線 2 6 とは異なる層に形成されている。したがって、データ転送線 2 6 と他の層、特に電源配線 4 1 との間に寄

50

生容量が形成される。寄生容量を低減するため、中継電極 Q E 1 2 , Q E 1 1 , Q E 1 0 は、隣り合う一のデータ転送線 2 6 と、他のデータ転送線 2 6 の略中央に位置することが好ましい。その結果、データ転送線 2 6 へのデータの書き込み時間、および、データ転送線 2 6 から第 1 電極 E 1 のデータの書き込み時間を短縮することができる。

【 0 1 3 5 】

< 変形例 >

本発明は、上述した各実施形態に限定されるものではなく、例えば、以下に述べる各種の変形が可能である。また、各実施形態及び各変形例を適宜組み合わせてもよいことは勿論である。

【 0 1 3 6 】

( 1 ) 上述した実施形態では、反射層と、画素電極との間に、光路調整層を設けた構成について説明したが、本発明はこの構成に限定されるものではない。光路調整層を省略して、反射性を有する画素電極を用いる構成でもよい。この場合、第 3 の導電層は、反射層及び画素電極が一体として形成されたものであってもよい。

【 0 1 3 7 】

( 2 ) 上述した実施形態では、O L E D 上に、封止膜とカラーフィルターが積層された構成について説明したが、本発明はこの構成に限定されるものではない。対向基板にカラーフィルターが設けられる構成であってもよい。

【 0 1 3 8 】

( 3 ) 上述した実施形態では、一画素単位の画素内においては、各色の副画素の開口部を、行方向 ( X 方向 ) に延在するように設け、さらに同一色の副画素の開口部を、複数の一画素単位の画素にわたって、行方向 ( X 方向 ) に共通のピッチで配列した。また、一画素単位の画素内においては、各色の副画素における開口部の行方向 ( X 方向 ) の幅は等しくなるように配列した。つまり、各色の副画素における反射層が、各色の副画素における少なくとも 1 つのトランジスターと重なるように行方向 ( X 方向 ) に沿って配列した。

しかし、本発明はこのような構成に限定されるものではない。例えば、少なくとも 1 つの色の副画素における反射層が、各色の副画素における少なくとも 1 つのトランジスターと重なるように行方向 ( X 方向 ) に沿って配列してもよい。この場合には、他の色の副画素における反射層は、少なくとも 1 つの色の副画素における少なくとも 1 つのトランジスターと重なるように配列され、異なる色副画素における反射層が、行方向 ( X 方向 ) に沿

例えば、青色の副画素における開口部を、一画素単位の画素内にわたって行方向 ( X 方向 ) に延在させ、行方向 ( X 方向 ) の幅が最も大きくなるように構成する。そして、赤色の副画素における開口部と、緑色の副画素における開口部とを、一画素単位の画素内で行方向 ( X 方向 ) に並べて配列するようにしてもよい。

【 0 1 3 9 】

( 4 ) 上述した実施形態においては、反射層と駆動トランジスターとの間に、電源配線を配置したが、電源配線以外の金属製の配線を配置するようにしてもよい。金属製の配線を、反射層と駆動トランジスターとの間に配置することにより、駆動トランジスターの遮光を確実に行うことができる。

【 0 1 4 0 】

( 5 ) 上述した実施形態においては電気光学材料の一例として O L E D を取上げたが、それら以外の電気光学材料を用いた電気光学装置にも本発明は適用される。電気光学材料とは、電気信号 ( 電流信号または電圧信号 ) の供給によって透過率や輝度といった光学的特性が変化する材料である。例えば、液晶、無機 E L や発光ポリマーなどの発光素子を用いた表示パネルに対しても上記実施形態と同様に本発明が適用され得る。また、着色された液体と当該液体に分散された白色の粒子とを含むマイクロカプセルを電気光学材料として用いた電気泳動表示パネルに対しても上記実施形態と同様に本発明が適用され得る。さらに、極性が相違する領域ごとに異なる色に塗り分けられたツイストボールを電気光学材料として用いたツイストボールディスプレイパネルに対しても上記実施形態と同様に本発明

10

20

30

40

50

が適用され得る。黒色トナーを電気光学材料として用いたトナーディスプレイパネル、あるいはヘリウムやネオンなどの高圧ガスを電気光学材料として用いたプラズマディスプレイパネルなど各種の電気光学装置に対しても上記実施形態と同様に本発明が適用され得る。

【0141】

< 応用例 >

この発明は、各種の電子機器に利用され得る。図29ないし図31は、この発明の適用対象となる電子機器の具体的な形態を例示するものである。

【0142】

図29は本発明の電気光学装置を採用した電子機器としてのヘッドマウントディスプレイのヘッドマウントディスプレイの外観を示す斜視図である。図29に示されるように、ヘッドマウントディスプレイ300は、外観的には、一般的な眼鏡と同様にテンプル310や、ブリッジ320、投射光学系301L、301Rを有する。図示を省略するが、ブリッジ320近傍であって投射光学系301L、301Rの奥側には、左眼用の電気光学装置1と、右眼用の電気光学装置1とが設けられる。

10

【0143】

図30は、電気光学装置を採用した可搬型のパーソナルコンピュータの斜視図である。パーソナルコンピュータ2000は、各種の画像を表示する電気光学装置1と、電源スイッチ2001やキーボード2002が設置された本体部2010とを具備する。

【0144】

図31は、携帯電話機の斜視図である。携帯電話機3000は、複数の操作ボタン3001およびスクロールボタン3002と、各種の画像を表示する電気光学装置1とを備える。スクロールボタン3002を操作することによって、電気光学装置1に表示される画面がスクロールされる。本発明はこのような携帯電話機にも適用可能である。

20

【0145】

なお、本発明が適用される電子機器としては、図29ないし図31に例示した機器のほか、携帯情報端末(PDA: Personal Digital Assistants)が挙げられる。その他にも、デジタルスチルカメラ、テレビ、ビデオカメラ、カーナビゲーション装置、車載用の表示器(インパネ)、電子手帳、電子ペーパー、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末が挙げられる。さらに、プリンター、スキャナー、複写機、ビデオプレーヤー、タッチパネルを備えた機器等などが挙げられる。

30

【符号の説明】

【0146】

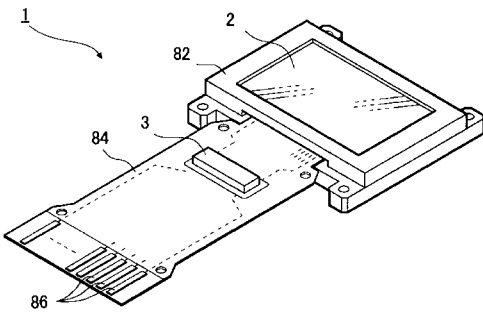
1...電気光学装置、2...表示パネル、3...制御回路、5...データ転送線駆動回路、6...走査線駆動回路、10...基板、10A...能動領域、22...走査線、26...データ転送線、27...制御線、28...制御線、41...第1電源導電体(電源配線)、42...第2電源導電体、45...発光素子、46...発光機能層、60...光路調整層、70...データ信号供給回路、82...ケース、84...FPC基板、86...端子、100...表示部、110...画素回路、Ctr...制御信号、DM...デマルチプレクサー、DT...データ転送回路、E1...第1電極、E2...第2電極、HA1~HA8...導通孔、HA10~HA15...導通孔、HB1~HB4...導通孔、HB10~HB12...導通孔、HC1~HC5...導通孔、HC10~HC12...導通孔、HD1~HD2...導通孔、HD10~HD11...導通孔、HE10...導通孔、HF10~HF12...導通孔、HG10...導通孔、HH10...導通孔、GTcmp...ゲート層、GTdr...ゲート層、GTel...ゲート層、GTwr...ゲート層、Gwr...走査信号、L0...絶縁膜、LA~LF...絶縁層、QB1~QB8...中継電極、QB10~QB14...中継電極、QC1~QC2...中継電極、QC10~QC12...中継電極、QD1~QD3...中継電極、QD10...中継電極、QE1...中継電極、QE10~QE11...中継電極、QE12...中継電極、QF10...中継電極、Sel...制御信号、/Sel...制御信号、Tcmp...補償トランジスター、Tdr...駆動トランジスター、Tel...発光制

40

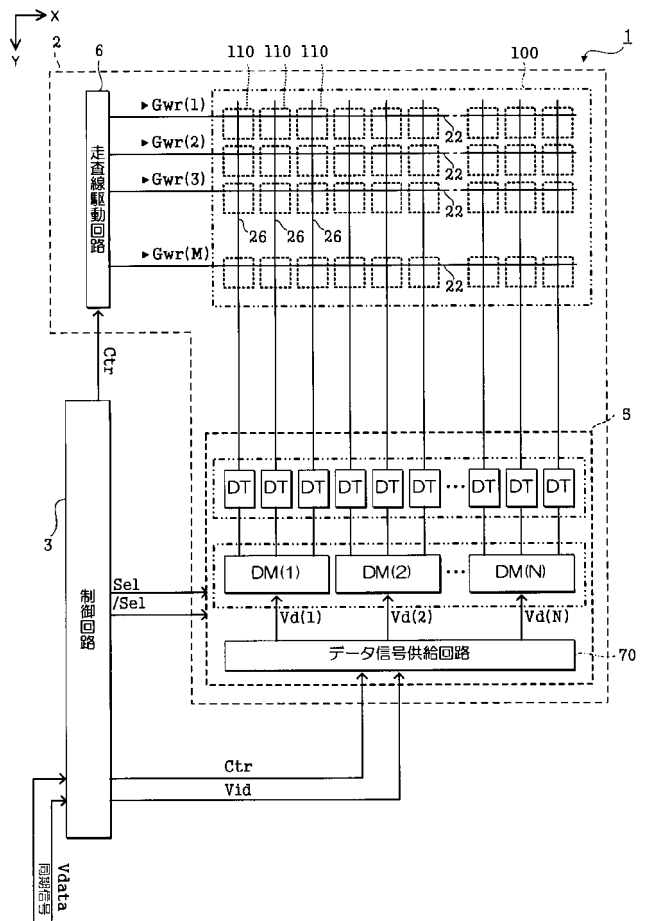
50

御トランジスタ、Twr 書込制御トランジスタ、Vdata... 画像データ、Vd...  
データ信号、Vid... 画像信号。

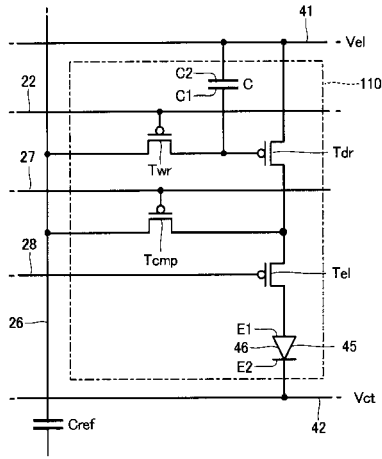
【 図 1 】



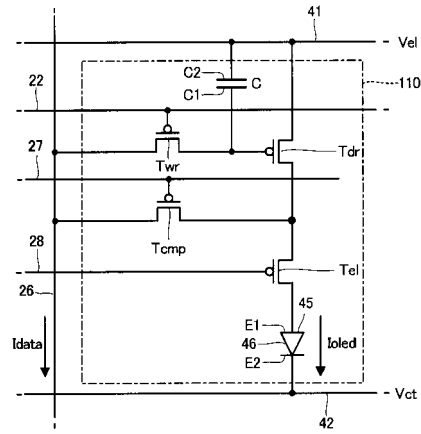
【 図 2 】



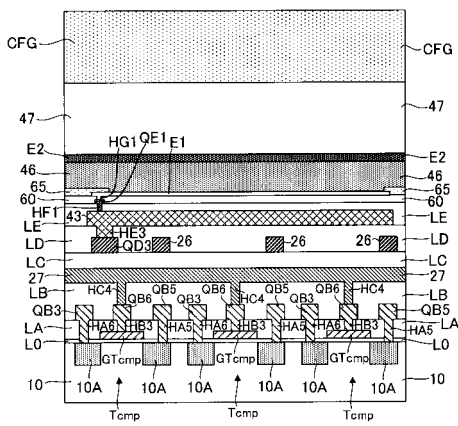
【 図 3 】



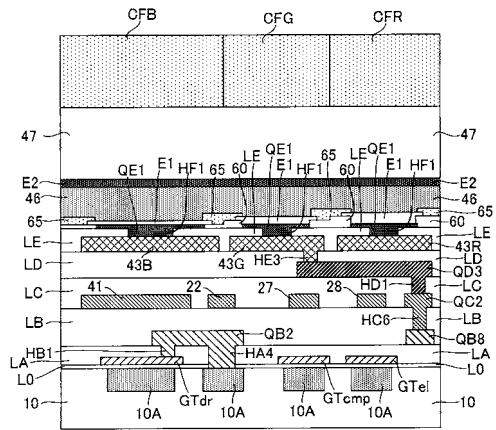
【 図 4 】



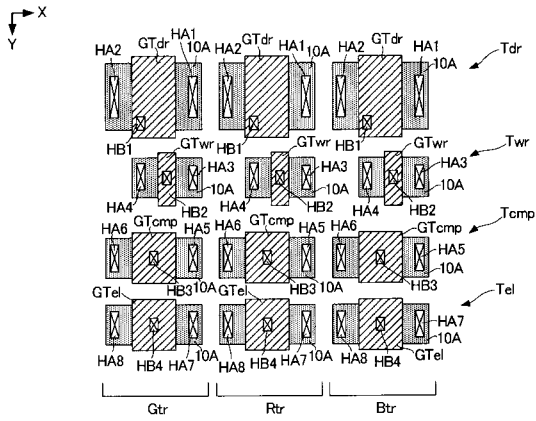
【 図 5 】



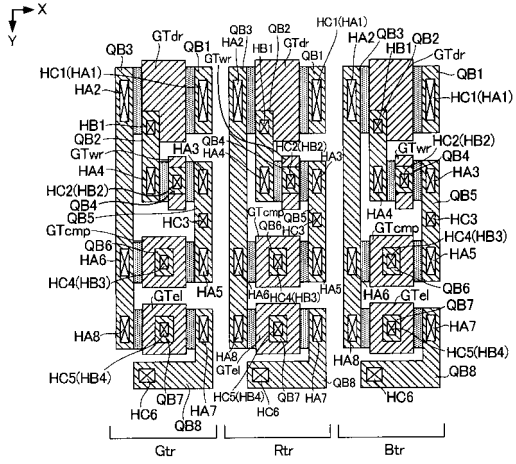
【 図 6 】



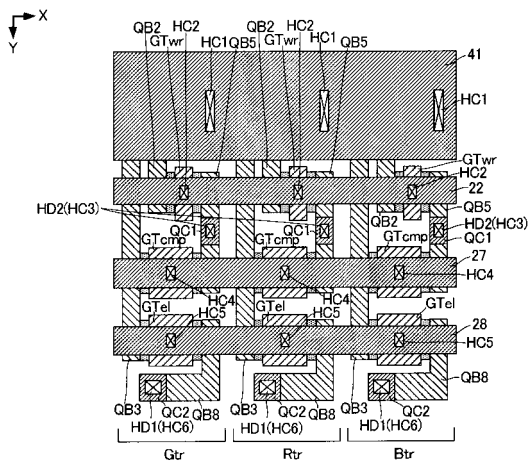
【 図 7 】



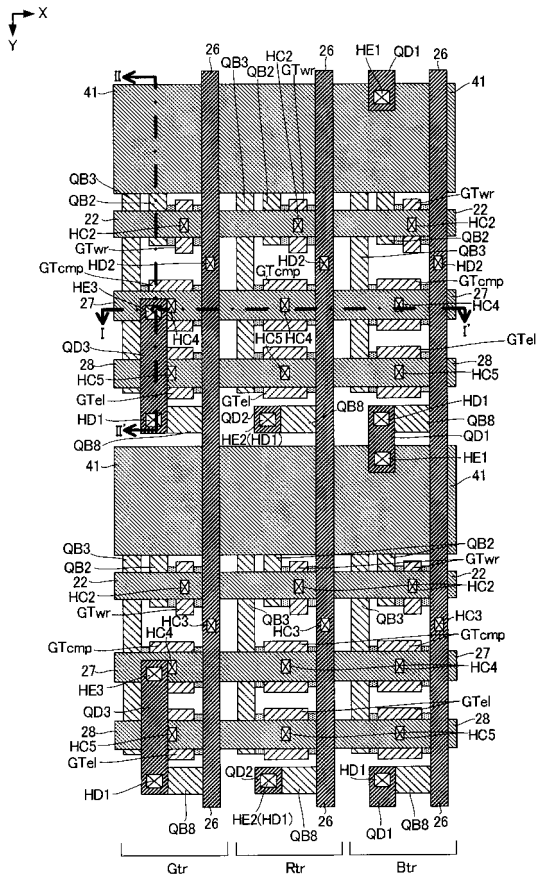
【 図 8 】



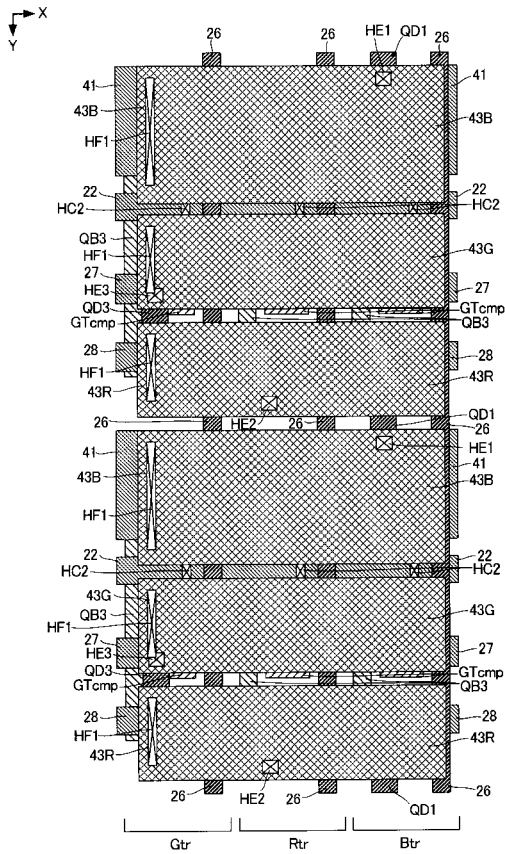
【 図 9 】



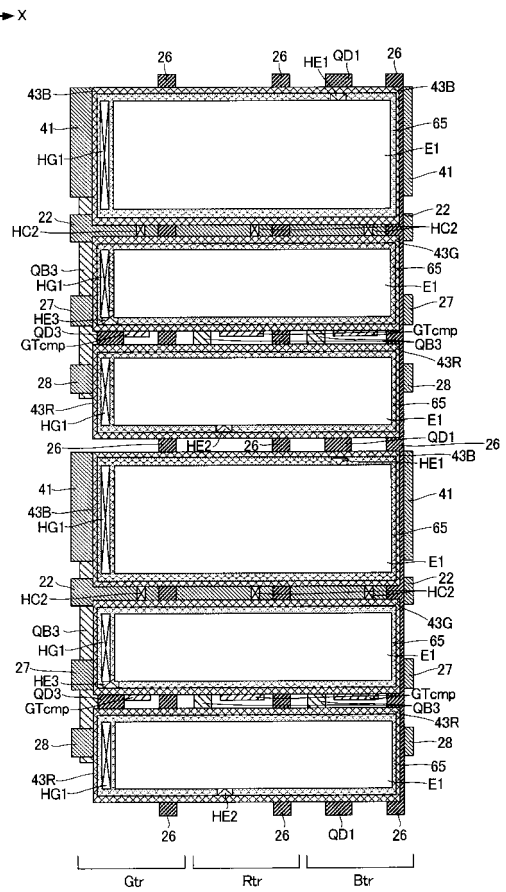
【 図 10 】



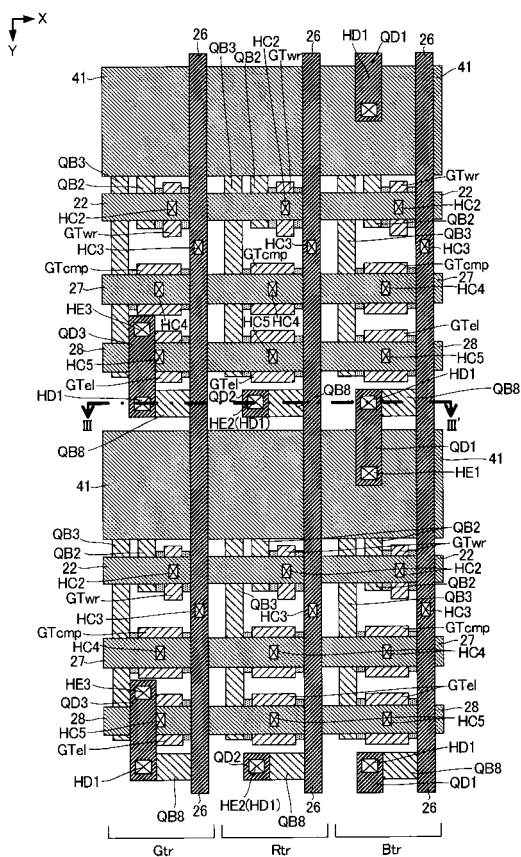
【図 1 1】



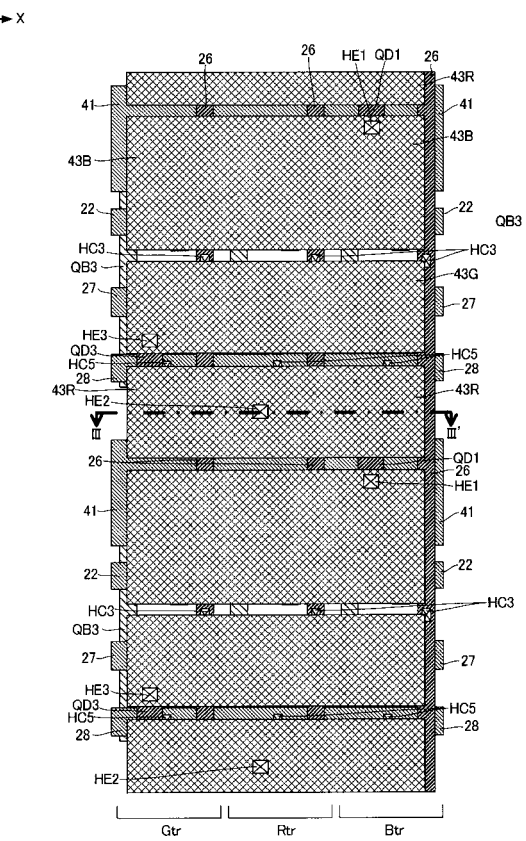
【図 1 2】



【図 1 3】

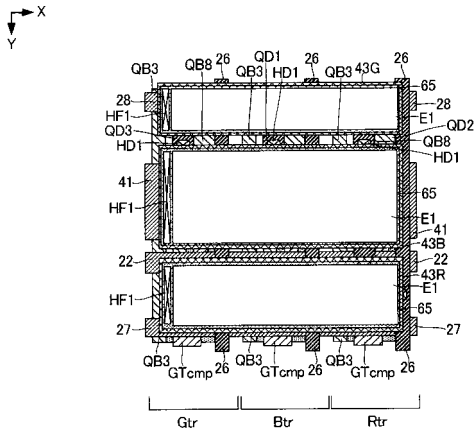


【図 1 4】

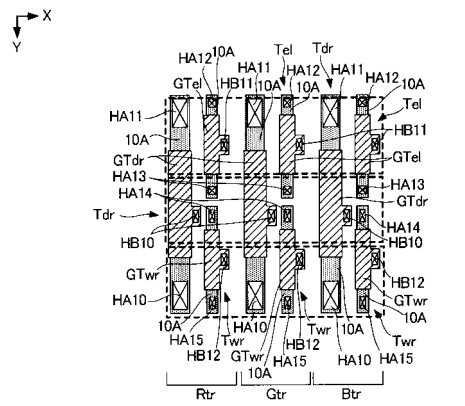




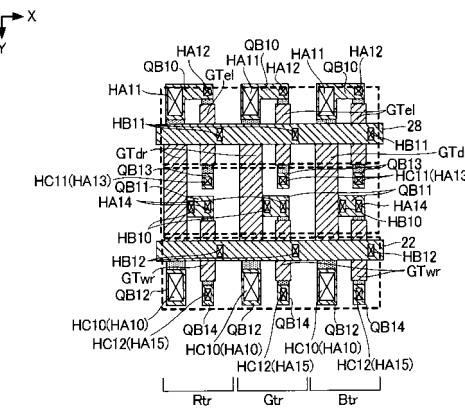
【 図 2 0 】



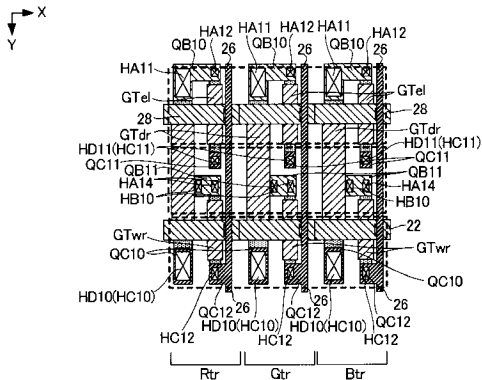
【 図 2 1 】



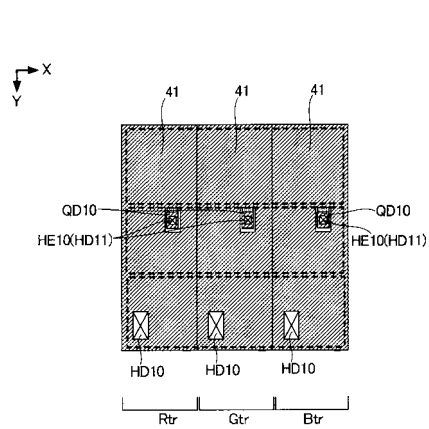
【 図 2 2 】



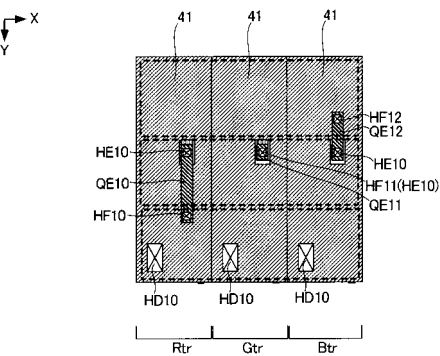
【 図 2 3 】



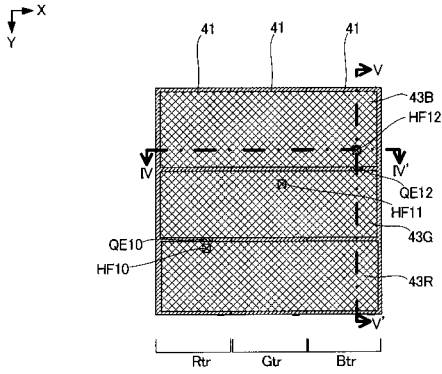
【 図 2 4 】



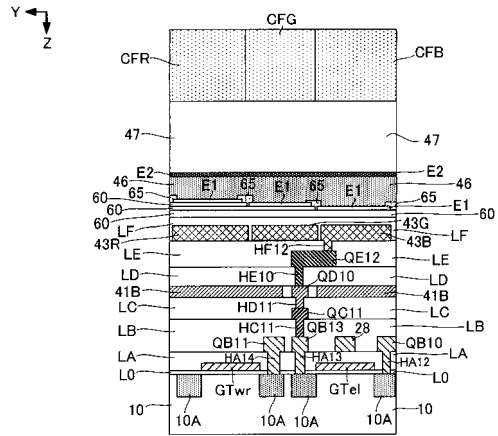
【 図 2 5 】



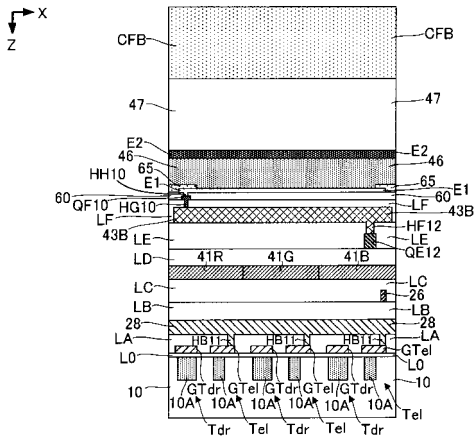
【 図 2 6 】



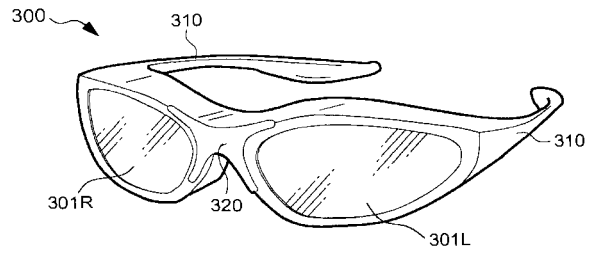
【 図 2 8 】



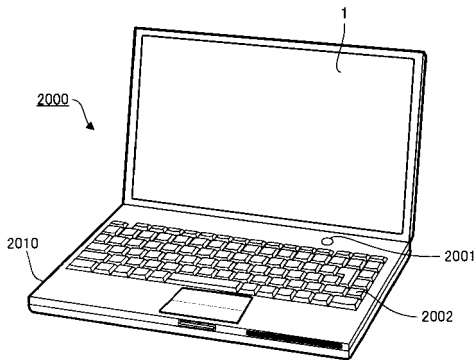
【 図 2 7 】



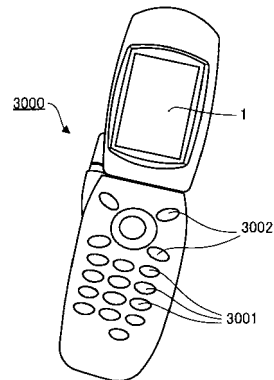
【 図 2 9 】



【 図 3 0 】



【 図 3 1 】



---

フロントページの続き

(72)発明者 野澤 陵一

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 3K107 AA01 BB01 CC31 EE04 HH04 HH05

5C058 AA12 AB01 BA35

5C094 AA13 AA16 BA03 BA27 EA04 FA01 HA02 HA05 HA08