СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1374203 A1

(51) 4 G 05 F 1/56

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ВСЕСОЮЗНАЯ 13

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

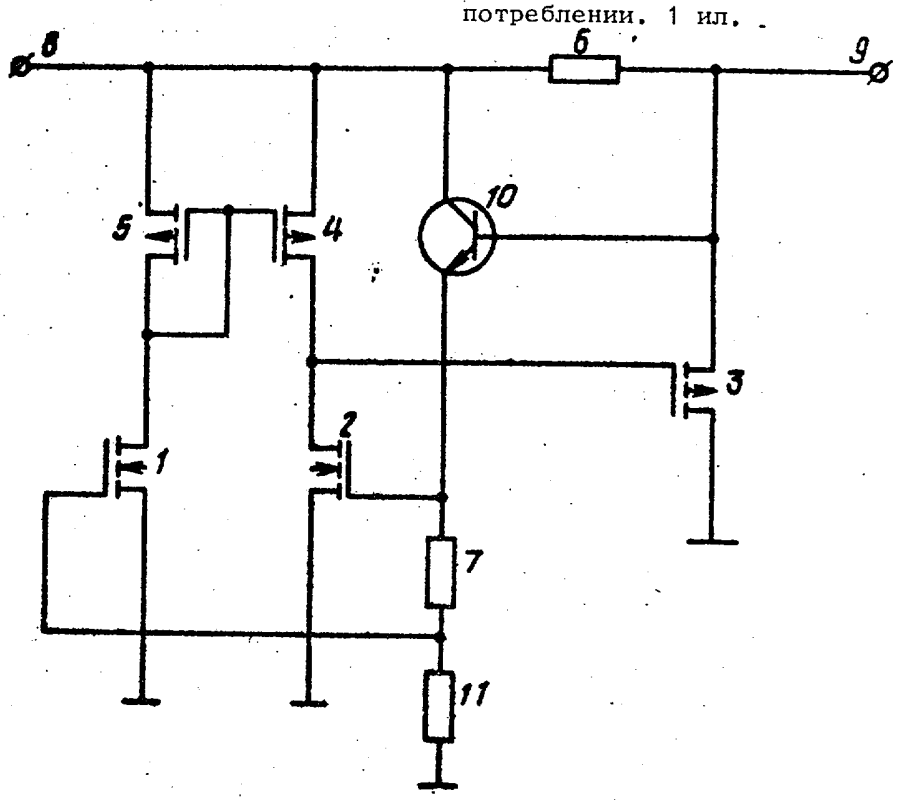
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4091426/24-07
(22) 22.07.86
(46) 15.02.88. Бюл. № 6
(71) Ленинградский электротехнический институт им.В.И.Ульянова (Ленина)
(72) В.И.Анисимов, А.Б.Исаков, М.В.Капитонов, Ю.М.Соколов и Н.И.Ясюкевич
(53) 621.316.722.1 (088.8)
(56) Патент США № 4359680, кл. G 05 F 1/56, 1981.

Авторское свидетельство СССР № 547747, кл. G 05 F 1/56, 1977.

(54) СТАБИЛИЗАТОР ПОСТОЯННОГО НАПРЯЖЕНИЯ

(57) Изобретение относится к электротехнике и может быть использовано для электропитания радиоэлектронной аппаратуры. Цель изобретения - повышение температурной стабильности выходного напряжения. Введение в устр-во, содержащее МОП-транзисторы 1-5 и резисторы 6,7, биполярного транзистора 10 и резистора 11 позволяет компенсировать температурный дрейф управляющих напряжений МОП- и биполярного транзисторов. Это позволяет получить термокомпенсированное опорное напряжение при малом токопотреблении. 1 ил.



(19) SU (11) 1374203 A1

Изобретение относится к электротехнике и может быть использовано в источниках вторичного электропитания радиоэлектронной аппаратуры.

Целью изобретения является повышение температурной стабильности выходного напряжения стабилизатора.

Принципиальная электрическая схема устройства приведена на чертеже.

Стабилизатор постоянного напряжения содержит первый 1, второй 2, третий 3, четвертый 4 и пятый 5 МОП-транзисторы, первый 6 и второй 7 резисторы, причем исток транзистора 1 соединен с общей шиной, сток транзистора 2 подключен к затвору транзистора 3, резистор 6 включен между входной 8 и выходной 9 шинами, а затворы транзисторов 5 и 4 объединены, шестой транзистор 10 и третий резистор 11, транзисторы 3,4 и 5 выполнены противоположного типа проводимости транзисторам 1 и 2, истоки транзисторов 5 и 4 подключены к входной шине 8, стоки транзисторов 5 и 4 подключены к входной шине 8, сток транзистора 5 соединен с его затвором и стоком транзистора 1, сток транзистора 4 соединен со стоком транзистора 2, исток которого соединен с общей шиной, а затвор - с первым выводом резистора 7 и эмиттером транзистора 10, коллектор которого подключен к входной шине 8, затвор транзистора 1 соединен с вторым выводом резистора 7 и через резистор 11 - с общей шиной, исток транзистора 3 соединен с выходной шиной 9 и базой транзистора 10, а его сток - с общей шиной.

Устройство работает следующим образом.

При увеличении по какой-либо причине напряжения на выходе стабилизатора часть его через эмиттерный транзистор 10 подается на усилитель. Это приводит к уменьшению потенциала стока транзистора 2, что, в свою очередь, увеличивает проводимость транзистора 3, компенсируя тем самым увеличение выходного напряжения.

Низкое токопотребление схемы обусловлено субпороговым режимом работы МОП-транзисторов в области, определяемой проходной вольт-амперной характеристикой МОП-транзисторов со следующими ограничениями:

$U_c - U_n > 3\varphi_T \approx 75$ мВ,

$I_c \leq 300$ нА.

Если выполняются указанные ограничения, то проходная характеристика МОП-транзистора определяется выражением

$$I_c = S \cdot I_{c0} e^{U_з / n\varphi_T} \left(e^{-U_и/\varphi_T} - e^{-U_c/\varphi_T}\right).$$

Если токи стоков транзисторов подчиняются вышеприведенному закону, то их значения можно определить их выражения:

$$I_c = (n \cdot \varphi_T \ell n \frac{S_1 \cdot S_5}{S_2 \cdot S_4})/R_1,$$

где I_{c0} - характеристический ток,

n - коэффициент крутизны,

φ_T - температурный потенциал,

$S_i = W_i / L_i$ - отношение эффективной ширины канала к его длине,

$U_з$, $U_и$, U_c - напряжения соответственно на затворе, истоке и стоке транзисторов по отношению к подложке.

Опорное напряжение определяется соотношением

$$U_{оп} = U_{вых} = U_{эб\,10} + \Delta U_{зи}(1 + R_7/R_{11}),$$

где $\Delta U_{зи} = n\varphi_T \cdot \ell n \frac{S_1 \cdot S_5}{S_2 \cdot S_4}$.

В этом выражении напряжение $U_{эб\,10}$ имеет отрицательный температурный дрейф, а напряжение $\Delta U_{зи}$ - положительный и выбором отношения номиналов резисторов можно их компенсировать.

Реализация биполярного транзистора в МОП-технологии обеспечивается за счет выполнения его по вертикальной структуре и подключения коллектора (подложка р-канальных МОП-транзисторов) к наибольшему положительному потенциалу схемы - входной шине устройства. Введение в схему биполярного транзистора уменьшает разброс значений выходных термостабилизированных напряжений, так как технологический разброс напряжений отпирания биполярного транзистора $U_{эбп}$ меньше, чем пороговых напряжений МОП-транзисторов $U_{зип}$.

Таким образом, улучшение температурной стабильности выходного напряжения предлагаемого стабилизатора по сравнению с известным достигается за счет компенсации температурных дрейфов управляющих напряжений МОП- и биполярного транзисторов, что позволяет получить термокомпенсированное опорное напряжение при малом токопотреблении схемы.

Формула изобретения

Стабилизатор постоянного напряжения, содержащий пять МОП-транзисторов и два резистора, причем исток первого транзистора соединен с общей шиной, сток второго подключен к затвору третьего, первый резистор включен между входной и выходной шинами, а затворы четвертого и пятого транзисторов объединены, отличающийся тем, что, с целью улучшения температурной стабильности выходного напряжения, в него введены шестой биполярный транзистор и третий резистор, причем истоки четвертого и пятого транзисторов подключены к входной шине, сток пятого соединен с его затвором и стоком первого транзистора, сток четвертого соединен со стоком второго транзистора, исток которого соединен с общей шиной, а затвор - с первым выводом второго резистора и эмиттером шестого транзистора, коллектор которого подключен к входной шине, затвор первого транзистора соединен с вторым выводом второго резистора и через третий резистор - с общей шиной, исток третьего транзистора соединен с выходной шиной и базой шестого транзистора, а его сток - с общей шиной, при этом третий, четвертый и пятый транзисторы выполнены с типом проводимости, противоположным типу проводимости первого и второго транзисторов.

Составитель В.Есин
Редактор И.Рыбченко Техред А.Кравчук Корректор М.Демчик

Заказ 602/44 Тираж 866 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г.Ужгород, ул.Проектная,4