

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年5月26日(2005.5.26)

【公開番号】特開2004-153848(P2004-153848A)

【公開日】平成16年5月27日(2004.5.27)

【年通号数】公開・登録公報2004-020

【出願番号】特願2003-423091(P2003-423091)

【国際特許分類第7版】

H 04 N 5/232

H 04 N 5/16

H 04 N 5/243

H 04 N 9/07

// H 04 N 101:00

【F I】

H 04 N 5/232 Z

H 04 N 5/16 B

H 04 N 5/243

H 04 N 9/07 C

H 04 N 101:00

【手続補正書】

【提出日】平成16年4月9日(2004.4.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

画像入力装置内において、撮像素子で撮像した画像について所定の画像処理を行う画像処理回路であって、

前記撮像素子で撮像されて順次入力される画素データについてラインメモリを使用して順次に接続された複数の画像処理部による実時間処理により所定の一般画像処理を行うリアルタイムプロセッシングユニットと、

少なくとも前記リアルタイムプロセッシングユニットから出力された画素データを画像フレーム単位で記憶する主メモリと、

前記主メモリ内に一旦記憶された画像に対して前記一般画像処理以外の例外的画像処理をソフトウェアプログラム処理として実行して前記主メモリ内に格納する中央制御部とを備え、

前記リアルタイムプロセッシングユニットは、前記撮像素子からの読み出し時に外部メモリを経由することなく順次入力される各画素データに対して、シェーディング補正を含む所定の画素補正のために予め前記主メモリ内に記憶され且つダイレクトメモリアクセスで連続的に入力された所定の画素補正パラメータを乗算する画素補正機能を有することを特徴とする画像入力装置の画像処理回路。

【請求項2】

請求項1に記載の画像入力装置の画像処理回路において、前記リアルタイムプロセッシングユニットは、ダイレクトメモリアクセスにより入力されたシェーディング補正を行うためのデータを、画像1ライン分以下の記憶領域を備えるシェーディング補正用データ保持部に一旦保持し、順次入力される各画素データに対してシェーディング補正データを乗

算することを特徴とする画像入力装置の画像処理回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

上記課題を解決すべく、請求項1に記載の発明は、前記撮像素子で撮像されて順次入力される画素データについてラインメモリを使用して順次に接続された複数の画像処理部による実時間処理により所定の一般画像処理を行うリアルタイムプロセッシングユニットと、少なくとも前記リアルタイムプロセッシングユニットから出力された画素データを画像フレーム単位で記憶する主メモリと、前記主メモリ内に一旦記憶された画像に対して前記一般画像処理以外の例外的画像処理をソフトウェアプログラム処理として実行して前記主メモリ内に格納する中央制御部とを備え、前記リアルタイムプロセッシングユニットは、前記撮像素子からの読み出し時に外部メモリを経由することなく順次入力される各画素データに対して、シェーディング補正を含む所定の画素補正のために予め前記主メモリ内に記憶され且つダイレクトメモリアクセスで連続的に入力された所定の画素補正パラメータを乗算する画素補正機能を有するものである。

請求項2記載の発明は、請求項1に記載の画像入力装置の画像処理回路において、前記リアルタイムプロセッシングユニットは、ダイレクトメモリアクセスにより入力されたシェーディング補正を行うためのデータを、画像1ライン分以下の記憶領域を備えるシェーディング補正用データ保持部に一旦保持し、順次入力される各画素データに対してシェーディング補正データを乗算する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

請求項1に記載の発明によれば、シェーディング補正を含む所定の画素補正を行う場合に、画素単位の補正データを主メモリ内に予め格納しておき、撮像素子のデータのキャプチャ時に主メモリ内の補正データを複数段の継続した処理部により実時間処理を行うリアルタイムプロセッシングユニットにダイナミックメモリアクセスで入力することにより画素単位の補正を容易に且つ高速に行なうことができる。

請求項2記載の発明によれば、リアルタイムプロセッシングユニット内部に必要とされるメモリ容量を小さくすることが可能である。