

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2021-534382

(P2021-534382A)

(43) 公表日 令和3年12月9日(2021.12.9)

(51) Int.Cl.

G01R 31/26

(2020.01)

F 1

H01L 21/66

(2006.01)

G O 1 R 31/26

H O 1 L 21/66

テーマコード(参考)

G 2 G 00 3

B 4 M 1 0 6

審査請求 未請求 予備審査請求 未請求 (全 22 頁)

(21) 出願番号 特願2021-506755 (P2021-506755)  
 (86) (22) 出願日 令和1年8月5日 (2019.8.5)  
 (85) 翻訳文提出日 令和3年4月7日 (2021.4.7)  
 (86) 國際出願番号 PCT/US2019/045175  
 (87) 國際公開番号 WO2020/033335  
 (87) 國際公開日 令和2年2月13日 (2020.2.13)  
 (31) 優先権主張番号 62/715,259  
 (32) 優先日 平成30年8月6日 (2018.8.6)  
 (33) 優先権主張国・地域又は機関  
米国(US)

(71) 出願人 508269628  
 テストメトリックス、 インコーポレイテッド  
 アメリカ合衆国 カリフォルニア 95035, ミルピタス, エス. ヒルビュードライブ 426  
 (74) 代理人 100078282  
 弁理士 山本 秀策  
 (74) 代理人 100113413  
 弁理士 森下 夏樹  
 (74) 代理人 100181674  
 弁理士 飯田 貴敏  
 (74) 代理人 100181641  
 弁理士 石川 大輔

最終頁に続く

(54) 【発明の名称】半導体デバイスを試験するための装置および方法

## (57) 【要約】

本発明は、シリコンウエハまたはパッケージデバイスを試験するための試験システムである。本システムは、それぞれが、試験エンジン、データバッファ、ピンドライバ、および他のリソースの垂直スタックを保持する、高速データリンクを介して、一側においてウエハまたはDUTに、他側において試験ホストコンピュータに電気的に接続される、複数の試験スタックを有する、試験器を含む。各試験スタックは、ウエハまたはDUTに電気的に接続される負荷基板に電気的に接続される、ウエハ接触子の上面側に配置される。本システムは、動作の間に熱を除去するための、冷却システムを含む。本システムは、試験されているデバイスのパッドと、試験器のピンドライバと、試験エンジンと、試験ホストコンピュータとの間のデータ信号経路を最小限にさせる。高い性能が、各試験スタックの底部の、ウエハ接触子への直接的な接続によって可能となる。

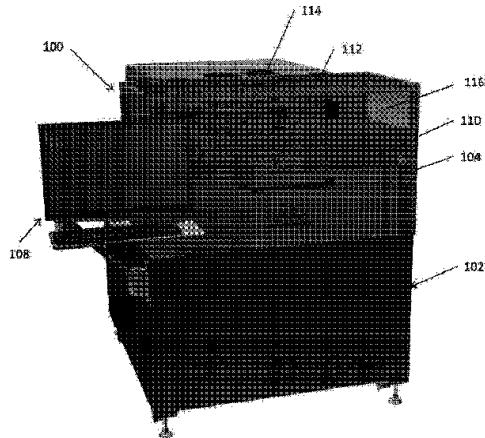


Fig. 1

**【特許請求の範囲】****【請求項 1】**

シリコンウエハを試験するためのデバイスであって、  
試験基板の複数の垂直スタックであって、前記試験基板はそれぞれ、ホストコンピュータに電気的に接続される、試験基板の複数の垂直スタックと、  
対応する複数の電気コネクタであって、それぞれ、試験基板の前記垂直スタックのうちの対応するものにおける前記試験基板のそれぞれに電気的に接続され、試験基板の前記垂直スタックのうちの対応するものの底部に配置される、対応する複数の電気コネクタと、  
上面側と、底面側とを有するプレートであって、試験基板の前記複数の垂直スタックおよび対応する複数の電気コネクタはそれぞれ、前記プレートの上面側に配置され、前記プレートは、被試験シリコンウエハへの電気接続のために、前記プレートの底面側における対応する場所への前記対応する複数の電気コネクタのそれぞれの間の電気トレースを備える、プレートと  
を備える、デバイス。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、その種々の実施形態において、概して、半導体ウエハ等の半導体デバイスを試験するための機器と、そのような試験のための方法とに関する。具体的には、本発明は、その種々の実施形態において、通常のプローブカードを、試験エンジン、データバッファ、ピンドライバ、および他の必要な試験リソースを保持する、複数の垂直スタックと置換することによる、半導体ウエハを試験するための小型の高速システムに関し、各スタックは、これが試験するために配分される、ウエハ面積の真上に位置する。

**【背景技術】****【0002】**

半導体ウエハ上の集積回路は、典型的には、ダイパッケージングに先立って、機能的欠陥に関して試験される。そのような試験を可能な限り効率的かつ経済的に実施することが、望ましい。したがって、半導体ウエハを含む半導体デバイスの効率的かつ経済的な試験を提供する、試験機器の必要性が存在する。故に、自動化された多点試験が、不可欠である。しかしながら、そのような自動化された多点試験を提供するために必要とされる試験機器の大きいサイズが、障害となる。加えて、半導体ウエハのための試験速度が、急速に増加しつつあり、信号伝搬速度が、信号トレース長と反比例するため、試験器のサイズを縮小させることが重要となる。故に、これらの課題に対処し、被試験デバイス(DUT)までの最小信号経路長(MSPL)を達成しようと努力する、小型試験システムの必要性が存在する。

**【発明の概要】****【課題を解決するための手段】****【0003】**

概して、本発明は、限定ではないが、シリコンウエハを含む、半導体デバイスを試験するためのシステムを備える。いくつかの実施形態では、本システムは、複数の試験スタックと、ウエハ接触子と、冷却システムとを含む、ウエハ試験器を備える。各試験スタックは、長方形の基部と、上部と、長方形の基部と上部との間に垂直に延在する、4つの側部分とを含む、長方形の角柱形状の筐体内で水平に整合され、相互の上に水平にスタックされる、同じサイズにされた基板(集合的に、「試験基板」と称される)内に編成される、複数かつ種々の試験エンジンと、データバッファと、ピンドライバと、他の必要な試験リソースとを保持し得る、試験チャネルを表す。各試験スタックは、各試験スタックの底部が接続される、平坦な上面と、関連付けられるウエハ取扱機器によってウエハ接触子の下に位置付けられ得る、試験されるべきウエハに接触する、対向する平坦な底面とを有する、プレートである、ウエハ接触子の真上に配置される。重要な相違は、試験スタックが、ウエハ接触子に直接接続し、したがって、典型的には、ピンドライバ基板をウエハ接触子

とインターフェースをとらせるために使用される、通常のプロープカードを排除することである。そうすることによって、かつ各試験スタックが試験されるべきダイまたはD U Tの真上に設置されることによって、M S P Lが、達成される。

#### 【0004】

冷却システムは、試験スタックの隅柱を通して冷却流体を通過させ、動作の間に熱を除去する、チャネルのネットワークを含む。冷却システムはまた、試験スタックの周囲、およびウエハ試験器が常駐し、ウエハ試験器の周囲に周囲空気を循環させる、任意のコンパートメント内に位置する、複数のファンを含み得る。

#### 【0005】

各試験スタックは、ホスト試験コンピュータを試験スタック内の試験基板のそれぞれに電気的に接続し、試験スタック内の試験基板をウエハ接触子に電気的に接続するための、回路を有する。ウエハ接触子は、各試験スタックを試験されるべきウエハまたはダイに電気的に接続する、回路を有する。本回路は、ホスト試験コンピュータと、試験基板と、試験されるべきウエハとの間のデータ入力／出力を提供する。他の実施形態では、試験スタックは、D U Tのためのソケットを含有する、負荷基板に接続される。信号に加えて、電力も、試験されるべきデバイスのための電力源として作用する電力サーバ基板から、ウエハ接触子および試験されるべきウエハの電力パッドに提供される。電力はまた、試験スタックおよび試験基板のそれぞれへの別個の電力供給源によって提供される。いくつかの実施形態では、試験されるべき本デバイスのための電力は、試験基板内に含有されるピンドライバが、被試験ウエハ（W U T）上のダイによって必要とされる電流を供給することが可能である場合、試験スタックを通して提供される。

10

20

20

#### 【0006】

ホスト試験コンピュータを試験スタック内の試験基板のそれぞれに電気的に接続するための回路が、試験スタックの上部に取り付けられる、回路基板の中に含まれる。本回路基板は、試験スタックのコントローラと、試験エンジンとを含有し、試験スタックの1つ、2つ、または4つ全ての側面に沿った、延在部であって、それによって試験スタックコントローラおよび試験エンジンが、試験スタックの内側の試験基板に接続される、延在部を伴う、1つまたは2つまたは4つのフレックス回路基板に噛合される、堅性基板から成る。

30

#### 【0007】

試験スタックをウエハダイまたは離散デバイス等のD U Tに電気的に接続するための回路が、試験スタックの底部に取り付けられる、回路基板の中に含有される。本回路基板は、試験スタックの1つ、2つ、または4つの側面に沿った、延在部であって、それによって試験スタック底部基板が、試験スタック内の各試験基板に電気的に接続する、延在部を伴う、1つまたは2つまたは4つのフレックス回路基板に噛合される、堅性基板から成る。フレックス回路の各端部もまた、他の回路基板の中心部分に取り付けられ得る。電気コネクタが、底部回路基板に、その上面側において電気的に接続され、例えば、ポゴピンを使用してその底面側におけるウエハ接触子の上面に電気的に接続する、各試験スタックの底部に取り付けられる。いくつかの実施形態では、ウエハ接触子は、試験スタック上の電気コネクタがそれ接続する、金パッドおよび電気トレース等のパッドを有する。電気トレースは、試験されるべきウエハの個別のダイ面積と電気的に接觸するために、ウエハ接触子を通してM E M Sタイプのばねまたは他のタイプの接点まで通過する。

40

#### 【0008】

使用時、概して、各試験スタックは、所望の試験基板を伴って構成され、ウエハ接触子の上の定位置に固着される。試験されるべきウエハまたはW U Tが、関連するウエハ取扱機器を使用して、ウエハ接触子の底面側に提供される。代替として、試験システムは、D U T負荷基板が使用されるであろう場合と同様に、パッケージデバイスを試験するために使用されることができる。電力が、試験スタックに、およびウエハ接触子およびウエハダイに送達され、試験が、冷却システムが動作される間、開始される。試験の間、データが、試験を開始および制御するために伝送され、データは、試験されているウエハから収集

50

される。プロセスは、次いで、試験されるべき別のウエハを用いて繰り返される。

【0009】

本発明の試験システムが、複数の利点を提供することを理解されたい。本発明の試験システムは、高性能半導体デバイスを試験するための、コスト効率が良い、小型の高度モジュール式の設計であり、パラメトリックおよび機能工学デバイス試験器、ウエハ試験器、および最終試験のためのパッケージデバイス試験器のための試験器としての役割を果たすことができる。ひいては、試験されるべきウエハに接続される、ウエハ試験器に直接接続される、試験スタックの使用が、プローブカードの必要性を排除する。加えて、試験されているウエハの真上への試験スタックの設置が、試験基板およびウエハダイへの、およびそれからのデータ伝送のための信号経路の長さを最小限にさせる。試験器の最高性能が、各試験スタックの、試験のためにこれに割り当てられる個別のウエハ面積の真上への位置付けによって、各試験スタックの底部の、ウエハ接触子への直接的な接続によって、試験器スタックの小型のサイズによって、および各試験スタックの上部の、PCI Express (PCIe) またはThunderbolt ギガビットイーサネット (登録商標) 等の銅または光ファイバを経由した高速データリンクを介したホスト試験コンピュータへの接続によって可能にされる。これは、信号が通過する、試験エンジンと、DUT と、最小数のコネクタとの間の最小の信号トレース長を達成する。試験スタックとホスト試験コンピュータとの間の高速光ファイバデータリンクは、それらが、ウエハ試験器が位置するクリーンルームの外側において、試験システムから最大 100 メートル以上離れて位置するデータセンタータイプの部屋の中に設置されることを可能にする。

10

20

30

40

【0010】

加えて、本システムは、概して、ウエハ面積の周囲上のプローブカードの中に差し込まれる、はるかにより大きいピンドライバ基板の排除に起因する、小型のサイズを有する。モジュール性が、ウエハ接触子の上面側から所望に応じて試験スタックを構成、除去、および置換しながら、DUT 負荷基板またはWUT 接触子を定位置に保つ、または代替として、DUT 負荷基板またはWUT 接触子を除去することによって、試験スタックを定位置に保つための能力を提供する。

【図面の簡単な説明】

【0011】

【図1】図1は、本発明の一実施形態による、半導体デバイスを試験するための、システムの正面斜視図を図示する。

【0012】

【図2】図2は、本発明の一実施形態による、半導体デバイスを試験するための、試験スタックの側面斜視図を図示する。

【0013】

【図3】図3は、本発明の一実施形態による、配設された試験基板を伴う、図2の試験スタックの側面斜視図を図示する。

【0014】

【図4A】図4Aは、図2の線A-Aに沿って得られる、試験スタックの上部の断面図を図示する。

【0015】

【図4B】図4Bは、図2の線B-Bに沿って得られる、試験スタックの上部の断面図を図示する。

【0016】

【図5】図5は、本発明の一実施形態による、図2の試験スタックの部分的底面斜視図を図示する。

【0017】

【図6】図6は、本発明の一実施形態による、半導体デバイスを試験するための、試験スタックのための回路基板の上面図を図示する。

【0018】

50

【図7】図7は、本発明の一実施形態による、半導体デバイスを試験するための、試験スタックのための別の回路基板の上面図を図示する。

【0019】

【図8】図8は、本発明の一実施形態による、図2の試験スタックの筐体の側面斜視図を図示する。

【0020】

【図9】図9は、本発明の一実施形態による、半導体デバイスを試験するための、別の試験スタックの側面斜視図を図示する。

【0021】

【図10】図10は、本発明の一実施形態による、ウエハ接触子の上面斜視図を図示する。

10

【0022】

【図11】図11は、本発明の一実施形態による、ウエハ接触子上に搭載される、試験スタックの側面斜視図である。

【0023】

【図12】図12は、本発明の一実施形態による、ウエハ試験器の側面斜視図を図示する。

20

【0024】

【図13】図13は、本発明の一実施形態による、図11の補剛材の上面斜視図を図示する。

20

【0025】

【図14】図14は、図12の主プレートの底面斜視図を図示する。

【0026】

【図15】図15は、本発明の一実施形態による、冷却システムの斜視図を図示する。

【0027】

【図16】図16は、本発明の一実施形態による、ウエハ試験器の側面斜視を図示する。

【0028】

【図17】図17は、本発明の一実施形態による、ウエハを試験する際の使用のために固定表面上に配置される、ウエハ試験器の側面斜視図を図示する。

30

【0029】

【図18】図18は、本発明の一実施形態による、試験キャビネット内に配置される、図17のウエハ試験器の上面斜視図を図示する。

40

【発明を実施するための形態】

【0030】

本発明は、付随の図を参照して下記により完全に説明される。本発明は、特定の実施形態と併せて説明されるであろうが、本発明が、代替物、修正、および均等物を含むことを理解されたい。故に、以下の説明は、いくつかの実施形態が（例えば、用語「好ましくは」、「例えば」、または「一実施形態では」の使用によって）説明されているという点で例示的であるが、本説明は、本発明が本説明において具体的に列挙されていない他の実施形態を包含するため、本発明の実施形態のみに限定される、またはそれのみを述べているものと見なされるべきではない。さらに、本説明の全体を通じた、用語「発明」、「本発明」、「実施形態」、および類似の用語の使用は、広義に使用され、本発明が、説明されている任意の特定の側面を要求する、またはそれに限定されること、またはそのような説明が、本発明が行われる、または使用され得る唯一の様式であることを意味することを意図していない。

【0031】

概して、本発明は、限定ではないが、シリコンウエハおよびパッケージ集積回路を含む、半導体デバイスを試験するためのシステムを備える。いくつかの実施形態では、本システムは、複数のピンドライバまたは試験カードを格納するための、複数の垂直ユニットと、ウエハ接触子とを備える。そのような実施形態では、複数の垂直ユニット内の各垂直ユ

50

ニットが、コネクタを介して、ウエハ接触子の第1の側に接続される。試験されるべきウエハをウエハ接触子の第2の側に接着または付着させることによって、ユーザは、複数の垂直ユニット内の複数の試験カードを使用して、ウエハを試験し得る。試験されるべきウエハは、複数の垂直ユニットによって試験を受けるべき半導体デバイスまたはウエハであり得る。以下の説明は、半導体デバイスを試験するためのシステムを採用するために使用される、システムおよび方法の種々の構成要素に関する付加的な詳細を提供する。

#### 【0032】

本システムが、上記の発明の一実施形態に従って以下のように使用され得ることを理解されたい。ユーザは、シリコンウエハ等の半導体デバイスを試験するための試験カードの1つ以上のスタックを、1つ以上の垂直ユニットの中に挿入し得る。ユーザは、1つ以上のコネクタを使用して、1つ以上の垂直ユニットを、ウエハ接触子の第1の側に接続し得る。所与のシリコンウエハを試験するために、ユーザは、ウエハをウエハ接触子の第2の側に接着または付着させ得る。ロボットアームまたは他のロボット回路が、ウエハがウエハ接触子の第2の側に接着するように、アクティブ化され、ウエハの移動を可能にし得ることを理解されたい。ユーザは、次いで、試験カードの1つ以上のスタックに信号伝達し、ウエハ接触子の第2の側に接着される、ウエハを試験し得る。

10

#### 【0033】

図1は、本発明の一実施形態による、半導体デバイスを試験するためのシステムの正面斜視図を図示する。描写されるように、システム100は、概して、それ自体が種々の構成要素を備える、キャビネット102を備える。これらの種々の構成要素は、以下の図面と併せてさらに詳細に説明されるであろう。キャビネット102が、示されるように、キャビネットの正面に面する部分106内に描写されるように、ハッチまたはドア104を通した、これらの種々の構成要素へのアクセスを提供することを理解されたい。加えて、システム100は、本システムまたは本システム内に位置する種々の設備を制御するために使用され得る、パーソナルコンピューティングデバイス108を備える。正面開放型統合ポッド(FOUP)110が、試験されるべきウエハの格納場所のために使用され得る。ウエハ取扱システム112が、試験システム114を使用した試験のために、FOUPに、またはそれからウエハを移送するために使用され得る。FOUP110が、いったんウエハが試験されると、試験されるべきウエハを保持する別のFOUPを取り替えられ得ることを理解されたい。FOUP110は、キャビネット102の側面における引き戸116を介して切り替えられ得る。

20

#### 【0034】

図2は、本発明の一実施形態による、半導体デバイスを試験するための試験スタックの側面斜視図を図示する。具体的には、図2は、概して、長方形角柱の形状にあり、上部フレーム204と、底部フレーム206と、各隅において筐体202の上部から底部に延在する、4つの隅部208とを含む、フレームまたは筐体202(図8にさらに図示される)を含む、単一の試験スタック200を描写する。筐体202の各側および筐体202の上部および底面側には、開口部が存在することを理解されたい。筐体202が、それぞれが半導体デバイスを試験するためのピンドライバ、試験カード、または試験基板を水平に保持し、それによって、筐体202の底部から上部に延在する、試験カードのスタックを提供するように構成される、複数の棚部を筐体202内に備えることを理解されたい。各試験スタック200が、試験カードまたはピンドライバに加えて、SOC試験のためのPHYインターフェースチップまたは他の専用の構成要素等の種々のカードも保持し得ることを理解されたい。

30

#### 【0035】

試験スタック200はまた、筐体202の底面側に位置する、少なくとも1つの電気コネクタ210を備える。コネクタ210は、例えば、ウエハ接触子への物理的接続を可能にする、当業者に公知のポゴピンまたは他の構造を含む、物理的構造の使用を通して、(図10に関連してさらに下記に説明される)ウエハ接触子の上面側に物理的かつ電気的に接続するように構成される。いくつかの実施形態では、コネクタ210は、セラミックコ

40

50

ネクタである。

**【0036】**

試験スタック200はまた、少なくとも1つ以上のばね荷重ねじ214を使用して、筐体202の上面側に接続され得る、キャップ212を備える。キャップ212が、筐体202の上面側に添着されるとき、ばね荷重ねじ214は、筐体202の上面側に力を及ぼすために使用され得る。そのような力は、試験スタック200を定位位置に保持し、それによって、例えば、コネクタ210の底部上に位置するポゴピンを圧縮することによって、コネクタ201とウエハ接触子の上面側との間の物理的および電気的接続を確実にするために利用され得る。加えて、キャップ204は、使用の間、試験スタック200から外部環境への熱伝達を可能にする、ヒートシンク216を備え得る。

10

**【0037】**

試験スタック200はまた、2つの回路基板（図7に関連して下記にさらに説明される）を備える。各回路基板は、1つの部分が、筐体202内の試験カードのそれぞれへの接続のために、試験スタック200の各側に沿って配置される、筐体202の上部から底部に（または逆も同様）、試験スタック200の側面に沿って垂直に延在する、4つの垂直部分またはフレックス回路218のセットに接続される、中心部分217を備える。一方の中心部分が、試験スタック200の上部に位置し、他方の中心部分が、試験スタック200の底部に位置する。その個別の中心部分と、垂直部分とを含む、各回路基板が、試験カードのそれぞれを含む、試験スタック200とウエハ接触子との間、それによって、試験されるべきウエハと、半導体デバイスを試験するためのシステム100内の他の機器、デバイス、または構造との間の電気およびデータ通信を可能にすることを理解されたい。図2に示されるように、試験スタック200の各側において、最左の垂直部分218またはフレックス回路は、試験スタック200の底部に位置する、中心部分217に電気的に接続される一方、最右の垂直部分218またはフレックス回路は、試験スタック200の上部に位置する、中心部分217に電気的に接続される。一実施形態では、その中心部分217が試験スタック200の上部に位置する、1つの回路基板が、試験基板からサーバまたはパーソナルコンピュータへの、およびサーバまたはパーソナルコンピュータから試験基板へのデータ入力／出力（I/O）または信号伝達を取り扱う。故に、そのようなデータI/Oのための電気接続が、当技術分野において公知の任意の手段を使用して、本中心部分217から、付加的電子機器が、試験スタック200を駆動し、試験スタック200から試験データを収集するために必要となるあらゆるものに対して行われ得ることを理解されたい。一実施形態では、その中心部分217が試験スタック200の底部に位置する、1つの回路基板が、試験基板からコネクタ210および試験されているウエハへの、およびコネクタ210および試験されているウエハから試験基板へのデータI/Oまたは信号伝達を取り扱う。1つの中心部分と、試験スタック200の2つの側面のそのための1つのフレックス回路基板、または試験スタック200の4つの側面のそのための4つのフレックス回路基板のいずれかとを含む、1つの回路基板が、2つの回路基板の代わりに使用され得ることを理解されたい。本実施形態では、中心部分は、試験スタックの上部に位置し、ケーブルを介した、試験基板からサーバまたはパーソナルコンピュータへの、およびサーバまたはパーソナルコンピュータから試験基板へのデータI/Oまたは信号伝達を可能にするであろう。加えて、フレーム220が、回路基板の中心部分217の周囲に配置される。第1のフレーム220が、試験スタック200の底部に位置する、回路基板の中心部分217の真下に配置され、第2のフレーム220が、試験スタック200の上部に位置する、回路基板の中心部分217の上に配置される。

20

**【0038】**

図3は、本発明の一実施形態による、配設された試験基板を伴う、図2の試験スタックの側面斜視図を図示する。試験スタック200は、試験スタック200内の試験基板302の場所を図示するために、試験スタック200の側面に沿って垂直に配置される、フレックス回路（図2のフレックス回路218参照）がない状態で図3に示されている。示されるように、試験スタック200は、それぞれ、試験スタック200の上部および底部に

30

40

50

対して水平位置に配向され、試験基板 302 が試験基板の垂直スタックを形成するよう に、それらの間にある空間を伴って、相互の上にスタックされる、一連の試験基板 302 を 保持することができる。棚部 304 が、試験基板 302 を保持するために、均等に離間さ れる増分で 4 つの隅部 208 に取り付けられる。棚部 304 が、試験基板 302 を保持す るために十分である、任意の幾何学形状またはサイズであり得ることを理解されたい。加えて、4 つの隅部 208 が、試験スタック 200 の側面において十分な開口部を提供し、個々の試験基板 302 が挿入され、除去され、別の試験基板と置換または代用されることを可能にするようにサイズ決めされることを理解されたい。個々の試験基板を除去および 置換するための本設計および能力は、そうでなければ行われる必要があるであろうよう に、I/O 基板全体を置換する必要なく、生じ得るいかなるデータ I/O の課題にも対処す るための能力を提供する。また、各試験基板 302 上の電気ポート 306 も、示されてい る。図 3 はまた、垂直のフレックス回路 218 が取り付けられる、回路基板の中心部分 217、およ び中心部分 217 のそれぞれの上の対応する電気ポート 308 も図示する。加えて、フレーム 220 もまた、示されている。プリント回路基板 222 もまた、試験エンジンと、試験スタックコントローラとを含有する、試験スタック 200 の上部に位置する、回路基板の中心部分 217 の上に配置される。

10

#### 【0039】

図 4A は、図 2 の線 A - A に沿って得られる、試験スタックの上部の断面図を図示する。示されるように、ヒートシンク 216 が、試験スタック 200 の上に配置される。ヒー トシンク 216 は、回路基板の中心部分 217 にわたって配置されるフレーム 220 の上 に常駐する、底部基部 402 を有する。(垂直部分またはフレックス回路 218 が、図 4 A に示されていないことを理解されたい。) ヒートシンク 216 の底部基部 402 は、試 験スタック 200 またはフレーム 220 の上部の全表面積を被覆し得る。キャップ 212 は、試験スタック 200 の上に配置され、キャップ 212 をヒートシンク 216 の底部基 部 402 に固定する、ばね荷重ねじ 214 を有する。キャップは、試験スタック 200 の 上側部分を保持するために使用される、プレート 406 の表面上に静置する、底部延在部 404 を有する。本プレート 406 は、図 11 に関連してさらに下記に説明される。

20

#### 【0040】

ばね荷重ねじ 214 は、ねじ 214 と、ねじ 214 のシャフトの周囲に配置される、ばね 408 とを含む。ねじ 214 は、キャップ 212 の上部から横断し、ヒートシンク 216 の底部基部 402 の中に螺入される。ばね 408 は、キャップ 212 の下に、かつヒー トシンク 216 の底部基部 402 の上方に位置する。故に、ねじ 214 を緊締することによつて、ばね 408 は、ヒートシンク 216 の底部基部 402 上に下向きの力を及ぼし、それによつて、試験スタック 200 を下向きの方向に押進するであろう。本力は、試験スタック 200 の底部に位置するコネクタ 210 の、ウエハ接触子の上面側への物理的および電気接続を確実にするために使用される。

30

#### 【0041】

図 4B は、図 2 の線 B - B に沿って得られる、試験スタックの上部の断面図を図示する。基本的に、図 4A に関連して説明される同一の構成要素が、図 4B に図示されている。(垂直部分またはフレックス回路 218 が、図 4B に示されていないことを理解されたい。) しかしながら、図 11 および 12 に関連して下記に説明されるように、使用時、複数の試験スタック 200 が、相互に隣接して、例えば、マトリクス状に配置されるであろうことを理解されたい。いくつかの実施形態では、各隣接試験スタック 200 は、隣接試験スタックの隣の 1 つの試験スタックの配向が、図 4A および 4B に集合的に示されるであろ うように、その中心垂直軸を中心として 90° 回転され得る。故に、試験スタック 200 の上側部分を保持するために使用される、プレート 406 が、それを通して各試験スタック 200 が通過し、その中に各試験スタック 200 が保持される、対応する保持力のマ トリクスを有するであろうことを理解されたい。

40

#### 【0042】

図 5 は、本発明の一実施形態による、図 2 の試験スタックの部分的底面斜視図を図示す

50

る。前述に説明されるように、試験スタック 200 は、筐体 202 の底面側に位置する、電気コネクタ 210 を有する。電気コネクタ 210 は、例えば、ウエハ接触子への物理的および電気的またはデータ接続を可能にするための、当業者に公知のポゴピンまたは他の構造を含む、物理的構造 500 の使用を通して、ウエハ接触子の上面側に物理的かつ電気的に接続するように構成される。これが、試験スタックが典型的プローブカードの使用を伴わずにウエハ接触子に対してばね荷重されることを可能にすることを理解されたい。

#### 【0043】

図 6 は、本発明の一実施形態による、半導体デバイスを試験するための、試験スタックのための回路基板の上面図を図示する。図 2 に関連して説明されるように、試験スタック 200 は、試験スタック 200 によって保持される試験カード 302 と、ウエハ接触子と、試験されるべきウエハとの間、および試験カード 302 と、半導体デバイスを試験するためのシステム 100 内の他の機器、デバイス、または構造との間のデータ I/O を促進するために、2つのプリント回路基板を利用する。図 6 は、1つの部分が、筐体 202 内の試験カードのそれぞれへの接続のために、試験スタック 202 の各側に沿って配置される、使用時、筐体 202 の上部から底部に延在する、4つの垂直部分またはフレックス回路 218 のセットに接続される、中心部分 217 を含む、これらの回路基板 600 のうちの1つを図示する。図 6 が、フレックス回路 218 が中心部分 217 と同一の平面内に平坦に置かれている、本回路基板 600 を図示していることを理解されたい。各フレックス回路 218 の端部において、試験スタック 200 と併せて使用されている第 2 の回路基板の中心部分 217 に電気的に接続する、コネクタ 602 が存在する。例えば、1つの回路基板 600 が、試験スタック 200 の上部に位置する、中心部分 217 を有する。そのコネクタ 602 は、次いで、試験スタック 200 の底部に位置する、回路基板 600 の中心部分 217 と接続するであろう。反対の回路基板とのこれらの接続が、図 2 に示されている。加えて、各フレックス回路 218 は、所与の試験スタック 200 の筐体 202 内に保持される対応する試験カード 302 に電気的に接続する、複数のコネクタ 604 を有する。

#### 【0044】

図 7 は、本発明の一実施形態による、半導体デバイスを試験するための、試験スタックのための別の回路基板の上面図を図示する。図 6 と同様に、回路基板 700 は、1つの部分が筐体 202 内の試験カードのそれぞれへの接続のために試験スタック 200 の各側に沿って配置される、使用時、筐体 202 の底部から上部に延在する、4つの垂直部分またはフレックス回路 704 のセットに接続される、中心部分 702 を含む。したがって、図 7 に示される回路基板が、図 6 に示される回路基板に対する対応物として提示されていることを理解されたい。言い換えると、図 6 に示される回路基板は、例えば、試験スタック 200 の上部上に配置される中心部分 217 を有する、回路基板として使用され得、図 7 に示される回路基板は、次いで、試験スタック 200 の底部上に配置される中心部分 702 を有する、対応する回路基板として使用され得る。故に、ともに使用されるとき、各フレックス回路 604、704 の垂直部分の対応する三角形状が、試験スタック 200 の各側において相互の隣に嵌合し、それを空間的に収容するであろう。図 7 が、フレックス回路 704 が中心部分 702 と同一の平面内に平坦に置かれている、本回路基板 700 を図示することを理解されたい。各フレックス回路 704 の端部において、試験スタック 200 と併せて使用されている類似の回路基板 700 の中心部分 702 に電気的に接続する、コネクタ 706 が存在する。例えば、1つの回路基板 700 が、試験スタック 200 の底部に位置する、中心部分 702 を有する。そのコネクタ 706 は、次いで、試験スタック 200 の上部に位置する、第 2 の回路基板 700 の中心部分 702 と接続するであろう。加えて、各フレックス回路 704 は、所与の試験スタック 200 の筐体 202 内に保持される対応する試験カード 302 に電気的に接続する、複数のコネクタ 708 を有する。また、フレックス回路の使用が、そうでなければ（図 9 のコネクタ 910 等の）試験スタックの上部におけるコネクタまたは試験エンジンへの、および試験スタックの底部における電気コネクタのポゴピンへの接続のために、回路基板の中心部分の4つの側面のそれぞれ

10

20

30

40

50

において使用されるであろう、4つのコネクタの必要性を排除することも理解されたい。しかしながら、回路基板が、各側において相互接続されるプリント回路基板を使用して、回路基板を試験スタックの上部における試験エンジンに、および試験スタックの底部における電気コネクタのポゴピンに接続するように接続され得ることを理解されたい。

#### 【0045】

いくつかの実施形態では、中心部分と、フレックス回路部分とを含む、回路基板が、種々の構成に設計され得ることを理解されたい。例えば、複数の回路基板が、試験スタックの上部および底部の両方の上で使用されてもよい。一実施形態では、2つの回路基板が、試験スタックの上部上で使用されてもよく、2つの回路基板が、試験スタックの底部上で使用されてもよい。本場合では、各回路基板の中心部分は、2つの回路基板とともに、試験スタックの上部または底部上の総面積を被覆するであろうように、試験スタックの上部または底部の面積の2分の1にあるであろう。各回路基板は、2つの側面における、試験スタックの上部から底部に、または底部から上部に延在する、2つのフレックス回路を有するであろう。故に、2つの回路基板の中心部分が、試験スタックの上部上に配置される状態で、試験スタックの上部から底部に延在する、試験スタックの側面毎に1つずつの、合計で4つのフレックス回路が、存在するであろう。同様に、別の2つの回路基板が、試験スタックの底部上で使用され、試験スタックの底部から上部に延在する、試験スタックの側面毎に1つずつの、合計で4つのフレックス回路を提供するであろう。

10

#### 【0046】

別の実施形態では、4つの回路基板が、試験スタックの上部上で使用されてもよく、4つの回路基板が、試験スタックの底部上で使用されてもよい。本場合では、各回路基板の中心部分は、4つの回路基板とともに、試験スタックの上部または底部上の総面積を被覆するであろうように、試験スタックの上部または底部の面積の4分の1にあるであろう。各回路基板は、1つの側面における、試験スタックの上部から底部に、または底部から上部に延在する、1つのフレックス回路を有するであろう。故に、4つの回路基板の中心部分が、試験スタックの上部上に配置される状態で、試験スタックの上部から底部に延在する、試験スタックの側面毎に1つずつの、合計で4つのフレックス回路が、存在するであろう。同様に、別の4つの回路基板が、試験スタックの底部上で使用され、試験スタックの底部から上部に延在する、試験スタックの側面毎に1つずつの、合計で4つのフレックス回路を提供するであろう。

20

#### 【0047】

図8は、本発明の一実施形態による、図2の試験スタックの筐体の側面斜視図を図示する。上記に説明されるように、筐体202は、概して、長方形角柱の形状にあり、上部フレーム204と、底部フレーム206と、各隅において筐体202の上部から底部に延在する、4つの隅部208とを含む。筐体202の各側における、開口部802、および筐体202の上面側および底面側における、開口部804が、存在することを理解されたい。加えて、筐体202は、回路基板の中心部分217等の、筐体202の上部および底部に取り付けられる構成要素の取付を補助するための、固定孔805を含む。筐体202が、当技術分野において公知の任意の様式において構築され得、側面毎に1つずつの部片等、別個の部片から構築され得ることを理解されたい。筐体202は、試験カードを保持するために好適な任意の材料から構築され得る。しかしながら、チャネル806が、上部フレーム204から各隅部208を通して底部フレーム206に延在することを理解されたい。形状が円筒形であり得る、これらのチャネル806は、筐体202を通して、具体的には、各隅部208を通して、筐体202の上部から底部へ、または逆もまた同様に、冷却流体または冷却剤を通過させるために使用される。本発明の冷却側面が、図15に関連してさらに下記に説明される。故に、筐体202が、熱を試験カードから冷却流体に通過させるために使用されるため、いくつかの実施形態では、筐体202が構築される材料は、熱を容易に通過させる材料であり得る。例えば、いくつかの実施形態では、筐体202は、限定ではないが、銅等の種々の金属合金を含む、任意の好適な材料または複数の材料から作製され得る。

30

40

50

**【 0 0 4 8 】**

図9は、本発明の一実施形態による、半導体デバイスを試験するための、別の試験スタックの側面斜視図を図示する。示される試験スタック900は、図2および3に示される試験スタックに類似する。試験スタック900は、筐体902と、底面側における、電気コネクタ904と、(示されていないが、図2に示されるキャップ212に類似する)キャップと、図6および7に関連して説明される回路基板であり得る、2つの回路基板906と、ヒートシンク908とを含有する。図2に示される試験スタック200と併せた使用のための、対応する構成要素のそれぞれに関して上記に提供される説明が、同様に、これらの構成要素にも当てはまることを理解されたい。試験スタック900はまた、半導体デバイスを試験するためのシステム100内の他の機器、デバイス、または構造まで延在するであろう、ケーブル(図示せず)に、回路基板906の上部中心部分を電気的に接続するための、コネクタ910を有する。コネクタ910は、ヒートシンク908の基部912内の開口部を通して通過し、筐体902の上部上の回路基板906の下層の中心部分に電気的に接続する。その反対端部において、コネクタは、電気データケーブルに接続し、試験スタック902、具体的には、(筐体902の底部上のコネクタ904および回路基板906を介して)試験カードおよび試験されているウエハへの、およびそれからの、システム100内の他の機器、デバイス、または構造への、およびそれからのデータ転送を可能にするであろう。一実施形態では、コネクタ901は、ホストコンピュータへのファイバ接続を経由したPCIeのための光学試験エンジンであり得る。本場合では、試験されているウエハから数インチ以内において、データ信号が、最大100メートルの無損失伝送のために、電気信号から光信号に変換されてもよい。

10

20

30

40

50

**【 0 0 4 9 】**

図10は、本発明の一実施形態による、ウエハ接触子の上面斜視図を図示する。ウエハ接触子1000は、ウエハ接触子1000の上面に配置される1つ以上の試験スタック200と試験されるべきウエハの表面との間に搭載される。示されるように、ウエハ接触子1000は、1つの側面における延在部分1004を伴う、円形プレート1002である。いくつかの実施形態では、ウエハ接触子1000は、いくつかの実施形態では、当技術分野において公知の方法によって、または3次元セラミックおよび金属プリントを使用することによって構築され得る、セラミック円形プレートである。いくつかの実施形態では、ウエハ接触子1000は、その周を中心としてシールされる。ウエハ接触子1000の上面側が、図10に示され、図2、3、および9に関連して説明される試験スタック等の、対応する試験スタックの受容のための、パッド1006を含有する。具体的には、試験スタック200、900の底面側に位置する、電気コネクタ210、904が、対応するパッド1006上に搭載される。示されるように、ウエハ接触子1000は、最大24個の試験スタックを収容することができる。しかしながら、ウエハ接触子が、より多いまたはより少ない試験スタックを収容するように設計され得ることを理解されたい。いくつかの実施形態では、パッド1006または金パッド。パッド1006は、例えば、ウエハ接触子1000への物理的接続を可能にする、当業者に公知のポゴピンまたは他の構造を含む、物理的構造の使用を通して、各対応する試験スタックの底部上の電気コネクタ210、904に電気的に接続される。加えて、図4Aに関連して上記に説明されるように、電気コネクタ210、904はさらに、ばね荷重ねじ214の使用を通して下向きの方向に(すなわち、試験スタックからウエハ接触子に垂直に下向きに)及ぼされる物理的力の使用を通して、ウエハ接触子1000に固着される。

**【 0 0 5 0 】**

ウエハ接触子1000はまた、延在部分1004内に位置し、また、ウエハ接触子1000の周のまわりにも均一に位置する、複数の電力I/O接点1008を含む。電力I/O接点1008は、ウエハ接触子1000、および試験されるべきウエハのある面積またはダイパッドを含む、ウエハ接触子1000に取り付けられる、任意の他の機器、デバイス、または構造に電力を送達するために使用される。図10に表されるタイプの電力接続が、当業者に周知であることを理解されたい。電力I/O接点1008は、電力I/O接

点 1008 に電力を供給する、電力サーバ基板に接続されてもよい。

【0051】

使用の間、ウエハ接触子 1000 の底面側が、試験されるべきウエハと物理的かつ電気的に接触するであろうことを理解されたい。故に、回路または金トレースが存在し、これは、金パッド 1006 のそれぞれからウエハ接触子 1000 の本体を通して、そのような金トレースが、試験されるべきウエハの面積またはダイパッドに接触するであろう、ウエハ接触子 1000 の底面側まで通過する。いくつかの実施形態では、微小電気機械システム（MEMS）タイプまたは微小ばね等のMEMS が、ウエハ接触子 1000 の底面側、具体的には、金パッド 1006 のそれぞれの真下のそれらの面積と、試験されるべきウエハとの間の接続のために使用され得る。種々の試験カードまたはピンドライバ基板を含有する、試験スタックが、ウエハ接触子に対して直接物理的に圧接され、ウエハ接触子 1000 の底面側が、試験されるべきウエハに直接接続されているという事実が、試験カードとウエハとの間のそのような短い距離が、上記で議論されるような多数の利益を提供するため、本発明の重要な側面となる。ウエハ接触子 1000 の底面側におけるばねのうちのいくつかのものが、ウエハ上の電力 I/O 接点 1008 に配索され、試験されるべきウエハ上のある面積またはダイパッドに供給され得る、これらのはねによる電力の受容を可能にすることを理解されたい。いくつかの実施形態では、電力は、例えば、試験されているウエハまたはダイが、電力ピンによって提供され得る、最大電流を要求する場合、試験スタック、試験基板、またはピンドライバカードから、ウエハ接触子 1000 上の電力ピンに供給されることができ、これは、デバイスが、より高速かつより小さい状態になり、より低い電力において動作するため、有用であり得る。そのような場合、電力サーバ基板が必要ではない場合があることを理解されたい。10

【0052】

図 11 は、本発明の一実施形態による、ウエハ接触子上に搭載される、試験スタックの斜視側面図である。示されるように、図 9 に示されるものに類似し、図 7 に示されるようなフレックス回路 1104 を有する回路基板を伴う、2つの例示的試験スタック 1102 が、図 10 に関連して説明される、ウエハ接触子 1000 等のウエハ接触子 1106 の上に搭載される。また、示されているものは、試験スタック 1102 のそれぞれの上のキャップ 1107 である。ウエハ接触子 1106 が、ウエハ接触子 1106 が、図 10 のウエハ接触子 1000 上に示される 2 つのものと対比して、延在部分 1109 内に配置される、4つの電力 I/O 接点 1108 を含む点において、図 10 に示されるウエハ接点と異なることを理解されたい。ウエハ接触子 1106 は、ウエハ接触子 1106 を固定位置において保持する役割を果たす、水平な補剛材プレート 1110 上に搭載される。また、透明であるように示されるものは、試験スタック 1102 の上部を保持する役割を果たす、プレート 1112 である。本プレート 1112 は、キャップ 212 の底部延在部 404 が静置する、図 4A に関連して説明される、プレート 406 に類似する。キャップ 1108 の底部 1114 が、プレート 1112 の上に静置した状態で示されている。第 2 のプレート 1116 は、図 15 に関連して説明される、冷却システムのための配管を含む。類似する対のプレート 1118、1120 が、同様に、ウエハ接触子 1106 の上の試験スタック 1102 の底部の近傍に配置され、本第 2 の対のプレート 1118、1120 が、試験スタック 1102 の上部の近傍のプレート 112、1116 の反対の順序でスタックされることに留意されたい。20

【0053】

図 12 は、本発明の一実施形態による、ウエハ試験器の側面斜視図を図示する。ウエハ試験器 1200 は、ウエハ試験器 1200 の下方にウエハを係合させることによって所与のウエハを試験するように構成される、完全なモジュールであるが、試験スタック 1102 の上部および底部に位置する、2つの対のプレート 1112、1116、1118、1120 が、示されていないことを理解されたい。図 12 は、ウエハ接触子 1106 上に搭載される、図 11 に示されるものと同一の試験スタック 1102 を示す。示されるように、主プレート 1202 は、両方とも主プレート 1202 の下方に配置される、ウエハ接触30

10

20

30

40

50

子 1106 および補剛材プレート 1110 の両方を定位置に固着させるために使用される。示されるように、電力 I/O 接点 1108 は、依然として、アクセス可能であり、最終的には、電力サーバ基板に接続される。補剛材プレート 1110 が、ある量の緩みを伴って接続され、動作の間、任意の熱膨張に適応することを理解されたい。また、これらの 3 つのプレートが、例えば、ボルトと、ねじとを含む、当技術分野において公知の任意の手段を使用してともに取り付けられ得ることも理解されたい。

#### 【0054】

図 13 は、本発明の一実施形態による、図 11 の補剛材の上面斜視図を図示する。補剛材 1110 は、単一の試験スタックが、所与の開口部 1302 内に嵌合し、それを通して通過することを可能にするように寸法決めされる、正方形または長方形の開口部 1302 のマトリクスを有する、単一の円形プレートである。故に、補剛材 1110 は、本実施形態において、24 個の試験スタックを収容することができる。図 10 のウエハ接触子 1000 と同様に、補剛材 1110 は、1 つの側面において類似の延在部分 1304 を有する。いくつかの実施形態では、補剛材 1110 の周の全体的形状は、ウエハ接触子のものと同一または同じである。示されるように、補剛材 1110 は、図 11 に示されるウエハ接触子 1106 と同一に成形された周を有する。故に、補剛材が、ウエハ接触子の上に設置されると、それぞれのための周の形状は、同一になる。本実施形態では、延在部分 1304 はまた、図 12 に示されるように、下層のウエハ接触子 1106 から電力 I/O 接点 1108 を収容するように設計される、一連の開口部 1306 を有する。故に、補剛材 1110 が、図 12 に示されるように、ウエハ接触子 1106 の上に配置されると、電力 I/O 接点 1108 は、補剛材 1110 の上部からアクセス可能である。補剛材 1110 が、鋼等の硬質金属から作製され、下層のウエハ接触子 1106 との共平面性を確実にすることを理解されたい。

#### 【0055】

図 14 は、図 12 の主プレートの底面斜視図を図示する。主プレート 1202 は、補剛材およびウエハ接触の受容のために成形される、陥凹部 1402 を有する、単一の水平プレートであり、陥凹部 1402 が、主プレート 1202 内に開口部を画定し、試験スタックが主プレート 1202 を通して、かつ補剛材内の開口部 1302 のマトリクスを通して通過し、最終的には、表面、具体的には、ウエハ接触子の上面上の金パッドに接触することを可能にすることに留意されたい。主プレート 1202 が、本質的には、補剛材と、ウエハ接触子とをともに保持することを理解されたい。図 12 が、底面図であるため、補剛材は、本陥凹部 1402 内に配置され、主プレート 1202 の底部に隣接するであろう。ウエハ接触子は、次いで、補剛材に隣接し、これは、次いで、3 つのものの底部層となるであろう。主プレート 1202 はまた、ウエハ接触子上での電力 I/O 接点の受容のための、開口部 1404 を有する。故に、上から見ると、図 12 におけるように、電力 I/O 接点 1108 を保持する、ウエハ接触子の延在部分は、主プレート 1202 が定位置にある状態で、視認可能であり、アクセス可能である。上記に説明されるように、補剛材が、主プレート 1202 に、その周辺において取り付けられ、使用の間の任意の熱膨張、特に、その共平面性を維持し、本質的には、ウエハ接触子を定位置に保持するように、水平平面内の熱膨張を可能にすることを理解されたい。

#### 【0056】

図 15 は、本発明の一実施形態による、冷却システムの斜視図を図示する。冷却システム 1500 は、システム 100 に、およびそれから液体冷却剤を送達するための、一対の入力ポート 1502 と、対応する対の出力ポート 1504 とを含む。冷却システム 1500 はまた、(概説的に示される) 各試験スタック 200 の上部の周および底部の周の両方を囲繞する、液体冷却剤を搬送するための、配管 1506 を含む。各試験スタック 200 の底部の周を囲繞する、配管 1506 は、入力ポート 1502 の両方のセットに流体的に接続される。各試験スタック 200 の上部の周を囲繞する、配管 1506 は、出力ポート 1504 の両方のセットに流体的に接続される。入力ポート 1502 と、出力ポート 1504 と、配管 1406 とを含む、冷却システム 1500 は、1 つが、試験スタック 200

10

20

30

40

50

の上部上に配置され、1つが、試験スタック200の底部上に配置される、2つのプレート1507によって、定位置に保持される。一実施形態では、配管1506が、プレート1507内に配置されることを理解されたい。一実施形態では、配管1506は、プレート1507内に一体的に形成される、チャネルを備える。

#### 【0057】

加えて、試験スタック200毎の各筐体202の各垂直隅部208は、筐体202の上部から底部に延在し、これが各試験スタック200の底部の周を囲繞する、配管1506から、各試験スタック200の上部の周を囲繞する、配管1506に液体冷却剤を搬送するように、配管1506に流体的に接続される、隅部208自体内に位置する、チャネル1508を含む。故に、冷却剤が、外部ポンプ(図示せず)を介して入力ポート1502のうちの1つ以上のものの中に圧送され、試験スタックの底部の周囲に配置される、配管1506を通して、各筐体202の隅部208のそれぞれの中のチャネル1508を通して、各試験スタック200の上部の周を囲繞する、配管1506まで、および出力ポート1504のうちの1つ以上のものまで通過する。冷却剤は、次いで、熱交換器(図示せず)を通して再生利用され、システム100に圧送して戻る前に、熱を除去し、冷却剤を冷却し得る。故に、冷却システム1500が、各試験スタック200の周全体に冷却剤を提供し、システム100の使用の間、熱を消散させる役割を果たすことを理解されたい。冷却剤は、任意の流体であり得、一実施形態では、水であり得る。

10

#### 【0058】

図16は、本発明の一実施形態による、ウエハ試験器の側面斜視図を図示する。ウエハ試験器1600は、ウエハ試験器1600の下方にウエハを係合させることによって所与のウエハを試験するように構成される、完全なモジュールである。ウエハ試験器1600は、複数の試験スタック1602を含み、これは、任意のタイプであり得、図2-9に関連して説明される特徴のいずれかを含み得る。示されるように、各試験スタック1602は、各試験スタック1602をウエハ接触子1608に固着するためのね荷重ねじ1606を伴う、キャップ1604を有する。各試験スタック1602はまた、その上部上に位置する、ヒートシンク1610と、試験スタック1602内に保持される試験基板またはピンドライバカードをケーブル(図示せず)に電気的に接続し、試験基板から1つ以上のホストコンピュータ等の他のデバイスへの、およびそれからのデータI/Oを可能にするための、コネクタ1612とを有する。これらのコネクタ1612は、図9に関連して説明される、コネクタ910と同一である、またはそれに類似し得る。各試験スタック1602が、隣接試験スタック1602に対して、その中心垂直軸を中心として90°回転されることを理解されたい。

20

30

#### 【0059】

ウエハ試験器1600はまた、ウエハコネクタ1608の上に示される、図11-13に関連して説明される、補剛材11110のような補剛材1614を含む。また、示されるものは、それぞれ、試験スタック1602の上部および底部の近傍に位置し、図11に関連して上記に説明される、プレート1112、1120に類似する、またはそれと同じである、プレート1616、1618である。これらのプレート1616、1618は、試験スタック1602を保持するための、カットアウトを有する。特に、試験スタック1602の上部の近傍に位置する、プレート1616は、試験スタック1602毎のキャップ1604が静置する、上側表面を有する。また、示されるものは、同様に試験スタック1602の上部および底部の近傍に位置し、図11に関連して上記に説明される、プレート1116、1118に類似する、またはそれと同じである、プレート1620、1622である。これらのプレート1620、1622は、試験スタック1602を保持するための、カットアウトを有する。これらのプレート1620、1622はまた、図15に関連して上記に説明されるように、冷却システムのための配管またはチャネルを保持する。試験スタック1602の上部の近傍に位置する、プレート1616、1620が、相互に対し水平に配置され、プレート1616が、冷却システムと併用されるプレート1620の上方に配置されていることを理解されたい。同様に、試験スタック1602の底部の近

40

50

傍に位置する、プレート 1618、1622 は、相互に対しても水平に配置され、プレート 1622 は、冷却システムと併用される、プレート 1618 の下方に配置されている。図 12 および 14 に関連して説明されるもの等、主プレートもまた、補剛材 1614 およびウエハ接触子 1608 を接続するために使用され得る。一実施形態では、試験スタック 1602 の上部の近傍に位置する、プレート 1616、1620 は、プレートの円周上に位置するピラーを使用して定位置に固着され得、これは、次いで、試験スタック 1602 の底部に位置するプレート 1618、1622 を介して、図 12 および 14 に関連して説明されるもの等の主プレートにボルト留めされ得る。

#### 【0060】

図 17 は、本発明の一実施形態による、ウエハを試験する際ににおける使用のための、固定表面上に配置される、ウエハ試験器の側面斜視図を図示する。図 16 に示されるもの等の、ウエハ試験器 1702 が、使用のために、固定表面 1704 上に搭載され得る。固定表面 1704 が、ウエハ試験器と関連付けられる、主プレート、補剛材、およびウエハ接触子の受容のための開口部を有するが、図 17 において不可視であることを理解されたい。ウエハ取扱機器 1706 が、固定表面 1704 の下に位置し得る。本ウエハ取扱機器は、ウエハ接触子の底面の真下に試験されるべきウエハを位置決めし、試験のために、ウエハ接触子の底面上の対応する MEMS タイプのばねとのウエハまたはダイ面積の係合を促進するように動作されるであろう。データケーブル 1708 が、図 9 に関連して説明される、コネクタ 910 等のコネクタ 1709 に取り付けられ、導管またはワイヤガイド 1710 を通して、最終的には、対応するホスト試験コンピュータ（図示せず）まで通過され得る。データケーブル 1708 は、試験スタックと試験スタックによって保持される、試験基板との間の、ホスト試験コンピュータ（図示せず）への、およびそれからのデータ伝送を可能にする。加えて、電力サーバ基板 1712 の中に垂直に差し込まれる、複数の電力モジュール 1713 を含み、また、固定表面 1704 上に位置し得る、電力サーバ基板 1712 が、同一の導管 1710 を通して試験スタックのそれぞれに配置される、電力ケーブル 1714 を介して電力を提供する。したがって、本実施形態では、各試験スタックが、専用のラインに接続されることを理解されたい。また、電力供給源（図示せず）が、電力サーバ基板 1712 の真下に位置し、電力サーバ基板 1712 に、最終的には、試験スタックに電力を供給し得ることも理解されたい。

#### 【0061】

故に、使用の間、ウエハが、ウエハ取扱機器によって取得され、ウエハ接触子の底面側に対して設置され、ウエハ接触子の底面上の MEMS タイプのばね等の電気コネクタに係合するであろう。各試験スタック内の試験基板は、サーバカード 1712 またはホストコンピュータによってプログラムおよび制御され、試験されるべきウエハ上の具体的なダイ面積の試験を促進することができる。試験基板は、試験スタックの側面に沿って各試験基板に接続されるフレックス回路を含む、上部回路基板を介して、試験スタックによって保持される各試験基板と通信する、各試験スタックの上部上の各コネクタに接続されるデータケーブル 1708 を介した、ホスト試験コンピュータからのデータ I/O を介して、プログラムまたは制御される。試験スタックの側面に沿って各試験基板に接続されるフレックス回路を含む、底部回路基板は、各試験スタックの底部における電気コネクタと通信し、これは、ひいては、ウエハダイと各試験スタックの底部における電気コネクタとの間の信号が、ウエハ接触子内の回路を介して相互に通過されるように、ウエハコネクタと通信する。いったんウエハが、試験を完了すると、ウエハ取扱機器は、ウエハを除去し、第 2 のウエハを試験のために固着させ得、その時点で、プロセスが、繰り返され得る。ウエハ試験器および全体的な試験システムが、現在のウエハ試験機器よりはるかに短いデータ通信経路を提供することを理解されたい。結果として、データ伝送レートが、はるかにより高速になることができる。加えて、試験スタックが、容易に交換され、置換され得ること、および各試験スタックが、任意の特定のウエハまたはデバイスを試験するために所望に応じてカスタマイズされ得る点で、試験スタックが、モジュール性を提供することを理解されたい。

10

20

30

40

50

## 【0062】

図18は、本発明の一実施形態による、試験キャビネット内に配置される、図17のウエハ試験器の上面斜視図を図示する。固定表面1704上のウエハ試験器1702が、図1に関連して説明されるキャビネット等の試験キャビネット1802内に配置され得る。FOUP1804が、試験されるべきウエハを格納するために、ウエハ取扱機器に関連して使用され得る。図15に関連して上記に説明される冷却システムを補完するために、ウエハ試験器1702は、一連のファン1806によって囲繞され得る。加えて、一連のファン1808は、キャビネット1802の壁内に配置され、全体的な試験システムの冷却を補助し得る。

## 【0063】

試験ホストコンピュータ(図示せず)が、キャビネット1802内に位置し得ることを理解されたい。代替として、試験ホストコンピュータは、別個のキャビネット内に位置する、または試験キャビネット1802に対して遠隔であってもよい。試験ホストコンピュータがウエハ試験器ラック内に含まれる場合では、ウエハ試験器から試験ホストコンピュータまでのケーブル1708は、銅(PCIE)であってもよく、試験ホストコンピュータは、例えば、電力サーバ基板1712の下方に位置する。試験ホストコンピュータが、ウエハ試験器から離れた別個のキャビネットまたは異なるラック内に位置し得る場合では、ケーブル1708は、ファイバを経由した銅またはPCIEであってもよく、これは、試験ホストコンピュータが、ウエハ試験器が位置するであろうクリーンルームの外側において、理想的には、別個のサーバルーム内において、保守点検するためにはるかにより容易である、サーバラック内で移動されることを可能にするであろう。

10

20

【図1】

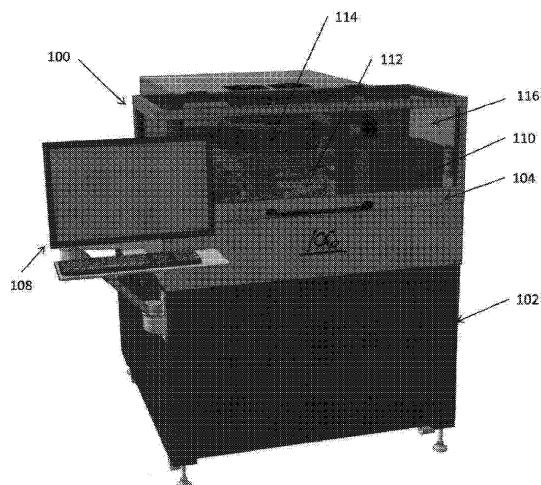


Fig. 1

【図2】

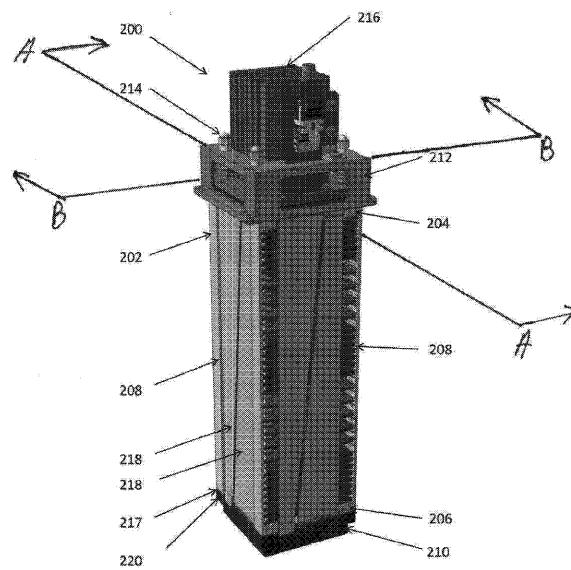


Fig. 2

【図3】

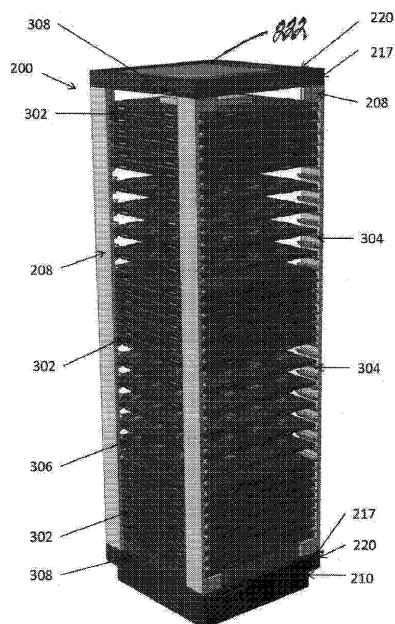
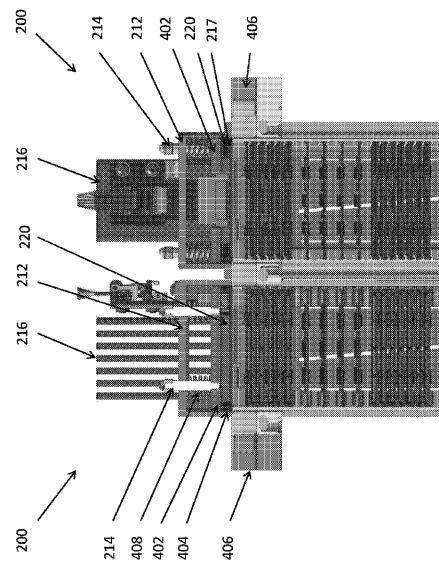


Fig. 3

【図4A - 4B】

Fig. 4A  
Fig. 4B

【図5】

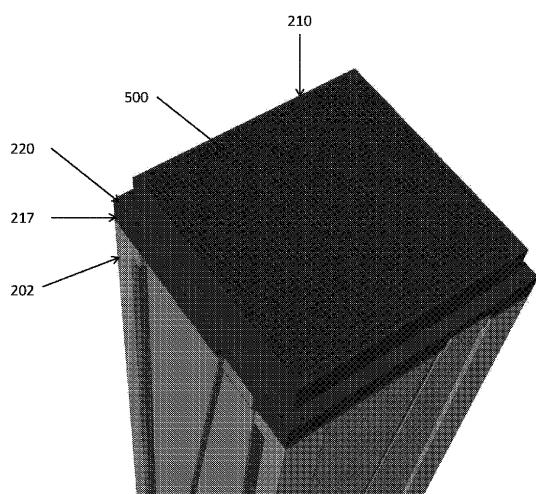


Fig. 5

【図6】

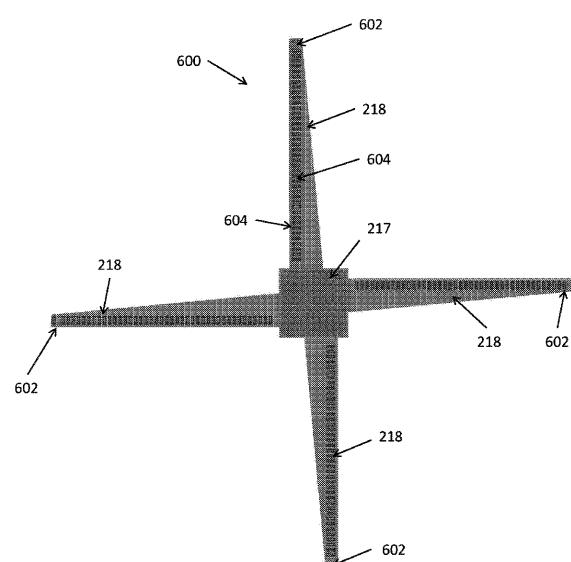


Fig. 6

【図7】

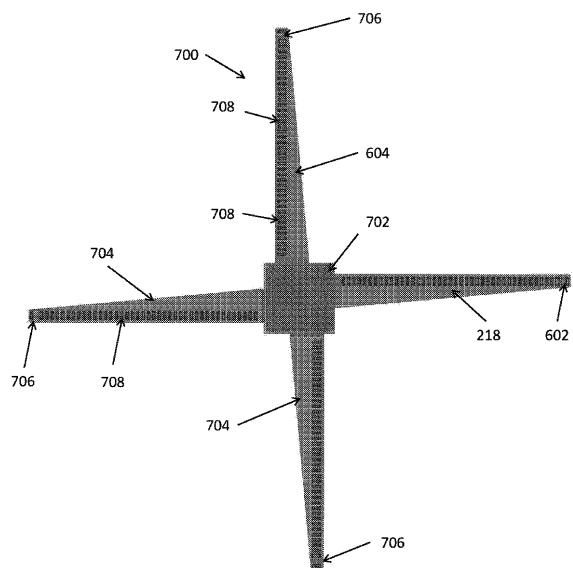


Fig. 7

【図8】

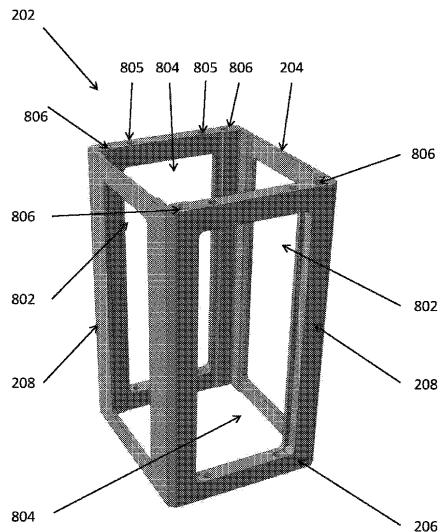


Fig. 8

【図9】

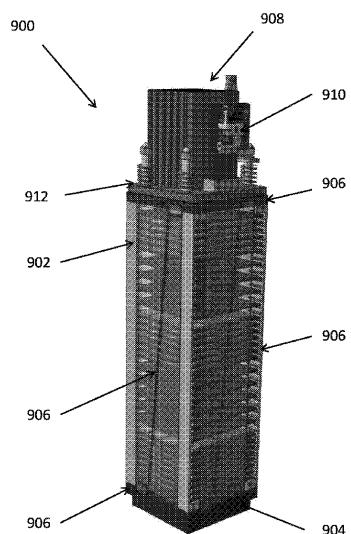


Fig. 9

【図10】

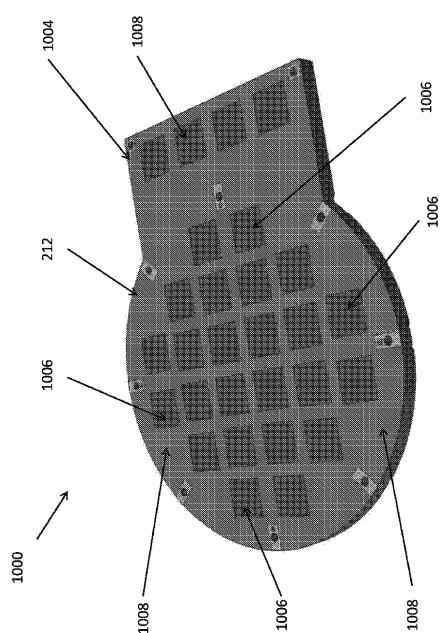


Fig. 10

【図 1 1】

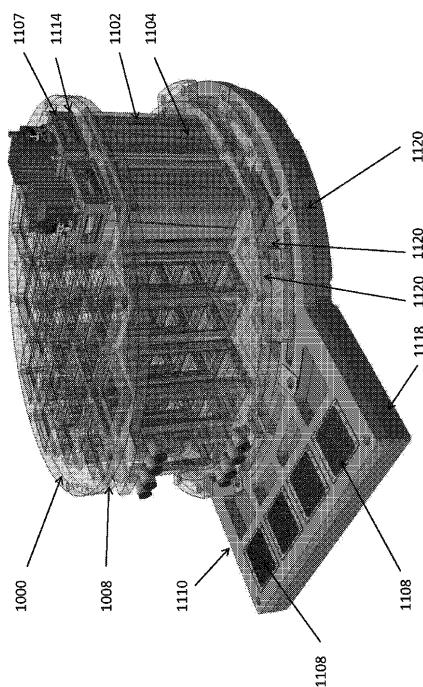


Fig. 11

【図 1 2】

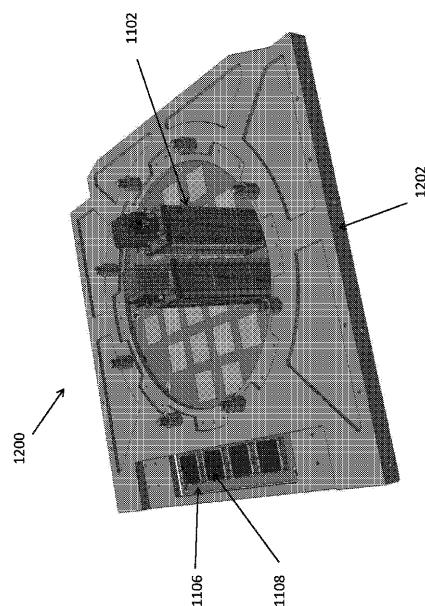


Fig. 12

【図 1 3】

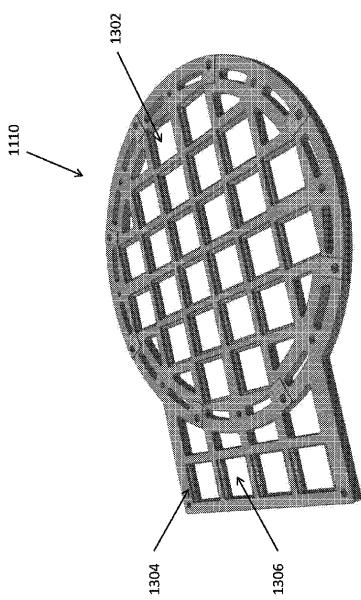


Fig. 13

【図 1 4】

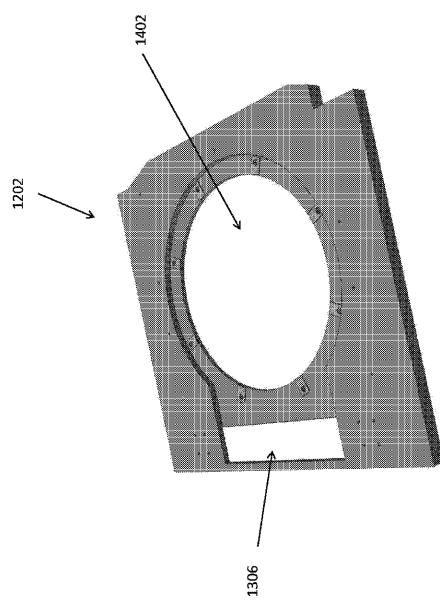


Fig. 14

【 図 1 5 】

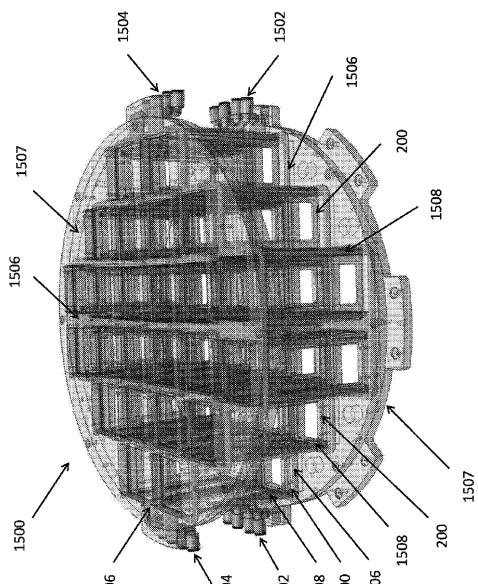


Fig. 15

【 図 1 6 】

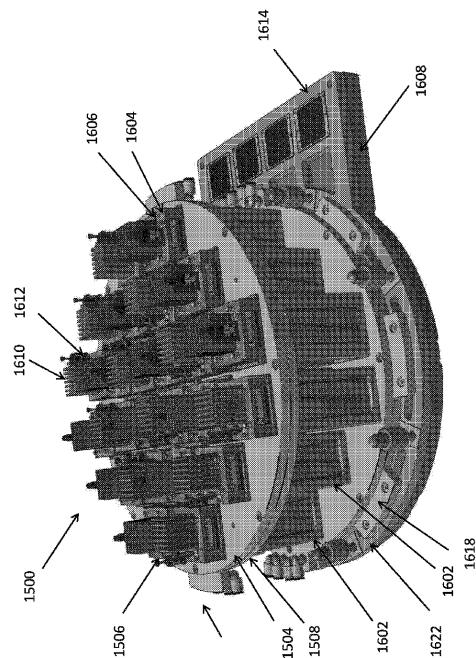


Fig. 16

【図 17】

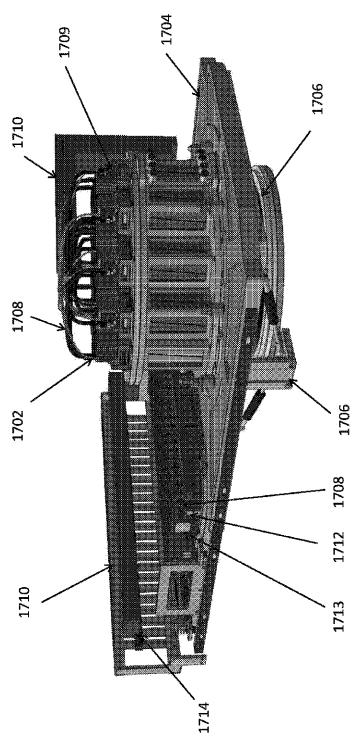


Fig. 17

【 図 1 8 】

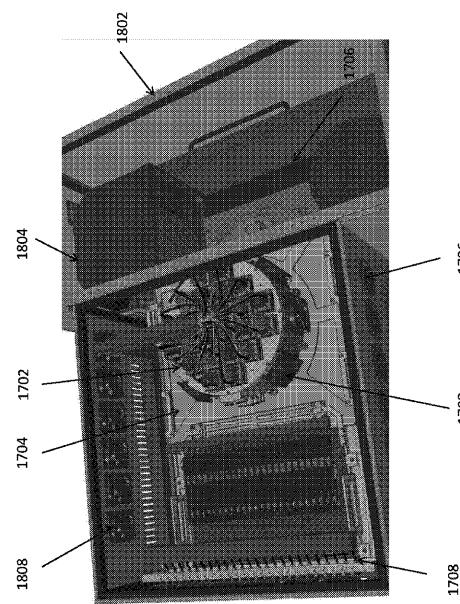


Fig. 18

## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US19/45175
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
IPC - G01R 31/26; H01L 21/67, 25/00 (2019.01)		
CPC - G01R 31/26, 31/2601; H01L 21/67, 22/30, 25/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) See Search History document		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched See Search History document		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) See Search History document		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 9,400,309 B2 (KABUSHIKI KAISHA NIHON MICRONICS) 26 July 2016; figure 1, column 4, lines 4-8, lines 18-21 & lines 39-46, column 6, lines 43-51, column 8, lines 47-51	1
Y	US 2014/0306727 A1 (SAMSUNG ELECTRONICS CO., LTD.) 16 October 2014; figures 2 & 3, paragraphs [0040]-[0042]	1
A	US 6,927,593 B2 (KLINE, J) 09 August 2005; see entire document	1
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input type="checkbox"/> See patent family annex.
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"D" document cited by the applicant in the international application</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&amp;" document member of the same patent family</p>		
Date of the actual completion of the international search 14 October 2019 (14.10.2019)	Date of mailing of the international search report <b>29 OCT 2019</b>	
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, Virginia 22313-1450 Facsimile No. 571-273-8300	Authorized officer Shane Thomas Telephone No. PCT Helpdesk: 571-272-4300	

---

フロントページの続き

(81)指定国・地域 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT

(74)代理人 230113332

弁護士 山本 健策

(72)発明者 コジョクニアヌ ク里斯チャン オー.

アメリカ合衆国 カリフォルニア 95035, ミルピタス, エス. ヒルビュー ドライブ  
426

(72)発明者 スクルトゥ ルシアン

ルーマニア国 ブラショフ, コドレア, ストラーダ ホリア ヌマルル 41

F ターム(参考) 2G003 AA10 AD01 AG04 AH04

4M106 AA01 BA01 DD10 DJ32