

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号  
特許第5020051号  
(P5020051)

(45) 発行日 平成24年9月5日 (2012.9.5)

(24) 登録日 平成24年6月22日 (2012.6.22)

(51) Int.Cl.

F I

HO 1 L 21/60 (2006.01)

HO 1 L 23/12 (2006.01)

HO 1 L 21/92 6 O 2 Z

HO 1 L 23/12 5 O 1 P

請求項の数 12 (全 9 頁)

(21) 出願番号	特願2007-322824 (P2007-322824)	(73) 特許権者	000116024
(22) 出願日	平成19年12月14日 (2007.12.14)		ローム株式会社
(65) 公開番号	特開2009-147106 (P2009-147106A)		京都府京都市右京区西院溝崎町2 1 番地
(43) 公開日	平成21年7月2日 (2009.7.2)	(74) 代理人	100085501
審査請求日	平成22年12月10日 (2010.12.10)		弁理士 佐野 静夫
		(74) 代理人	100134555
			弁理士 林田 英樹
		(72) 発明者	久原 俊哉
			京都府京都市右京区西院溝崎町2 1
			ローム株式会社内
		審査官	石野 忠志

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

基板部と、  
前記基板部の表面を被覆する保護層と、  
前記基板部上に前記保護層から露出して設けられ、前記基板部と電氣的に接続された突起電極と、  
前記突起電極と電氣的に接続されたバンプ部と、  
前記基板部及び前記突起電極を貫通する貫通孔部とを備え、  
前記バンプ部は、平面的に見た場合に、前記貫通孔部と少なくとも一部が重なるように配されており、  
前記基板部は、一方の表面に集積回路部を含むシリコン基板であり、  
前記バンプ部は、半田ボールであり、  
前記突起電極の表面が前記保護層の表面と面一であることを特徴とする半導体装置。

【請求項 2】

前記基板部の一主面上に配線部が形成され、  
前記突起電極は、前記基板部の前記配線部上に設けられるとともに、前記配線部と電氣的に接続され、  
前記貫通孔部は、前記基板部の厚さ方向に、前記基板部と前記突起電極と前記配線部とを連続して貫通することを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記突起電極は、前記配線部と前記バンブ部との間に形成され、  
前記バンブ部は、前記突起電極を介して、前記配線部と電氣的に接続されていることを  
特徴とする請求項 2 に記載の半導体装置。

【請求項 4】

前記配線部は、Cu で形成されていることを特徴とする請求項 2 又は請求項 3 に記載の半導体装置。

【請求項 5】

前記基板部と電氣的に接続された電極パッドをさらに備え、  
前記基板部は、半導体チップであり、  
前記突起電極は、前記電極パッド上に形成され、  
前記貫通孔部は、さらに前記電極パッドを貫通し、  
前記貫通孔部上に前記バンブ部を有することを特徴とする請求項 1 に記載の半導体装置

10

【請求項 6】

前記電極パッドは前記半導体チップ上に形成され、  
前記貫通孔部は、断面視において、前記半導体チップと前記電極パッドと前記突起電極  
とを貫通し、  
断面視において、前記貫通孔部上に前記バンブ部を有することを特徴とする請求項 5 に  
記載の半導体装置。

【請求項 7】

断面視において、前記貫通孔部に前記バンブ部の一部が入り込んでいることを特徴とす  
る請求項 5 又は請求項 6 に記載の半導体装置。

20

【請求項 8】

前記電極パッドは、Cu で形成されていることを特徴とする請求項 5 ～ 請求項 7 のいづ  
れかに記載の半導体装置。

【請求項 9】

前記電極パッドは、前記半導体チップの一主面上に形成された配線部の一部であることを  
特徴とする請求項 5 ～ 請求項 8 のいづれかに記載の半導体装置。

【請求項 10】

前記突起電極は、前記バンブ部と濡れ性が良好な材料で形成されていることを特徴とす  
る請求項 1 ～ 請求項 9 のいづれかに記載の半導体装置。

30

【請求項 11】

前記突起電極は、Cu で形成されていることを特徴とする請求項 1 ～ 請求項 10 のいづ  
れかに記載の半導体装置。

【請求項 12】

前記貫通孔部内において、前記バンブ部の一部によって挟まれたボイドを有することを  
特徴とする請求項 1 ～ 請求項 11 のいづれかに記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置に関し、特に、外部端子として機能するバンブ部を備えた半導体  
装置に関する。

40

【背景技術】

【0002】

従来、外部端子として機能するバンブ部を備えた半導体装置の一例として W L C S P ( Wafer Level Chip Size Package ) 型の半導体装置が知ら  
れている。(たとえば、特許文献 1 参照)

【0003】

図 7 は、従来知られている W L C S P 型の半導体装置の構造を説明するための断面図で  
ある。図 7 を参照して、従来の W L C S P 型の半導体装置 100 は、一方表面に集積回路

50

部（図示せず）が形成された半導体基板（半導体チップ）１２１と、半導体基板１２１の一方表面上に形成された電極パット１１２と、電極パット１１２上に形成された突起電極１１３と、突起電極１１３の一部を露出させるように半導体基板１２１の一方表面上に形成された絶縁性樹脂層１２４と、露出された突起電極１１３の上面上に形成された半田ボール（バンブ部）１２５とを備えている。

【０００４】

また、図７に示した従来のＷＬＣＳＰ型の半導体装置１００は、以下に示す工程により製造される。まず、一方表面上に図示しない集積回路部および配線部を有する半導体基板１２１の電極パット１１２上にＣｕ（銅）からなる突起電極１１３を形成する。次に、半導体装置１２１の一方表面上の全面に絶縁性樹脂層１２４を形成する。絶縁性樹脂層１２４の上面を研磨加工などすることにより、突起電極１１３の一部を露出させる。続いて、露出された突起電極１１３上に、スクリーン印刷法などの手法により、半田ペースト層を形成する。その後、半導体装置１００をリフロー処理する。これにより、半田ペースト層が自身の表面張力によって球形となり、突起電極１１３上に外部端子として機能する半田ボール１２５が形成される。なお、上述した半田ペースト層は、一般的に、９％～１１％の有機フラックス成分を含んでいる。

10

【０００５】

このようなＷＬＣＳＰ型の半導体装置では、半導体基板（半導体チップ）１２１の一方表面上を絶縁性樹脂層１２４で保護するとともに、外部端子としての半田ボール１２５を半導体チップ１２１に設けることによって、パッケージサイズを半導体基板（半導体チップ）１２１の大きさまで小型化することが可能となる。なお、上記のようなＷＬＣＳＰ型の半導体装置は、たとえば、特許文献１に記載されている。

20

【０００６】

【特許文献１】特開２００４－１６１８８６号公報

【発明の開示】

【発明が解決しようとする課題】

【０００７】

しかしながら、図７に示した従来のＷＬＣＳＰ型の半導体装置１００では、半田ペースト層をリフロー処理することにより半田ボール１２５を形成する際に、半田ペースト層に含まれる有機フラックス成分と突起電極１１３との反応などによってガス成分が発生し、これにより、半田ボール１２５内部にボイド１１６が発生するという不都合がある。このため、半田ボール１２５内部に発生したボイド１１６に起因して、半田ボール１２５に割れやクラックなどが発生するという不都合がある。これにより、半導体装置の信頼性が低下するという問題点がある。

30

【０００８】

この発明は、上記のような課題を解決するためになされたものであり、この発明の目的はボイドに起因するバンブ部の割れやクラックなどを抑制することにより、信頼性の低下を抑制することが可能な半導体装置を提供することである。

【課題を解決するための手段】

【０００９】

上記目的を達成するために本発明の半導体装置は、一主面上に配線部が形成された基板部と、基板部の配線部上に設けられて配線部と電気的に接続されたバンブ部と、基板部の厚さ方向に少なくとも基板部および配線部を連続して貫通する貫通孔部とを備えている。そして、バンブ部は、半導体装置を平面的に見た場合に、貫通孔部と少なくとも一部が重なるように配されている。

40

【００１０】

この構成により、本発明の半導体装置では、バンブ部の形成工程および本発明の半導体装置をプリント基板などに実装する際に、バンブ部に気泡やボイドが発生したとしても、毛細管現象によって、バンブ部的一部分とともに、発生した気泡やボイドが貫通孔部内部に流れ込むため、バンブ部の内部に気泡やボイドが残留するのを防止することができる。

50

## 【0011】

上記目的を達成するために本発明の半導体装置は、配線部とパンプ部との間に形成される突起電極をさらに備え、パンプ部は突起電極を介して配線部と電氣的に接続されており、貫通孔部は基板部の厚さ方向に突起電極をも連続して貫通するように構成されているのが好ましい。この様に構成した場合には、BGA(Ball Grid Array)およびCSP(Chip Size Package)ならびにWLCSPなどのいわゆるフリップ・チップ結合によりパッケージされた半導体装置などについて、本発明の半導体装置の構成を有効に適用することができる。

## 【0012】

上記目的を達成するために本発明では、基板部は一方の表面に集積回路部を含む半導体基板であってもよい。

10

## 【0013】

上記目的を達成するために本発明の半導体装置は、基板部の上面上に絶縁性の保護層を形成することによって、WLCSP型のパッケージ形態に容易に構成することができる。

## 【発明の効果】

## 【0014】

本発明の半導体装置によれば、パンプ部で発生した気泡やボイドを、毛細管現象を利用して、貫通孔部内に取り込むことができるので、パンプ部に気泡やボイドが残留するのを抑制することができる。このため、発生した気泡やボイドに起因してパンプ部に割れやクラックなどが発生するという不都合が生じるのを抑制することができる。これより、半導体装置の信頼性を向上させることができる。

20

## 【発明を実施するための最良の形態】

## 【0015】

以下、図1を参照して、本発明における実施の形態を詳細に説明する。なお、本実施の形態では、WLCSP型の半導体装置に本発明を適用した場合について説明する。ただし、本発明は本実施の形態に限らず、CSP方式やBGA方式などのパンプ部を有する半導体装置について有効である。

## 【0016】

図1は、本発明の一実施形態によるWLCSP型の半導体装置の構造を説明するための断面図である。本発明の一実施形態によるWLCSP型の半導体装置1は、半導体基板21と、電極パット12と、突起電極13と、保護層14と、半田ボール25と、貫通孔部17とを備えている。なお、半導体基板21は、本発明の「基板部」の一例であり、半田ボール25は本発明の「パンプ部」の一例である。

30

## 【0017】

半導体基板21は、その表面に集積回路部(図示せず)および配線部(図示せず)が形成されている。本実施の形態では、半導体基板21としてシリコン基板が利用されている。

## 【0018】

電極パット12は、半導体基板21の一方表面に形成された配線部の一部であり、本実施の形態ではCuが利用されている。電極パット12の上には突起電極13が設けられ、電極パット12と電氣的に接続されている。

40

## 【0019】

突起電極13は、電極パット12と半田ボール25とに電氣的に接続されている。本実施の形態では、突起電極13には、Cuが利用されている。

## 【0020】

保護層14は、半導体基板21および電極パット12の表面を被覆するとともに、雰囲気から半導体基板21および電極パット12の表面を保護する。本実施の形態では、保護層14として、絶縁性樹脂が利用されている。

## 【0021】

半田ボール25は、保護層14から露出している突起電極13の上に設けられている。

50

## 【 0 0 2 2 】

貫通孔部 1 7 は、半導体基板 2 1 の厚さ方向へ、半導体基板 2 1 と電極パット 1 2 とさらには突起電極 1 3 とを連続して貫通している。図 2 は本発明の一実施形態による W L C S P 型の半導体装置の平面図である。図 2 に示すように、半田ボール 2 5 は、貫通孔部 1 7 と重なるように配されている。

## 【 0 0 2 3 】

本実施の形態においては、半導体基板 2 1 にシリコン基板を、半導体基板 2 1 の表面上の配線部および電極パット 1 2 ならびに突起電極 1 3 に C u を、保護層 1 4 に絶縁性樹脂を、バンプ部に半田ボール 2 5 を利用したが、本発明の半導体装置 1 では、本実施の形態に特に限定されず、種々の構成の変化が可能である。

10

## 【 0 0 2 4 】

また、図 2 の平面図では、半田ボール 2 5 は貫通孔部 1 7 と重なっているが、本発明の半導体装置では本実施の形態に限定されず、半田ボール 2 5 と貫通孔部 1 7 の少なくとも一部とが重なるように配されていればよい。

## 【 0 0 2 5 】

図 3 から図 6 は、本発明の一実施形態による W L C S P 型の半導体装置に、バンプ部である球形の半田ボールを形成する工程を示す断面図である。

## 【 0 0 2 6 】

図 3 は、半導体装置に貫通孔部を設ける工程前の半導体装置の断面図である。この構造は、表面に集積回路部および配線部が形成された半導体基板 2 1 の電極パット 1 2 上に C u からなる突起電極 1 3 を形成し、半導体基板 2 1 および電極パット 1 2 ならびに突起電極 1 3 の表面を絶縁性樹脂によって被覆して保護層 1 4 を形成した後に、表面を研磨加工して突起電極 1 3 のみを露出させることによって得られる。

20

## 【 0 0 2 7 】

図 4 は、半導体基板の厚さ方向に貫通孔部を設ける工程後の半導体装置の断面図である。貫通孔部 1 7 は、半導体基板 2 1 と電極パット 1 2 と突起電極 1 3 とを連続的に貫通している。

## 【 0 0 2 8 】

貫通孔部 1 7 の直径は、毛細管現象により、溶融した半田ボール 2 5 を吸い込むことができ、且つ突起電極 1 3 と半田ボール 2 5 との接合強度が十分に確保できる範囲内で任意に決定される。例えば、突起電極 1 3 が直径 2 5 0  $\mu$  m 程度の円柱形状であった場合、貫通孔部 1 7 の直径は 5 0  $\mu$  m 程度が望ましい。

30

## 【 0 0 2 9 】

また、貫通孔部 1 7 を形成する方法は特に限定しないが、突起電極 1 3 およびシリコンウェハ 2 1 の厚さ方向に対して貫通孔部 1 7 の直径がなるべく均一になるように形成される方法が望ましい。例えば、Y A G レーザーなどによるレーザー加工あるいはドライエッチングなどの部分的なエッチングにより貫通孔部 1 7 を形成する方法が考えられる。

## 【 0 0 3 0 】

図 5 は、突起電極の上面上に半田ペーストが配置される工程後の半導体装置の断面図である。絶縁性樹脂によって形成されている保護層 1 4 から露出している突起電極 1 3 の上に、スクリーン印刷などの手法により、クリーム半田などの半田ペースト 2 5 a が配置される。

40

## 【 0 0 3 1 】

そして、図 6 は、突起電極の上面上に配置された半田ペーストから球形の半田ボールを形成する工程後の半導体装置の断面図である。半田ペースト 2 5 a が配置された半導体装置 1 をリフロー炉に入れて、2 0 0 以上に加熱することにより、半導体装置 1 の表面に配置された半田ペースト 2 5 a が自身の表面張力によって球形となり、その状態で冷却されて突起電極 1 3 の上に球形の半田ボール 2 5 が形成される。

## 【 0 0 3 2 】

また、半田ペースト 2 5 a は有機フラックス成分を含有しており、その分解および気化

50

などの反応により、突起電極 13 と半田ボール 25 との界面付近ではガス成分が発生して気泡が生じ、この気泡や気泡が集まったボイド 16 が、主に突起電極 13 と半田ボール 25 との界面付近にできる。しかし、溶融した半田ボール 25 が毛細管現象により貫通孔部 17 の内部へと流れ込む際、界面付近の気泡やボイド 16 はともに貫通孔部 17 の内部へと取り込まれる。

【0033】

ここで、半田ボール 25 と Cu 製の電極パット 12 および Cu 製の突起電極 13 とは濡れ性が良好である。よって、毛細管現象の作用により、溶融した半田ボール 25 は貫通孔部 17 の内の突起電極 13 および電極パット 12 に対応する部分では抵抗なく流れ、突起電極 13 と半田ボール 25 との界面付近で発生した気泡やボイド 16 とともに貫通孔部 17 の内部に取り込まれる。

10

【0034】

しかし、溶融した半田ボール 25 と半導体基板 21 (シリコンウェハ) とは濡れ性が極めて悪いので、貫通孔部 17 の内の半導体基板 21 に対応する部分へは流れ込まない。そのため、溶融した半田ボール 25 は貫通孔部 17 の内部の電極パット 12 および導電性バンプ 13 に対応する部分は通過できるが、半導体基板 21 に対応する部分を通過できない。

【0035】

よって、半田ボール 25 の一部および気泡ならびにボイド 16 は貫通孔部 17 の内部の半導体基板 21 に対応する部分に達する位置まで流れ込むと、その流れが止まる。すなわち、気泡やボイド 16 を貫通孔部 17 内部の突起電極 13 および電極パット 12 に対応する部分に留めた状態で、溶融した半田ボール 25 の流れは止まる。その結果、溶融した半田ボール 25 の内部に発生した気泡やボイド 16 が除去され、突起電極 13 とバンプ部である半田ボール 25 との界面の接合状態が良好となり且つその界面付近でのクラックなどの欠陥の発生が防がれている。

20

【0036】

本発明の一実施形態である W L C S P 型のパッケージ構造を有する半導体装置 1 において、半導体基板 21 の厚さ方向に、半導体基板 21 と電極パット 12 と突起電極 13 とを連続して貫通する貫通孔部 17 を設け、半導体装置 1 を平面的に見た場合に、半田ボール 25 と貫通孔部 17 の少なくとも一部とが重なるように、半田ボール 25 を配することにより、半導体装置 1 のリフロー処理および基板への実装の際に、突起電極 13 と半田ボール 25 との界面付近に発生する気泡およびボイド 16 を貫通孔部 17 へ取り込むことができ、その界面での接合強度を良好にするとともに界面付近でのクラックなどの欠陥の発生を防止することができる。

30

【図面の簡単な説明】

【0037】

【図 1】は、本願発明の W L C S P 型の半導体装置の構造を説明するための断面図である。

【図 2】は、本願発明の W L C S P 型の半導体装置の平面図である。

【図 3】は、半導体基板の厚さ方向に、貫通孔部を設ける工程前の半導体装置の断面図である。

40

【図 4】は、半導体基板の厚さ方向に、貫通孔部を設ける工程後の半導体装置の断面図である。

【図 5】は、突起電極の上面上に半田ペーストが配置される工程後の半導体装置の断面図である。

【図 6】は、突起電極の上面上に球形の半田ボールが形成される工程後の半導体装置の断面図である。

【図 7】は、従来での W L C S P 型の半導体装置の構造を説明するための断面図である。

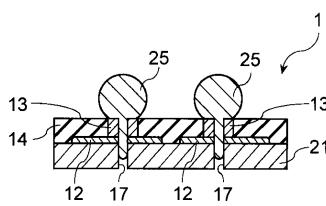
【符号の説明】

【0038】

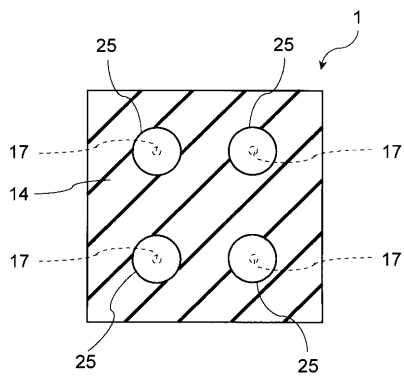
50

- 1 本願発明の一実施形態のW L C S P型の半導体装置
- 1 2 電極パット
- 1 3 突起電極
- 1 4 保護層
- 1 6 ボイド
- 1 7 貫通孔部
- 2 1 半導体基板（基板部）
- 2 5 半田ボール（ bumps部）
- 2 5 a 半田ペースト

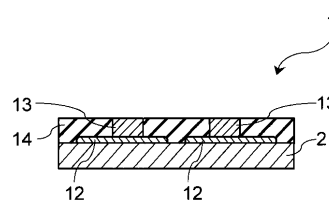
【図 1】



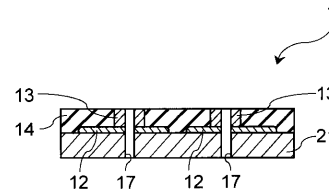
【図 2】



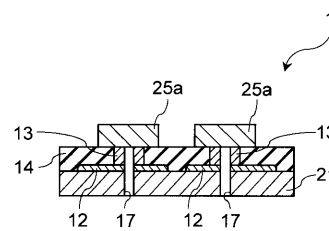
【図 3】



【図 4】



【図 5】



A cross-sectional view of a semiconductor device 1. The device consists of a substrate 21 with a top layer 12. On top of layer 12, there are two circular regions 25. Each region 25 is surrounded by a ring-like structure 16. Below the top layer 12, there are two vertical structures 17. The entire device is covered by a layer 13. A layer 14 is located between the top layer 12 and the vertical structures 17.



---

フロントページの続き

(56)参考文献 特開 2 0 0 2 - 2 7 0 7 1 8 ( J P , A )  
特開平 0 4 - 2 5 8 1 2 7 ( J P , A )  
特開 2 0 0 1 - 2 2 3 2 9 3 ( J P , A )  
特開平 1 0 - 0 3 2 2 8 0 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
H 0 1 L 2 1 / 6 0  
H 0 1 L 2 3 / 1 2