

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 17 年 8 月 11 日 (2005.8.11)

【公開番号】特開 2004-32673 (P2004-32673A)
 【公開日】平成 16 年 1 月 29 日 (2004.1.29)
 【年通号数】公開・登録公報 2004-004
 【出願番号】特願 2003-37473 (P2003-37473)
 【国際特許分類第 7 版】
 H 0 4 B 1/50
 【F I】
 H 0 4 B 1/50

【手続補正書】
 【提出日】平成 17 年 1 月 27 日 (2005.1.27)
 【手続補正 1】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 5 8
 【補正方法】変更
 【補正の内容】
 【0 0 5 8】

次に、図 7 を参照して、カブラ 2 2 G の回路構成の一例について説明する。図 7 に示したカブラ 2 2 G は、入力端子 1 7 1 と、出力端子 1 7 2 と、モニタ端子 1 7 3 と、負荷接続端子 1 7 4 とを有している。カブラ 2 2 G は、更に、一端が入力端子 1 7 1 に接続され、他端がモニタ端子 1 7 3 に接続されたキャパシタ 1 7 5 と、一端が入力端子 1 7 1 に接続され、他端が出力端子 1 7 2 に接続されたインダクタ 1 7 6 と、一端がモニタ端子 1 7 3 に接続され、他端が負荷接続端子 1 7 4 に接続されたインダクタ 1 7 7 と、一端が出力端子 1 7 2 に接続され、他端が負荷接続端子 1 7 4 に接続されたキャパシタ 1 7 8 とを有している。モニタ端子 1 7 3 は、自動出力制御回路 2 3 G の入力端に接続されるようになっている。負荷接続端子 1 7 4 は、5 0 の負荷を介して接地されるようになっている。なお、図 1 におけるカブラ 2 2 D , 3 3 W , 3 3 N の回路構成は、カブラ 2 2 G と同様である。

【手続補正 2】
 【補正対象書類名】明細書
 【補正対象項目名】0 1 4 1
 【補正方法】変更
 【補正の内容】
 【0 1 4 1】

以上説明したように、本実施の形態に係るフロントエンドモジュール 3 0 2 は、A M P S 帯域と P C S 帯域とを分離するダイプレクサ 3 1 0 と、A M P S 帯域における送信信号と受信信号とを分離するデュプレクサ 3 1 2 と、P C S 帯域における送信信号と受信信号とを分離するデュプレクサ 3 1 3 と、G P S における受信信号を選択的に通過させる B P F 3 1 4 とを備えている。デュプレクサ 3 1 2 は、それぞれフィルタとして機能する 2 つの弾性波素子を含んでいる。デュプレクサ 3 1 3 も、それぞれフィルタとして機能する 2 つの弾性波素子を含んでいる。本実施の形態では、ダイプレクサ 3 1 0 、デュプレクサ 3 1 2 , 3 1 3 および B P F 3 1 4 は、集積用多層基板 4 3 0 によって集積されている。ダイプレクサ 3 1 0 は、集積用多層基板 4 3 0 の内部または表面上の導体層を用いて構成されている。

