(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 11 月 27 日(27.11.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/188569 A1

(51) 国際特許分類:
H01L 29/739 (2006.01) *H01L 29/78* (2006.01)
H01L 27/04 (2006.01)

(21) 国際出願番号: PCT/JP2013/064408

(22) 国際出願日: 2013 年 5 月 23 日(23.05.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 Aichi (JP). 株式会社豊田中央研究所 (KABUSHIKI KAISHA TOYOTA CHUO KENKYUSHO) [JP/JP]; 〒4801192 愛知県長久手市横道４１番地の１ Aichi (JP).

(72) 発明者; および

(71) 出願人 (米国についてのみ): 斎藤 順 (SAITO Jun) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 トヨタ自動車株式会社内 Aichi (JP). 町田 悟 (MACHIDA Satoru) [JP/JP]; 〒4801192 愛知県長久手市横道４１番地の１ 株式会社豊田中央研究所内 Aichi (JP). 山下 侑佑 (YAMASHITA Yusuke) [JP/JP]; 〒4801192 愛知県長久手市横道４１番地の１ 株式会社豊田中央研究所内 Aichi (JP).

(74) 代理人: 特許業務法人 快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4516009 愛知県名古屋市西区牛島町６番１号 名古屋ルーセントタワー９階 Aichi (JP).

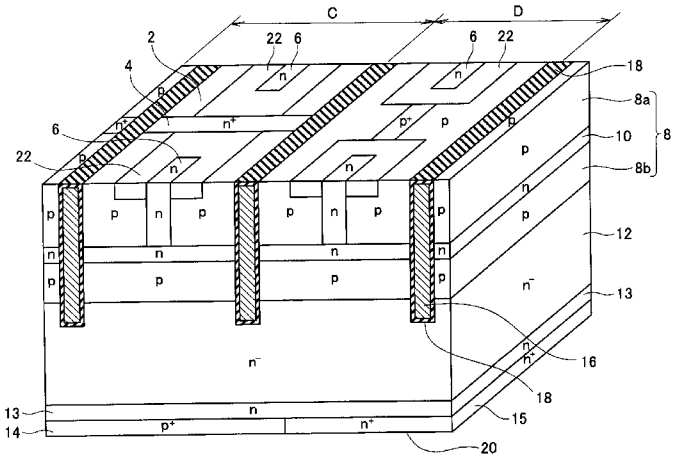
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,

[続葉有]

(54) **Title**: IGBT WITH BUILT-IN DIODE

(54) 発明の名称 : ダイオード内蔵ＩＧＢＴ



(57) **Abstract**: Adding a barrier layer (10) to an IGBT to divide the body region of the IGBT into an upper body region (8a) and a lower body region (8b) activates conductivity modulation and decreases on-resistance so that adding a Schottky contact region (6) that reaches the barrier layer (10) creates a diode structure. However, a current path reaching an emitter region (4) through the barrier layer (10) and the Schottky contact region (6) is added so that a saturation current increases and a short-circuit tolerance drops. In the present invention, the Schottky contact region (6) and the emitter region (4) are separated from each other in the upper body region (8a), and the impurity concentration in the upper body region (8a) is selected, thereby preventing the saturation current from increasing. Alternatively, a cutoff structure may be added in the range that separates the Schottky contact region (6) and the emitter region (4) from each other to prevent the connection between a depletion layer extending from the Schottky contact region (6) into the upper body region (8a) and a depletion layer extending from the emitter region (4) into the upper body region (8a).

(57) 要約:

[続葉有]

WO 2014/188569 A1

GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

ＩＧＢＴに、上部ボディ領域８ａと下部ボディ領域８ｂに分離するバリア層１０を付加すると電導度変調が活発化してオン抵抗が下がり、バリア層１０に達するショットキー接触領域６を付加するとダイオード構造を実現できるが、バリア層１０とショットキー接触領域６を経由してエミッタ領域４に至る電流経路が付加され、飽和電流が増大し、短絡耐量が低下する。ショットキー接触領域６とエミッタ領域４は上部ボディ領域８ａで分離されており、上部ボディ領域８ａの不純物濃度を選択することで、飽和電流の増大を避けることができる。あるいは、ショットキー接触領域６とエミッタ領域４を分離している範囲に、ショットキー接触領域６から上部ボディ領域８ａ内に伸びる空乏層とエミッタ領域４から上部ボディ領域８ａ内に伸びる空乏層がつながらないようにする遮断構造を付加してもよい。

明　細　書

発明の名称 ： ダイオード内蔵ＩＧＢＴ

技術分野

[0001] 本明細書では、同一の半導体基板にＩＧＢＴ（Insulated Gate Bipolar Transistor）とダイオードの両者が作り込まれている半導体装置（ダイオード内蔵ＩＧＢＴという）を開示する。特に、ＩＧＢＴのオン電圧を低くしながら、飽和電流の増大を防止して短絡耐量の低下を防止する技術を開示する。

背景技術

[0002] ＩＧＢＴは、第１導電型（例えばｎ型）のエミッタ領域と第１導電型のドリフト領域を第２導電型（例えばｐ型）のボディ領域で分離しておく構造を備えている。特許文献１に記載されているように、第２導電型のボディ領域の中に第１導電型のバリア層を挿入し、そのバリア層によってエミッタ領域に接するボディ領域とドリフト領域に接するボディ領域に分離する技術も知られている。この技術によると、少数キャリアがドリフト領域からエミッタ電極に抜け出ることを抑制することができ、電導度変調を活発化させ、ＩＧＢＴがオンした際の抵抗を下げることができる（オン電圧が下がる）。

[0003] 特許文献１はさらに、同一半導体基板にＩＧＢＴとフリーホイールダイオード（Free Wheeling Diode）を作り込むことによって逆導通ＩＧＢＴ（RC（Reverse Conducting）－IGBT）を実現する技術も開示している。あるいは、同一半導体基板にＩＧＢＴとダイオードを作り込むことによってゲート絶縁膜の破壊等を防止する技術も知られている。

先行技術文献

特許文献

[0004] 特許文献1：特開２０１２－４３８９０号公報

発明の概要

発明が解決しようとする課題

[0005] ボディ領域にバリア層を挿入して電導度変調を活発化させる技術と、同一

半導体基板にＩＧＢＴとダイオードを作り込む技術を併用する場合、半導体基板の表面から、エミッタ領域に接するボディ領域を貫通してバリア層に達する半導体領域を設けることが有効である。半導体基板の表面から第２導電型ボディ領域を貫通して第１導電型バリア層に達する第１導電型半導体領域を利用してショットキーダイオードを形成する技術が、特願２０１２－１６６５７６号の明細書と図面に開示されている。ただし、その出願は、本出願の出願時点ではまだ公開されていない。

[0006] 図１は、半導体基板の表面からバリア層に達する領域（ショットキー接触領域という）を利用してショットキーダイオードを形成する技術をＩＧＢＴに組み込んだ場合の一例を模式的に示す図である。参照番号２は半導体基板の表面、４はエミッタ領域、６はショットキー接触領域、８はボディ領域、１０はバリア層、１２はドリフト領域、１４はコレクタ領域、１６はゲート電極、１８はゲート絶縁膜、２０は半導体基板の裏面である。エミッタ領域４とショットキー接触領域６とバリア層１０とドリフト領域１２は第１導電型（例えばｎ型）であり、ボディ領域８とコレクタ領域１４は第２導電型（例えばｐ型）である。ボディ領域８は、バリア層１０によって、エミッタ領域４に接する上部ボディ領域８ａと、ドレイン領域１２に接する下部ボディ領域８ｂに分離されている。ショットキー接触領域６は、半導体基板の表面２から上部ボディ領域８ａを貫通してバリア層１０に達している。半導体基板の表面２には、図示しないエミッタ電極が形成されている。エミッタ電極は、エミッタ領域４と上部ボディ領域８ａにオーミック接触し、ショットキー接触領域６とショットキー接触し、ゲート絶縁膜１８によってゲート電極１６から絶縁されている。半導体基板の裏面２０には、図示しないコレクタ電極が形成されている。コレクタ電極は、コレクタ領域１４にオーミック接触している。エミッタ電極は、ショットキーダイオードのアノード電極であり、コレクタ電極は、ショットキーダイオードのカソード電極である。

[0007] 通常は、エミッタ電極が接地され、コレクタ電極に正電圧が印加された状態で利用される。この状態は、ショットキーダイオードに逆方向バイアスが

印加された状態に相当する。以下では、第１導電型がｎ型であり、第２導電型がｐ型である場合を例示する。ゲート電極１６に正電圧を印加すると、ゲート絶縁膜１８を介してゲート電極１６に対向する範囲のボディ領域８がｎ型に反転し、エミッタ領域４、反転した上部ボディ領域８ａ、バリア層１０、反転した下部ボディ領域８ｂ、ドリフト領域１２が導通し、エミッタ電極からドリフト領域１２に電子が注入される。すると、コレクタ電極からコレクタ領域１４を介してドリフト領域１２に正孔が注入され、ドリフト領域１２で電導度変調が生じ、エミッタ・コレクタ間が導通する。電導度変調を利用するために、オン電圧が低い。バリア層１０が存在していると、ドリフト領域１２に注入された正孔がエミッタ電極に抜けるのを抑制するために、電導度変調が活発化し、オン電圧をさらに下げる。ゲート電極１６に正電圧を印加するのを停止すると、ボディ領域８に形成されていた反転層が消滅し、エミッタ・コレクタ間がオフされる。エミッタ領域４と上部ボディ領域８ａとバリア層１０と下部ボディ領域８ｂとドリフト領域１２とコレクタ領域１４とゲート電極１６とゲート絶縁膜１８等によってＩＧＢＴが形成されている。

[0008] エミッタ・コレクタ間がオフされると、ＩＧＢＴに接続されている負荷回路の誘導成分によって、エミッタ電極の電位がコレクタ電極の電位より高くなる。その場合、エミッタ電極（ダイオードのアノード電極）とショットキー接触領域６の間のショットキー界面に順方向バイアスがかかり、ショットキーダイオードに順方向電流が流れる。ショットキーダイオードがフリーホイールダイオードとして動作する。誘導成分による影響が消滅してエミッタ電極の電位がコレクタ電極の電位より低くなると、エミッタ電極とショットキー接触領域６の間のショットキー界面に逆方向バイアスがかかり、両者間に電流が流れるのを阻止する。エミッタ電極とショットキー接触領域６等によって、ショットキーダイオードが形成されている。上記では、ショットキーダイオードがフリーホイールダイオードとして動作する例を説明したが、エミッタ・コレクタ間の電圧が増大したときにゲート絶縁膜１８が損傷する

のを防止するために、ＩＧＢＴにダイオードを組み込む場合もある。

[0009] バリア層１０とショットキー接触領域６を利用するダイオード内蔵ＩＧＢＴは、ＩＧＢＴがオンしたときのコレクタ・エミッタ間の抵抗が低く、リーク電流が低いという特性を備えており、低損失である。反面、飽和電流が高く、負荷回路等に短絡が発生した場合に破壊しやすいという問題を残している。本明細書では、バリア層１０とショットキー接触領域６を利用しながら、破壊されにくくする技術を開示する。

[0010] 本明細書に記載の技術は、バリア層１０とショットキー接触領域６を利用して特性を改善すると、なぜに短絡耐量が低下するかの解析に基づいている。図１の矢印Ａは、ＩＧＢＴがオンしたときに形成される反転層を経由する電流経路を示している。ダイオードが併設されていないＩＧＢＴの電流経路は矢印Ａのみである。これに対して、矢印Ｂは、下部ボディ領域８ｂに形成された反転層からバリア層１０とショットキー接触領域６を経由してエミッタ領域４に至る電流経路を示している。バリア層１０とショットキー接触領域６を利用してダイオードを併設すると、新たな電流経路Ｂが発生する。ショットキー接触領域６とエミッタ領域４の間には反対導電型の上部ボディ領域８ａが介在しているにも関わらず、実際に計測するとショットキー接触領域６から上部ボディ領域８ａを介してエミッタ領域４に電流が流れる。なお、ＩＧＢＴがオンしている期間は、ショットキー接触領域６とエミッタ電極の間に逆方向バイアスが作用しており、ショットキー接触領域６からエミッタ電極に電流が流れることはない。

[0011] 上部ボディ領域８ａは、半導体基板の表面２から不純物を注入してから拡散することで形成する。この際に、表面２からある程度の距離だけ離れた深さに侵入するエネルギーで不純物を注入するために、表面からある程度侵入した深さでの不純物濃度よりも表面２の近傍における不純物濃度が低い。ショットキー接触領域６から上部ボディ領域８ａを介してエミッタ領域４に電流が流れる場合、反対導電型の不純物を多く含む上部ボディ領域８ａの深部よりも、反対導電型の不純物濃度が低い上部ボディ領域８ａの表面に沿って

電流が流れることが判明した。すなわち、不純物濃度が低い上部ボディ領域８ａの表面に沿った位置では、ショットキー接触領域６から上部ボディ領域８ａに伸びる空乏層と、エミッタ領域４から上部ボディ領域８ａに伸びる空乏層がつながるパンチスルーが発生し、そのためにショットキー接触領域６から上部ボディ領域８ａを介してエミッタ領域４に電流が流れることが判明した。

[0012] 図２は、エミッタ・コレクタ間の電圧と電流の関係を示している。カーブＣ１は、ダイオードが併設されていないＩＧＢＴの計測結果を示し、カーブＣ２は、バリア層１０とショットキー接触領域６を利用するダイオードが併設されているＩＧＢＴの計測結果を示している。ダイオードが併設されていないＩＧＢＴの飽和電流がI_Aであるのに対し、バリア層１０とショットキー接触領域６が併設されているＩＧＢＴの飽和電流はI_A+I_Bに増加する。解析の結果、I_Aは矢印Ａの電流経路による電流であり、I_Bは矢印Ｂの電流経路による電流であることが確認された。バリア層１０とショットキー接触領域６を併設すると、電流経路Ｂが付加されるために、飽和電流が増大することが判明した。

図２のV_{CC}は、ＩＧＢＴと負荷回路に印加される電源電圧を示している。負荷回路が短絡すれば、ＩＧＢＴに電源電圧V_{CC}が印加される。負荷回路の短絡時には、半導体装置に、単位時間当たり飽和電流×電源電圧（Ｗ＝Ｊ／ｓｅｃ）のエネルギーが発生し、ダイオード内蔵ＩＧＢＴが発熱する。バリア層１０とショットキー接触領域６を併設すると、短絡時にダイオード内蔵ＩＧＢＴで発生するエネルギーが、$V_{CC}\times I_A$から$V_{CC}\times(I_A+I_B)$に増加することが分かった。バリア層１０とショットキー接触領域６を併設すると、単位時間あたりの発熱量が増大するために、ダイオード内蔵ＩＧＢＴの昇温速度が大きくなり、破壊温度に達する時間が短くなり、短絡耐量が低下することが判明した。

[0013] 本明細書では、バリア層とショットキー接触領域を利用して半導体装置の特性を改善するのと同時に、ダイオード内蔵ＩＧＢＴが破壊されにくくする

技術を開示する。

課題を解決するための手段

[0014] 上記の解析の結果、既知のダイオード内蔵ＩＧＢＴでは、上部ボディ領域の表面近傍でショットキー接触領域とエミッタ領域の間がパンチスルーするために、短絡耐量が低下することが判明した。本明細書では、パンチスルーの発生を防止して短絡耐量の低下を防止する技術を開示する。

[0015] （第１解決手段）

ショットキー接触領域から上部ボディ領域内に伸びる空乏層の距離と、エミッタ領域から上部ボディ領域内に伸びる空乏層の距離を合計した距離（合計距離）が、ショットキー接触領域とエミッタ領域の間の距離以上となるとパンチスルーする。その合計距離は、ショットキー接触領域とエミッタ領域の間の電位差（ＩＧＢＴがオンしている状態では、エミッタ電極とショットキー接触領域の間に逆方向バイアスが作用するために、ショットキー接触領域の電位はエミッタ電極の電位（エミッタ領域の電位に等しい）とは異なっている）と、上部ボディ領域に存在している電荷量による。電位差が大きければ合計距離は長く、電荷量が大きければ合計距離は短い。電位差は、計測ないし解析することで把握することができる。「その電位差で生じる合計距離＜ショットキー接触領域とエミッタ領域の間の距離」の関係となる電荷量に調整しておけば、パンチスルーの発生を防止することができる。通常は、１価のイオンを注入して上部ボディ領域の導電型を調整する。その場合電荷量は不純物濃度に比例する。

[0016] 上部ボディ領域内に空乏層が伸びる距離Ｗと、上部ボディ領域の不純物濃度Ｎと、ショットキー接触領域とエミッタ領域の電圧差Ｖの間には、下記の式が成立する。

$$W^2 = 2 \cdot Es \cdot (Vbi - V) / (q \cdot N) \quad \cdots (1)$$

上記において、Ｅｓは半導体の誘電率、Ｖｂｉは内蔵電位、ｑは素電荷量である。

ショットキー接触領域とエミッタ領域の間の距離をＬとすると、（１）式

から、

$$N > 2 \cdot Es \cdot (Vbi - V) / (q \cdot L^2) \quad \cdots \cdots (2)$$

の場合に、W＜Ｌとなり、ショットキー接触領域とエミッタ領域の間がパンチスルーしない結果を得ることができることがわかる。（２）式において、誘電率Ｅsと、素電荷量ｑは既知であり、内蔵電位Ｖbiと、ショットキー接触領域とエミッタ領域の間の距離Ｌと、ショットキー接触領域とエミッタ領域の間の電圧差Ｖは、測定することができる。したがって、（２）式から、ショットキー接触領域とエミッタ領域の間がパンチスルーしないために必要な不純物濃度を決定することができる。

[0017] 上記したように、従来技術によるときの上部ボディ領域の表面近傍の不純物濃度は低く（２）式を満たさない。その濃度を上げていくと、ショットキー接触領域とエミッタ領域の間がパンチスルーしない結果を得ることができる。その濃度を上げていくと、図１の矢印Ｂに示した電流経路が形成されず、飽和電流が増大するという問題が生じず、短絡時の昇温速度が上昇することがなく、短絡耐量が低下することがないという結果を得ることができる。

上部ボディ領域の少なくとも表面近傍における不純物濃度を、ショットキー接触領域とエミッタ領域の間がパンチスルーしない濃度にまで上昇させると、バリア層とショットキー接触領域を形成しても、短絡耐量が低下することがない。

[0018] （第２解決手段）

ショットキー接触領域とエミッタ領域の間にパンチスルーの発生を防止する領域を形成してもよい。例えば、ショットキー接触領域とエミッタ領域の間に位置する上部ボディ領域の表面に、表面から深さ方向に伸びる絶縁領域を形成してもよい。絶縁領域に代えて、トレンチゲート電極とゲート絶縁膜の組み合わせを用いてもよい。あるいは、上部ボディ領域の表面近傍に、上部ボディ領域よりも高濃度の領域を形成してもよい。いずれであっても、ショットキー接触領域から上部ボディ領域に伸びる空乏層とエミッタ領域から上部ボディ領域に伸びる空乏層の間を遮断し、パンチスルーの発生を防止す

る。いずれの遮断領域であっても、パンチスルーが発生する個所を横断するように形成すればよく、上部ボディ領域の全厚みに亘っている必要はないし、ショットキー接触領域ないしエミッタ領域を完全に取り囲んでいる必要はない。

発明の効果

[0019] 本明細書に記載の技術によると、

（１）バリア層を利用して少数キャリアがドリフト領域からエミッタ電極に抜けることを抑制でき、電導度変調を活発化させられる。

（２）エミッタ電極（ショットキー電極となる）とショットキー接触領域とバリア層を利用するショットキーダイオード構造を形成することができる。

（３）ＩＧＢＴの導通時に、バリア層からショットキー接触領域と上部ボディ領域を経由してエミッタ領域に達する電流経路が形成されないようにすることができ、飽和電流の増大を抑制できる。短絡耐量の低下を防止できる。

図面の簡単な説明

[0020] [図1]ダイオード内蔵ＩＧＢＴの半導体構造を模式的に示す図。

[図2]バリア層とショットキー接触領域がある場合とない場合の飽和電流を示す図。

[図3]第２実施例のダイオード内蔵ＩＧＢＴの半導体構造を模式的に示す図。

[図4]図３のダイオード内蔵ＩＧＢＴを平面視した図。

[図5]第３実施例のダイオード内蔵ＩＧＢＴを平面視した図。

[図6]第４実施例のダイオード内蔵ＩＧＢＴを平面視した図。

[図7]第５実施例のダイオード内蔵ＩＧＢＴを平面視した図。

発明を実施するための形態

[0021] 以下に説明する実施例の特徴を先に列記しておく。

（第１実施例の特徴）ショットキー接触領域とエミッタ領域を分離する上部ボディ領域の中に上部ボディ領域とは異なる組成の領域が形成されていない。ショットキー接触領域とエミッタ領域を分離する範囲における上部ボディ領域の不純物濃度は一様である。

（第２実施例の特徴）ｐ型の上部ボディ領域の中に、それよりも高濃度のｐ型領域が形成されている。その高濃度ｐ型領域は、半導体基板を平面視したときに、ショットキー接触領域を取り囲んでいる。

（第５実施例の特徴）トレンチの内部に形成されている絶縁体と前記高濃度ｐ型領域が複合してショットキー接触領域を取り囲んでいる。

実施例

[0022] 本明細書で開示する技術の詳細とさらなる改良を実施例にて説明する。

（第１実施例）

第１実施例の半導体構造は図１に示したものと同じである。すでに説明した事項の重複説明は省略する。図１に示すように、ショットキー接触領域６とエミッタ領域４を分離する範囲の上部ボディ領域８ａの中に、上部ボディ領域８ａとは異なる組成の領域は形成されていない。第１実施例の半導体構造は図１に示したものと同じである。第１実施例のダイオード内蔵ＩＧＢＴでは、半導体基板の表面２の近傍における上部ボディ領域８ａの不純物濃度が濃くされており、ショットキー接触領域６とエミッタ領域４がパンチスルーすることを禁止している。これによって短絡耐量の低下を防止している。ドリフト領域１２とコレクタ領域１４の間に、空乏層がコレクタ領域１４に達することを防止する遮断領域を設けてもよい。この遮断領域については、第２実施例で説明する。

[0023] 図１において、半導体基板の表面２を平面視したときに、ショットキー接触領域６とエミッタ領域４の間の最短距離をＬとする。また上部ボディ領域８ａの表面近傍における不純物濃度をＮとする。その不純物は１価であるものとする。その場合、不純物濃度Ｎが下記の式を満たしていれば、ショットキー接触領域６とエミッタ領域４の間がパンチスルーすることがない。

$$N > 2 \cdot Es \cdot (Vbi - V) / (q \cdot L^2) \quad \cdots\cdots (2)$$

上記において、Ｅｓは半導体の誘電率、Ｖｂｉは内蔵電位、ｑは素電荷量である。

第１実施例のダイオード内蔵ＩＧＢＴでは、半導体基板の表面２の近傍に

おける上部ボディ領域８ａの不純物濃度Ｎが（２）式を満たしており、ショットキー接触領域６とエミッタ領域４がパンチスルーすることを禁止している。これによって短絡耐量の低下を防いでいる。

ＩＧＢＴのゲートオン電圧をＶｇとし、ＩＧＢＴの閾値電圧をＶｔｈとしたとき、ショットキー接触領域６とバリア層１０の電位は、Ｖｇ－Ｖｔｈを超えることがない。Ｖｇ＝１５Ｖであり、Ｖｔｈ＝６Ｖである場合、Ｖｇ－Ｖｔｈ＝９Ｖとなり、（２）式から、パンチスルーの発生を防止するのに必要な電荷量（Ｌ・Ｎ）は１．２Ｅ１２ｃｍ$^{-2}$であることがわかる。これから、不純物濃度Ｎと距離Ｌを決定することができる。

[0024]（第２実施例）

図３と図４を参照して第２実施例を説明する。以下では図１と異なる点のみを説明し、重複説明を省略する。第２実施例のダイオード内蔵ＩＧＢＴでは、ダイオードとＩＧＢＴの両者が作り込まれている範囲Ｃと、ダイオードのみが作られている範囲Ｄが交互に設けられている。

範囲Ｃでは、エミッタ領域４とショットキー接触領域６の双方が形成されている。第２実施例では、ゲート電極１６の長手方向において、エミッタ領域４とショットキー接触領域６が異なる位置に形成されている。ｐ型の上部ボディ領域８ａの表面近傍に、それよりもｐ型不純物の濃度が濃い高濃度領域２２が形成されている。半導体基板の表面２を平面視したときに、高濃度領域２２はショットキー接触領域６を取り囲む範囲に形成されている。高濃度領域２２は、上部ボディ領域８ａの表面近傍であって、ショットキー接触領域６とエミッタ領域４を分離する範囲に形成されている。高濃度領域２２を形成すると、高濃度領域２２によって前記（２）式を満たすことができる。そのために、上部ボディ領域８ａの不純物濃度を自由に調整することができる。ボディ領域８の不純物濃度を下げてＩＧＢＴの閾値電圧を下げるといったことができる。また、高濃度領域２２を形成すると、ショットキー接触領域６とエミッタ領域４の間の最短距離をＬと短くしてもパンチスルーしないようにできることから、素子の小型化が可能となる。

[0025] 第２実施例では、ドリフト領域１２とコレクタ領域１４の間に、空乏層がコレクタ領域１４に達することを防止する遮断領域１３が形成されている。遮断領域１３は、ｎ型の不純物が高濃度に注入された領域で形成されている。

またダイオードだけが形成されている範囲Ｄでは、エミッタ領域４が形成されていないし、ｐ型のコレクタ領域１４に代えてｎ型のカソード領域１５が形成されている。範囲Ｄでは、エミッタ領域が存在しないことから、高濃度領域２２は必要とされない。必要ではないが、範囲Ｃと同様に、高濃度領域２２を形成してもよい。

高濃度領域２２はエミッタ電極とオーミック接触し、ボディ領域８の電位をエミッタ電極の電位に等しくする。ボディ領域８の電位が安定すると、ＩＧＢＴの挙動が安定する。高濃度領域２２は、エミッタ領域４とショットキー接触領域６がパンチスルーすることを防止し、ボディ領域８の電位を安定させるボディコンタクト領域となる。

[0026] （第３実施例）

図５に示すように、高濃度領域２２ａは、半導体基板の表面２の近傍においてショットキー接触領域６とエミッタ領域４を分離する範囲に形成されていればよく、ショットキー接触領域６から離れた範囲に形成されていてもよい。ショットキー接触領域６と高濃度領域２２ａは反対導電型であり、両者を離しておくと、製造時の公差によって不純物の注入範囲がオーバラップすることを防止でき、ショットキー接触領域６の不純物濃度と高濃度領域２２ａの不純物濃度の夫々を最適化しやすい。あるいは、高濃度領域２２ａの製造によってショットキー接触領域６のサイズが変動することを防止する。

[0027] （第４実施例）

図６に示すように、半導体基板の表面２において、ゲート電極１６とゲート絶縁膜１８が格子状に伸びている場合がある。その場合は、図６に示す形状の高濃度領域２２ｂを用いることができる。

[0028] （第５実施例）

図７に示すように、高濃度領域２２ｃとゲート絶縁膜１８を併用することによってショットキー接触領域６とエミッタ領域４を分離することもできる。高濃度領域２２ｃもゲート絶縁膜１８も空乏層の伸長を止めることができることから、高濃度領域２２ｃとゲート絶縁膜１８を併用することによってショットキー接触領域６とエミッタ領域４がパンチスルーすることを防止できる。

[0029]（第６実施例）

図示はしないが、図３から図７に例示した高濃度領域２２，２２ａ、２２ｂ、２２ｃに代えて、トレンチの壁面を覆う絶縁膜を利用してもよい。その場合も、ショットキー接触領域６とエミッタ領域４がパンチスルーすることを防止できる。絶縁膜でパンチスルーの発生を防止する場合には、薄い絶縁層で足りことから、素子の小型化が可能となる。

[0030]（第７実施例）

第６実施例のトレンチを利用する場合、トレンチの中に絶縁体を充填してもよいし、トレンチの壁面を絶縁膜で覆い、その内側に導体を充填してもよい。後者の場合、ゲート絶縁膜によって、ショットキー接触領域６とエミッタ領域４を分離することになる。

[0031] 本発明の代表的かつ非限定的な具体例について、図面を参照して詳細に説明した。この詳細な説明は、本発明の好ましい例を実施するための詳細を当業者に示すことを単純に意図しており、本発明の範囲を限定することを意図したものではない。また、開示された追加的な特徴ならびに発明は、さらに改善された半導体装置とその製造方法を提供するために、他の特徴や発明とは別に、又は共に用いることができる。

[0032] また、上記の詳細な説明で開示された特徴や工程の組み合わせは、最も広い意味において本発明を実施する際に必須のものではなく、特に本発明の代表的な具体例を説明するためにのみ記載されるものである。さらに、上記の代表的な具体例の様々な特徴、ならびに、独立及び従属請求項に記載されるものの様々な特徴は、本発明の追加的かつ有用な実施形態を提供するにあた

って、ここに記載される具体例のとおりに、あるいは列挙された順番のとおりに組合せなければならないものではない。

[0033] 本明細書及び／又は請求の範囲に記載された全ての特徴は、実施例及び／又は請求の範囲に記載された特徴の構成とは別に、出願当初の開示ならびに請求の範囲に記載された特定事項に対する限定として、個別に、かつ互いに独立して開示されることを意図するものである。さらに、全ての数値範囲及びグループ又は集団に関する記載は、出願当初の開示ならびに請求の範囲に記載された特定事項に対する限定として、それらの中間の構成を開示する意図を持ってなされている。

[0034] 以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

符号の説明

[0035] ２：半導体基板の表面

４：エミッタ領域

６：ショットキー接触領域

８：ボディ領域

８ａ：上部ボディ領域

８ｂ：下部ボディ領域

１０：バリア層

１２：ドレイン領域

１３：遮断領域

１４：コレクタ領域

１５：カソード領域

１６：ゲート電極

１８：ゲート絶縁膜

２０：半導体基板の裏面

２２，２２ａ，２２ｂ，２２ｃ：高濃度領域

請求の範囲

［請求項1］ 半導体基板内にエミッタ領域と上部ボディ領域とバリア層と下部ボディ領域とドリフト領域とコレクタ領域が順に配置されており、半導体基板の表面からエミッタ領域と上部ボディ領域とバリア層と下部ボディ領域を貫通してドリフト領域に達するトレンチが形成されており、そのトレンチの壁面が絶縁膜で覆われており、壁面が絶縁膜で覆われているトレンチの内部にゲート電極が配置されており、半導体基板の表面にエミッタ領域と導通するエミッタ電極が形成されており、半導体基板の裏面にコレクタ領域と導通するコレクタ電極が形成されているＩＧＢＴ構造と、

上部ボディ領域を貫通してバリア層に到達しているとともにエミッタ電極にショットキー接触しているショットキー接触領域を備えているショットキーダイオード構造とを合わせ持っているダイオード内蔵ＩＧＢＴであり、

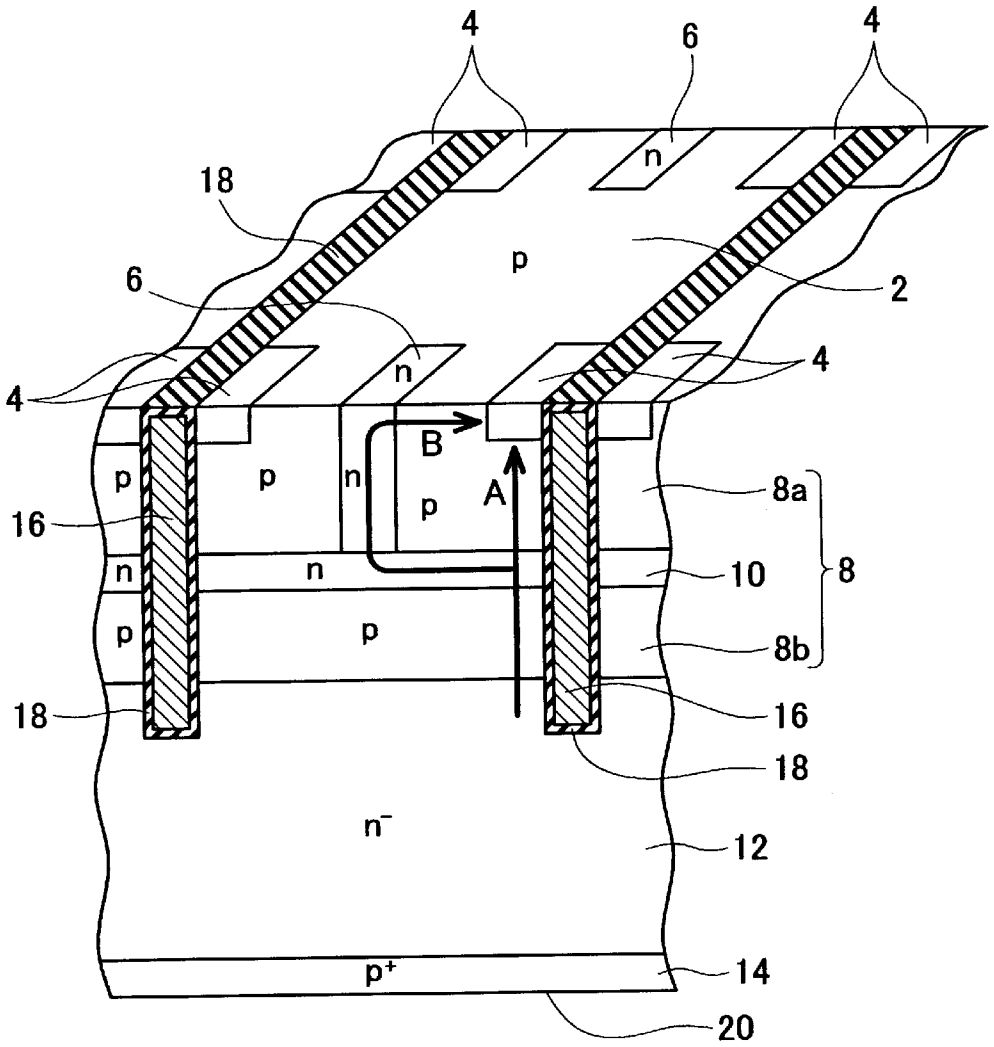
半導体基板の表面においてショットキー接触領域とエミッタ領域が上部ボディ領域によって分離されており、その分離部の不純物濃度が「分離部に形成される空乏層の距離＜ショットキー接触領域とエミッタ領域の分離距離」の関係を満たす濃度に設定されているダイオード内蔵ＩＧＢＴ。

［請求項2］ 半導体基板内にエミッタ領域と上部ボディ領域とバリア層と下部ボディ領域とドリフト領域とコレクタ領域が順に配置されており、半導体基板の表面からエミッタ領域と上部ボディ領域とバリア層と下部ボディ領域を貫通してドリフト領域に達するトレンチが形成されており、そのトレンチの壁面が絶縁膜で覆われており、壁面が絶縁膜で覆われているトレンチの内部にゲート電極が配置されており、半導体基板の表面にエミッタ領域と導通するエミッタ電極が形成されており、半導体基板の裏面にコレクタ領域と導通するコレクタ電極が形成されているＩＧＢＴ構造と、

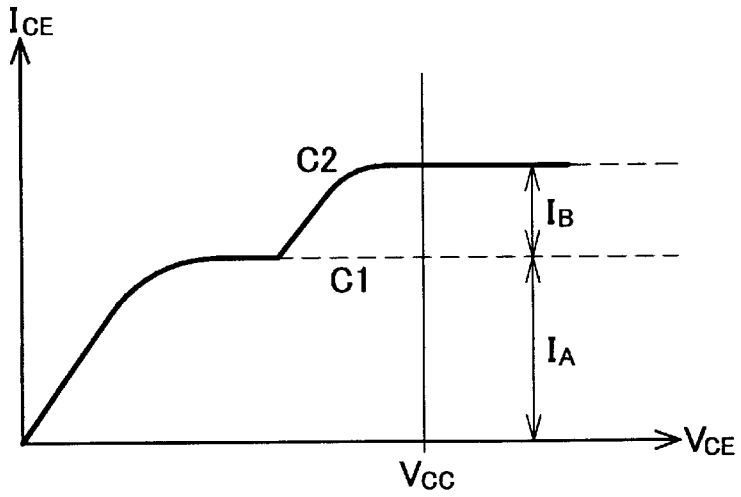
上部ボディ領域を貫通してバリア層に到達しているとともにエミッタ電極にショットキー接触しているショットキー接触領域を備えているショットキーダイオード構造とを合わせ持っているダイオード内蔵ＩＧＢＴであり、

半導体基板の表面においてショットキー接触領域とエミッタ領域が上部ボディ領域によって分離されており、その分離部に、ショットキー接触領域から分離部に伸びる空乏層とエミッタ領域から分離部に伸びる空乏層を遮断する遮断領域が形成されているダイオード内蔵ＩＧＢＴ。

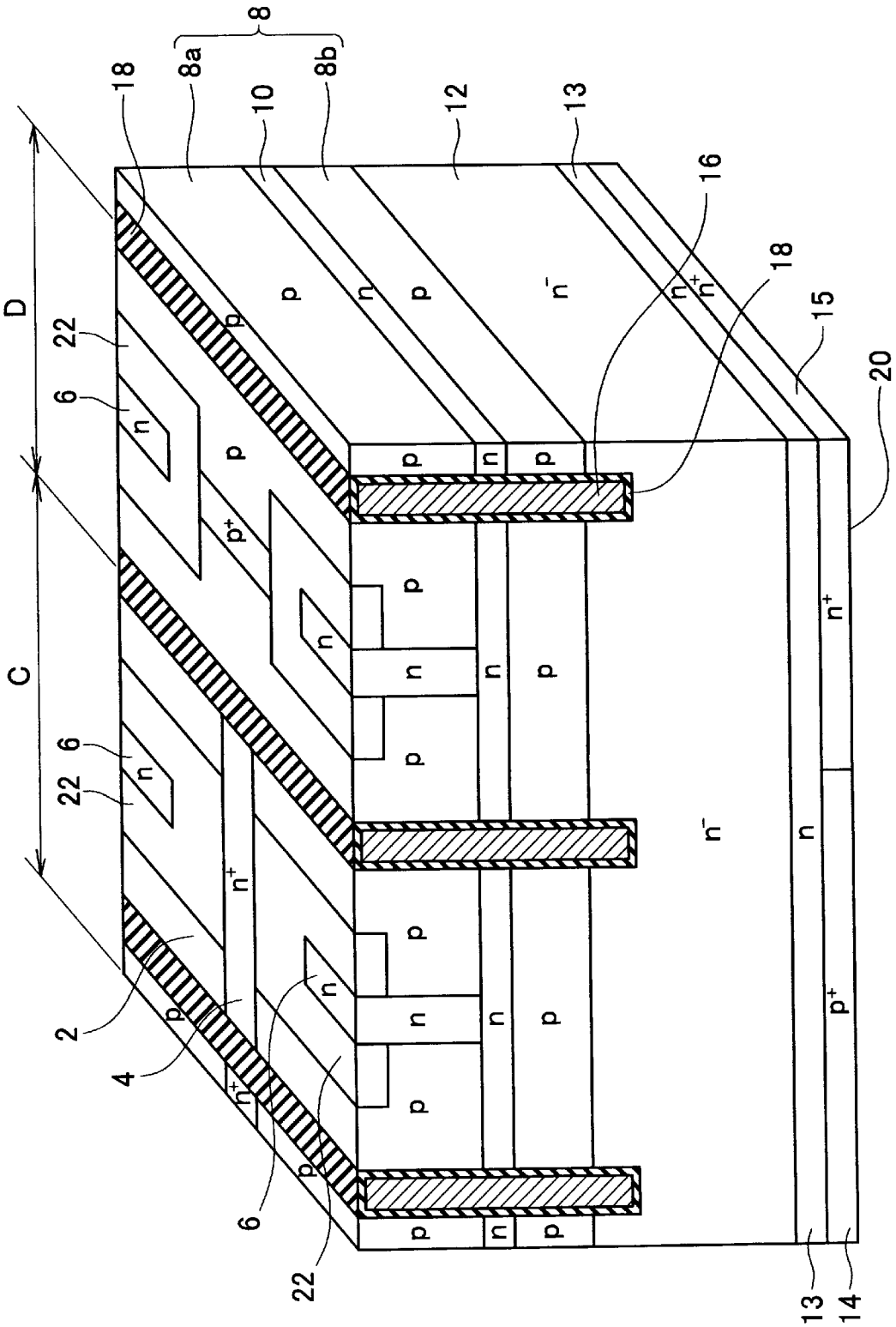
[図1]


4
6
4
18
n
p
6
2
n
4
4
B
p
p
n
p
A
8a
16
10
8
n
n
p
p
8b
18
16
18
n⁻
12
p⁺
14
20

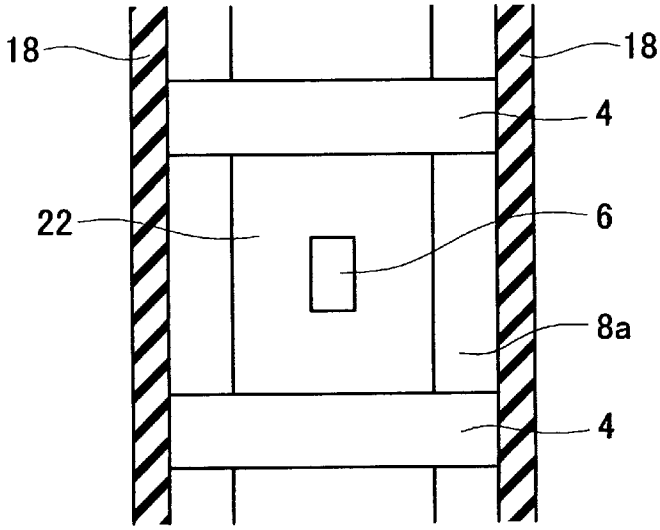
[図2]


ICE
C2
IB
C1
IA
VCE
VCC

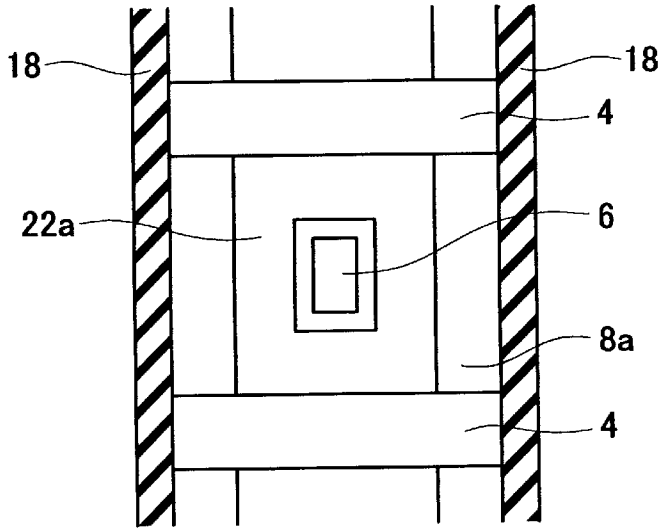
[図3]



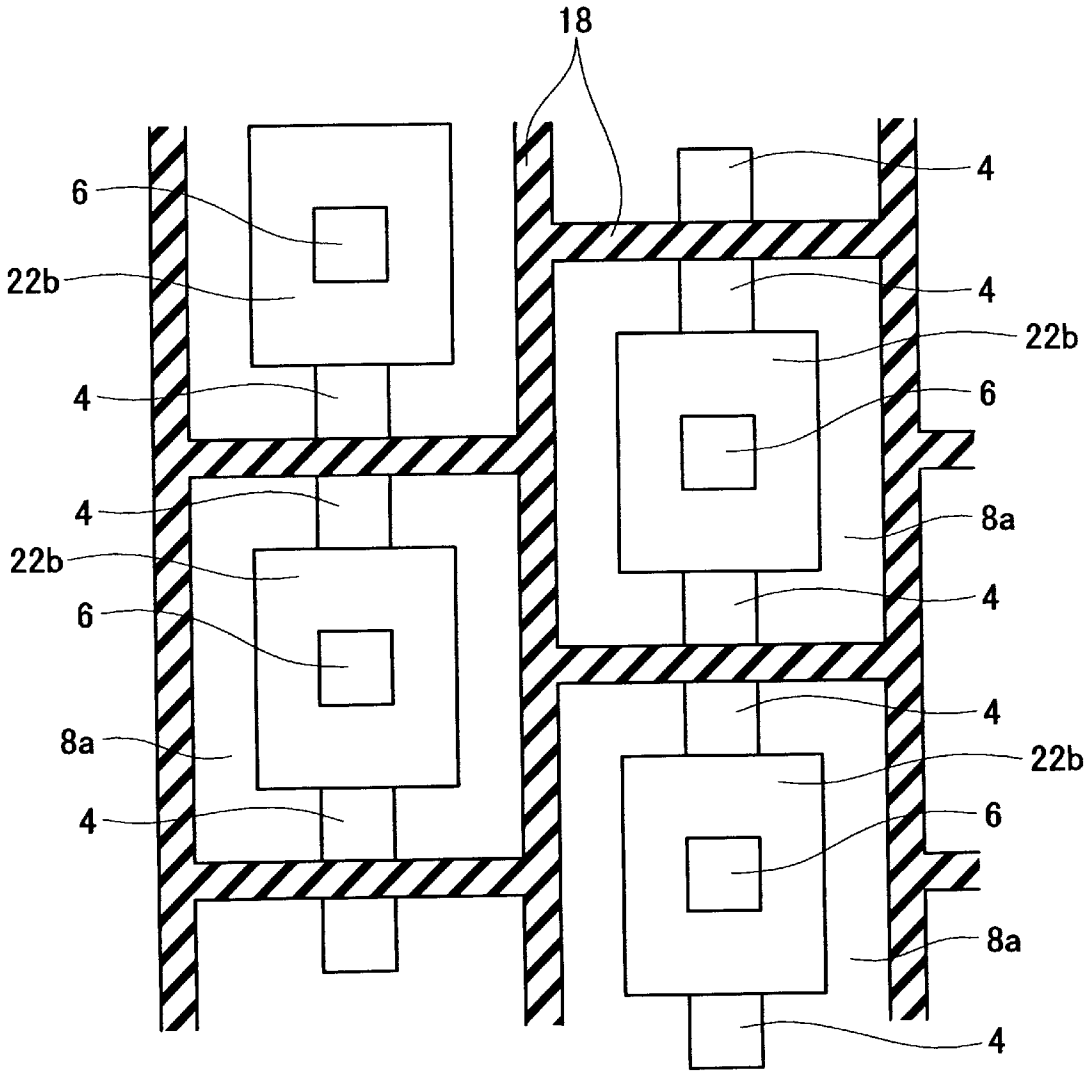
[図4]



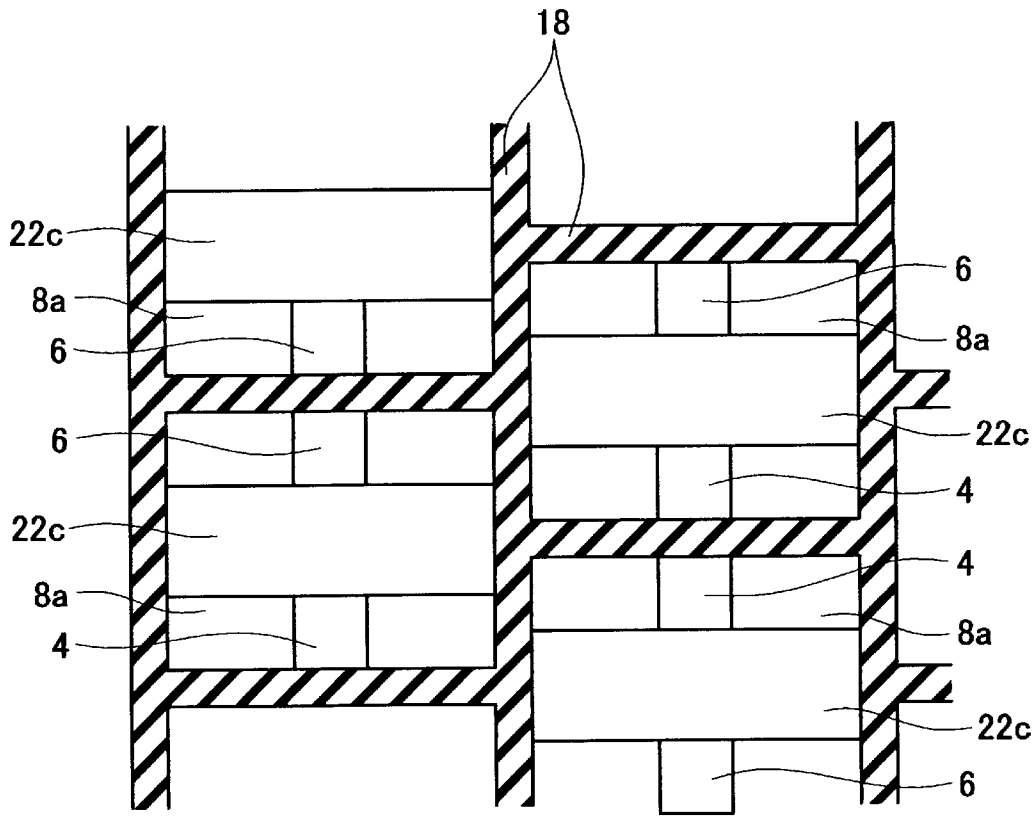
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/064408

A. CLASSIFICATION OF SUBJECT MATTER
H01L29/739(2006.01)i, *H01L27/04*(2006.01)i, *H01L29/78*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L29/739, H01L27/04, H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013
Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-51345 A (Toyota Central Research and Development Laboratories, Inc.), 14 March 2013 (14.03.2013), entire text; all drawings (Family: none)	1,2
A	JP 2013-48230 A (Toyota Central Research and Development Laboratories, Inc.), 07 March 2013 (07.03.2013), entire text; all drawings & WO 2013/014943 A2	1,2
A	JP 2010-10401 A (Hitachi, Ltd.), 14 January 2010 (14.01.2010), paragraph [0040]; fig. 8 (Family: none)	1,2

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
15 August, 2013 (15.08.13)	27 August, 2013 (27.08.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０６４４０８

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/739(2006.01)i, H01L27/04(2006.01)i, H01L29/78(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/739, H01L27/04, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１３年
日本国実用新案登録公報	１９９６－２０１３年
日本国登録実用新案公報	１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ａ	ＪＰ　２０１３－５１３４５　Ａ　（株式会社豊田中央研究所）２０１３．０３．１４、全文全図（ファミリーなし）	１、２
Ａ	ＪＰ　２０１３－４８２３０　Ａ　（株式会社豊田中央研究所）２０１３．０３．０７、全文全図 ＆　ＷＯ　２０１３／０１４９４３　Ａ２	１、２
Ａ	ＪＰ　２０１０－１０４０１　Ａ　（株式会社日立製作所）２０１０．０１．１４、段落【００４０】図８（ファミリーなし）	１、２

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１５．０８．２０１３	２７．０８．２０１３

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｆ　９２７４
工藤　一光
電話番号　０３－３５８１－１１０１　内線　３５１６