СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1298921 A1

(51) 4 H 03 M 1/82

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

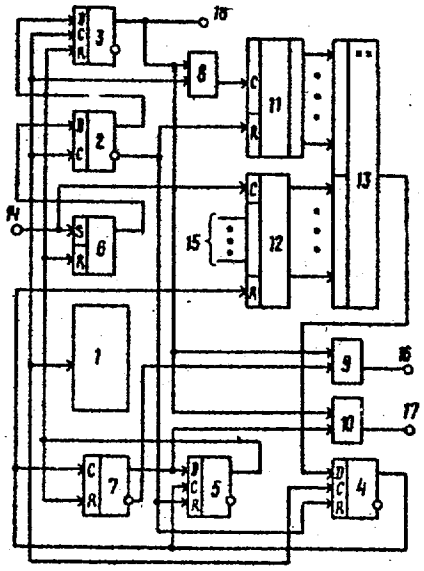
ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3961732/24-24
(22) 08.10.85
(46) 23.03.87. Бюл. № 11
(72) В. П. Кучеренко
(53) 681.325(088.8)
(56) Авторское свидетельство СССР № 752797, кл. H 03 M 1/82, 1978.
Авторское свидетельство СССР № 1115225, кл. H 03 M 1/82, 1983.

(54) ПРЕОБРАЗОВАТЕЛЬ КОД-ВРЕМЕННОЙ ИНТЕРВАЛ

(57) Изобретение относится к автоматике и вычислительной технике и может быть использовано в устройствах преобразования и кодирования информации. Целью изобретения является расширение функциональных возможностей преобразователя за счет дополнительной функции формирования параллельно-последовательных временных интервалов. В произвольный момент времени по отношению к импульсам генератора 1 импульсов на входную шину 14 запуска поступает сигнал, обеспечивающий запись входного кода в регистр 12 и переключающий RS-триггер 6. С помощью D-триггера 2 осуществляется привязка импульса запуска с импульсам генератора 1 таким образом, что ближайшим фронтом импульса генератора 1 D-триггер 2 разблокирует счетчик 11 импульсов и D-триггер 4 и 5. По следующему фронту импульсов генератора 1 D-триггер 3 разблокирует элементы И 8 - 10, на выходных шинах 16 и 18 появляются сигналы начала формируемых интервалов, а счетчик 11 начинает счет. В момент равенства кода в счетчике 11



(19) SU (11) 1298921 A1

и кода, поступившего в регистр 12 по шинам 15, на выходе элемента 8 совпадения кодов появляется высокий потенциал, поступающий на D-вход D-триггера 4, выполняющего функцию синхронизатора момента окончания временного интервала. По сигналу с выхода D-триггера 4 переключается триггер 7 управления и сбрасывается регистр 12, в результате чего D-триггер 4 приходит в исходное состояние, а на выходных шинах 16 и 17 формируются соответственно сигналы окончания первого и начала второго временных интервалов. В момент переполнения счетчика 11 элемент 13 сравнения кодов срабатывает вторично и по ближайшему фронту импульсов генератора 1 D-триггер 4 через D-триггер 5 приводит преобразователь в исходное состояние, формируя при этом на выходной шине 18 сигнал окончания суммарного третьего временного интервала. 1 ил.

1

Изобретение относится к автоматике и вычислительной технике и может быть использовано в устройствах преобразования и кодирования информации, а также в качестве узла формирования сигнала длительности работы цифровых генераторов импульсов и функциональных преобразователей.

Целью изобретения является расширение функциональных возможностей преобразователя за счет дополнительной функции формирования параллельно-последовательных временных интервалов.

На чертеже приведена структурная схема преобразователя код-временной интервал.

Преобразователь содержит генератор 1 импульсов, D-триггеры 2-5, RS-триггер 6, триггер 7 управления, элементы И 8-10, счетчик 11 импульсов, регистр 12, элемент 13 сравнения кодов, входную шину 14 запуска преобразователя, шины 15 входного кода, выходные шины 16-18.

Выходы разрядов счетчика 11 и регистра 12 подключены к соответствующим входам элемента 13 сравнения кодов, выход которого соединен с информационным D-входом D-триггера 4. Выход D-триггера 4 подключен к счетным входам D-триггера 5, триггера 7 управления и к входу обнуления регистра 7.

Вход разрешения записи информации регистра 12 соединен с единичным входом RS-триггера 6 и является входной шиной 14 запуска преобразователя, а на шины 15 регистра 12 подается от внешнего устройства кодирования код преобразования. Выходы элементов И 9 и 10 и D-триггера 3 являются первым 16, вторым 17 и третьим 18 выходами преобразователя.

2

Преобразователь код-временной интервал работает следующим образом.

В исходном состоянии все триггеры преобразователя и счетчик 11 обнулены, а на входах 15 шины кода преобразования присутствует параллельный двоичный (или двоично-десятичный) код преобразования N_a. Числовой объем счетчика 11 импульсов равен N_b. Входы обнуления счетчика 11 и D-триггеров 4 и 5 дополнительно блокированы высоким потенциалом с инверсного выхода D-триггера 2. Элементы 8-10 заблокированы низким потенциалом выхода D-триггера 3, а на вторых входах элементов И 9 и 10 присутствует потенциал, соответствующий состояниям прямого и инверсного выходов триггера 7 управления. На выходах элементов И 8-10 присутствуют потенциалы низкого уровня.

В момент времени, произвольный по отношению к переднему фронту импульсов генератора 1, на входную шину 14 от внешнего устройства поступает сигнал запуска длительностью, не превышающей длительность периода частоты f_0 генератора 1, обеспечивая тем самым неизменность заносимой информации N_a в регистр 12 в процессе преобразования. При этом на выходе RS-триггера 6 устанавливается высокий потенциал, который поступает на ин-

формационный D-вход D-триггера 2, выполняющего функции привязки импульса запуска преобразователя к импульсам генератора 1. Ближайшим фронтом импульса генератора 1 D-триггер 2 изменяет свое состояние, разблокируя счетчик 11 и D-триггеры 4 и 5, а на информационном D-входе D-триггера 3 устанавливается высокий потенциал. Следующим фронтом импульса генератора 1 D-триггер 3 изменяет свое состояние с низкого потенциала на высокий, разблокируя элементы И 8-10, а на выходах 16 и 18 преобразователя появляются сигналы формируемых временных интервалов. При этом импульс генератора 1, совпавший во времени с моментом изменения состояния D-триггера 3, проходит через элемент И 8 на тактовый вход счетчика 11 импульсов, являясь первым счетным импульсом преобразования. В момент равенства текущего кода счетчика 11 и регистра 12 на выходе элемента 8 совпадения кодов появляется высокий потенциал, который поступает на D-вход D-триггера 4, выполняющего функции синхронизатора окончания временного интервала.

Ближайшим фронтом импульса генератора 1 D-триггер 4 изменяет свое состояние с низкого на высокое и переключает триггер 7 управления в единичное состояние. При этом на вход обнуления регистра 12 с выхода D-триггера 4 поступает сигнал длительностью в один период частоты генератора 1 импульсов, регистр 12 сбрасывается в ноль, равенство значений счетчика 11 и регистра 12 нарушается и на выходе элемента 13 сравнения формируется низкий потенциал, при котором D-триггер 4 приходит в исходное состояние, а на выходах элементов И 9 и 10 (на выходных шинах 16 и 17) формируются соответственно сигналы окончания первого t_1 и начала второго t_2 временных интервалов. В момент переполнения счетчика 11 (все разряды счетчика нули) на выходе элемента 13 сравнения кодов вторично формируется высокий потенциал, соответствующий равенству кодов счетчика 11 и регистра 12. По ближайшему переднему фронту импульса генератора 1 D-триггер 4 вырабатывает на своем выходе сигнал, при котором D-триггер 5, на информационном D-входе которого присутствует высокий потенциал прямого выхода триггера 7 управления, приводит преобразователь в исходное состояние. При этом на выходной шине 17 формируется сигнал окончания формирования второго временного интервала t_2, на выходной шине 18 - сигнал окончания формирования третьего временного интервала t_3, длительность которого равна числовому объему счетчика 11 импульсов.

Сигналом с выхода D-триггера 5 обнуляется D-триггер 3, RS-триггер 6 и триггер 7 управления, а затем через время, равное длительности одного периода частоты генератора 1, обнуляются D-триггеры 2,4 и 5. На этом цикл преобразования, записанного в регистр 12 кода преобразования, заканчивается и устройство готово к дальнейшей работе.

В общем случае на выходах преобразователя код-временной интервал реализуются временные соотношения

$$t_1 = f_o \cdot N_a; \quad (1)$$

$$t_2 = f_o \cdot (N_b - N_a), \; N_b \geq N_a; \quad (2)$$

$$t_3 = f_o \cdot N_b. \quad (3)$$

В частном случае счетчик 11 может быть выполнен в виде программируемого счетчика, на информационные входы которого подается код преобразования N_b, а вход разрешения предварительной записи информации в счетчик 11 подключен к входной шине 14 преобразователя аналогично стробирующему входу регистра 12.

Формула изобретения

Преобразователь код-временной интервал, содержащий первый и второй элементы И, регистр и RS-триггер, первый вход которого является входной шиной запуска, а выход соединен с информационным входом первого D-триггера, прямой выход которого подключен к информационному входу второго D-триггера, счетчик импульсов, счетный вход которого соединен с выходом первого элемента И, а вход обнуления объединен с входом обнуления третьего D-триггера и подключен к инверсному выходу первого D-триггера, вход разрешения записи регистра является входной шиной запуска, информационные входы являются соответствующими шинами входного кода,

а выходы соответственно соединены с первыми входами элемента сравнения кодов, вторые входы которого соответственно подключены к выходам счетчика импульсов, а выход подключен к информационному входу третьего D-триггера, счетный вход которого объединен с счетными входами первого и второго D-триггеров, первым входом первого элемента И и подключен к выходу генератора импульсов, выход второго элемента И является первой выходной шиной, а первый вход объединен с вторым входом первого элемента И и подключен к выходу второго D-триггера, отличающийся тем, что, с целью расширения функциональных возможностей преобразователя за счет дополнительной функции формирования параллельно-последовательных временных интервалов, в него введены третий элемент И, четвертый D-триггер и триггер управления, инверсный выход которого соединен с вторым входом второго элемента 1, а вход обнуления объединен с входом обнуления второго D-триггера, вторым входом RS-триггера и подключен к выходу четвертого D-триггера, информационный вход которого объединен с первым входом третьего элемента И и подключен к прямому выходу триггера управления, вход обнуления соединен с инверсным выходом первого D-триггера, а счетный вход четвертого D-триггера объединен с счетным входом триггера управления, входом обнуления регистра и подключен к выходу третьего D-триггера, при этом выход третьего элемента И является второй выходной шиной, а второй вход объединен с первым входом второго элемента И и является третьей выходной шиной.

Составитель В. Войтов
Редактор Л. Гратилло Техред М.Ходанич Корректор Л. Патай

Заказ 899/60 Тираж 902 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4