

# 公告本

申請日期:

P. 6. 19

案號:

P. 114880

類別:

H02J 9/06 H03K 19/094

(以上各欄由本局填註)

## 發明專利說明書

525331

|            |                    |                                                        |
|------------|--------------------|--------------------------------------------------------|
| 一、<br>發明名稱 | 中文                 | 場效電晶體或邏輯電路及使用其之電源供應電路                                  |
|            | 英文                 | FET-OR CIRCUIT AND POWER SUPPLY CIRCUIT USING THE SAME |
| 二、<br>發明人  | 姓名<br>(中文)         | 1. 國府田芳美                                               |
|            | 姓名<br>(英文)         | 1. YOSHIMI KOHDA                                       |
|            | 國籍                 | 1. 日本                                                  |
|            | 住、居所               | 1. 東京都品川區西五反田7-22-17 TOC大樓4樓                           |
| 三、<br>申請人  | 姓名<br>(名稱)<br>(中文) | 1. 阿拉伊特鐵勒西斯股份有限公司                                      |
|            | 姓名<br>(名稱)<br>(英文) | 1.                                                     |
|            | 國籍                 | 1. 日本                                                  |
|            | 住、居所<br>(事務所)      | 1. 東京都品川區西五反田7-22-17 TOC大樓4樓                           |
|            | 代表人<br>姓名<br>(中文)  | 1. 高木弘幸                                                |
|            | 代表人<br>姓名<br>(英文)  | 1.                                                     |



本案已向

國(地區)申請專利

日本 JP

申請日期

2000/09/29

案號

2000-298116

主張優先權

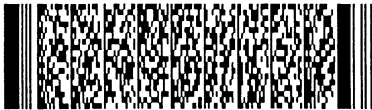
有

有關微生物已寄存於

寄存日期

寄存號碼

無



## 五、發明說明 (1)

## 發明領域：

本發明係為用以產生一輸出電壓，當作複數輸入電壓中一或邏輯(OR)之電壓的一或邏輯(OR)電路。

二極體之或邏輯(Diode-OR)電路不只在數位電路，在其他電子電路也被廣泛地使用。舉例來說，於一備用電源供應電路中，使用二極體之或邏輯(diode-OR)電路，兩個二極體的陰極共同連接到上述輸出端，且主要及備用電源供應電壓分別連接到上述二極體的陽極。假如上述主要電源供應電壓，因為某些因素下降時，於上述共同陰極側上產生一穩定的輸出電壓。

當一個二極體之或邏輯(diode-OR)電路用以連接上述負載和上述主要及備用供應電源時，不可避免地會因為順向接面壓降 $V_f$ (forward junction drop)而發生一個電壓降，根據二極體的種類(大約0.4到0.8V)。在具有2.5V到3.0V的電源電壓之一低電壓電源供應的情況中，這樣一個電壓降是無法忽視的。此外，由於上述順向接面電壓降 $V_f$ ，根據通過上述二極體的電流變化，上述二極體之或邏輯(diode-OR)電路也具有有一個缺點，上述輸出電壓會根據其負載的變動而變化。

於美國專利編號4,788,450中，有揭露一備用電源供應開關，用以克服上述之缺點。上述備用電源供應開關使用兩個場效電晶體(以下用FET表示)，每個其中都具有一內部二極體，如同一個所謂的寄生二極體。於上述備用電源開關中，一主電源供應器及一備用電源供應(典型上為



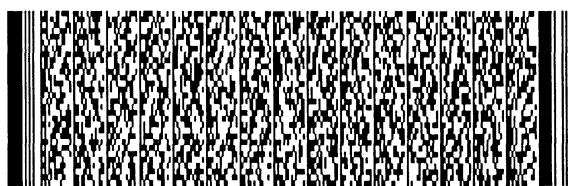
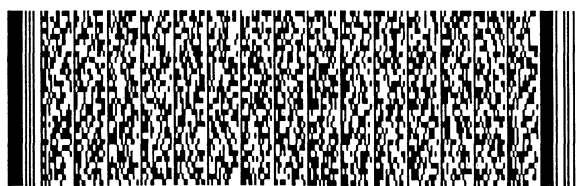
## 五、發明說明 (2)

一電池)，會分別地透過上述兩個FET連接一負載，於以下分別稱為主用端FET及備用端FET。上述各自的FET都以一個方式連接，就是每個二極體的陽極配置到一對應的電源供應端，且其陰極配置到一負載端。一控制開關依據上述主電源供應電壓，控制上述FETs之ON/OFF狀態。眾所皆知地，一FET具有一小的傳輸阻抗。因此，當上述FET被導致到一傳輸狀態時，會使得其內部之二極體被短路，所以等於從電路中被移除了一般，可於其輸出端上產生一對應的電源供應電壓，如同沒有任何的電壓降。

仔細地說，上述控制開關監視上述主要電源供應電壓，且當上述主電源供應電壓掉到一既定之特定範圍時，設定上述主用端FET為一傳輸狀態，且上述備用端FET為一非傳輸狀態(就是內部二極體的動作狀態)。當上述主電源供應電壓變得比上述既定範圍低時，上述控制開關將上述主用端FET變為非傳輸狀態，且將上述備用開關變為傳輸狀態。所以，既使於主電源故障的情形下，可以由上述備用電源供應器，繼續供應電源至上述負載。

然而，當偵測到上述主電源供應電壓的下降時，上述備用電源開關將電源，由上述主電源供應器切換至上述備用電源供應器，會導致下列缺點：

(1)上述控制開關只監視上述主電源供應電壓，且根據上述主電源供應電壓發生的下降，同時地切換上述主用端及備用端各自於傳輸狀態及非傳輸狀態之一。因此，有許多可以使供應到上述負載，因為某些因素立刻下降的情



## 五、發明說明 (3)

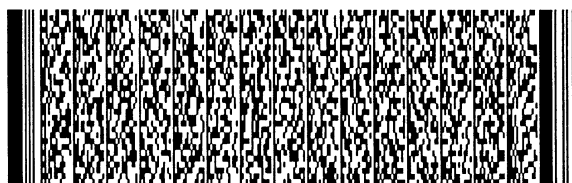
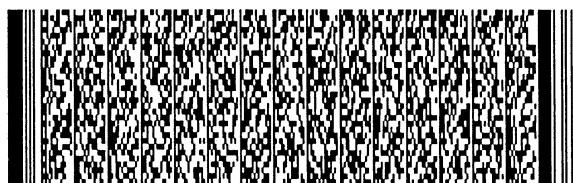
況，例如上述開關的時間落後。於一IC電路的情況中，此一個突然的電壓降將會導致錯誤的動作。此外，於合併一重設IC內的情況中，電路有可能會不能滿意地重設。

(2) 上述備用端FET會正常地於一非傳輸狀態中，當其內部之二極體於一反偏狀態，或於一非偏壓狀態，因此上述備用電源供應器於無電流之無載下操作，當上述主電源供應電壓下降時，上述備用端FET變為傳輸，負載突然地增加。為了解決上述問題，一個開關式電源供應器，具有一回授電路，以保持被當作上述備用電源供應之其輸出電壓固定。然而，於此情況中，由於上述開關式電源供應器的回授電路，無法跟上負載快速地變動，所以上述備用電源電壓也會劇烈地下降，而導致一錯誤的動作。

本發明之一目的，係提供一個由複數輸出電壓產生一穩定輸出電壓的或邏輯電路。

本發明之另一目的，在提供一個穩定的電源供應電路，可以供應負載一個由複數電源電壓產生之穩定電源電壓。

根據上述目的，本發明係提供一種具有複數輸入端以及一輸出端之或邏輯電路，其中複數個輸入電壓被供應到上述單輸入端，然後於上述單輸出端上產生一輸出電壓，上述或邏輯電路包括複數個場效電晶體，分別提供給上述輸入端，上述場效電晶體連接一對應的輸入端至上述單輸出端，其中對應到上述場效電晶體之內部二極體的陽極之上述場效電晶體的主電極，連接到對應的上述輸入端，對



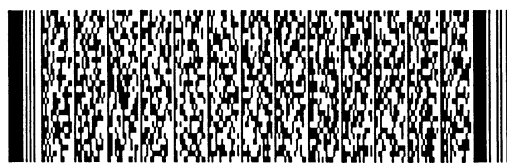
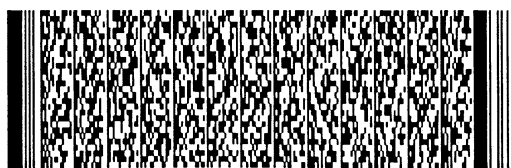
## 五、發明說明 (4)

應到上述內部二極體的陰極之上述場效電晶體的另一主電極，連接到對應的上述單輸出端；以及複數個控制器，分別提供給上述場效電晶體，其中每一上述控制器根據對應之輸入電壓及上述輸出電壓中之一者高於另一者，使對應之一場效電晶體進入被選擇之傳輸狀態及非傳輸狀態中之一者。

當上述輸出電壓等於或小於一對應之輸入電壓時，最好每一上述控制器使對應之場效電晶體進入傳輸狀態，且當上述輸出電壓高於一對應之輸入電壓時，使上述對應之場效電晶體進入非傳輸狀態。

本發明之另一實施例，係提供一種電源供應電路，使用複數供應電壓以產生供應到一負載之一輸出電壓，包括複數個P通道場效電晶體，分別提供給上述電源供應，上述每個P通道場效電晶體連接一對應的電源供應至上述負載，其中對應到上述P通道場效電晶體之內部二極體的陽極之上述P通道場效電晶體的汲極，連接到對應的上述電源供應，對應到上述內部二極體的陰極之上述P通道場效電晶體的源極，連接到對應的上述負載；以及複數個電壓比較器，分別供給上述電源供應，其中每一上述電壓比較器根據對應之電源供應電壓及上述輸出電壓中之一者高於另一者，使對應之一P通道場效電晶體進入被選擇之傳輸狀態及非傳輸狀態中之一者。

本發明之又一實施例，係提供一種電源供應電路，使用複數供應電壓以產生供應到一負載之一輸出電壓，包括



## 五、發明說明 (5)

複數個N通道場效電晶體，分別提供至上述電源供應器，上述每個N通道場效電晶體連接一對應的電源供應器至上述負載，其中對應到上述N通道場效電晶體之內部二極體的陽極之上述N通道場效電晶體的汲極，連接到對應的上述電源供應器，對應到上述內部二極體的陰極之上述N通道場效電晶體的源極，連接到對應的上述負載；以及複數個電壓比較器，分別供給至上述電源供應器，其中每一上述電壓比較器根據對應之電源供應電壓及上述輸出電壓中之一者高於另一者，使對應之一N通道場效電晶體，進入被選擇之傳輸狀態及非傳輸狀態中之一者。

本發明之另一目的，係提供具有複數輸入端及一單輸出端之一或邏輯電路的一控制方法，其中供應複數輸入電壓至對應輸入端，然後於單輸出端上產生一個輸出電壓，上述或邏輯電路包括複數個場效電晶體，分別提供給上述輸入端，上述場效電晶體連接一對應的輸入端至上述輸出端，其中對應到上述場效電晶體之內部二極體的陽極之上述場效電晶體的主電極，連接到對應的上述輸入端，對應到上述內部二極體的陰極之上述場效電晶體的另一主電極，連接到對應的上述輸出端，本方法包括下列步驟：

(a) 比較上述每一個輸入電壓及上述輸出電壓；以及(b) 根據上述比較步驟(a)的結果，設定對應上述輸入電壓之一場效電晶體至一傳輸狀態或一非傳輸狀態中之一者。

上述步驟(b)最好包括，於上述輸出電壓等於或小於上述對應之輸入電壓時，設定上述對應之場效電晶體至上



## 五、發明說明 (6)

述傳輸狀態；以及於上述輸出電壓高於上述輸入電壓時，設定上述對應之場效電晶體至上述非傳輸狀態。

如以上所述，本發明複數場效電晶體中的每一個對應的輸入電壓，會與上述輸出電壓作比較，然後根據上述比較的結果，控制上述對應之場效電晶體的傳輸/非傳輸狀態。因此，上述場效電晶體各自之傳輸/非傳輸狀態被單獨地控制，而且全部的場效電晶體不統一地控制。可有效地避免上述輸出電壓急劇地改變，因此，輸出電壓可以保持在一個非常穩定的狀態中。

簡單圖示說明：

本發明將隨著所附圖示加以詳細解釋，其中：

第1圖為本發明實施例的或邏輯電路之方塊圖。

第2圖為本發明實施例，使用P通道場效電晶體之或邏輯電路之電源供應電路的一電路圖。

第3圖為本發明實施例，使用P通道場效電晶體之或邏輯電路之電源供應電路的一電路圖。

符號說明：

1、2、21、22~輸入端；

3~輸出端；

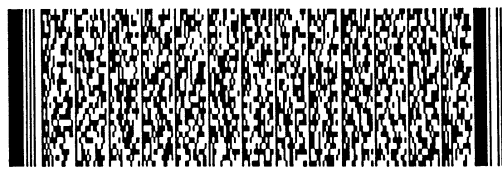
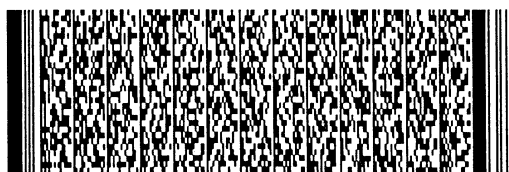
M1、M2~場效電晶體；

4、5~電壓比較器；

D1、D2~內部接面二極體；

11、12~切換式電源供應器；

13、15~P通道場效電晶體；



## 五、發明說明 (7)

14、16、24、26~比較器；  
R1-R10、R21-R28~電阻；  
23、25~N通道場效電晶體。

較佳實施例：

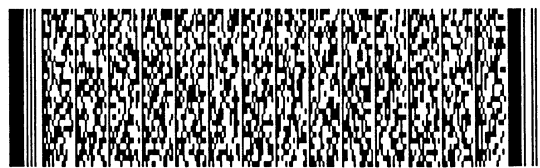
本發明之較佳實施例將參考上述圖示加以說明。

現在參考第1圖，根據本發明實施例之或邏輯電路，具有兩輸入端1、2以及一輸出端3，直流(DC)輸入電壓V11及V12分別供應到上述輸入端1、2之一，然後於上述輸出端3上產生一DC輸出電壓Vo，當作上述輸入電壓V11及V12之或邏輯。

上述輸入端1通過一場效電晶體M1，連接到上述或邏輯電路的輸出端3，而且上述場效電晶體M1更裝設有一電壓比較器4。此外，上述輸入端2通過一場效電晶體M2，連接到上述或邏輯電路的輸出端3，而且上述場效電晶體更裝有一電壓比較器5。如之前所述，上述場效電晶體M1及M2分別包含內部接面二極體D1及D2。

上述電壓比較器4比較上述場效電晶體M1之輸入端主電極上的一電壓(就是上述輸入電壓V11)，與其輸出端主電極上的一電壓(就是上述輸出電端Vo)。上述電壓比較器4控制上述場效電晶體M1的一閘極電壓VG1，於此方法中，上述場效電晶體M1會根據上述比較結果，被帶至傳輸狀態或非傳輸狀態。

同樣地，上述電壓比較器5比較上述場效電晶體M2之輸入端主電極上的一電壓(就是上述輸入電壓V12)，與其



## 五、發明說明 (8)

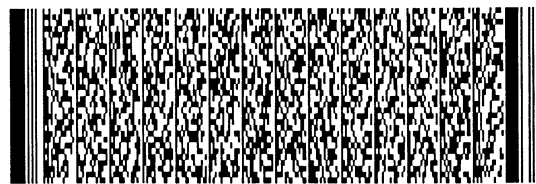
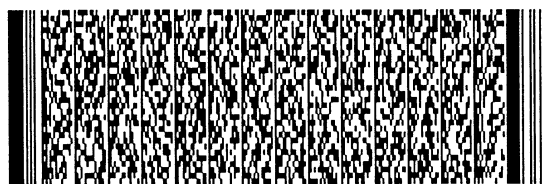
輸出端主電極上的一電壓(就是上述輸出電端 $V_o$ )。上述電壓比較器5控制上述場效電晶體M2的一閘極電壓 $V_{G2}$ ，於此方法中，上述場效電晶體M2會根據上述比較結果，被帶至傳輸狀態或非傳輸狀態。

上述場效電晶體M1及M2會為P通道或N通道之任一者，但是必須照每個內部二極體的陽極連接到一對應的輸入端，且其陰極連接上述輸出端的方法連接。上述輸入電壓 $V_{11}$ 可以與上述輸入電壓 $V_{12}$ 相同或不同。

於上述輸入電壓 $V_{11}$ 與 $V_{12}$ 不同，且這些電壓都正常輸入的情況下，這些電壓中較高之一者會當作一輸出電壓 $V_o$ ，產生於上述輸出端3上。舉例 $V_{11} > V_{12}$ 來說，上述電壓比較器4設定至上述閘極電壓，使得上述場效電晶體M1進入傳輸狀態。另一方面，上述內部二極體D1會短路且不作用。由於場效電晶體的傳輸阻抗非常地低，於輸出端3上的輸入電壓 $V_{11}$ ，不會有任何大的電壓降。

於情況中，上述輸出電壓 $V_o$ 大體上為 $V_{11} (> V_{12})$ ，另一個電壓比較器5設定上述閘極電壓 $V_{G2}$ ，使得上述場效電晶體進入非傳輸狀態，因此，於上述場效電晶體M2中，上述內部二極體D2會反偏。

考慮於上述動作狀態中，由於某此理由上述輸入電壓下降的情況。當上述輸入電壓 $V_{11}$ 下降，導致上述輸出電壓降至上述輸入電壓 $V_{12}$ 時，上述電壓比較器5會改變上述閘極電壓 $V_{12}$ ，使上述場效電晶體M1進入傳輸狀態。這會導致上述內部二極體D2短路且不動作。當上述場效電晶體



## 五、發明說明 (9)

M2 於上述傳輸狀態時，於上述輸出端3上的上述輸入電壓V12不會有任何大的電壓下降。因此，上述輸出電壓Vo會平滑地由電壓V11降到電壓V12，然後穩定。可以避免傳統切換動作導致之劇烈的電壓變化。

上述輸入電壓V11於此備用狀態中回復時，上述電壓比較器設定上述閘極電壓VG1，使得上述場效電晶體M1進入傳輸狀態，上述輸出電壓Vo大體上回至V11，且另一個電壓比較器5設定至VG2，使得上述場效電晶體M2進入非傳輸狀態。因此，於上述場效電晶體中上述內部二極體會反偏。

此外，於上述輸入電壓V11與上述輸入電壓V12相同的情況中，上述場效電晶體M1及M2都設定到上述傳輸狀態，且上述輸入電壓會一直供應到上述輸出端。於此狀態中，當一輸入電壓下降時，對應上述下降之輸入電壓的場效電晶體，會進入非傳輸狀態，如以上所述，就是說上述對應的場效電晶體會設至內部二極體功能狀態。另外，透過於傳輸狀態的其他場效電晶體，維持上述輸出電壓。因此，即使任一輸入電壓下降，上述輸出電壓也不會降下。

如以上所述，每個上述複數場效電晶體中，上述輸入電壓會與上述輸出電壓比較，且根據上述比較結果，控制對應的場效電晶體之傳輸狀態及非傳輸狀態。這個可避免上述場效電晶體切換時，導致上述輸出電壓之不要的變化。所以，於上述輸出端3上產生的輸出電壓Vo，會保持在一個穩定的狀態。



## 五、發明說明 (10)

於上述實施例中，使用兩輸入一輸出的或邏輯電路來說明，以精簡描述。不用說，即使複數輸入之或邏輯電路可以如第1圖所示，同樣地透過連接一場效電晶體及一電壓比較器至每個輸入端來組成。

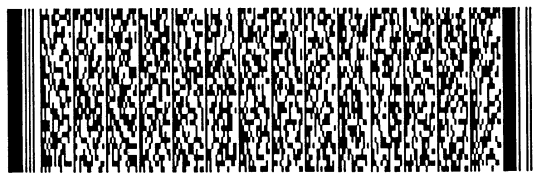
## 第一實施例

參考第2圖，一切換式電源供應器11用以當作一主電源供應器，且一切換式電源供應器12用以當作一備用電源供應器。上述任一個開關式電源供應器為一穩定的電源供應電壓，且具有一回授電壓用以保持其輸出電壓固定。

主電源供應系統，由一P通道電晶體13、一比較器14所組成，上述比較器係由一運算放大器、一電晶體Q1以及R1至R5所構成。這裡，上述P通道電晶體13對應第1圖中之上述場效電晶體M1，而且電晶體Q1以及電阻R1至R5組成之比較器14，對應第1圖中之上述電壓比較器4。

同樣地，備用電源供應系統，由一P通道電晶體15、一比較器16所組成，上述比較器係由一運算放大器、一電晶體Q2以及R6至R10所構成。這裡，上述P通道電晶體15對應第1圖中之上述場效電晶體M2，而且電晶體Q2以及電阻R6至R10組成之比較器16，對應第1圖中之上述電壓比較器5。

仔細來說，上述開關式電源供應器11的輸出端，連接到上述場效電晶體13的汲極，更透過串接的R3及R5接地。於是，上述開關式電源供應器11的輸出端，透過上述電阻R3及R5至參考線(接地線)的電路是封閉的。上述場效電晶



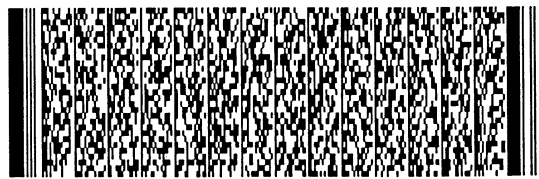
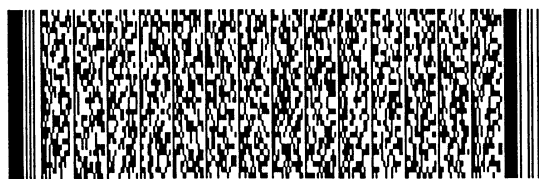
## 五、發明說明 (11)

體13的源極連接至上述電源供應電路的輸出端，其中更透過串接的電阻R2及R4接地。如第2圖中所示之此情況中，於汲極及源極間存在一內部二極體D1。上述內部二極體D1之陽極等效連接至開關式電源供應器11的輸出端，且其陰極等效連接至上述電源供應電路的輸出端。

上述電阻R2與R4的連接點，連接至上述比較器14的反向輸入端，然後根據連接點103上的分壓可以監視輸出電壓 $V_{out}$ 。上述電阻R3與R5的連接點，連接至上述比較器14的非反向輸入端，因此，來自電源供應器11的上述輸入電壓，可以根據連接點104上之分壓來監視。

上述比較器14的輸出端，透過上述電阻R1連接到上述電晶體Q1的基極。上述電晶體Q1的集極連接至上述場效電晶體的閘極，且其射極接地。上述比較器14被供應來自上述場效電晶體的源極之電源，就是上述輸出電壓 $V_{out}$ 。

於上述電路中，在設定上述電阻R2至R5於一適當的電阻值之情況中，當上述輸出電壓 $V_{out}$ 等於或低於上述輸入電壓時，上述比較器14輸出使電晶體Q1進入傳輸狀態之一高位準。當上述電晶體Q1於傳輸狀態中時，上述場效電晶體13的閘極電壓會被設定至接地電位。因此使上述場效電晶體13進入傳輸狀態。另一方面，當上述輸出電壓 $V_{out}$ 高於上述輸入電壓時，上述比較器14輸出使電晶體Q1進入非傳輸狀態之一低位準。因此，上述場效電晶體13進入非傳輸狀態(就是內部二極體操作狀態)。其基本操作如第1圖中所描述。



## 五、發明說明 (12)

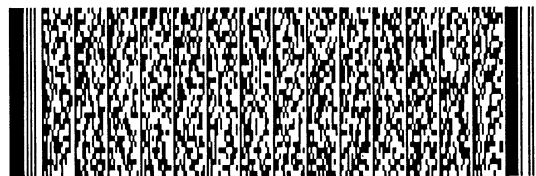
同樣地，上述開關式電源供應器12的輸出端，連接到上述場效電晶體15的汲極，更透過串接的R8及R10接地。於是，上述開關式電源供應器12的輸出端，透過上述電阻R8及R10至參考線(接地線)的電路是封閉的。上述場效電晶體15的源極連接至上述電源供應電路的輸出端，其中更透過串接的電阻R7及R9接地。此外，於場效電晶體15之汲極及源極間存在一內部二極體D2。上述內部二極體D2之陽極等效連接至開關式電源供應器12的輸出端，且其陰極等效連接至上述電源供應電路的輸出端。

上述電阻R7與R9的连接點，連接至上述比較器16的反向輸入端，然後根據連接點108上的分壓可以監視輸出電壓 $V_{out}$ 。上述電阻R8與R10的连接點，連接至上述比較器15的非反向輸入端，上述比較器16的輸出端，透過上述電阻R6連接到上述電晶體Q2的基極。上述電晶體Q1的集極連接至上述場效電晶體15的閘極，且其射極接地。上述比較器16被供應來自上述場效電晶體15的源極之電源。由於上述備用電源供應系統的動作，會與上述主電源供系統相同，其敘述在不以累述。

## 第二實施例

參考第3圖，一切換式電源供應器21用以當作一主電源供應器，且一切換式電源供應器22用以當作一備用電源供應器。上述任一個開關式電源供應器為一穩定的電源供應電壓，且具有一回授電壓用以保持其輸出電壓固定。

主電源供應系統，由一N通道電晶體23、一比較器24



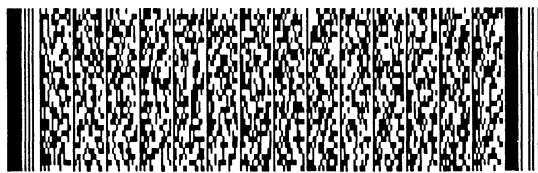
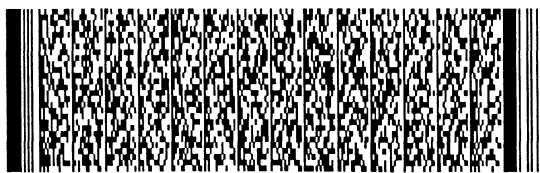
## 五、發明說明 (13)

所組成，上述比較器24係由一運算放大器以及R21至R24所構成。這裡，上述N通道電晶體23對應第1圖中之上述場效電晶體M1，電阻R21至R24組成之比較器24，對應第1圖中之上述電壓比較器4。

同樣地，備用電源供應系統，由一N通道電晶體25、一比較器26所組成，上述比較器26係由一運算放大器、R25至R28所構成。這裡，上述N通道電晶體25對應第1圖中之上述場效電晶體M2，而且電阻R25至R28組成之比較器26，對應第1圖中之上述電壓比較器5。

仔細來說，上述開關式電源供應器21的輸出端，連接到上述場效電晶體23的汲極，更透過串接的R22及R24接地。於是，上述開關式電源供應器21的輸出端，透過上述電阻R22及R24至參考線(接地線)的電路是封閉的。上述場效電晶體23的源極連接至上述電源供應電路的輸出端，其中更透過串接的電阻R21及R23接地。此外，上述場效電晶體23之汲極及源極間存在一內部二極體D3。上述內部二極體D1之陽極等效連接至開關式電源供應器21的輸出端，且其陰極等效連接至上述電源供應電路的輸出端。

上述電阻R21與R23的連接點，連接至上述比較器24的反向輸入端，然後透過偵測電阻R21及R23之連接點103上的分壓可以監視輸出電壓 $V_{out}$ 。上述電阻R22與R24的連接點，連接至上述比較器14的非反向輸入端，因此，可以透過偵測連接點104上之分壓來監視，來自電源供應器11的上述輸入電壓。上述比較器24的輸出端連接至上述場效電



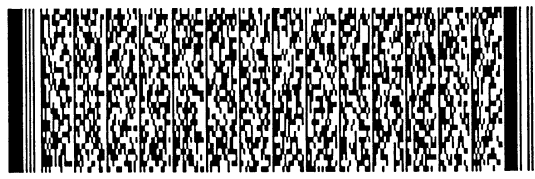
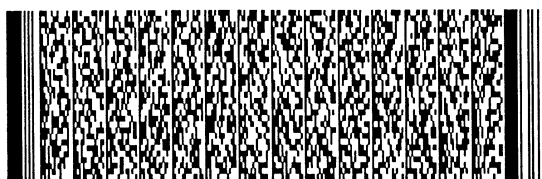
## 五、發明說明 (14)

晶體的閘極。此外，上述比較器24被供應來自另一個供應電源Vdd。

於上述電路中，在設定上述電阻R21至R24於一適當的電阻值之情況中，當上述輸出電壓Vout等於或低於上述輸入電壓時，上述比較器24輸出使場效電晶體23進入傳輸狀態之一高位準。另一方面，當上述輸出電壓Vout高於上述輸入電壓時，上述比較器24輸出使場效電晶體23進入非傳輸狀態之一低位準。因此，導致內部二極體動作。其基本操作如第1圖中所描述。

同樣地，上述開關式電源供應器22的輸出端，連接到上述場效電晶體25的汲極，更透過串接的R26及R28接地。於是，上述開關式電源供應器22的輸出端，透過上述電阻R26及R28至參考線(接地線)的電路是封閉的。上述場效電晶體25的源極連接至上述電源供應電路的輸出端，其中更透過串接的電阻R25及R27接地。此外，於場效電晶體25之汲極及源極間存在一內部二極體D4。上述內部二極體D4之陽極等效連接至開關式電源供應器21的輸出端，且其陰極等效連接至上述電源供應電路的輸出端。

上述電阻R25與R27的連接點，連接至上述比較器26的反向輸入端，然後透過偵測上述電阻R25與R27之連接點上的分壓監視輸出電壓Vout。上述電阻R26與R28的連接點，連接至上述比較器26的非反向輸入端，透過偵測電阻R26與R28連接點上的電壓，監視來自上述開關式電源供應電壓22之上述輸入電壓。上述比較器26的輸出端，連接到上



## 五、發明說明 (15)

述場效電晶體25的閘極。

因此，於上述電阻25及R28被設定至一適當值時，當上述輸出電壓 $V_{out}$ 等於或小於上述輸入電壓時，上述比較器26出一高位準，使上述場效電晶體25進入傳輸狀態。另一方面，當上述輸出電壓 $V_{out}$ 高於上述輸出電壓時，禁比較器輸出一低位準，使上述場效電晶體25，進入一非傳輸狀態，且導致上述內部二極體D4動作。由基本動作與上述主電源供系統相同，其敘述在不以累述。

如以上所述，如第一實施例及一第二實施例中所述之仔細的電源供應電路中，於上述主電源供應電壓下降的情形中，來自上述主開關電源供應器的上述輸出電壓 $V_{out}$ ，會平順地變動至上述子開關電源供應電壓。此外，可以有效地避免電壓劇烈地減少。

此外，當上述主開關電源電壓等於上述子開關電源電壓時，上述兩個場效電晶體會都於上述傳輸狀態，且上述輸出電會通過上述輸出端，固定地供應至上述負載。如以上所述，當一開關電源電壓於此狀態中下降時，上述對應的場效電晶體會進入非傳輸狀態，且透過另一個電晶體使維持上述輸出電壓。因此，即使上述開關電源電壓之一下降，上述輸出電壓 $V_{out}$ 會維持於一既定的電壓。

如以上所述，一場效電晶體及一電壓比較器的組合，應用至一複數個開關電源供應器中的每一個。每個開關電源供應電壓與上述輸出電壓比較，然後根據上述比較結果，控制一對應場效電晶體之傳輸/非傳輸狀態。所以，



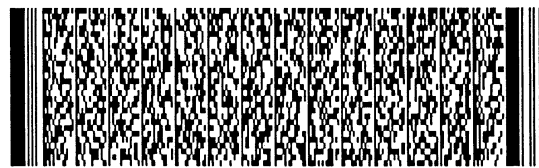
## 五、發明說明 (16)

因此於上述輸出端產生的上述輸出電壓會很穩定，沒有任可大的或劇烈地下降。

於上述第一及第二實施例中，使用兩個開關式電源供應器說明上述冗長的系統，以簡潔地描述，但不限定於此，上述相似的組合，使用三個或更多的開關電源供應電壓來實現。

如以上仔細之描述，於上述複數場效電晶體之每一個中，對應的每個輸入會與上述輸出電壓，且根據上述比較的結果，控制上述對應之場效電晶體的傳輸/非傳輸之狀態。因此，上述分別場效電晶體之傳輸/非傳輸的狀態，會分別地被控制，且上述全部的場效電晶體不統一地控制，可以有效地避免上述輸出電壓劇烈地變化，因此，上述輸出電壓可以非常穩定的狀態中。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

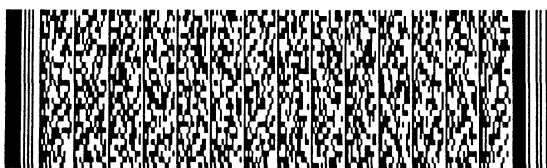


四、中文發明摘要 (發明之名稱：場效電晶體或邏輯電路及使用其之電源供應電路)

本發明揭露一種或邏輯電路，用以提供來自複數之輸入電壓之一穩定輸出電壓，於一對應之輸入端及一輸出端之間，連接一第一場效電晶體，於此方法中，上述場效電晶體之內部二極體為一順向連接；而且一第二場效電晶體與上述第一場效電晶體之方法一樣，連接於一對應之輸入端及上述輸出端之間；尤其，上述每個輸入電壓會與上述輸出電壓比較；根據上述比較結果，獨立的控制上述每個第一及第二場效電晶體之傳輸/非傳輸狀態。

英文發明摘要 (發明之名稱：FET-OR CIRCUIT AND POWER SUPPLY CIRCUIT USING THE SAME)

An OR circuit allowing one stable output voltage from a plurality of input voltages is disclosed. A first FET is connected between a corresponding input terminal and an output terminal in such a manner that an inherent diode of the FET is connected in a forward direction. A second FET is connected between a corresponding input terminal and the output terminal in the same manner as the first FET. Each of the input voltages is compared with the output voltage. The



四、中文發明摘要 (發明之名稱：場效電晶體或邏輯電路及使用其之電源供應電路)

英文發明摘要 (發明之名稱：FET-OR CIRCUIT AND POWER SUPPLY CIRCUIT USING THE SAME)

conduction/non-conduction states of each of the first and second FETs are independently controlled depending on the comparison result.



## 六、申請專利範圍

1. 一種或邏輯電路，具有複數輸入端以及一單輸出端，其中複數個輸入電壓被供應到上述單輸入端，然後於上述輸出端上產生一輸出電壓，上述或邏輯電路包括：

複數個場效電晶體，分別提供至上述輸入端，上述場效電晶體連接一對應的輸入端至上述單輸出端，其中對應到上述場效電晶體之內部二極體的陽極之上述場效電晶體的主電極，連接到對應的上述輸入端，對應到上述內部二極體的陰極之上述場效電晶體的另一主電極，連接到對應的上述單輸出端；以及

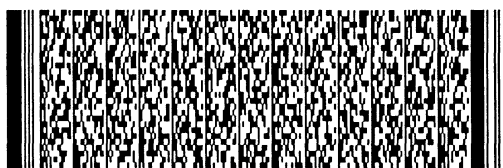
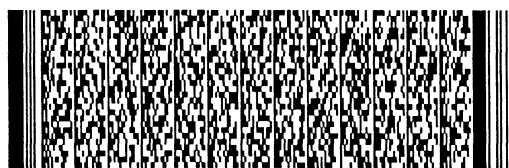
複數個控制器，分別提供至上述場效電晶體，其中每一上述控制器根據對應之輸入電壓及上述輸出電壓中之一者高於另一者，使對應之一場效電晶體，進入被選擇之傳輸狀態及非傳輸狀態中之一者。

2. 如申請專利範圍第1項所述之或邏輯電路，其中每一上述控制器上述輸出電壓等於或小於一對應之輸入電壓，使對應之場效電晶體進入傳輸狀態，且當上述輸出電壓高於一對應之輸入電壓時，使上述對應之場效電晶體進入非傳輸狀態。

3. 如申請專利範圍第1項所述之或邏輯電路，其中每一上述控制器包括：

一第一分壓器，用以將一對應之輸入電壓分壓，產生一第一電壓；

一第二分壓器，用以將上述輸出電壓分壓，產生一第二電壓；以及



#### 六、申請專利範圍

一比較器，比較上述第一電壓及上述第二電壓，以產生一控制電壓，其中上述控制電壓供應至對應之場效電晶體的一控制電極。

4. 如申請專利範圍第1項所述之或邏輯電路，其中上述輸出電壓供應電源至每一個上述控制器。

5. 如申請專利範圍第1項所述之或邏輯電路，其中由除了上述對應的輸入電壓及輸出電壓外之一電源供應器，供應電源至上述每一個控制器。

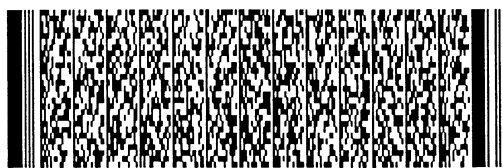
6. 如申請專利範圍第1項所述之或邏輯電路，其中上述每個場效電晶體為一P通道場效電晶體。

7. 如申請專利範圍第1項所述之或邏輯電路，其中上述每個場效電晶體為一N通道場效電晶體。

8. 一種電源供應電路，使用複數供應電壓以產生供應到一負載之一輸出電壓，包括：

複數個P通道場效電晶體，分別提供至上述電源供應器，上述每個P通道場效電晶體連接一對應的電源供應至上述負載，其中對應到上述P通道場效電晶體之內部二極體的陽極之上述P通道場效電晶體的汲極，連接到對應的上述電源供應，對應到上述內部二極體的陰極之上述P通道場效電晶體的源極，連接到對應的上述負載；以及

複數個電壓比較器，分別供給上述電源供應器，其中每一上述電壓比較器根據對應之電源供應電壓及上述輸出電壓中之一者高於另一者，使對應之一P通道場效電晶體進入被選擇之傳輸狀態及非傳輸狀態中之一者。



## 六、申請專利範圍

9. 如申請專利範圍第8項所述之電源供應電路，其中每一上述電壓比較器使對應之P通道場效電晶體進入傳輸，當上述輸出電壓等於或小於一對應之電源供應電壓。

10. 如申請專利範圍第8項所述之電源供應電路，其中每一上述電壓比較包括：

一第一分壓器，用以將一對應之電源供應電壓分壓，產生一第一電壓；

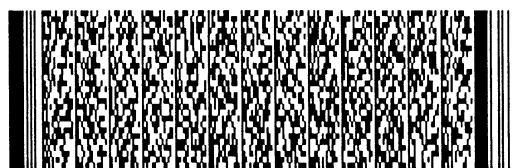
一第二分壓器，用以將上述輸出電壓分壓，產生一第二電壓；以及

一比較器，比較上述第一電壓及上述第二電壓，以產生一傳輸/非傳輸控制電壓，供應至對應P通道之場效電晶體之一控制電極。

11. 一種電源供應電路，使用複數供應電壓以產生供應到一負載之一輸出電壓，包括：

複數個N通道場效電晶體，分別提供給上述電源供應，上述每個N通道場效電晶體連接一對應的電源供應至上述負載，其中對應到上述N通道場效電晶體之內部二極體的陽極之上述N通道場效電晶體的汲極，連接到對應的上述電源供應，對應到上述內部二極體的陰極之上述N通道場效電晶體的源極，連接到對應的上述負載；以及

複數個電壓比較器，分別供給上述電源供應，其中每一上述電壓比較器根據對應之電源供應電壓及上述輸出電壓中之一者高於另一者，使對應之一N通道場效電晶體，進入被選擇之傳輸狀態及非傳輸狀態中之一者。



## 六、申請專利範圍

12. 如申請專利範圍第11項所述之電源供應電路，其中每一上述電壓比較器，當上述輸出電壓等於或小於一對應之電源供應電壓時，使對應之N通道場效電晶體進入傳輸狀態。

13. 如申請專利範圍第11項所述之電源供應電路，其中每一上述電壓比較包括：

一第一分壓器，用以將一對應之電源供應電壓分壓，產生一第一電壓；

一第二分壓器，用以將上述輸出電壓分壓，產生一第二電壓；以及

一比較器，比較上述第一電壓及上述第二電壓，以產生一傳輸/非傳輸控制電壓，供應至對應N通道之場效電晶體的一控制電極。

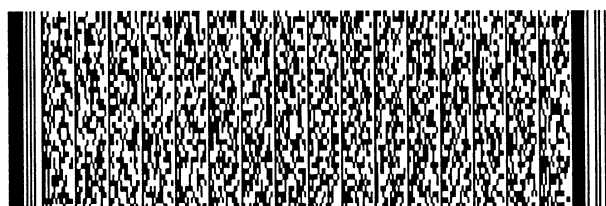
14. 如申請專利範圍第8項所述之電源供應電路，其中上述每個供應電源為一穩定的電源供應器。

15. 如申請專利範圍第11項所述之電源供應電路，其中上述每個供應電源為一穩定的電源供應器。

16. 如申請專利範圍第8項所述之電源供應電路，其中上述負載為由積體電路構成之一邏輯電路。

17. 如申請專利範圍第11項所述之電源供應電路，其中上述負載為由積體電路構成之一邏輯電路。

18. 一種或邏輯電路的控制方法，具有複數輸入端及一輸出端，其中複數個輸入電壓被供應到上述單輸入端，然後於上述輸出端上產生一輸出電壓，上述或邏輯電路包



#### 六、申請專利範圍

括複數個場效電晶體，分別提供給上述輸入端，上述場效電晶體連接一對應的輸入端至上述單輸出端，其中對應到上述場效電晶體之內部二極體的陽極之上述場效電晶體的主電極，連接到對應的上述輸入端，對應到上述內部二極體的陰極之上述場效電晶體的另一主電極，連接到對應的上述單輸出端，本方法包括下列步驟：

(a) 比較上述每一個輸入電壓及上述輸出電壓；以及

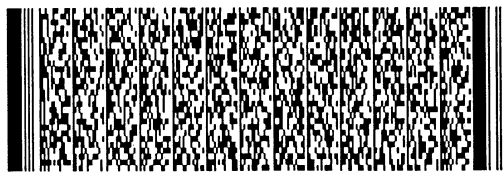
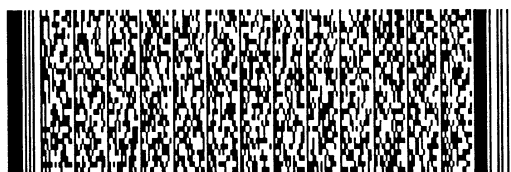
(b) 根據上述比較步驟(a)的結果，設定對應上述輸入電壓之一場效電晶體至一傳輸狀態及一非傳輸狀態中之一者。

19. 如申請專利第18項所述之或邏輯電路的控制方法，其中上述步驟(b)包括：

於上述輸出電壓等於或小於上述對應之輸入電壓時，設定上述對應之場效電晶體至上述傳輸狀態；以及

於上述輸出電壓高於上述輸入電壓時，設定上述對應之場效電晶體至上述非傳輸狀態。

20. 一種電源供應電路的控制方法，使用複數供應電壓以產生供應到一負載之一輸出電壓，上述電源供應電路包括複數個P通道場效電晶體，分別提供給上述電源供應，上述每個P通道場效電晶體連接一對應的電源供應至上述負載，其中對應到上述P通道場效電晶體之內部二極體的陽極之上述P通道場效電晶體的汲極，連接到對應的上述電源供應，對應到上述內部二極體的陰極之上述P通道場效電晶體的源極，連接到對應的上述負載，上述控制



#### 六、申請專利範圍

方法包括：

(a) 比較上述每一個電源供應器之電源供應電壓及上述輸出電壓；以及

(b) 根據上述比較步驟(a)的結果，設定對應上述電源供應電壓之一P通道場效電晶體至被選擇的一傳輸狀態或一非傳輸狀態中之一者。

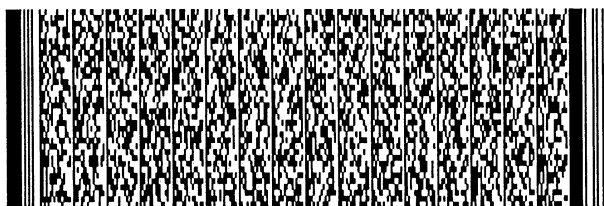
21. 如申請專利第20項所述之電源供應電路的控制方法，其中上述步驟(b)包括：

於上述輸出電壓等於或小於上述對應之電源供應電壓時，設定上述對應之P通道場效電晶體至上述傳輸狀態；以及

於上述輸出電壓高於上述電源供應電壓時，設定上述對應之P通道場效電晶體至上述非傳輸狀態。

22. 一種電源供應電路的控制方法，使用複數供應電壓以產生供應到一負載之一輸出電壓，上述電源供應電路包括複數個N通道場效電晶體，分別提供給上述電源供應，上述每個N通道場效電晶體連接一對應的電源供應至上述負載，其中對應到上述N通道場效電晶體之內部二極體的陽極之上述N通道場效電晶體的汲極，連接到對應的上述電源供應，對應到上述內部二極體的陰極之上述N通道場效電晶體的源極，連接到對應的上述負載，上述控制方法包括：

(a) 比較上述每一個電源供應器之電源供應電壓及上述輸出電壓；以及



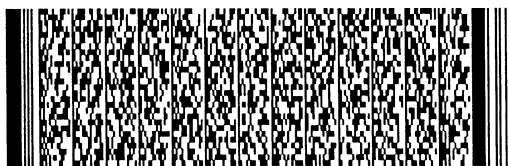
#### 六、申請專利範圍

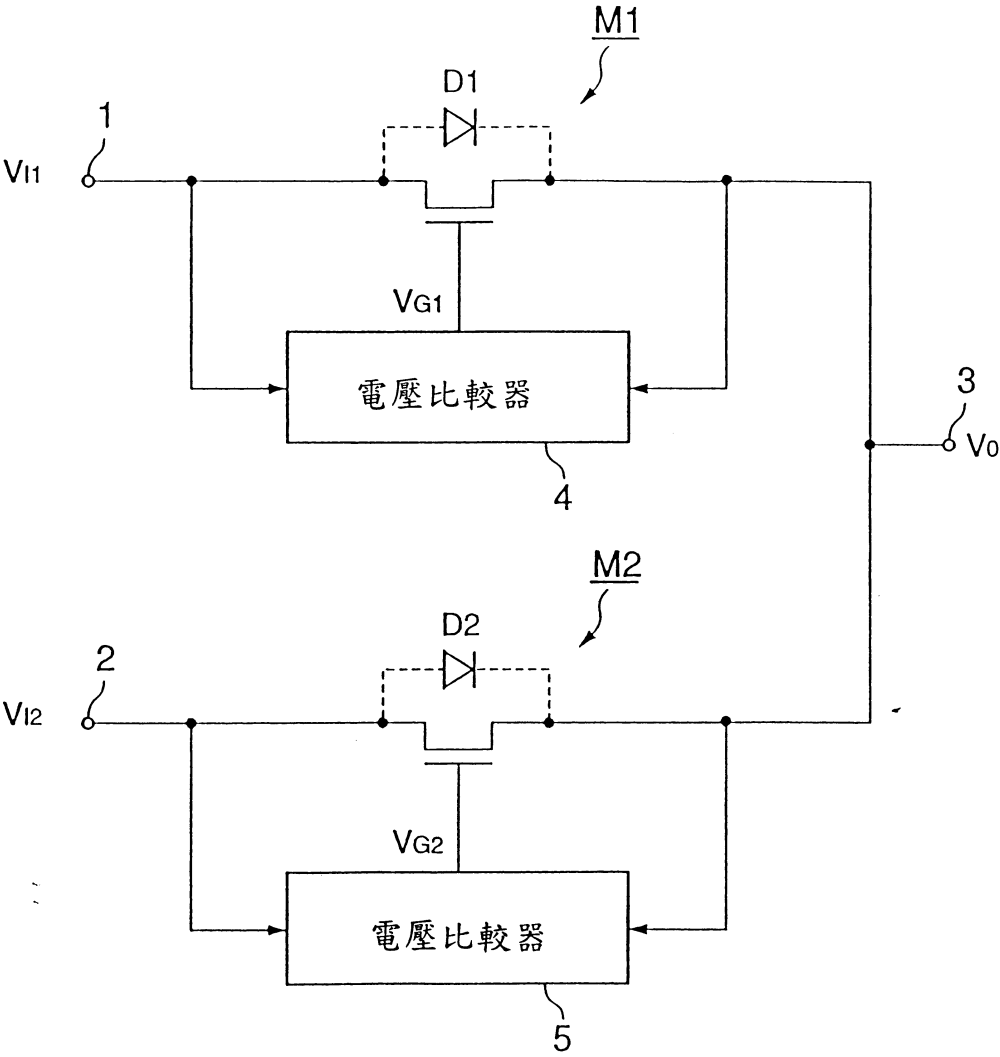
(b) 根據上述比較步驟(a)的結果，設定對應上述電源供應電壓之一N通道場效電晶體至被選擇的一傳輸狀態或一非傳輸狀態中之一者。

23. 如申請專利第22項所述之電源供應電路的控制方法，其中上述步驟(b)包括：

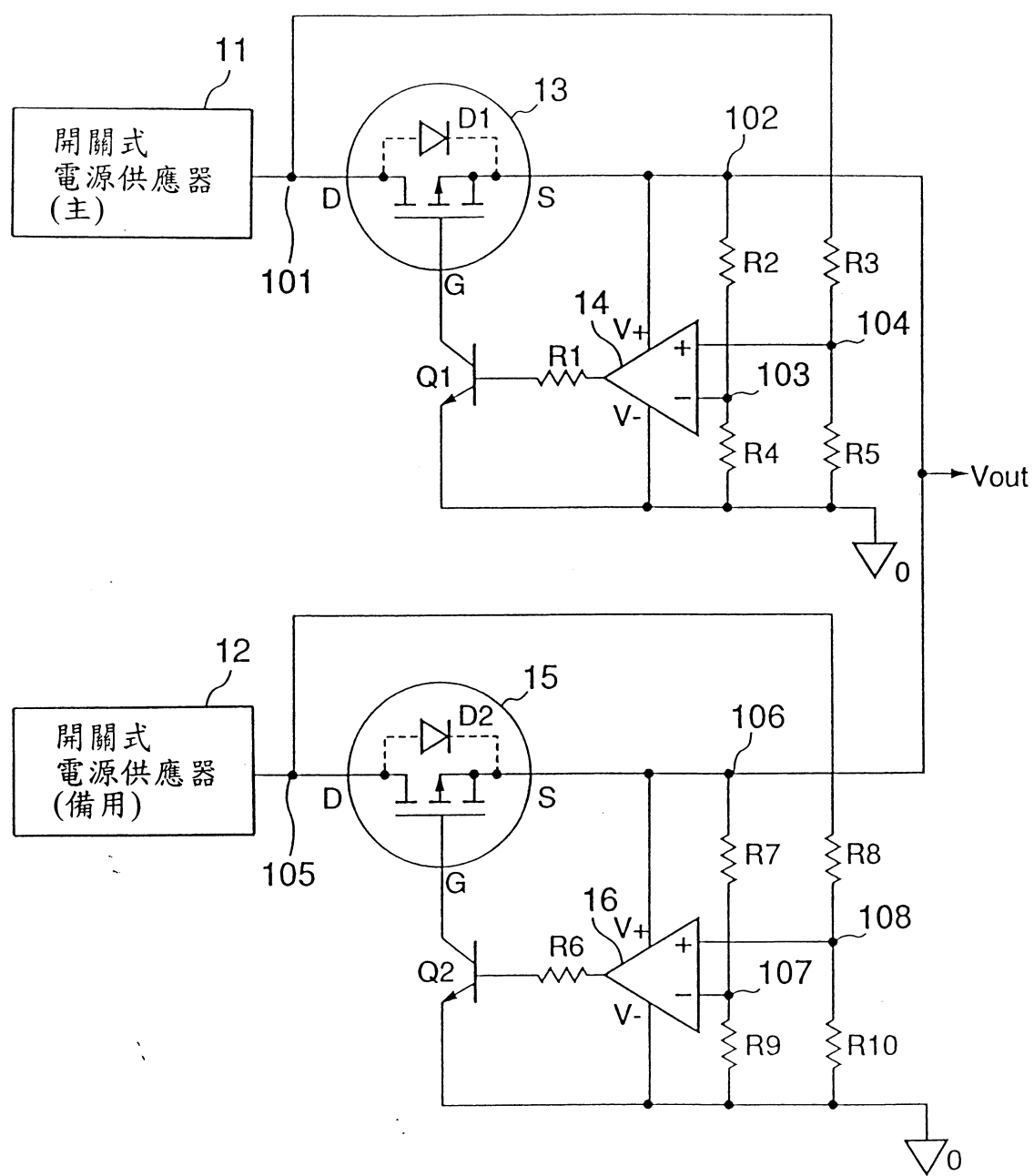
於上述輸出電壓等於或小於上述對應之電源供應電壓時，設定上述對應之N通道場效電晶體至上述傳輸狀態；  
以及

於上述輸出電壓高於上述電源供應電壓時，設定上述對應之N通道場效電晶體至上述非傳輸狀態。

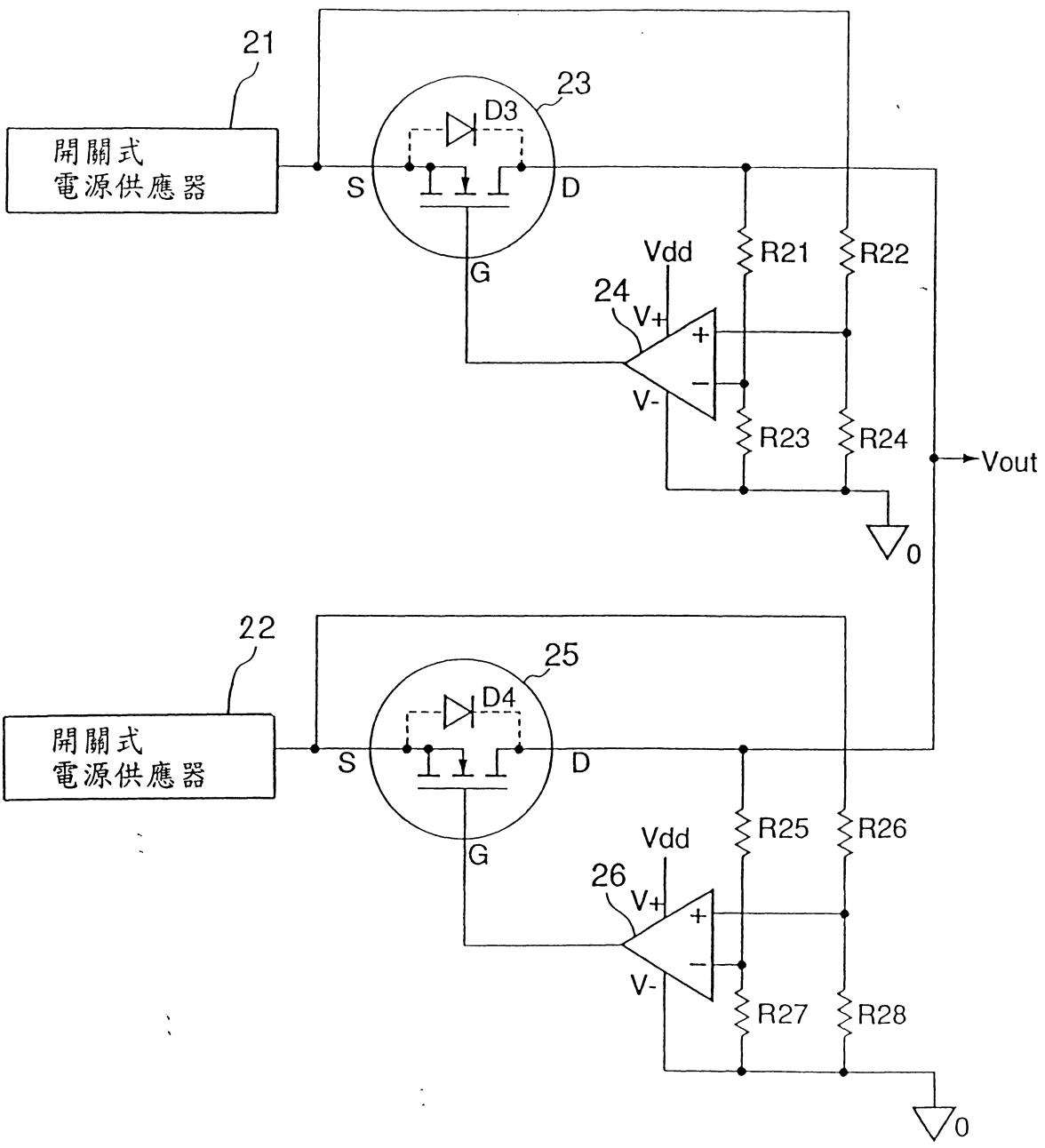




第 1 圖



第 2 圖



第 3 圖