

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2010-534935

(P2010-534935A)

(43) 公表日 平成22年11月11日(2010.11.11)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 21/205 (2006.01)	H01L 21/205	4K030
C23C 16/02 (2006.01)	C23C 16/02	5F045
H01L 21/304 (2006.01)	H01L 21/304 645Z	5F157
H01L 21/02 (2006.01)	H01L 21/02 D	

審査請求 未請求 予備審査請求 未請求 (全 20 頁)

(21) 出願番号	特願2010-518270 (P2010-518270)	(71) 出願人	390040660 アプライド マテリアルズ インコーポレイテッド APPLIED MATERIALS, INCORPORATED アメリカ合衆国 カリフォルニア州 95054 サンタ クララ パウアーズ アベニュー 3050
(86) (22) 出願日	平成20年7月8日 (2008.7.8)	(74) 代理人	100088155 弁理士 長谷川 芳樹
(85) 翻訳文提出日	平成22年3月5日 (2010.3.5)	(74) 代理人	100094318 弁理士 山田 行一
(86) 国際出願番号	PCT/US2008/069430	(74) 代理人	100107456 弁理士 池田 成人
(87) 国際公開番号	W02009/014894		
(87) 国際公開日	平成21年1月29日 (2009.1.29)		
(31) 優先権主張番号	60/952, 230		
(32) 優先日	平成19年7月26日 (2007.7.26)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	12/146, 177		
(32) 優先日	平成20年6月25日 (2008.6.25)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 基板表面を洗浄するための方法および装置

(57) 【要約】

本発明は概して、クリーンかつダメージのない表面を半導体基板上に形成するための装置および方法を提供する。本発明の一実施形態は、エピタキシャル層を形成する前にプラズマ洗浄プロセスに基板の表面を暴露するように適合された洗浄チャンバを含有するシステムを提供する。一実施形態において、洗浄プロセスを基板に実施する前に、該洗浄チャンバの内部表面にゲッタリング材料を堆積することによって、該洗浄チャンバで処理された基板の汚染物を減少するための方法が用いられる。一実施形態において、酸化およびエッチングステップが洗浄チャンバにおいて基板に繰り返し実施されて、エピタキシャルを配置可能な基板にクリーンな表面を暴露および生成する。一実施形態において、低エネルギープラズマが該洗浄ステップ時に使用される。

【選択図】 図3

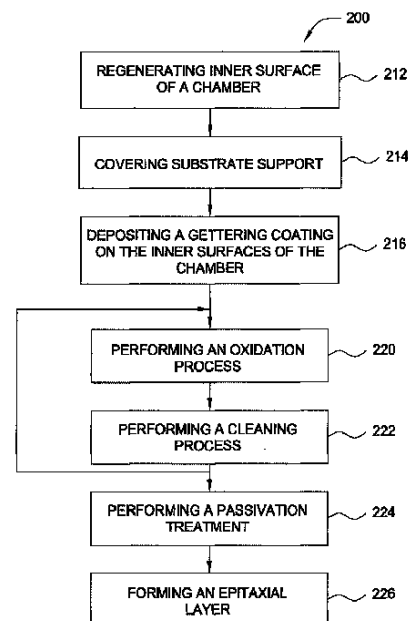


FIG. 3

【特許請求の範囲】**【請求項 1】**

半導体基板上にエピタキシャル層を形成するための方法であって、

処理チャンバの処理領域に配置されたチャンバコンポーネントの表面上にゲッタリング層を堆積するステップであって、前記ゲッタリング層が、シリコンおよびゲルマニウムからなる群より選択された材料を含むステップと、

基板の表面を酸化するステップと、

前記チャンバコンポーネント上に前記ゲッタリング層を堆積した後に、前記処理チャンバに配置された基板サポート上に前記基板を位置決めするステップと、

非酸化表面を暴露するために、前記基板サポート上に位置決めされた前記基板から前記酸化表面の少なくとも一部を除去するステップと、

前記非酸化表面の少なくとも一部にエピタキシャル層を堆積するステップと、
を備える方法。

【請求項 2】

処理チャンバの前記処理領域内に位置決めされた前記基板サポート上にダミー基板を位置決めするステップと、

前記ダミー基板の表面上にゲッタリング層を堆積する一方で、前記チャンバコンポーネントの前記表面上に前記ゲッタリング層を堆積するステップと、

をさらに備える、請求項 1 に記載の方法。

【請求項 3】

前記表面を水素含有ガスに暴露することによって前記酸化表面の少なくとも一部を除去した後に、前記第 2 の基板の前記表面をパッシベーションするステップをさらに備え、前記表面をパッシベーションするステップが、前記エピタキシャル層を堆積する前に実施される、請求項 1 に記載の方法。

【請求項 4】

前記酸化表面の少なくとも一部を除去した後に、前記第 2 の基板を前記処理チャンバからエピタキシャル層堆積チャンバに移送するステップをさらに備え、前記移送プロセスが、前記処理チャンバおよび前記エピタキシャル層堆積チャンバに結合されている中央移送チャンバに配置されたロボットによって実施される、請求項 1 に記載の方法。

【請求項 5】

前記エピタキシャル層堆積チャンバが前記第 2 の基板を受け取ることができる時間によって、前記処理チャンバで実施された前記第 2 の基板から前記酸化表面の少なくとも一部を除去するステップの終了時刻を決めるステップをさらに備える、請求項 4 に記載の方法。

【請求項 6】

前記表面を反応ガスおよび RF 発生プラズマに暴露することによって前記ゲッタリング層を堆積する前に前記チャンバコンポーネントの表面上に配置された材料を除去するステップをさらに備え、前記反応ガスが塩素またはフッ素含有ガスを含む、請求項 1 に記載の方法。

【請求項 7】

前記酸化表面の少なくとも一部を除去するステップが、アルゴン (Ar) を含有するガスと、ヘリウム (He)、ネオン (Ne) および水素 (H₂) からなる群より選択されたガスとによって前記表面をスパッタリングする工程を備える、請求項 1 に記載の方法。

【請求項 8】

前記酸化表面の少なくとも一部を前記第 2 の基板ステップから除去するステップの際に、前記第 2 の基板の前記表面と、前記処理領域で発生された前記プラズマとの間にプラズマシールドを配置するステップをさらに備え、前記プラズマシールドが、誘電材料と、この上に形成された複数のホールとを備える、請求項 1 に記載の方法。

【請求項 9】

前記基板サポート上に各々別個に位置決めされている複数の基板から酸化表面の少なく

10

20

30

40

50

とも一部を除去するステップと、

酸化表面の前記少なくとも一部を前記複数の基板から除去した後に前記チャンバコンポーネントの前記表面上にもう１つのゲッタリング層を堆積するステップと、
をさらに備える、請求項１に記載の方法。

【請求項１０】

酸化表面の少なくとも一部を前記基板の前記表面から除去するステップの後に基板の前記表面を再酸化するステップと、

非酸化表面の少なくとも一部にエピタキシャル層を堆積するステップの前に、前記非酸化表面を暴露するために前記再酸化表面の少なくとも一部を除去するステップと、
をさらに備える、請求項１に記載の方法。

10

【請求項１１】

低エネルギー洗浄チャンバであって、

処理領域を形成する１つ以上の壁と、

電磁エネルギーを前記処理領域に送出するように適合されたプラズマ発生源と、

シリコン含有ガスまたはゲルマニウム含有ガスを前記処理領域に送出するように適合された第１のガス源と、

酸化ガスを前記処理領域に送出するように適合された第２のガス源と、

エッチングガスを前記処理領域に送出するように適合されたエッチングガス源と、

基板サポート表面と、ＲＦ電源によってバイアスされるように適合されたバイアス電極と、前記基板サポート表面の温度を制御するための基板サポート熱交換デバイスとを有する基板サポートとを備える低エネルギー洗浄チャンバと、

20

エピタキシャル層堆積チャンバであって、

処理領域を形成する１つ以上の壁と、

シリコン含有ガスを前記処理領域に送出するように適合された第１のガス源と、
を備えるエピタキシャル層堆積チャンバと、

移送領域を囲む１つ以上の壁と、前記低エネルギー洗浄チャンバ内の第１の位置と、前記エピタキシャル層堆積チャンバ内の第１の位置との間に基板を移送するように適合されたロボットとを有する移送チャンバとを備える、基板処理装置。

【請求項１２】

前記基板サポート表面と、前記処理領域で発生されたプラズマの実質的部分との間に位置決めされたシールドをさらに備え、前記シールドが複数のホールをこの中に形成しており、また前記シールドは、シリコン、イットリウム、酸化イットリウム、ゲルマニウム、ホウ素、リンおよびシリコンゲルマニウムからなる群より選択された材料から形成される、請求項１１に記載の装置。

30

【請求項１３】

前記第２のガス源から送出された前記エッチングガスがヘリウム、水素またはネオンを含む、請求項１１に記載の装置。

【請求項１４】

１つ以上の波長のＵＶ光を、前記基板サポート表面上に配置された基板に送出するように位置決めされたＵＶ光源をさらに備える、請求項１１に記載の装置。

40

【請求項１５】

前記プラズマ発生源が、複数のパルスのＲＦエネルギーを前記処理領域に送出するように適合された、請求項１１に記載の装置。

【発明の詳細な説明】

【発明の背景】

【０００１】

発明の分野

[0001]本発明の実施形態は概して、半導体基板を処理するための方法および装置に関する。より具体的には、本発明の実施形態は、シリコン基板の表面を洗浄するための方法および装置に関する。

50

【 0 0 0 2 】

関連技術の説明

[0002]集積回路がシリコンおよび他の半導体基板に形成されている。単結晶シリコンの場合、基板は、溶融シリコンの浴からインゴットを成長させてから、固化インゴットを複数のウェーハに切り取ることによって作られる。次いでエピタキシャルシリコン層が、ドーブまたはアンドーブ可能な欠陥のないシリコン層を形成するために、単結晶シリコンウェーハ上に形成されてもよい。トランジスタなどの半導体デバイスは、エピタキシャルシリコン層から製造される。形成されたエピタキシャルシリコンの電気特性は概して、単結晶シリコン基板の特性よりも良好である。

【 0 0 0 3 】

[0003]単結晶シリコンおよびエピタキシャルシリコン層の表面は、通常の周囲条件に暴露される場合に、汚染に感染しやすい。したがって、基板は、エピタキシャル層の形成などの種々の半導体プロセスを実施する前に、シリコンウェーハ表面に見られる不純物および粒子を除去するために洗浄される必要がある。

【 0 0 0 4 】

[0004]在来、半導体基板は、ウェット洗浄プロセスや在来のプラズマ洗浄プロセスを使用して洗浄される。しかしながら、ウェット洗浄プロセスは「待ち時間」の問題を有しており、これは、1つのロット内の異なるウェーハごとのアイドル時間の変動によって、ウェーハロットにおけるウェーハ間の変動をもたらす恐れがある。在来のリモートまたはイン・シトゥープラズマ洗浄プロセスは、気相または洗浄プロセス中に形成される不要な種の生成によって、チャンバおよびこのチャンバで処理された基板の汚染に起因して極めて困難である。これらの不要な種は、所望の種の洗浄動作を制限するか、洗浄プロセスに他の複雑な問題を持ち込む。

【 0 0 0 5 】

[0005]したがって、基板表面を洗浄するための、とりわけ、エピタキシャル堆積プロセスを実施する前に基板表面を洗浄するための方法および装置が必要とされる。

【発明の概要】

【 0 0 0 6 】

[0006]本発明は概して、基板を処理するための装置であって、処理領域を形成する1つ以上の壁と、該処理領域に電磁エネルギーを送出するように適合されたプラズマ発生源と、該処理領域にシリコン含有ガスを送出するように適合された第1のガス源と、該処理領域に酸化ガスを送出するように適合された第2のガス源とを備える低エネルギー洗浄チャンバと；エピタキシャル層堆積チャンバと；移送領域と、該低エネルギー洗浄チャンバ内の第1の位置と、該エピタキシャル層堆積チャンバ内の第1の位置との間に基板を移送するように適合されたロボットとを囲む1つ以上の壁を有する移送チャンバとを備える装置を提供する。

【 0 0 0 7 】

[0007]本発明の実施形態はさらに、処理領域を形成する1つ以上の壁と、該処理領域に電磁エネルギーを送出するように適合されたプラズマ発生源と、該処理領域内に位置決めされたシールドであって、該シールドが作られた材料が、シリコン、イットリウム、酸化イットリウム、ゲルマニウム、ホウ素、リンおよびシリコンゲルマニウム化合物からなる群より選択されるシールドと、基板サポート表面、およびRF電源によってバイアスされるように適合されたバイアス電極を有する基板サポートと、該処理領域に酸化ガスを送出するように適合された第1のガス源と、該処理領域に不活性ガスを送出するように適合された第2のガス源と、該処理領域にシリコン含有ガスを送出するように適合された第3のガス源とを備える、低エネルギー洗浄プロセスを実施するための装置を提供する。

【 0 0 0 8 】

[0008]本発明の実施形態はさらに、エピタキシャル層を形成するための方法であって、洗浄チャンバの処理領域に位置決めされたチャンバコンポーネントの表面にゲッターリング層を堆積するステップと、該洗浄チャンバの該処理領域内に位置決めされた基板サポート

10

20

30

40

50

上に基板を位置決めするステップと、該基板サポート上に位置決めされた該基板の表面を酸化するステップと、該基板サポート上に位置決めされた該基板の該酸化表面の少なくとも一部を除去するステップと、該表面を水素含有ガスに暴露することによって該酸化表面の少なくとも一部を除去した後に該基板の該表面をパッシベーションするステップと、該基板を該洗浄チャンバからエピタキシャル層堆積チャンバに移送するステップと、該パッシベーション表面の少なくとも一部にエピタキシャル層を堆積するステップとを備える方法を提供する。

【 0 0 0 9 】

【0009】本発明の実施形態はさらに、処理領域を形成する1つ以上の壁であって、該1つ以上の壁のうちの少なくとも1つは、該1つ以上の壁の該少なくとも1つの温度を制御するための熱交換デバイスを含む壁と、電磁エネルギーを該処理領域に送出するように適合されたプラズマ発生源と、該処理領域内に位置決めされたシールドと、基板サポート表面、RF電源によってバイアスされるように適合されたバイアス電極、および該基板サポート表面の温度を制御するための基板サポート熱交換デバイスを有する基板サポートと、該処理領域に酸化ガスを送出するように適合された第1のガス源と、該処理領域にエッチングガスを送出するように適合された第2のガス源とを備える、低エネルギー洗浄プロセスを実施するための装置を提供する。

【図面の簡単な説明】

【 0 0 1 0 】

【0010】本発明の上記に引用された特徴が詳細に理解されるように、上記で簡潔に要約された本発明のより具体的な説明が実施形態を参照してなされてもよく、この一部は添付の図面に例示されている。しかしながら、添付の図面は本発明の通常の実施形態のみを例示しており、また、本発明は他の等しく効果的な実施形態を許容可能であるため、この範囲を制限するものとはみなされるべきではない点に留意されたい。

【図1】図1は、本発明の一実施形態にしたがった洗浄チャンバの側断面図を概略的に例示している。

【図2A】図2Aは、本発明の別の実施形態にしたがった洗浄チャンバの側断面図を概略的に例示している。

【図2B】図2Bは、本発明の一実施形態にしたがった洗浄チャンバの側断面図を概略的に例示している。

【図3】図3は、本発明の一実施形態にしたがった半導体基板洗浄方法のフローチャートを例示している。

【図4】図4は、洗浄チャンバの部分的側断面図を概略的に例示している。

【図5】図5は、本発明の一実施形態にしたがったクラスタツールの平面図を概略的に例示している。

【 0 0 1 1 】

【0017】理解を容易にするために、図面に共通の同一要素を示すのに、可能な場合は同一の参照符号が使用されている。一実施形態に開示されている要素は、特に記載なく他の実施形態に利用されてもよいことが想定されている。

【詳細な説明】

【 0 0 1 2 】

【0018】本発明は概して、半導体基板（またはウェーハ）上にクリーンかつダメージのない表面を形成するための装置および方法を提供する。本発明の一実施形態は、エピタキシャル層を形成する前に、プラズマ洗浄プロセスに基板表面を暴露するように適合された洗浄チャンバを含むシステムを提供する。一実施形態において、洗浄プロセスを基板に実施する前に洗浄チャンバの内部表面にゲッタリング材料を堆積することによって、洗浄チャンバで処理された基板の汚染物を減少するための方法が用いられる。ゲッタリング材料は、洗浄チャンバで見られる汚染物を捕捉するものであるため、処理済み基板がクリーンであることを保証することができ、また後にチャンバで処理された基板は同じ所望の洗浄結果を有することになる。一実施形態において、酸化およびエッチングステップは、上

部にエピタキシャル膜を有することができる基板にクリーンな表面を暴露または生成するために、洗浄チャンバで基板に対して繰り返し実施される。一実施形態において、低エネルギープラズマがエッチングステップ中に使用される。低エネルギーのプラズマは、基板のRFバイアス電力を低下させ、基板全体に印加されるバイアス電位を調整し、処理チャンバでプラズマを発生させるのに使用されるRF電力をパルスにし、基板のRFバイアス電力をパルスにし、軽量の原子種を含有するプラズマを形成し、プラズマを閉じ込めるためにプラズマシールドを使用し、プラズマに対する基板の処理位置を調整することによって、かつ/またはこれらの組み合わせによって達成されてもよい。

【0013】

洗浄チャンバ

[0019] 図1は、本発明の一実施形態にしたがった洗浄チャンバ100の側断面図を概略的に例示している。洗浄チャンバ100は、処理領域122において基板102を洗浄可能な誘導結合プラズマ処理チャンバである。一実施形態において、洗浄チャンバ100は、誘導結合無線周波数(RF)源を使用する、Applied Materials of Santa Claraから入手可能な改良型減結合プラズマ窒化(DPN)チャンバである。DPNチャンバについての詳細な説明は、本明細書に説明されているプロセスのうちの1つ以上を実施するように適合されてもよく、「Plasma Method and Apparatus for Processing a Substrate」と題された米国特許第6,660,659号、および「Method for improving nitrogen profile in plasma nitrided gate dielectric layers」と題された米国特許第7,122,454号に見られ、両者とも参照により本明細書に組み入れられる。

【0014】

[0020] 洗浄チャンバ100は概して、RF源アセンブリ191と、処理チャンバアセンブリ193と、基板サポートアセンブリ194とを備える。処理チャンバアセンブリ193は概して、処理領域122に真空を形成するために使用される複数のコンポーネントを備え、プラズマプロセスはここで実施可能である。一般的に、処理チャンバアセンブリ193は、処理領域122を密閉するチャンバベース127と、チャンバ壁128とチャンバ蓋129とを備える。処理領域122は、チャンバベース127および/またはチャンバ壁128を介して処理領域122に接続されている真空ポンプ110を使用して所望の真空圧にされることが可能である。概して、チャンバ壁128およびチャンバベース127は、アルミニウムなどの金属や他の適切な材料から形成されてもよい。

【0015】

[0021] 一実施形態において、チャンバ壁128およびチャンバ蓋129は温度制御されてもよい。在来の方法および/または熱交換デバイスが、種々のチャンバコンポーネントを加熱および冷却するために使用されてもよい。例えば、チャンバ壁128およびチャンバ蓋129は、処理チャンバアセンブリ193外に位置決めされた、ランプアレイなどのヒーター(図示せず)によって加熱されてもよい。別の例では、チャンバ壁128およびチャンバ蓋129を冷却するために、冷却ガスが処理チャンバアセンブリ193外で循環されてもよい。別の例では、チャンバ壁128およびチャンバ蓋129に埋め込まれてもよい加熱および/または冷却導管が、温度を制御するための流体加熱/冷却デバイスに接続されてもよい。処理チャンバアセンブリ193の温度を制御するために使用されてもよい方法および装置が、「Method for Controlling the Temperature of the Walls of a Reaction Chamber During Processing」と題された米国特許第6,083,323号に見られ、これは参照により本明細書に組み入れられる。

【0016】

[0022] 一実施形態において、RF源アセンブリ191は、コイル109に接続されているRF発生器108およびRF整合回路108Aを概して含有する誘導タイプRF源である。コイル109はチャンバ蓋129に隣接して位置決めされている。一実施形態におい

10

20

30

40

50

て、RF発生器108は、約400kHz～約60MHzの周波数で約0～約3000Wで動作してもよい。一例において、RF発生器108は13.56MHzの周波数で動作する。一実施形態において、RF発生器108は、低エネルギーレベルおよび/またはプラズマ密度を有するプラズマを発生させるために、RFエネルギーのパルスをコイル109に提供してもよい。

【0017】

[0023]チャンバ蓋129は概して、誘導RF源アセンブリ191から送出されたRFエネルギーによって処理領域122にプラズマを形成可能になっている誘電コンポーネント(例えば、石英、セラミック材料(例えばアルミナ))である。

【0018】

[0024]一実施形態において、処理チャンバアセンブリ193はまた、チャンバベース127と、チャンバ壁128とチャンバ蓋129とによって画成されている処理領域122に1つ以上のプロセスガスを送出するように適合されたガス送出システム150を含有する。一実施形態において、処理領域122は、発生したプラズマと、チャンバで実施された準備プロセスとからチャンバ壁128および/またはチャンバ蓋129を保護するための1つ以上のシールド130によって囲まれている。一実施形態において、ガス送出システム150は、高濃度オゾン(O_3)を含有するガスのストリームを発生させるように構成されているオゾン発生器を備える。一実施形態において、ガス送出システムは、ごく少数を列挙するが、シリコン含有ガス(例えば、シラン)、水素含有ガス(例えば、 H_2)、ゲルマニウム含有ガス、塩素含有ガス、酸素含有ガス(例えば、 O_2)、三フッ化窒素(NF_3)、ホウ素含有ガス(例えば、ジボラン)、および/またはリン含有ガス(例えば、ホスフィン)などの反応ガスを送出するように適合される。一実施形態において、ガス送出システムは、アルゴン(Ar)、ヘリウム(He)、クリプトン(Kr)および/または窒素(N_2)などの不活性ガスを送出するように適合される。処理チャンバ122の圧力は、ガス送出システム150によって送出されたガスの流量と、真空ポンプ110のポンピングスピードを調整することによって制御可能である。スロットバルブ111が、真空ポンプ110のポンピングスピードを調整するために使用されてもよい。

【0019】

[0025]基板サポートアセンブリ194は概して、基板サポート部材162Aを含有する基板サポート162を含む。基板サポート部材162Aは、処理中に基板をアクティブに保持するために使用可能な在来の静電チャックであってもよく、あるいは簡素な基板サポートを備えてもよい。温度コントローラ161は概して、温度コントローラ161と、在来の熱交換器(図示せず)に結合された埋め込み型抵抗加熱要素や流体冷却チャネルなどの熱交換デバイスとを使用して基板サポート部材162Aを所望の温度に加熱および/または冷却するように適合される。一実施形態において、温度コントローラ161は、動作し、かつ基板サポート部材162A上に位置決めされた基板102を約20～約800の温度に加熱するように適合される。

【0020】

[0026]処理中、基板サポート162はRF発生器123に接続されてもよい。ため、処理領域122に形成されたプラズマに存在するイオンを基板102の表面に引き付けるために、RFバイアスが基板サポート162の一部に配置された導電要素に印加可能である。一実施形態において、RF発生器123は、基板洗浄プロセスのうちの1つ以上の部分で基板に陰極または陽極バイアスを発生させて、基板上の保有電荷を調整し、かつ/または基板表面のイオンおよびプラズマ衝突量を制御するように適合される。一実施形態において、基板サポート部材162Aは接地されるかDC(直流)バイアスされる。別の実施形態において、基板サポート部材162Aおよび基板は、基板102のイオン衝突ダメージを最小化するために、プラズマプロセス時には電氣的に浮遊している。

【0021】

[0027]図1を参照すると、RF発生器108から処理領域122へのRFエネルギーの送出によって処理領域122のガス原子はイオン化される。洗浄プロセス中に処理領域12

10

20

30

40

50

2で発生されたプラズマに基板が暴露されると、基板102の表面上の汚染物は、基板102の表面に当たるプラズマのイオン化原子によって移送されたエネルギーゆえに、表面から払い落とされるか離脱されることがある。一実施形態において、プラズマのイオン化ガス原子は、基板サポート部材162Aを介して基板102に印加されたバイアスゆえに、基板102の表面に引き付けられることもある。

【0022】

[0028]一実施形態において、RF発生器108によってコイル109に送出されたRF電力は、低エネルギープラズマを形成するためにパルスされる。一実施形態において、パルスされたプラズマプロセスは概して、RF発生器108によってコイル109を使用することによって、時間の関数として処理領域122に送出された一連のシーケンシャルエネルギーパルスである。処理領域122に形成されたプラズマを励起するために誘導RF源をパルスすることは、在来のプラズマ処理チャンバで共通して形成されたプラズマ電位ゆえに基板の表面にもたらされたダメージ量を最小化することになる。洗浄プロセスによって基板表面にもたらされたダメージを最小化または排除する必要性は、エピタキシャル層を形成するために準備された単結晶基板にとって重要である。基板表面へのダメージは、形成されたエピタキシャル層における欠陥およびストレスの数を減少するために、最小化される必要がある。したがって、誘導RF源電力をパルスすることによって、低電子温度および低イオンエネルギープラズマを生成および持続させることができる。概して、パルスRF誘導プラズマによって発生されたイオンは、低イオンエネルギー（例えば、 $< 10\text{ eV}$ ）でイオンを生成し、プラズマ内に位置決めされた基板にダメージを与えることはない。本明細書に説明されている実施形態のうちの1つ以上を享受可能なRF電力のパルス方法の一例は、2003年6月12日に出願された、共に譲渡された米国特許第6,831,021号でさらに論じられており、これは参照により本明細書に組み入れられる。

【0023】

[0029]図2Aは、本発明の別の実施形態にしたがった洗浄チャンバ100aの側断面図を概略的に例示している。洗浄チャンバ100aは容量結合プラズマチャンバである。洗浄チャンバ100aは、処理チャンバアセンブリ196に結合され、かつ処理領域133を画成するチャンバ蓋129を備える。この構成において、チャンバ蓋アセンブリ130は、（シャワーヘッドとしても知られている）ガス分配プレート132と、ガス分配プレート132に略平行なブロッカープレート134を有するベースプレート131とを備える。ガス分配プレート132は、電気絶縁体135を使用してチャンバ壁128から分離されている。チャンバ蓋アセンブリ130はガス送出アセンブリ150に接続されている。ガス送出システム150からの反応および/または洗浄ガスは、ガス通路136を介して処理領域133に流されてもよい。RF源アセンブリ191は、RF電源を提供してプラズマを発生させるベースプレート131に結合されている。容量プラズマ発生のためのRF源は概して、無線周波数（RF）電源、例えば13.56MHzのRF発生器を備える。処理中、基板サポート部材162Aは接地されてもよい。基板サポート部材162Aとベースプレート131間のバイアス電位は、処理領域133でプラズマに着火してもよい。プラズマの活性種は、基板102を処理するために使用可能である。処理中、基板サポート162AはRF発生器123に接続されてもよい。処理領域122で発生されたプラズマに存在するイオンを基板102の表面に引き付けるために、基板サポート部材162Aの複数の部分に配置されている導電要素にRFバイアスが印加可能である。容量結合プラズマ反応器についてのより詳細な説明は、「Apparatus for distributing gases in a chemical vapor deposition system」と題された米国特許第6,495,233号に見ることができ、これは参照により本明細書に組み入れられる。

【0024】

[0030]上記の洗浄チャンバ100および100a（図1および2）は、半導体基板を洗浄するために使用されてもよい。特に、本発明の洗浄チャンバ100および100aは、ダメージのない洗浄をシリコン表面に実施するために使用されてもよい。

【 0 0 2 5 】

[0031]別の実施形態において、洗浄チャンバは、ここに説明されている洗浄プロセスを実施するために使用されるプラズマを発生させるために、マイクロ波エネルギー源（図示せず）を使用してもよい。

【 0 0 2 6 】

基板表面の洗浄方法

[0032]図3は、本発明の一実施形態にしたがった、半導体基板の洗浄方法200のフローチャートを例示している。一実施形態において、方法200は、上記の洗浄チャンバ100または100aで実施されてもよい。一実施形態において、洗浄プロセスは概して、プラズマ洗浄プロセスを使用して、クリーンかつダメージのない表面を半導体基板上に形成する方法を提供する。

10

【 0 0 2 7 】

[0033]ステップ212において、洗浄チャンバ100や洗浄チャンバ100aなどの洗浄チャンバの内部表面が再生されてもよい。一実施形態において、ステップ212は、洗浄チャンバの種々の内側表面に見られる不要な残渣材料および/または汚染物を除去するためのエッチングプロセスを行うことを備える。在来スパッタエッチングおよび/または化学支援エッチングプロセスが、チャンバ壁やシールド130などの洗浄チャンバの内部表面を再生するために実施されてもよい。

【 0 0 2 8 】

[0034]一実施形態において、反応ガスのリモートまたはイン・シトゥ・プラズマが、洗浄チャンバの内部表面の汚染物を除去するために使用されてもよい。反応ガスは、共通して使用されているハロゲンおよびハロゲン化合物を含む広範囲のガスから選択されてもよい。例えば、反応ガスは、除去される堆積材料に応じて、三フッ化窒素（ NF_3 ）、四フッ化炭素（ CF_4 ）、六フッ化硫黄（ SF_6 ）、ヘキサフルオロエタン（ C_2F_6 ）、四塩化炭素（ CCl_4 ）、ヘキサクロロエタン（ C_2Cl_6 ）またはこれらの組み合わせなどの塩化物、フッ化物またはこれらの化合物であってもよい。

20

【 0 0 2 9 】

[0035]一実施形態において、アルゴン、窒素、ヘリウム、水素または酸素などのキャリアガスが、不要な種を除去し、かつ/またはエッチングプロセスを支援したり、洗浄チャンバにおけるプラズマの初期化および/または安定化の助けとなるように、洗浄チャンバの処理領域に送出されてもよい。

30

【 0 0 3 0 】

[0036]一実施形態において、洗浄ガスが、洗浄チャンバの内部表面の、シリコン（Si）などの（後述の）ゲッターリング材料を含むコーティングをエッチングするために洗浄チャンバに送出されてもよい。洗浄ガスは、加熱された三フッ化窒素（ NF_3 ）、塩化水素（ HCl ）またはこれらの組み合わせを含んでもよい。一実施形態において、在来リモートプラズマ源（RPS）は、処理チャンバの処理領域に結合されてもよい。RPSは概して、真空ポンプ110によって空にされているチャンバコンポーネントから堆積物や他のプロセス副生成物を除去する、解離（*Disassociated*）フッ素などの反応性洗浄剤を提供する。

40

【 0 0 3 1 】

[0037]ステップ214において、シャッターディスクまたはダミー基板が、図1および2Aの基板サポート部材162Aなどの基板サポート部材の上部表面をカバーするために使用されてもよい。シャッターディスクまたはダミー基板は、ステップ216などの後続の堆積時に基板サポート部材への堆積を防止するために使用され、処理中の基板は、洗浄チャンバ内に形成されたコーティングとは接触しない。基板サポート部材をカバーすることはまた、基板サポート部材が、処理中に基板を保持するように構成されている静電チャックである場合には、チャックに関する問題を回避することも可能である。

【 0 0 3 2 】

[0038]ステップ216において、一実施形態において、チャンバ壁128、シールド1

50

30、シャワーリング138、チャンバ蓋129などの洗浄チャンバコンポーネントのうちの1つ以上が、ゲッターリングコーティングをこの上に堆積することによって調節されてもよい。ゲッターリングコーティングは1つ以上のゲッターリング材料を含んでもよい。ゲッターリング材料という用語は概して、洗浄プロセス前またはこの最中に洗浄チャンバに見られる不純物を固定化および/または吸収(つまり、物理吸収または化学吸収)するために使用される任意の材料のことをいう。ゲッターリング材料は、洗浄チャンバにおける不要な副生成物を除去するように選択される一方で、新たな副生成物の発生、粒子の発生、RF電力の不要な消耗、または処理領域122に見られる所望の種の除去などの厄介な問題を提示することはない。ステップ216で形成された堆積ゲッターリングコーティングの厚さは約10Å~約1μmであってもよい。内部表面のコーティングは、引き続き処理された基板の汚染物を減少または防止するために使用されてもよい。コーティングは、純シリコン材料(例えば、エピタキシャルSi層、多結晶Si層、アモルファスSi層)、シリコン含有層、ゲルマニウム含有層、および/または、所望のレベルの1つ以上の共通ドーパント材料(例えば、ホウ素(B)、リン(P))を含有するシリコンまたはゲルマニウム層、あるいはこれらの組み合わせを含んでもよい。純シリコンから形成されるコーティングは、エピタキシャル層をこの上に形成するシリコン基板に共通してみられる多くの汚染物に対して強力なゲッターリング作用を有すると考えられている。シリコンの使用はまた、金属汚染物や、基板の洗浄済み表面に後に形成されたエピタキシャル層の位置決めによってもたらされるデバイス歩留まりに対する粒子汚染の効果を最小化するのに有用である。一例では、ゲッターリングコーティングは、処理チャンバの処理領域に送出されたシラン(SiH₄)含有ガスを使用して、約0.1~約5.0トールの圧力、および約200ワット~約2kWのRF電力に堆積されるのに対して、チャンバコンポーネントの温度は約200~約500の範囲に維持される。

10

20

30

40

【0033】

[0039]一実施形態において、酸素をゲッターリングするように構成されているゲッターリング材料の層が、洗浄チャンバの内部表面に堆積されてもよい。一実施形態において、コーティングは、約10Å~約1μmの厚さのシリコン(Si)層を備える。シリコンコーティングは、チャンバの処理領域に位置決めされた加熱済みコンポーネントにシリコン含有前駆体を送出する通常のCVDまたはALDタイププロセスを使用して堆積されてもよい。ゲッターリング材料を受け取るコンポーネントは、外部ランプや埋め込み型抵抗加熱要素を使用して加熱されてもよく、かつ/またはRFプラズマを使用して加熱されてもよい。

【0034】

[0040]ステップ216で堆積されたゲッターリング材料のコーティングは、洗浄プロセス時に生成された望ましくない種を固定化、吸収または吸着することができる。結果として、コーティングのゲッターリング能力は、アクティブ表面がカバーされるか、反応性が小さくなると低下する。この問題を補償するために、ゲッターリング材料の新たなコーティングが、ステップ212、214、216を繰り返すことによって処理領域122のコンポーネントに形成されてもよい。一実施形態において、ステップ212、214、216は、洗浄チャンバで各基板を処理する前に繰り返されてもよい。別の実施形態において、ステップ212、214、216は、洗浄チャンバで複数の基板を処理した後に繰り返されてもよい。

【0035】

[0041]ゲッターリング材料の層を堆積した後、シャッターディスク、ダミーディスクまたはダミー基板は洗浄チャンバから除去される。次に、洗浄される基板が洗浄チャンバに配置される。洗浄チャンバは概して真空状態に保たれるため、酸素、炭素、フッ素、シリコンおよび塩素などの、基板表面に見られる汚染物および粒子は離脱または除去されてもよく、洗浄チャンバの内部表面に形成されたコーティングによってゲッターリングされることが可能である。

【0036】

[0042]基板は次いで、後述される1つ以上の酸化およびエッチングステップを実施する

50

ことによって洗浄される。酸化プロセスは、基板の表面に見られる、汚染され、またはダメージを受けたシリコンを消費するために使用される。形成された酸化層は次いで、新たなクリーンなシリコン表面を暴露するために除去される。酸化プロセスはステップ 220 で説明されており、エッチングステップはステップ 222 で説明されている。

【0037】

[0043] ステップ 220 において、酸化剤が、洗浄中の基板の上部層に酸化物を発生させるために洗浄チャンバに送出される。一実施形態において、酸化剤はオゾン (O_3) を含んでおり、これは、比較的低い温度でシリコンの酸化を可能にする。一実施形態において、オゾンは、プラズマ、紫外線 (UV) エネルギ、またはプラズマおよび UV エネルギの組み合わせに酸素を暴露することによって、オゾン発生器で発生されてもよい。一実施形態において、UV ランプ 145 が、処理中に基板の表面にエネルギを送出するように位置決めされている。一実施形態 (図示せず) では、UV ランプは、チャンバ壁 128 のうちの 1 つに形成されたポートを介して UV 光を送出できるように位置決めされている。酸化方法についての詳細な説明は、「Thermally Oxidizing Silicon Using Ozone」と題された米国特許出願公開第 2006/022331 5 号と、「Method and a System For Sealing An Epitaxial Silicon Layer On A Substrate」と題された米国特許出願公開第 2002/0115266 号に見ることができ、両者とも参照により本明細書に組み入れられる。

【0038】

[0044] 一実施形態において、基板表面は、高温酸化プロセスを使用して酸化される。この場合、基板は、図 1 の基板サポート部材 162A などの基板サポート部材で、約 400 ~ 約 700 の温度に加熱されてもよい。酸化時に、洗浄チャンバは、基板より低い温度に維持される。例えば、ガス分配経路を含む洗浄チャンバコンポーネント (例えば、壁、シールド) は、400 未満、つまり 400 より実質的に低い温度に維持される。一実施形態において、基板サポート部材 / ヒーターは約 700 に維持され、洗浄チャンバは約 350 に維持される。一実施形態において、壁は、処理チャンバの壁に形成されたチャンネルを流れる流体を使用して温度制御される。

【0039】

[0045] ステップ 222 において、次いでエッチングプロセスが、ステップ 220 で形成された酸化物を除去するために実施される。エッチングプロセスは、物理的、化学的、あるいは物理的および化学的エッチング技術の組み合わせを使用して達成されてもよい。

【0040】

[0046] 化学的エッチングの場合、エッチングガスが洗浄チャンバに送出されてもよく、プラズマが、基板上で材料と化学反応する反応種を発生させるために着火されてもよい。この反応の揮発性副生成物は、洗浄チャンバに接続された真空システムによって除去され、さらに / またはステップ 216 でチャンバコンポーネントの表面に形成されたコーティングによってゲッタリングされる。エッチングガスは、塩素、フッ素、または、ステップ 220 で基板表面に形成された酸化物の除去に適した他の化合物を含んでもよい。一実施形態において、エッチングガスは、三フッ化窒素 (NF_3)、塩素イオン (Cl)、およびアルゴンなどのキャリアガスを含む。

【0041】

[0047] 物理的エッチングが、基板表面に衝突して、基板表面から材料を物理的に除去するために使用されるエネルギ種を提供するプラズマを発生させることによって実施される。場合によっては、基板サポートにバイアスを提供して、プラズマに形成されたイオンを基板表面に向かって加速させることが望ましい。衝突イオンは、スパッタエッチング動作によって、基板表面の材料を物理的に除去する。基板表面の低エネルギの物理的衝突は概して、基板表面のシリコン格子へのダメージ量を減少するのに望ましい。低電力バイアスは、酸化層を除去して、基板の表面へのダメージを最小化するために使用されてもよい。従来のドライエッチングプロセスは概して、プラズマ支援材料除去プロセスによって生成

された基板材料格子のダメージに関係なく、材料を急速に除去するために使用される。在来のスパッタエッチング技術は概して、衝突イオン / および副生成物の高エネルギーゆえに、エピタキシャル堆積ステップを実施する前に基板を洗浄するのには望ましくない。より具体的には、本発明のエッチングプロセスは、ステップ 2 2 2 において基板表面で暴露された結晶性材料へのダメージを最小化するために、エッチングプロセス時に形成されたイオンのエネルギーを調整する工程を備える。一実施形態において、ゲッタリング層をこの中に配置しているチャンバにおいて低 RF 電力の材料除去プロセスを使用することによって、ステップ 2 2 2 で実施された材料除去プロセスは、ダメージのない、かつクリーンな表面を基板に形成することになり、このことは、後続の堆積プロセス時に高品質のエピタキシャル層が形成されることを保証するのに重要である。一実施形態において、RF 発生器 1 2 3 は、約 2 5 W ~ 約 5 0 0 W の平均 RF バイアス電力を、基板サポート 1 6 2 に配置された導電要素に送出して、エッチングプロセスを実施するように適合される。

10

20

30

40

50

【0042】

[0048] 方法 2 0 0 の代替実施形態において、ステップ 2 1 6 は、ステップ 2 2 0 の後で、ステップ 2 2 2 を実施する前に実施される。この代替実施形態の一態様では、ステップ 2 2 0 および 2 2 2 は異なるチャンバで実施されるため、ゲッタリング層は、ステップ 2 2 2 を実施する前に、酸化基板の表面には堆積されない (ステップ 2 1 6)。単一の洗浄チャンバが使用される代替実施形態の別の態様では、ステップ 2 2 0 が基板に実施されてから、基板は洗浄チャンバから除去されるため、ダミー基板は、酸化基板の表面をゲッタリング材料でコーティングすることなくステップ 2 1 6 が実施されるように挿入可能であり、そしてダミー基板は除去されて、酸化基板が保有されるため、ステップ 2 2 2 は実施可能である。

【0043】

[0049] 図 4 は、物理的エッチングプロセスをもたらしうる機構を概して例示している、洗浄チャンバ 3 0 0 の部分的側断面図を概略的に例示している。洗浄チャンバ 3 0 0 は、処理領域 3 0 2 を画成するチャンバ本体 3 0 1 を有する。洗浄される基板 3 0 3 は、処理領域 3 0 2 において基板サポート 3 0 4 上に配置されてもよい。コイル 3 0 5 が、処理領域 3 0 2 の上部にプラズマ 3 0 8 を発生させるために、チャンバ本体 3 0 1 の上部の外側に位置決めされる。RF 源 3 0 6 が、プラズマを発生させるための RF エネルギーを提供するために、コイル 3 0 5 に接続されてもよい。バイアス源 3 0 7 が、基板 3 0 3 および / または基板サポート 3 0 4 にバイアス電位を提供するために、基板サポート 3 0 4 に結合されてもよい。プラズマ 3 0 8 で発生された活性種 3 0 9 またはイオン 3 1 0 は、基板 3 0 3 の上部表面 3 0 3 A に引き付けられてもよく、この上の材料を除去する。

【0044】

[0050] 一実施形態において、活性種 3 0 9 および / またはイオン 3 1 0 のエネルギーは、材料の除去中に上部表面 3 0 3 A に物理的ダメージが生じないように調整されてもよい。この調整は、基板 RF バイアス電力を低下させ、基板全体に印加されたバイアス電位を調整し、プラズマ発生コンポーネント (例えば、誘導結合デバイス (例えば、コイル))、容量結合デバイス (例えば、シャワーヘッド、マイクロ波源) に送出された RF 電力をパルスにし、基板の RF バイアス電力をパルスにし、エッチングガスに軽量の原子種を含むプラズマを形成し、プラズマを閉じ込めるためにプラズマシールドを使用し、プラズマに対する基板の処理位置を調整することによって、かつ / またはこれらの組み合わせによって達成されてもよい。

【0045】

[0051] 一実施形態において、活性種のエネルギーは、基板サポートに送出された低 RF バイアス電力を使用することによって減少されてもよい。一実施形態において、図 4 のバイアス源 3 0 7 などのバイアス源の電力は、基板の上部表面から二酸化シリコンを除去するために、約 5 0 W に設定されてもよい。

【0046】

[0052] 一実施形態において、図 4 のバイアス源 3 0 7 などのバイアス源の電位は、基板

上のバイアスを低下させるために陰極でなくなるように調整されてもよい。一実施形態において、バイアス源は排除されてもよく、また基板は、接地された基板サポートに位置決めされる。別の実施形態において、リバースバイアスが、プラズマにおけるイオンおよび反応性イオン種に反発力を加えるために印加されてもよい。例えば、シリコン・オン・インシュレータ基板を洗浄する場合にリバースバイアスが使用されてもよい。

【0047】

[0053]一実施形態において、プラズマエネルギーは、RF源および/または基板バイアス源をパルスすることによって低下されてもよい。エネルギー低下の度合いは、プラズマ発生コンポーネント(例えば、コイル、シャワーヘッド、マイクロ波源)に送出されたRFパルスのデューティサイクルを調整することによって制御されてもよい。RF源をパルスすることによって、RF源によって発生されたプラズマの活性種の密度を低下させる。一実施形態において、洗浄プロセス時に洗浄チャンバに低エネルギープラズマを維持するように、RF源がパルスされる。RF源をパルスすることによって、プラズマ処理領域の全プラズマおよび活性種密度を低下させることによって、衝突する種のエネルギーおよび数を減少して、基板へのダメージを回避する。パルスプラズマプロセスに関する詳細な記述は、2007年12月20に出願され、「Method and Apparatus for Fabricating a High Dielectric Constant Transistor Gate Using a Low Energy Plasma Apparatus」と題された米国特許出願第11/614,019号(整理番号第APPM10983号)に見られ、これは参照により本明細書に組み入れられる。

10

20

【0048】

[0054]一実施形態において、エッチングガスは、低エネルギープラズマを発生させて、物理的エッチングプロセスによって基板表面に生成されたダメージを減少または最小化するために使用される1つ以上のより軽量の種を含む。一実施形態において、ヘリウム(He)、ネオン(Ne)、水素(H₂)またはこれらの組み合わせなどのより軽量のガス種が、アルゴン(Ar)などの他のプロセスガスを含有するエッチングガスに添加されてもよい。一実施形態において、エッチングガスはアルゴンおよびヘリウムを含む。別の実施形態において、エッチングガスは、アルゴン、ヘリウムおよび水素ガスを実質的に含む。別の実施形態において、エッチングガスはアルゴンおよび水素を含む。別の実施形態において、エッチングガスはアルゴンおよび窒素を含む。さらに別の実施形態において、エッチングガスは、ヘリウム(He)、ネオン(Ne)または水素(H₂)を実質的に含む。

30

【0049】

[0055]別の実施形態において、プラズマシールド140(図2B)は、処理中に基板の表面付近に位置決めされてもよい。図2Bは、プラズマシールド140を含有する洗浄チャンバ100の一実施形態の側断面図を概略的に例示している。プラズマシールドは、基板の表面付近で衝突する種の量および/またはエネルギーを減少または最小化するために使用される。プラズマシールド140は、処理中にプラズマおよび/またはプロセスガスの一部を通過させる孔あきまたは多孔性材料であってもよい。一実施形態において、孔は、プラズマシールドを通過する複数のホール141である。一実施形態において、プラズマシールドは誘電材料からなるか、誘電材料でコーティングされ、これはプラズマおよびプロセスガス(例えば、石英、SiO₂)と両立する。一実施形態において、プラズマシールドは、チャンバ蓋129やチャンバ壁128が作られる材料などの、チャンバの他のコンポーネントと同じ材料からなる。一実施形態において、プラズマシールドは、シリコン、イットリウム、酸化イットリウム、ゲルマニウム、ホウ素、リンおよびシリコンゲルマニウム化合物からなる群より選択された材料からなる。

40

【0050】

[0056]別の実施形態において、処理中の基板と、洗浄チャンバで発生されたプラズマとの相対的位置は、プラズマにおけるイオンや活性種による基板表面への衝突量を調整するように調整されてもよい。同様の調整は、「Multi-Layer High Quality Gate Dielectric for Low-Temperature

50

Poly-Silicon TFTs」と題された、共に譲渡された米国特許出願公開第2006/0105114号に説明されており、これは参照により本明細書に組み入れられる。

【0051】

[0057]図3を再度参照すると、ステップ222の例示的エッチングプロセスは、図1の洗浄チャンバ100に類似する洗浄チャンバにおいて、基板の上部表面に形成されたシリコン酸化物を除去するために実施されてもよい。処理中、チャンバ圧力は約1ミリトル～約1トルに維持されてもよい。一実施形態において、チャンバ圧力は約20ミリトル～約800ミリトルに維持されてもよい。ヘリウムおよびアルゴンを含むエッチングガスが処理領域に提供されてもよい。一実施形態において、チャンバ圧力は約5ミリトル～約20ミリトルであってもよく、エッチングガスは主にヘリウムを含む。処理中の基板はまた、最大約700の温度に加熱されてもよい。洗浄チャンバは、約20～約400の温度に維持されてもよい。一実施形態において、チャンバは約30の温度に維持される。チャンバ壁をより低い温度に維持することは、チャンバ壁の腐食を少なくする助けとなりうると思われる。

【0052】

[0058]図3に戻ると、ステップ220、222は、基板が洗浄されるまで、1回以上繰り返されてもよい。基板表面が洗浄されると、ステップ224および/またはステップ226は、クリーンな基板表面に実施されてもよい。

【0053】

[0059]ステップ224において、パッシベーション処置は洗浄済み基板に実施されるため、後続のエピタキシャル堆積プロセスまで基板がクリーンなままである。一実施形態において、パッシベーション処置は、パッシベーションガスを流すステップと、パッシベーションガスのプラズマを発生させるステップとを備える。一実施形態において、パッシベーションガスは、洗浄済みシリコン表面を水素で終端するために使用される希釈濃度の水素ガス(H_2)を含む。一実施形態において、パッシベーション処置は、約1%の水素ガスを含む水素含有ガスを送出するステップを備えるが、基板は約50～約500の温度に維持される。

【0054】

[0060]ステップ226において、エピタキシャルシリコン層が、エピタキシャルチャンバにおいて洗浄済み基板上に成長されてもよい。CVDプロセスを使用してシリコンエピタキシャル層を成長させるために、基板は、例えば約500～800の高温、かつ低圧力状態または大気圧に設定されたエピタキシャルチャンバに位置決めされる。高温および低圧力状態を維持しつつ、モノシランガスやジクロロシランガスなどのシリコン含有ガスがエピタキシャルチャンバに供給されて、シリコンエピタキシャル層が気相成長によって成長されて、基板と同じ結晶配向を有する半導体層を形成する。プロセスは、約0.1トル～約760トルの範囲の圧力で動作してもよい。シリコン含有膜を堆積するために使用されてもよいハードウェアは、Santa Clara, CalifにあるApplied Materials, Incから入手可能なEpiCentura RTMシステムおよびPolyGen RTMシステムを含む。エピタキシャルチャンバについての詳細な説明は、「Modular CVD EPI 300mm Reactor」と題され、2007年6月25日に出願された米国特許出願第11/767,619号(整理番号第10394号)に見られ、参照により本明細書に組み入れられる。

【0055】

[0061]方法200は、洗浄チャンバおよびエピタキシャルチャンバを備えるクラスタツールで実施されてもよい。在来の構成では、基板は、在来の洗浄プロセス(例えば、ウェット洗浄プロセス)を実施した後、エピタキシャル堆積チャンバに移送されてエピタキシャル層を形成するまでの期間待機させられてもよい。待機するプロセスは、基板表面の清浄度に影響する恐れがあり、これはウェーハ間のプロセス結果に影響する恐れがある。一実施形態において、ステップ224の完了と後続のエピタキシャル層堆積プロセス(つま

10

20

30

40

50

り、ステップ 2 2 6) との間のタイミングは、パッシベーションプロセスが完了された直後に基板がエピタキシャルチャンバに移送されるようにスケジュールリングされる。プロセスタイミング、つまりスケジュールリングを制御するコントローラ 1 4 7 の使用は、プロセス反復性およびデバイス歩留まりを改良することができる。一実施形態において、待ちステップが、パッシベーション後の待機を排除するために、ステップ 2 2 4 の前に追加されてもよい。別の実施形態において、ステップ 2 2 2 および / または 2 2 4 が完了されるとエピタキシャル堆積チャンバが基板を受け取る用意ができることをコントローラ 1 4 7 が確認するまで、ステップ 2 2 2 および / またはステップ 2 2 4 は開始されない。

【 0 0 5 6 】

[0062] 一実施形態において、ステップ 2 2 0 は第 1 の洗浄チャンバ 1 0 0 で実施され、ステップ 2 2 2 は第 2 の洗浄チャンバ 1 0 0 で実施されて、ステップ 2 2 0 がステップ 2 2 2 に対して有する、またはこの反対のプロセス作用を減少させる。一実施形態において、第 1 の洗浄チャンバ 1 0 0 はステップ 2 1 2 ~ 2 2 0 を実施してもよく、第 2 の洗浄チャンバ 1 0 0 はステップ 2 1 2 ~ 2 1 6 およびステップ 2 2 2 ~ 2 2 4 を実施してもよい。

【 0 0 5 7 】

[0063] コントローラ 1 4 7 は概して、第 1 の洗浄チャンバ 1 0 0 およびシステム 4 0 0 (図 5) の制御および自動化を容易にするように設計されており、また通常、中央演算処理装置 (C P U) (図示せず) と、メモリ (図示せず) と、サポート回路 (または I / O) (図示せず) とを含んでもよい。C P U は、種々のチャンバプロセスおよびハードウェア (例えば、検出器、モータ、流体送出ハードウェアなど) を制御するための工業設定で使用され、かつシステムおよびチャンバプロセス (例えば、基板位置、プロセス時間、検出信号など) を監視する任意の形態のコンピュータプロセッサのうちの 1 つであってもよい。メモリは C P U に接続されており、またランダムアクセスメモリ (R A M) 、リードオンリーメモリ (R O M) 、フロッピーディスク、ハードディスク、あるいは他の形態のローカルまたはリモートデジタル記憶装置などの容易に入手可能なメモリのうちの 1 つ以上であってもよい。ソフトウェア命令およびデータは、C P U に命令するために、コード化されてメモリに記憶可能である。サポート回路はまた、在来の方法でプロセスをサポートするために、C P U に接続されている。サポート回路は、キャッシュ、電源、クロック回路、入力 / 出力回路、サブシステムなどを含んでもよい。コントローラ 1 4 7 によって読み取り可能なプログラム (またはコンピュータ命令) は、いずれのタスクが基板に実施可能であるかを判断する。好ましくは、プログラムは、コントローラ 1 4 7 によって読み取り可能なソフトウェアであり、これは、少なくともプロセスレシビシエンシング、基板位置情報、種々の制御コンポーネントの動きシーケンス、プロセス制御、プロセスタイミング、スケジュールリング、待ちステップ、およびこれらの組み合わせを発生および記憶するためのコードを含む。

【 0 0 5 8 】

クラスタツール

[0064] 図 5 は、本発明の一実施形態にしたがった、半導体処理用のクラスタツール 4 0 0 の平面図を例示している。クラスタツールは、半導体製作プロセスで種々の機能を実施する複数のチャンバを備えるモジュラシステムである。クラスタツール 4 0 0 は、1 対のロードロック 4 0 5 を介してフロントエンド環境 4 0 4 に接続されている中央移送チャンバ 4 0 1 を備える。ファクトリインタフェースロボット 4 0 8 A および 4 0 8 B はフロントエンド環境 4 0 4 に配置されており、また、ロードロック 4 0 5 と、フロントエンド環境 4 0 4 に搭載されている複数のポッド 4 0 3 との間で基板をシャトル移送するように構成されている。

【 0 0 5 9 】

[0065] 複数のチャンバ 4 0 7 、 4 0 8 、 4 0 9 および 4 1 0 が、所望のプロセスを実施するために、中央移送チャンバ 4 0 1 に搭載されている。中央移送チャンバ 4 0 1 に配置されている中央ロボット 4 0 6 は、ロードロック 4 0 5 とチャンバ 4 0 7 、 4 0 8 、 4 0

9、410の間、あるいはチャンバ407、408、409、410の間に基板を移送するように構成されている。

【0060】

[0066]一実施形態において、クラスツール400は、図1の洗浄チャンバ100などの洗浄チャンバと、2つのエピタキシャルチャンバ407、408とを備える。チャンバ410は、図1に説明されている洗浄チャンバ100などの洗浄チャンバであってもよい。チャンバ410は、エピタキシャル成長プロセスの前に基板を洗浄するように構成されている。チャンバ407、408は、エピタキシャル成長プロセスを実施可能なエピタキシャルチャンバであってもよい。例示的なエピタキシャルチャンバは、「Modular CVD EPI 300mm Reactor」と題され、2007年6月25日に出願された米国特許出願第11/767,619号（整理番号第10394号）に見られ、これは参照により本明細書に組み入れられる。

10

【0061】

[0067]クラスツール400は、上記の方法200を実施するために使用されてもよい。処理中、処理される基板は、ポッド403のクラスツール400に到着してもよい。基板は、ファクトリインタフェースロボット408Aまたは408Bによってポッド403から、真空互換ロードロック405に移送される。基板は次いで、概して真空状態に保たれている移送チャンバ401において中央ロボット406によって取り上げられる。中央ロボット406は次いで、基板を洗浄チャンバ410にロードし、この内部表面は、方法200のステップ212、214、216に説明されているように再生およびコーティングされている。方法200のステップ220、222、224を含む洗浄プロセスは、洗浄チャンバ410において基板に実施されてもよい。中央ロボット406は次いで、洗浄チャンバ410から基板を取り上げ、使用可能なエピタキシャルチャンバ407または408にこの基板をロードする。エピタキシャル層は、エピタキシャルチャンバ407または408において洗浄済み基板上に成長されてもよい。

20

【0062】

[0068]一実施形態において、クラスツール400は、チャンバ409およびチャンバ410の位置（図5）に位置決めされている2つの洗浄チャンバ100（または100a）と、チャンバ407またはチャンバ408の位置に位置決めされている2つのエピタキシャルチャンバとを含有するように構成されている。上記のように、この構成では、エピタキシャルチャンバ407、408のいずれかでエピタキシャル層堆積ステップ226を実施する前に、一方の洗浄チャンバ（例えば、チャンバ410）でステップ220を実施し、もう一方の洗浄チャンバ（例えば、チャンバ409）でステップ222および224を実施するのが望ましいこともある。

30

【0063】

[0069]別の実施形態において、クラスツールは、プラズマ含浸イオン注入（P3I）チャンバを備える。例えば、チャンバ409は、基板上のエピタキシャル層に1つ以上のドーパントを注入するように構成されているP3Iチャンバであってもよい。例示的なP3Iチャンバは、「Externally Excited Torroidal Plasma Source with Magnetic Control of Ion Distribution」と題された米国特許第6,939,434号と、「Fabrication of Silicon-on-Insulator Structure Using Plasma Immersion Ion Implantation」と題された米国特許第6,893,907号に見られ、これらは参照により本明細書に組み入れられる。

40

【0064】

[0070]上記は本発明の実施形態を目的としているが、本発明の他のさらなる実施形態も、この基本的範囲から逸脱することなく考案されてもよく、またこの範囲は以下の特許請求の範囲によって判断される。

【符号の説明】

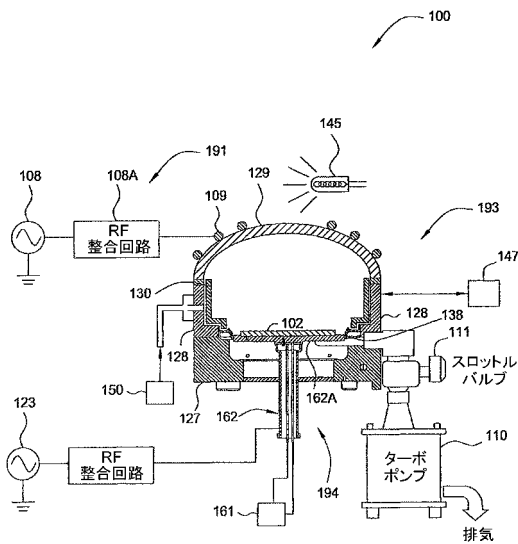
50

【 0 0 6 5 】

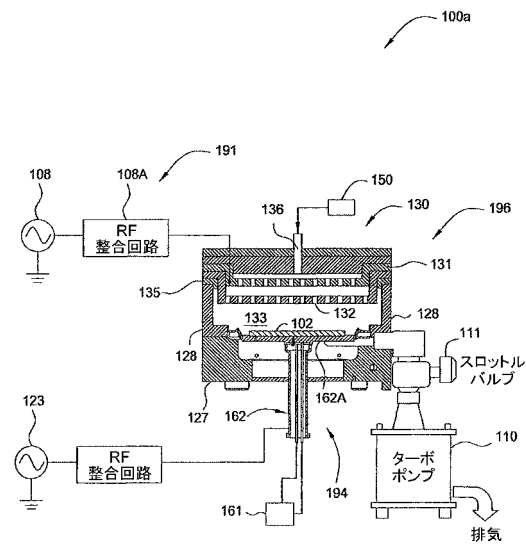
1 0 0、1 0 0 a ... 洗浄チャンバ、1 0 2 ... 基板、1 0 8 ... R F 発生器、1 0 8 A ... R F 整合回路、1 0 9 ... コイル、1 1 0 ... 真空ポンプ、1 1 1 ... スロットルバルブ、1 2 2 ... 処理領域、1 2 7 ... チャンバベース、1 2 8 ... チャンバ壁、1 2 9 ... チャンバ蓋、1 3 0 ... シールド、1 3 1 ... ベースプレート、1 3 2 ... ガス分配プレート、1 3 5 ... 電気絶縁体、1 4 0 ... プラズマシールド、1 4 1 ... ホール、1 5 0 ... ガス送出システム、1 6 1 ... 温度コントローラ、1 6 2 ... 基板サポート、1 6 2 A ... 基板サポート部材、1 9 1 ... R F 源アセンブリ、1 9 3 ... 処理チャンバアセンブリ、1 9 4 ... 基板サポートアセンブリ、2 0 0 ... 方法、3 0 0 ... 洗浄チャンバ、3 0 1 ... チャンバ本体、3 0 2 ... 処理領域、3 0 3 ... 基板、3 0 3 A ... 上部表面、3 0 4 ... 基板サポート、3 0 5 ... コイル、3 0 6 ... R F 源、3 0 7 ... バイアス源、3 0 8 ... プラズマ、3 0 9 ... 活性種、3 1 0 ... イオン、4 0 0 ... クラスタツール、4 0 1 ... 中央移送チャンバ、4 0 3 ... ボッド、4 0 4 ... フロントエンド環境、4 0 5 ... ロードロック、4 0 6 ... 中央口ロボット、4 0 7、4 0 8、4 0 9、4 1 0 ... チャンバ、4 0 8 A、4 0 8 B ... ファクトリインタフェースロボット。

10

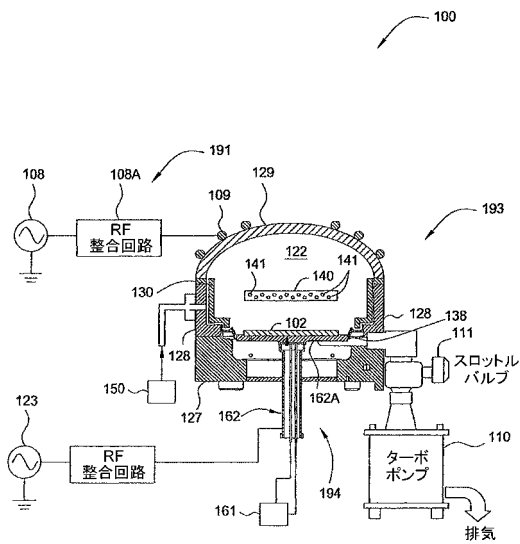
【 図 1 】



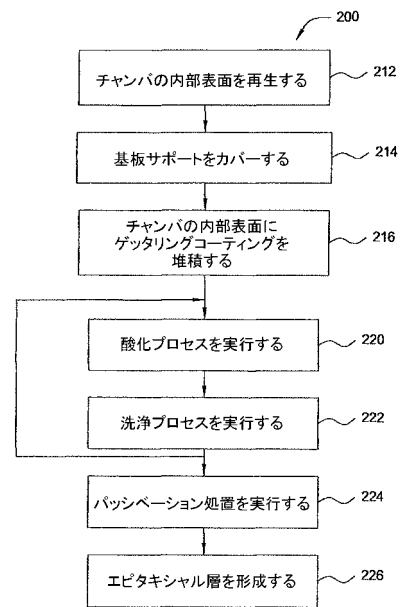
【 図 2 A 】



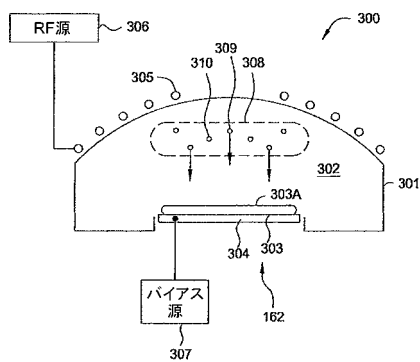
【図 2 B】



【図 3】



【図 4】



【図 5】

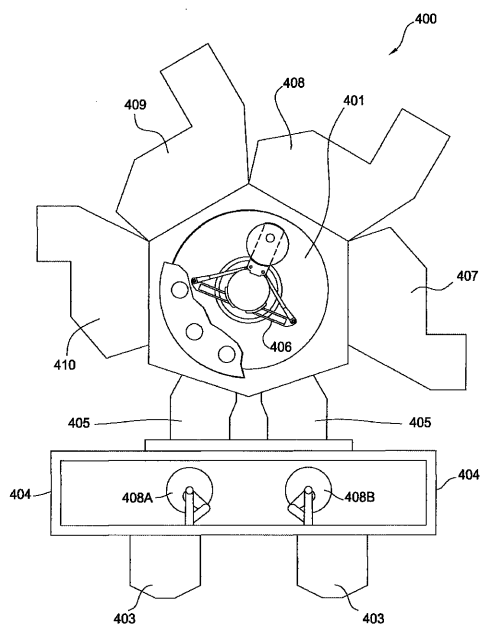


FIG. 5

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US 08/69430																																	
A. CLASSIFICATION OF SUBJECT MATTER IPC(8) - H01L 21/00 (2008.04) USPC - 438/906 According to International Patent Classification (IPC) or to both national classification and IPC																																			
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC(8) - H01L 21/00 (2008.04) USPC - 438/906 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched USPC - 438/723, 438/787, 438/906 IPC(8) - H01L 21/00 (2008.04) (text searched) Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) DialogWeb (command search), DialogPro(Engineering), WIPO; Web: Google, Google Scholar Search Terms Used: wafer, substrate, cleaning, processing chamber, gattering, silicon, germanium, oxide, removal, support, epitaxy, dummy, transfer chamber, reactive gas, plasma, radiofrequency, shield, reoxidation, etching																																			
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>US 2006/0175613 A1 (Lee et al.) 10 August 2006 (10.08.2006), abstract, para [0009], [0031]</td> <td>1-10</td> </tr> <tr> <td>Y</td> <td>US 6,514,886 B1 (U'Ren) 04 February 2003 (04.02.2003), abstract, Fig 2, col. 2, ln. 60-65; col. 4, ln. 5-25</td> <td>1-10</td> </tr> <tr> <td>Y</td> <td>US 7,132,372 B2 (Smith et al.) 07 November 2006 (07.11.2006), col. 3, ln. 15-30</td> <td>3, 10</td> </tr> <tr> <td>Y</td> <td>US 6,207,005 B1 (Henley et al.) 27 March 2001 (27.03.2001), abstract, Fig 3, col. 2-11</td> <td>4, 5, 11-15</td> </tr> <tr> <td>Y</td> <td>US 7,105,449 B1 (Nozawa et al.) 12 September 2006 (12.09.2006), Fig 1-8</td> <td>5</td> </tr> <tr> <td>Y</td> <td>US 6,109,206 A (Maydan et al.) 29 August 2000 (29.08.2000), col. 10; col. 19</td> <td>6, 7</td> </tr> <tr> <td>Y</td> <td>US 6,478,924 B1 (Shamoulian et al.) 12 November 2002 (12.11.2002), col. 5, ln. 35-65; col. 6, ln. 1-20</td> <td>8, 12</td> </tr> <tr> <td>Y</td> <td>US 6,042,687 A (Singh et al.) 28 March 2000 (28.03.2000), abstract; col. 3, ln. 20-30; col. 7</td> <td>11-15</td> </tr> <tr> <td>Y</td> <td>US 6,204,120 B1 (Gilboa et al.) 20 March 2001 (20.03.2001), Fig. 3, col.3-4</td> <td>14</td> </tr> <tr> <td>Y</td> <td>US 6,878,636 B2 (Bailey et al.) 12 April 2005 (12.04.2005), col. 3, ln. 10-30</td> <td>15</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	Y	US 2006/0175613 A1 (Lee et al.) 10 August 2006 (10.08.2006), abstract, para [0009], [0031]	1-10	Y	US 6,514,886 B1 (U'Ren) 04 February 2003 (04.02.2003), abstract, Fig 2, col. 2, ln. 60-65; col. 4, ln. 5-25	1-10	Y	US 7,132,372 B2 (Smith et al.) 07 November 2006 (07.11.2006), col. 3, ln. 15-30	3, 10	Y	US 6,207,005 B1 (Henley et al.) 27 March 2001 (27.03.2001), abstract, Fig 3, col. 2-11	4, 5, 11-15	Y	US 7,105,449 B1 (Nozawa et al.) 12 September 2006 (12.09.2006), Fig 1-8	5	Y	US 6,109,206 A (Maydan et al.) 29 August 2000 (29.08.2000), col. 10; col. 19	6, 7	Y	US 6,478,924 B1 (Shamoulian et al.) 12 November 2002 (12.11.2002), col. 5, ln. 35-65; col. 6, ln. 1-20	8, 12	Y	US 6,042,687 A (Singh et al.) 28 March 2000 (28.03.2000), abstract; col. 3, ln. 20-30; col. 7	11-15	Y	US 6,204,120 B1 (Gilboa et al.) 20 March 2001 (20.03.2001), Fig. 3, col.3-4	14	Y	US 6,878,636 B2 (Bailey et al.) 12 April 2005 (12.04.2005), col. 3, ln. 10-30	15
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.																																	
Y	US 2006/0175613 A1 (Lee et al.) 10 August 2006 (10.08.2006), abstract, para [0009], [0031]	1-10																																	
Y	US 6,514,886 B1 (U'Ren) 04 February 2003 (04.02.2003), abstract, Fig 2, col. 2, ln. 60-65; col. 4, ln. 5-25	1-10																																	
Y	US 7,132,372 B2 (Smith et al.) 07 November 2006 (07.11.2006), col. 3, ln. 15-30	3, 10																																	
Y	US 6,207,005 B1 (Henley et al.) 27 March 2001 (27.03.2001), abstract, Fig 3, col. 2-11	4, 5, 11-15																																	
Y	US 7,105,449 B1 (Nozawa et al.) 12 September 2006 (12.09.2006), Fig 1-8	5																																	
Y	US 6,109,206 A (Maydan et al.) 29 August 2000 (29.08.2000), col. 10; col. 19	6, 7																																	
Y	US 6,478,924 B1 (Shamoulian et al.) 12 November 2002 (12.11.2002), col. 5, ln. 35-65; col. 6, ln. 1-20	8, 12																																	
Y	US 6,042,687 A (Singh et al.) 28 March 2000 (28.03.2000), abstract; col. 3, ln. 20-30; col. 7	11-15																																	
Y	US 6,204,120 B1 (Gilboa et al.) 20 March 2001 (20.03.2001), Fig. 3, col.3-4	14																																	
Y	US 6,878,636 B2 (Bailey et al.) 12 April 2005 (12.04.2005), col. 3, ln. 10-30	15																																	
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/>																																			
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family																																			
Date of the actual completion of the international search 17 September 2008 (17.09.2008)		Date of mailing of the international search report 26 SEP 2008																																	
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US, Commissioner for Patents P.O. Box 1450, Alexandria, Virginia 22313-1450 Facsimile No. 571-273-3201		Authorized officer: Lee W. Young PCT Helpdesk: 571-272-4300 PCT QSP: 571-272-7774																																	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 サンチェス, エロル アントニオ シー.

アメリカ合衆国, カリフォルニア州, トレイシー, ジル ドライヴ 3 2 4

(72)発明者 スウェンバーク, ヨハネス

アメリカ合衆国, カリフォルニア州, ロス ガトス, メアリー ウェイ 1 2 8

(72)発明者 カールソン, デイヴィッド ケイ.

アメリカ合衆国, カリフォルニア州, サン ホゼ, クレイター ウェイ 4 0 5 4

(72)発明者 ドハーティ, ロイシン エル.

アメリカ合衆国, カリフォルニア州, サン フランシスコ, ウィンフィールド ストリート
1 5

F ターム(参考) 4K030 AA06 BA29 BB02 CA04 CA12 DA03 FA10 LA15

5F045 AA01 AA03 AB02 AC01 AC05 AD09 AD10 AD11 AF03 DQ17

EB08 EB13 EH05 EH11 EH14 EH20 EN04

5F157 AA34 AA62 AA72 AA84 AC01 BG05 BG13 BG14 BG32 BG39

BG76 DA21 DC90