



[12] 发明专利申请公开说明书

[21] 申请号 02816937.9

[43] 公开日 2005年1月19日

[11] 公开号 CN 1568551A

[22] 申请日 2002.8.20 [21] 申请号 02816937.9

[30] 优先权

[32] 2001.8.31 [33] US [31] 09/945,331

[86] 国际申请 PCT/US2002/026374 2002.8.20

[87] 国际公布 WO2003/021692 英 2003.3.13

[85] 进入国家阶段日期 2004.2.27

[71] 申请人 英特尔公司

地址 美国加利福尼亚州

[72] 发明人 S·J·赫金斯 T·A·劳里

P·J·克莱尔斯

[74] 专利代理机构 中国专利代理(香港)有限公司

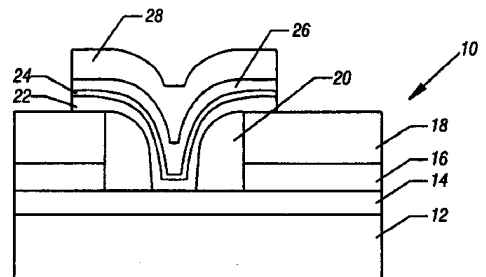
代理人 傅康 梁永

权利要求书3页 说明书3页 附图3页

[54] 发明名称 多层相变存储器

[57] 摘要

可以利用通过阻挡层(24)分隔开的至少两个相变材料层(22, 26)形成一种相变存储器(10)。使用多于一个相变材料层(22, 26)能够减少编程体积, 同时还可以提供充分的热绝缘。



ISSN 1008-4274

1. 一种方法，包括：
形成第一层相变材料；
5 在所述第一层上形成非相变材料；和
在所述非相变材料上形成第二层相变材料。
2. 根据权利要求 1 的方法，包括形成相同材料的第一层和第二层。
3. 根据权利要求 1 的方法，包括形成不同材料的第一层和第二层。
10
4. 根据权利要求 1 的方法，包括形成导电的非相变材料。
5. 根据权利要求 1 的方法，包括在衬底上形成细孔。
6. 根据权利要求 5 的方法，包括在所述细孔上形成侧壁隔片。
7. 根据权利要求 6 的方法，包括在所述侧壁上形成所述第一层和
15 第二层以及所述非相变材料。
8. 根据权利要求 7 的方法，包括在所述衬底上形成接触并且在所述接触上形成所述侧壁隔片。
9. 根据权利要求 8 的方法，包括将所述接触和所述第一层进行接触。
20
10. 一种存储器单元，包括：
第一层相变材料；
第二层相变材料；和
在所述第一层和第二层之间的非相变材料，所述非相变材料使得
所述第一层与所述第二层完全隔离。
- 25 11. 根据权利要求 10 的单元，其中所述第一层相变材料是由硫族
化物材料形成的。
12. 根据权利要求 10 的单元，其中所述第一层和第二层是不同的
相变材料。
13. 根据权利要求 10 的单元，其中所述第一层和第二层相变材料
30 是相同材料。
14. 根据权利要求 10 的单元，其中所述非相变材料是导体。
15. 根据权利要求 10 的单元，包括半导体衬底和在所述衬底内形

成的电接触。

16. 根据权利要求 15 的单元，包括在所述衬底上形成的绝缘层，和通过所述绝缘层形成的通道。

5 17. 根据权利要求 16 的单元，其中所述第一层和第二层至少部分地在所述通道中形成。

18. 根据权利要求 17 的单元，包括在所述接触上的所述通道内形成的侧壁隔片。

19. 根据权利要求 10 的单元，其中所述第一层和第二层是杯子形状。

10 20. 根据权利要求 10 的单元，其中配置所述第二层相变材料以提供热绝缘。

21. 一种存储器单元，包括：

第一层相变材料；和

15 第二层相变材料，所述第一层相变材料和第二层相变材料中仅其中一层是可编程的。

22. 根据权利要求 21 的单元，包括在所述第一层和第二层之间的非相变材料。

23. 根据权利要求 21 的单元，其中第一层相变材料是可编程的，第二层相变材料用作所述第一层相变材料的绝缘体。

20 24. 根据权利要求 21 的单元，其中所述第一层相变材料是由硫族化物材料形成的。

25. 根据权利要求 21 的单元，其中所述第一层和第二层是不同相变材料。

25 26. 根据权利要求 21 的单元，其中所述第一层相变材料和第二层是相同材料。

27. 根据权利要求 22 的单元，其中所述非相变材料是导体。

28. 根据权利要求 21 的单元，包括半导体衬底和在所述衬底上形成的电接触。

30 29. 根据权利要求 28 的单元，包括所述衬底上形成的绝缘层和通过所述绝缘层形成的通道。

30. 根据权利要求 29 的单元，其中所述第一层和第二层至少部分地在所述通道中形成。

31. 一种存储器单元，包括：
第一层相变材料；
不同于所述第一层的相变材料的第二层相变材料；和
在所述第一层和第二层之间的非相变材料。
- 5 32. 根据权利要求 31 的单元，其中所述非相变材料是导体。
33. 根据权利要求 31 的单元，其中配置所述第二层相变材料以提供
供热绝缘。
34. 一种存储器单元，包括：
第一层相变材料；
10 第二层相变材料；和
在所述第一层和第二层之间的导电非相变材料。
35. 根据权利要求 34 的单元，其中所述第一层和第二层是不同相
变材料。
- 15 36. 根据权利要求 34 的单元，其中所述第一层和第二层是相同材
料。

多层相变存储器

背景

5 本发明通常涉及使用相变材料的存储器。

相变材料可以呈现至少两种不同状态。这些状态可以称为非晶态和晶态。例如,可以通过温度变化来选择启动在这些状态之间的转换。这些状态可以被区别,是因为非晶态通常显示出比晶态更高的电阻率。非晶态包括更无序的原子结构,晶态包括更有序的原子结构。通常,可以使用任何相变材料;然而,在一些实施例中,薄膜硫族化物合金材料特别适合。

可以可逆地引起相变。因此,存储器可以从非晶态变化到晶态并且随后可以回复到非晶态,反之亦然。实际上,每一个存储器单元可以被认为是可编程电阻器,其根据温度变化在高电阻和低电阻之间可逆变化。可以由电阻加热来引起温度变化。

在一些情况中,单元可以具有大量的状态。也就是说,因为每一个状态可以通过其电阻来被区别,多个电阻确定的状态是可能的,允许在一个单一单元中保存多位数据。

各种相变合金是公知的。通常,硫族化物合金包括周期表的第 VI 族的一个或多个元素。合金的一个特别适合组是 GeSbTe 合金。

相变材料可以在通过电介质材料定义的通道或者细孔里形成。相变材料可以在通道的其中一端上连接电极。接触可以使电流通过该通道以便通过电阻加热对该单元编程或者读取该单元的已编程状态。

当前相变存储器根据硫族化物相变存储器材料自身的低热导率将可编程体积与上电极热损耗进行热绝缘。因此,为了得到更好的热绝缘,以及由此的可编程体积的更多有效能量编程,不得不增加硫族化物层的厚度。然而,层厚度的增加还增加了在编程期间能够经历相变的材料体积。增加经历相变的材料的体积对存储器的可靠性、稳定性和循环寿命都产生不利影响。

30 因此,需要具有改善特征和性能的相变存储器。

附图说明

图 1 是本发明的一个实施例的放大剖面图;

图 2 是结合本发明的一个实施例制造图 1 所示器件的早期的放大剖面图；

图 3 是在结合本发明的一个实施例制造的后期的图 2 所示的实施例的放大剖面图；

5 图 4 是在结合本发明的一个实施例制造的更后期的图 3 所示的实施例的放大剖面图；

图 5 是在结合本发明的一个实施例制造的更后期的图 4 所示的实施例的放大剖面图；

10 图 6 是在结合本发明的一个实施例制造的更后期的图 5 所示的实施例的放大剖面图。

具体实施方式

参考图 1，相变存储器 10 可以在集成电路衬底 12 上形成。相变存储器 10 可以包括下电极 14，其在一个实施例中由含钴的硅化物形成。上电极 28 夹在下面的可编程相变层 22 和上面的相变层 26 之间。
15 在相变层 22 和 26 之间是化学性阻挡层 24。

相变存储器 10 的细孔可以被侧壁隔片 20 限定。也就是说，在下电极 14 和相变层 22 之间的接触区域可以通过覆盖圆柱形侧壁隔片 20 所确定的尺寸。在一个实施例中，包括相变层 22 和 26 的细孔可以被限定在以成对绝缘体层形成的开口内，例如上绝缘层 18 和低绝缘层
20 16。在一个实施例中上绝缘层 28 可以是二氧化硅，在一个实施例中低绝缘层 16 可以是氮化硅。

尽管示出了其中使用了两层相变材料的结构，但在其它实施例中可以使用更多层。第一相变层 22 的厚度可以在 300-500 埃的范围。可以选择该层的厚度以减少可编程体积的垂直尺寸。可以在通过侧壁
25 隔片 20 形成的杯子形状的开口内淀积相变层 22，产生杯子形状的相变层 22。因此对阻挡层 24 和上面的相变层 26 定义了类似形状。在一个实施例中，可以使用汽相淀积来形成相变层 22 和 26。

阻挡层 24 提供了在下面的可编程相变层 22 和上面的相变层 26 之间的化学阻挡。在一些实施例中，可以首要给上面的相变层 26 提供热
30 绝缘。阻挡层 24 可以具有足够的电导率，使得通过可编程相变层 22 的编程电流在热绝缘相变层 26 的任何电阻区周围横向流动，并且可以接触远离编程区域的该层的传导区。

阻挡层 24 的典型厚度可以在 50 - 200 埃的范围内。热绝缘相变材料层 26 也可以在原位置被汽相淀积到阻挡层 24 的上面。热绝缘相变材料层 26 可以用和可编程相变层 22 相同的成分形成或者它也可以从具有低热导率的可获得硫族化物材料的范围中选择。在一个实施例中，层 26 具有小于 $1\text{E}-2\text{W}/\text{cm}\cdot\text{K}$ 的热导率和例如大于 $40\Omega^{-1}\text{cm}^{-1}$ 的良好电导率是很有优势的。层 26 的厚度可以在从 100 到多于 1000 埃的范围。

参考图 2，可以在包括衬底 12 的叠层上定义掩膜 30，该衬底 12 覆盖有下电极 14、第一绝缘层 16、第二绝缘层 18。

下面参考图 3，可以通过绝缘层 16 和 18 腐蚀开口 32，该腐蚀中止于下电极 14。在一个实施例中，可以使用一种蚀刻剂，其被选择针对层 16 和 18，而对电极 14 几乎无效。随后，如图 4 所示，可以将绝缘材料 20 淀积到细孔内和层 18 上。可以使用多种绝缘层，包括氧化物。在一个实施例中，可以使用原硅酸四乙酯 (TEOS) 氧化物淀积工艺。然后对淀积层 20 进行各向异性腐蚀以便形成圆柱形侧壁隔片 20，如图 5 所示。

然后可以用可编程相变层 22 覆盖侧壁隔片 20 和绝缘层 18。然后可以用阻挡层 24 和绝缘相变层 26 覆盖层 22。最后，可以淀积上电极 28。因为侧壁隔片 20 的覆盖，在某种程度上，层 22、24、26 和 28 的每一层都被限定为杯子形状的配置。在一些实施例中，然后可以对图 6 所示的结构进行构图和腐蚀以便形成图 1 中所示的结构。

通过使用多层的硫族化物层，存储器单元 10 受益于增强的热绝缘。同时，在编程期间经历相变的材料体积可以相对受限。换句话说，组合的层 22 和 26 的绝缘效果可以减少来自存储器 10 的热损失，提高编程性能。同时，对绝缘层 26 编程不是必须的，这样减少了在编程期间必须经历相变的材料体积。在一些实施例中，这可以提高存储器 10 的可靠性、稳定性和循环寿命。

尽管结合受限的多个实施例描述了本发明，但是本领域的技术人员根据其会理解多个修改和变型。附属的权利要求书其意图在于覆盖落入本发明的真实精神和范围内的所有修改和变型。

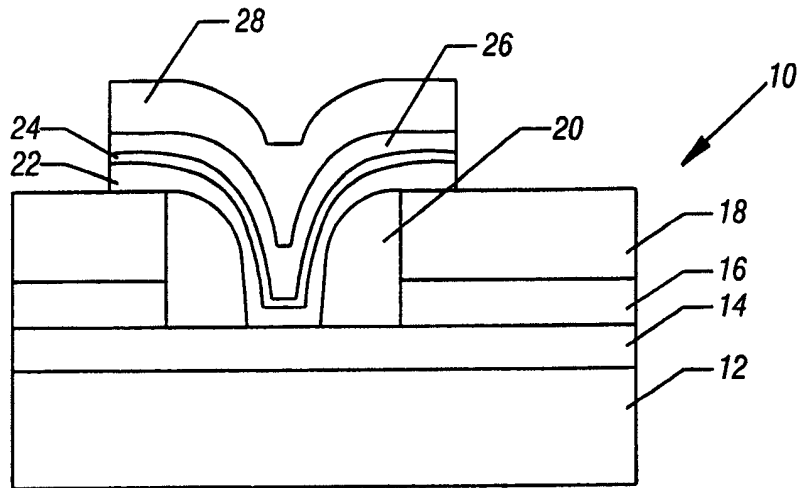


图 1

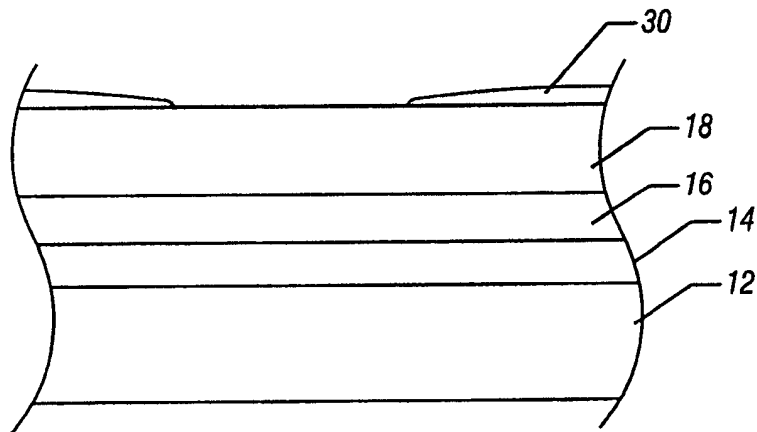


图 2

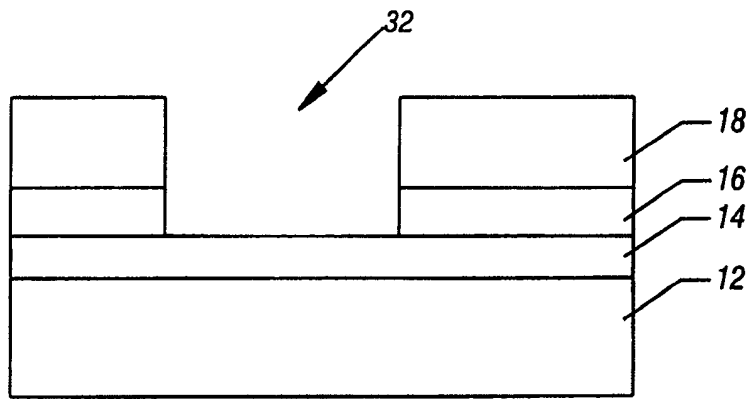


图 3

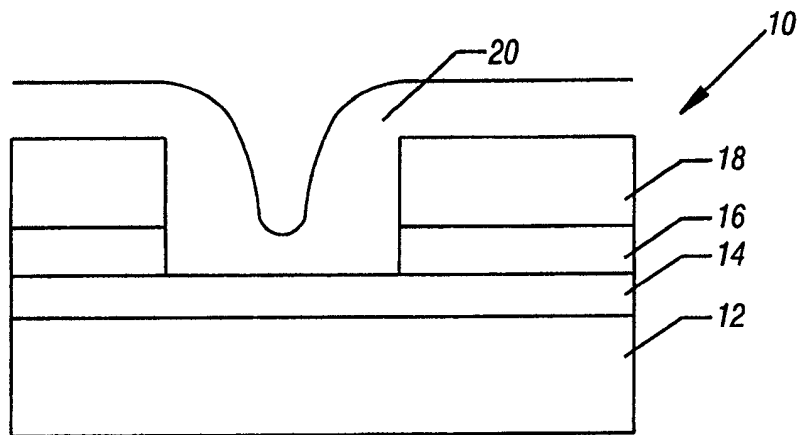


图 4

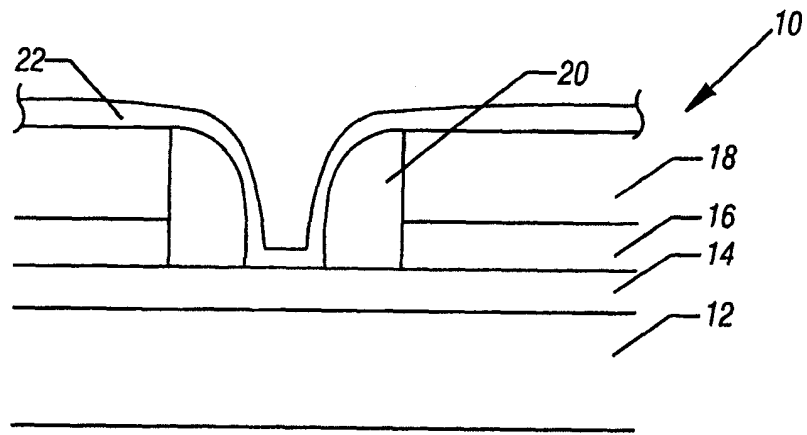


图 5

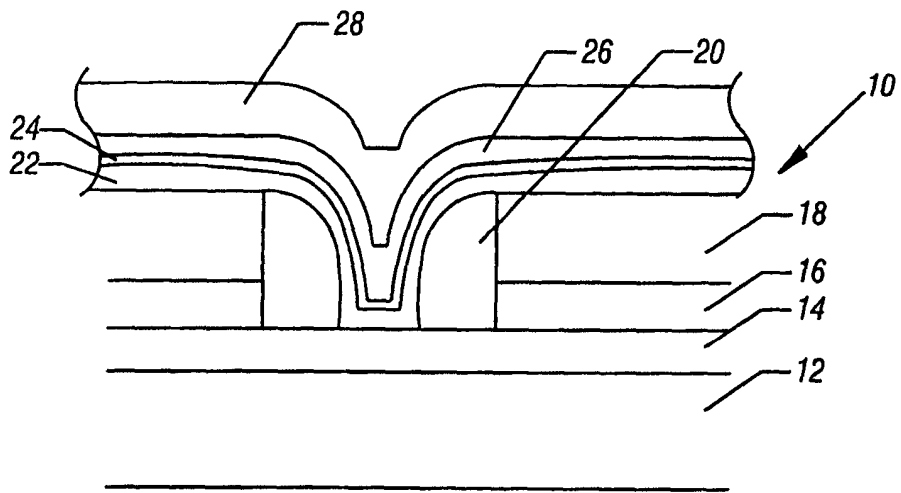


图 6