

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成25年1月17日(2013.1.17)

【公開番号】特開2011-199288(P2011-199288A)

【公開日】平成23年10月6日(2011.10.6)

【年通号数】公開・登録公報2011-040

【出願番号】特願2011-58010(P2011-58010)

【国際特許分類】

H 05 K 3/46 (2006.01)

H 01 L 23/12 (2006.01)

H 01 L 23/32 (2006.01)

【F I】

H 05 K 3/46 Q

H 01 L 23/12 5 0 1 P

H 01 L 23/32 D

H 05 K 3/46 N

H 05 K 3/46 B

【手続補正書】

【提出日】平成24年11月22日(2012.11.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

(i) 第1のラミネート層、(ii) 第2のラミネート層、(iii) 前記第1のラミネート層および前記第2のラミネート層の間に配される芯材、(iv) 前記第1のラミネート層と結合される第1のソルダーマスク層、ならびに(v) 前記第2のラミネート層と結合される第2のソルダーマスク層を有する基板と、

前記第1のラミネート層に取り付けられるダイと、

を備え、

前記ダイは、前記ダイの活性側の表面に結合されるインタポーザを有し、

前記表面は、

(i) 誘電材料と、

(ii) 前記ダイの電気信号を伝送するボンドパッドと、

を含み、

前記インタポーザは、前記インタポーザの中に形成されたピアを含み、

前記ピアは、前記ボンドパッドに電気的に結合され、前記ダイの前記電気信号をさらに伝送し、

前記ダイおよび前記インタポーザは前記基板の前記芯材の中に埋め込まれる、装置。

【請求項2】

前記ダイは、シリコンを含み、

前記インタポーザは、シリコンを含み、

前記インタポーザの前記ピアは、シリコン貫通ピア(TSV)を含み、

前記ダイの前記誘電材料は、低誘電率材料であって、

前記ダイの前記ボンドパッドは、アルミニウムまたは銅を含み、

前記基板の前記芯材は、樹脂を含み、

前記インタポーザは、金属・金属結合または半田結合を用いて、前記ダイと結合される

、
請求項1に記載の装置。

【請求項3】

前記ダイは、前記ダイの非活性側を前記第1のラミネート層に結合する接着材を用いて
、前記第1のラミネート層に取り付けられ、

前記ダイの前記非活性側は、前記ダイの前記活性側に対向して配される、

請求項1または2に記載の装置。

【請求項4】

前記インタポーザの前記ビアと電気的に結合され、前記芯材、前記第1のラミネート層
および前記第2のラミネート層を介して、前記ダイの前記電気信号をさらに伝送する1以
上の配線構造をさらに備える、

請求項1から3の何れか1項に記載の装置。

【請求項5】

前記1以上の配線構造は、前記インタポーザ上に形成される再分配層を用いて、前記イ
ンタポーザの前記ビアと電気的に結合される、

請求項4に記載の装置。

【請求項6】

前記1以上の配線構造は銅を含む、

請求項4または5に記載の装置。

【請求項7】

前記基板は、(i)前記第1のソルダーマスク層の中に配され、(ii)前記インタポ
ーザの前記ビアと電気的に結合されて、前記ダイの前記電気信号をさらに伝送するボンド
パッドをさらに有する、

請求項1から6の何れか1項に記載の装置。

【請求項8】

前記第1のソルダーマスク層の中に配された前記ボンドパッドと結合され、前記ダイの
前記電気信号をさらに伝送する半田ボールをさらに備える、

請求項7に記載の装置。

【請求項9】

前記基板は、ボール・グリッド・アレイ(BGA)基板を含む、

請求項8に記載の装置。

【請求項10】

(i)第1のラミネート層、(ii)第2のラミネート層、(iii)前記第1のラミ
ネート層および前記第2のラミネート層の間に配される芯材、(iv)前記第1のラミネ
ート層と結合される第1のソルダーマスク層、ならびに(v)前記第2のラミネート層と
結合される第2のソルダーマスク層を有する基板を形成する段階と、

ダイを前記第1のラミネート層に取り付ける段階と

を備え、

前記ダイは、前記ダイの活性側の表面に結合されるインタポーザを有し、

前記表面は、

(i)誘電材料と、

(ii)前記ダイの電気信号を伝送するボンドパッドと、

を含み、

前記インタポーザは、前記インタポーザの中に形成されたビアを含み、

前記ビアは、前記ボンドパッドに電気的に結合され、前記ダイの前記電気信号をさらに
伝送し、

前記ダイおよび前記インタポーザは前記基板の前記芯材の中に埋め込まれる、

方法。

【請求項 1 1】

前記ダイを作製する段階と、

前記インタポーザを作製する段階と、

前記インタポーザを前記ダイの前記活性側の前記表面に結合する段階と
をさらに有する、

請求項 1 0 に記載の方法。

【請求項 1 2】

前記ダイは、シリコンを含み、

前記インタポーザは、シリコンを含み、

前記インタポーザの前記ビアは、シリコン貫通ビア (T S V) を含み、

前記ダイの前記誘電材料は、低誘電率材料であって、

前記ダイの前記ボンドパッドは、アルミニウムまたは銅を含み、

前記基板の前記芯材は、樹脂を含み、

前記インタポーザは、金属 - 金属結合または半田結合を用いて、前記ダイと結合される

、
請求項 1 0 または 1 1 に記載の方法。

【請求項 1 3】

前記ダイは、前記ダイの非活性側を前記第 1 のラミネート層に結合する接着材を用いて
、前記第 1 のラミネート層に取り付けられ、

前記ダイの前記非活性側は、前記ダイの前記活性側に対向して配される、

請求項 1 0 から 1 2 の何れか 1 項に記載の方法。

【請求項 1 4】

1 以上の配線構造を形成して、前記インタポーザの前記ビアと電気的に結合して、前記
芯材、前記第 1 のラミネート層および前記第 2 のラミネート層を介して、前記ダイの前記
電気信号をさらに伝送する段階をさらに備える、

請求項 1 0 から 1 3 の何れか 1 項に記載の方法。

【請求項 1 5】

前記インタポーザ上に再分配層を形成して、前記 1 以上の配線構造を前記再分配層を介
して前記インタポーザの前記ビアと電気的に結合する段階をさらに備える、

請求項 1 4 に記載の方法。

【請求項 1 6】

前記 1 以上の配線構造は銅を含む、

請求項 1 4 または 1 5 に記載の方法。

【請求項 1 7】

(i) 前記第 1 のソルダーマスク層の中に配され、(i i) 前記インタポーザの前記ビ
アと電気的に結合されて、前記ダイの前記電気信号をさらに伝送するボンドパッドを形成
する段階をさらに備える、

請求項 1 0 から 1 6 の何れか 1 項に記載の方法。

【請求項 1 8】

前記ダイの前記電気信号をさらに伝送する半田ボールを、前記第 1 のソルダーマスク層
の中に配された前記ボンドパッドに結合する段階をさらに備える、

請求項 1 7 に記載の方法。

【請求項 1 9】

前記基板は、ボール・グリッド・アレイ (B G A) 基板を含む、

請求項 1 8 に記載の方法。