



Patent tymczasowy dodatkowy
do patentu nr _____

Zgłoszono: 13.03.1972 (P. 154011)

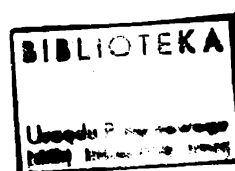
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 31.05.1973

Opis patentowy opublikowano: 28.02.1975

Kl. 21g,4/05

MKP H03k 17/28



Twórcy wynalazku: Kazimierz Hoppe, Lesław Wasilewski

Uprawniony z patentu tymczasowego: Instytut Energetyki, Warszawa
(Polska)

Układ elektronicznego czasowego przekąźnika podnapięciowego

1

Przedmiotem wynalazku jest układ elektronicznego czasowego przekąźnika podnapięciowego. Przekąźnik zbudowany według tego układu reaguje na wartość modułu napięcia wejściowego mniejszą od wartości zadanej, przy czym jest on zasilany napięciem pomocniczym o jednym znaku. Układ przeznaczony jest do stosowania jako element składowy regulatorów przemysłowych.

Dotychczas stosowane układy do zwłocznej sygnalizacji nadmiernego obniżania się lub zaniku napięcia składają się z połączonych ze sobą dwóch członów, to jest przekąźnika podnapięciowego oraz przekąźnika czasowego.

Stosowane w tych układach przekąźniki podnapięciowe, wyposażone w elementy magnetyczne, mają pętlę histerezy. Do ich sterowania stosuje się napięcie przemiennie, przy czym obciążają one źródło napięcia znaczną mocą. W układach tych przekąźniki podnapięciowe sterują przekąźnikami czasowymi przy pomocy zestyku co sprawia, że czas powrotu całego układu do stanu wyjściowego jest długi.

Stosowane w tych układach przekąźniki czasowe, z członem opóźnienia RC, jako stopień wyjściowy zawierają układ o wspólnym emiterze co sprawia, że dla uzyskania długich opóźnień stosuje się kondensatory o dużej pojemności. Przekąźniki te cechuje niewielka moc na wyjściu.

Wadą tych układów jest konieczność stosowania dwóch przekąźników połączonych zestykiem, przy

2

czym przekąźnik podnapięciowy zawiera elementy magnetyczne obciążone histerezą i obciąża źródło mierzonego napięcia znaczną mocą, natomiast przekąźnik czasowy wymaga stosowania kondensatorów o dużej pojemności i ma zbyt małą moc wyjściową. Stosowany między przekąźnikami zestyk powoduje, że cały układ ma długi czas powrotu do stanu wyjściowego.

Celem wynalazku jest układ nie zawierający tych wad, zbudowany z elementów półprzewodnikowych, sterowany napięciem stałym, powszechnie używanym jako nośnik informacji w regulatorach przemysłowych.

Cel wynalazku został osiągnięty w układzie elektronicznym. Na wejściu układ ten zawiera dwa tranzystory jeden w układzie o wspólnej bazie i drugi w układzie o wspólnym emiterze. Emiter tranzystora układu o wspólnej bazie jest dołączony poprzez rezystor do bazy tranzystora układu o wspólnym emiterze, natomiast kolektor tranzystora układu o wspólnej bazie jest dołączony poprzez diodę do kolektora tranzystora układu o wspólnym emiterze i do bazy tranzystora w układzie wtórnika emiterowego. Emiter tego tranzystora jest poprzez rezystor dołączony do bazy tranzystora stopnia wzmacniającego. Kolektor tranzystora wzmacniającego jest połączony z bazą tranzystora kluczącego umieszczonego w pętli rozładowania kondensatora. Kolektor tranzystora kluczącego jest połączony poprzez duży rezystor, ograniczający prąd

ładowania kondensatora, z dodatnim biegunem napięcia zasilającego oraz przez mały rezystor, ograniczający prąd rozładowania, z kondensatorem stanowiącym element czasowy układu. Ta sama okładka kondensatora połączona jest z bazą tranzystora stopnia separującego. Emiter tranzystora stopnia separującego jest połączony poprzez diodę Zenera z wejściem układu super-alfa składającym się z dwóch tranzystorów. W obwód kolektorów układu super-alfa włączony jest przekładnik stanowiący element wykonawczy układu.

Dzięki zastosowaniu w układzie według wynalazku połączenia tranzystorów wejściowych opisanego wyżej, układ reaguje zarówno na dodatnie jak i na ujemne napięcia wejściowe, przy czym zasilany jest on napięciem pomocniczym o jednym znaku i nie obciąża źródła mierzonego napięcia. Próg czułości układu jest bardzo mały ponieważ jest narzucony przez złącze baza-emiter.

Przedmiot wynalazku jest przedstawiony w przykładzie zastosowania na rysunku, który obrazuje schemat połączeń elektrycznych układu.

Układ według wynalazku jest zbudowany następująco: na wejściu zawiera on dwa tranzystory, tranzystor 1 w układzie o wspólnej bazie i tranzystor 2 w układzie o wspólnym emiterze. Emiter tranzystora 1, układu o wspólnej bazie, jest dołączony poprzez rezystor do bazy tranzystora 2, układu o wspólnym emiterze, natomiast kolektor tranzystora 1, układu o wspólnej bazie, jest dołączony poprzez diodę 3 do kolektora tranzystora 2 układu o wspólnym emiterze i do bazy tranzystora 4 w układzie wtórnika emiterowego. Emiter tranzystora 4 poprzez rezystor 5 jest dołączony do bazy tranzystora 6 stopnia wzmacniającego. Kolektor tranzystora 6 jest połączony z bazą tranzystora kluczującego 7 umieszczonego w pętli rozładowania kondensatora 8. Kolektor tranzystora kluczującego 7 jest połączony poprzez duży rezystor 9, ograniczający prąd ładowania kondensatora 8, z dodatnim biegunem napięcia zasilającego oraz poprzez mały rezystor 10, ograniczający prąd rozładowania, z kondensatorem 8 stanowiącym element czasowy układu. Ta sama okładka kondensatora 8 połączona jest z bazą tranzystora 11 stopnia separującego. Emiter tranzystora 11 stopnia separującego jest połączony poprzez diodę Zenera 12 z wejściem układu super-alfa składającym się z tranzystorów 13 i 14. W obwód kolektorów układu super-alfa włączony jest przekładnik 15 stanowiący element wykonawczy układu.

Jeżeli napięcie wejściowe układu jest niższe od napięć progowych tranzystora 1 układu o wspólnej bazie i tranzystora 2 układu o wspólnym emiterze to tranzystory te są w stanie odcięcia. W związku z tym na wyjściu członu składającego się z tranzystorów 1 i 2 oraz diody 3 pojawia się sygnał bliski wartości napięcia zasilania. Sygnał ten poprzez wtórnik emiterowy wykonany na tranzysto-

rze 4 i rezystorze 5 oraz stopień wzmacniający na tranzystorze 6 jest doprowadzony do bazy tranzystora kluczującego 7 i powoduje odcięcie tego tranzystora. Dzięki temu rozpoczyna się proces ładowania kondensatora 8 przez duży rezystor 9 i połączony w szereg z nim bardzo mały rezystor 10. Napięcie na kondensatorze 8 jest porównywane z napięciem 12 diody Zenera. Jeżeli napięcie na kondensatorze 8 przekracza wartość napięcia diody Zenera 12 to zostajeysterowany tranzystor 11 pracujący jako stopień separujący i poprzez diodę Zenera 12 zostająysterowane tranzystory 13 i 14 pracujące w układzie super-alfa. Powoduje to zadziałanie przekładnika 15 włączonego w kolektorach tych tranzystorów. Zadziałanie tego przekładnika następuje więc z opóźnieniem w stosunku do chwili znalezienia się napięcia wejściowego układu poniżej napięć progowych tranzystorów 1 i 2. Opóźnienie to jest funkcją stałej czasowej obwodu ładowania kondensatora 8 i wartości napięcia 12 diody Zenera.

Jeżeli napięcie na wejściu układu jest co do modułu większe od napięć progowych tranzystorów 1 i 2 to zależnie od jego znaku zostajeysterowany jeden z tranzystorów 1 lub 2. Doprowadza to do odcięcia tranzystora 6 i do nasycenia tranzystora 7. Poprzez nasycony tranzystor 7 i rezystor 10 zostaje rozładowany kondensator 8. Ponieważ stała czasu rozładowania kondensatora jest o kilka rzędów mniejsza od jego stałej czasu ładowania więc czas rozładowania jest pomijalnie mały w stosunku do czasu ładowania. W wyniku rozładowania kondensatora 8 następuje zatkanie tranzystorów 11, 13 i 14 i przejście przekładnika 15 w pozycję spoczynkową.

Zastrzeżenie patentowe

Układ elektronicznego czasowego przekładnika podnapięciowego zawierający człon opóźnienia RC **znamienny tym**, że emiter tranzystora (1) układu o wspólnej bazie jest dołączony poprzez rezystor do bazy tranzystora (2) układu o wspólnym emiterze, natomiast kolektor tranzystora (1) układu o wspólnej bazie jest dołączony poprzez diodę (3) do kolektora tranzystora (2) układu o wspólnym emiterze i do bazy tranzystora (4) wtórnika emiterowego, którego emiter jest poprzez rezystor (5) dołączony do bazy tranzystora (6) stopnia wzmacniającego, a kolektor tranzystora (6) stopnia wzmacniającego jest dołączony do bazy tranzystora kluczującego (7), przy czym kolektor tranzystora kluczującego (7) jest dołączony do rezystora (9) i poprzez rezystor (10) do kondensatora (8) oraz do bazy tranzystora (11) układu separującego, którego emiter poprzez diodę Zenera (12) połączony jest z wejściem układu super-alfa zbudowanym na tranzystorach (13) i (14), przy czym w obwód kolektorów tranzystorów (13) i (14) włączona jest cewka przekładnika wyjściowego (15).

