

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-199762

(P2012-199762A)

(43) 公開日 平成24年10月18日(2012.10.18)

(51) Int.Cl.	F I	テーマコード (参考)
H03H 3/08 (2006.01)	H03H 3/08	5J097
H03H 9/25 (2006.01)	H03H 9/25 Z	5J108
H03H 3/02 (2006.01)	H03H 3/02 B	
H03H 9/17 (2006.01)	H03H 9/17 F	
H01L 41/22 (2006.01)	H01L 41/22 Z	

審査請求 未請求 請求項の数 9 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2011-62314 (P2011-62314)
 (22) 出願日 平成23年3月22日 (2011. 3. 22)

(71) 出願人 000006231
 株式会社村田製作所
 京都府長岡京市東神足1丁目10番1号
 (74) 代理人 110000970
 特許業務法人 楓国際特許事務所
 (72) 発明者 伊藤 是清
 京都府長岡京市東神足1丁目10番1号
 株式会社村田製作所内
 Fターム(参考) 5J097 AA13 EE08 GG05 HA03 JJ09
 KK07 KK09
 5J108 AA07 BB01 CC11 EE03 EE04
 EE07 EE13 KK01 KK07 MM08
 MM11

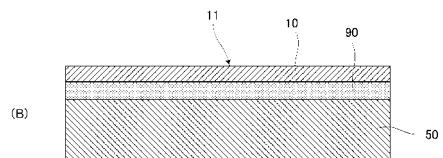
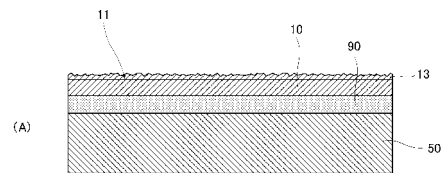
(54) 【発明の名称】 圧電デバイスの製造方法

(57) 【要約】

【課題】 圧電薄膜の分離面の欠陥層を選択的にエッチングして平坦化し、均一な膜厚の圧電薄膜を得る圧電デバイスの製造方法を提供する。

【解決手段】 まず、圧電単結晶基板1の表面12側から水素イオンを注入することで、圧電単結晶基板1にイオン注入部分100を形成する。次に、支持基板50を圧電単結晶基板1に接合する。そして、圧電単結晶基板1と支持基板50との接合体を加熱し、イオン注入部分100を分離面とした分離を行う。ここで、支持基板50に形成された圧電薄膜10をアニールする。そして、圧電薄膜10の分離面における欠陥層13を選択的にエッチングして結晶層11を露出させることで、圧電薄膜10の分離面を平坦化する。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

支持体と、前記支持体上に形成する圧電薄膜とを備える圧電デバイスの製造方法であって、

圧電基板にイオン化した元素を注入することで、前記圧電基板の中に注入された元素の濃度がピークとなる部分を形成するイオン注入工程と、

前記注入された元素の濃度がピークとなる部分を分離面として、前記圧電基板から圧電薄膜を分離する分離工程と、

前記圧電薄膜の前記分離面における、前記イオン注入によって形成された欠陥層を選択的にエッチングして、前記欠陥層に覆われた前記圧電薄膜の結晶層を露出させる平坦化工程と、を有する圧電デバイスの製造方法。 10

【請求項 2】

前記平坦化工程に先立って、前記圧電薄膜を加熱処理するアニール工程を有する、請求項 1 に記載の圧電デバイスの製造方法。

【請求項 3】

前記アニール工程は、エッチングにより平坦化された前記圧電薄膜におけるラマンシフトのピーク波数 $488 \text{ (cm}^{-1}\text{)}$ 付近における強度の半値幅が $20 \text{ (cm}^{-1}\text{)}$ 以下となる温度で前記圧電薄膜を加熱処理する、請求項 2 に記載の圧電デバイスの製造方法。

【請求項 4】

前記アニール工程は、前記圧電薄膜を 450 以上で加熱処理する、請求項 2 又は 3 に記載の圧電デバイスの製造方法。 20

【請求項 5】

前記支持体を前記圧電基板のイオン注入面側に形成する支持体形成工程と、

前記圧電基板から分離した前記圧電薄膜を前記支持体上に形成する薄膜形成工程と、を有する、請求項 1 から 4 のいずれか 1 項に記載の圧電デバイスの製造方法。

【請求項 6】

前記圧電基板の材質は、ニオブ酸リチウムの単結晶、又はタンタル酸リチウムの単結晶からなる、請求項 1 から 5 のいずれか 1 項に記載の圧電デバイスの製造方法。

【請求項 7】

前記平坦化工程は、前記圧電薄膜の前記分離面の表面粗さが算術平均粗さで 4 nm 以下となるようエッチングする、請求項 1 から 6 のいずれか 1 項に記載の圧電デバイスの製造方法。 30

【請求項 8】

前記圧電薄膜に I D T 電極を形成する電極形成工程を有する、請求項 1 から 7 のいずれか 1 項に記載の圧電デバイスの製造方法。

【請求項 9】

前記圧電薄膜と前記支持体との間に形成される空隙層となる空間に犠牲層を形成する犠牲層形成工程と、

前記圧電薄膜をエッチングし、前記犠牲層の一部を前記圧電薄膜の表面側に露出させる孔部を形成する露出工程と、 40

前記孔部を介して前記犠牲層を除去する犠牲層除去工程と、を有する、請求項 1 から 8 のいずれか 1 項に記載の圧電デバイスの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、圧電薄膜を用いた圧電デバイスの製造方法に関するものである。

【背景技術】

【0002】

現在、圧電薄膜を用いた圧電デバイスが開発されている。このような圧電デバイスを形成するための圧電薄膜の製造方法は複数あるが、例えば、特許文献 1 に示すように、イオ 50

ン注入層を分離面として圧電基板から圧電薄膜を分離形成する方法を用いた圧電デバイスの製造方法が考案されている。

このイオン注入層を分離面として圧電基板から圧電薄膜を分離形成する方法を用いた圧電デバイスの製造方法について、図1、図2を用いて以下説明する。

【0003】

図1は、特許文献1の圧電デバイスの製造工程を模式的に示す断面図である。図2は、図1(D)に示す圧電薄膜4の分離面の様子を模式的に示す断面図である。まず、図1(A)に示すように、圧電基板5の表面7側から水素イオンを注入することで、圧電基板5の所定の深さdの位置にイオン注入層6を形成する。次に、図1(B)に示すように、圧電基板5の表面7に結合材8をスパッタリングにより堆積させる。次に、図1(C)に示すように、圧電基板5と支持基板9とを接合させる。最後に、圧電基板5と支持基板9の接合体に加熱処理を施し、イオン注入層6を分離面とした分離を行う。この結果、図1(D)に示すような圧電薄膜4が支持基板9上に形成される。

10

【0004】

ここで、圧電薄膜4の分離面は、イオン注入によってダメージを受けた欠陥層3が露出した状態となっており、粗くなっている(図2参照)。そこで、特許文献1の製造方法では、圧電薄膜4の分離面を研磨して平坦化する。なお、特許文献2では、イオン注入層で剥離した半導体層の分離面を水素中でアニールして平坦化する製造方法も開示されている。

【先行技術文献】

20

【特許文献】

【0005】

【特許文献1】特表2002-534886号公報

【特許文献2】特開2000-294754号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、上記特許文献1において、圧電薄膜の分離面を研磨により平坦化する場合、均一な膜厚の圧電薄膜4を得ることは非常に困難である。研磨により平坦化を行った場合、圧電薄膜4の膜厚分布は非常にバラツキの大きいものになってしまい、特許文献1の製造方法で製造される圧電デバイスは、周波数特性の悪いものになってしまう。

30

【0007】

そこで、上記特許文献2のように、圧電薄膜4の分離面を水素中でアニールすることにより平坦化を行う方法も考えられるが、この方法では、圧電薄膜4が還元されてしまい、圧電薄膜4の絶縁性が劣化してしまうという問題がある。また、この特許文献2におけるアニール温度1000は、圧電体のキュリー温度(タンタル酸リチウムの場合600)を超えてしまうため、圧電薄膜4の分極が外れてしまうという問題もある。

【0008】

したがって、本発明の目的は、圧電薄膜の分離面の欠陥層を選択的にエッチングして平坦化し、均一な膜厚の圧電薄膜を得る圧電デバイスの製造方法を提供することにある。

40

【課題を解決するための手段】

【0009】

本発明は、圧電薄膜と支持体とを備える圧電デバイスの製造方法に関するものである。この圧電デバイスの製造方法は、少なくとも、イオン注入工程、分離工程、および平坦化工程を有する。イオン注入工程は、圧電基板にイオン化した元素を注入することで、圧電基板の中に注入された元素の濃度がピークとなる部分を形成する。分離工程は、注入された元素の濃度がピークとなる部分を分離面として、圧電基板から圧電薄膜を分離する。平坦化工程は、圧電薄膜の分離面における、イオン注入によって形成された欠陥層を選択的にエッチングして、欠陥層に覆われた圧電薄膜の結晶層を露出させる。

【0010】

50

この製造方法では、欠陥層はイオン注入により結晶性が劣化しているため、欠陥層のエッチングレートは、結晶層のエッチングレートに比べて高い。そのため、圧電薄膜の分離面をエッチングすることにより、ほぼ欠陥層のみを選択的に除去できる。イオン注入深さの分布は圧電薄膜の分離面の全面に亘って均一なため、エッチングされた圧電薄膜は分離面の全面に亘って均一な膜厚となる。

従って、この圧電デバイスの製造方法によれば、均一な膜厚の圧電薄膜を得ることができる。

【0011】

また、この圧電デバイスの製造方法は、アニール工程を有する。アニール工程は、平坦化工程に先立って圧電薄膜を加熱処理する工程である。アニール工程は、エッチングにより平坦化された圧電薄膜におけるラマンシフトのピーク波数 $488 \text{ (cm}^{-1}\text{)}$ 付近における強度の半値幅が $20 \text{ (cm}^{-1}\text{)}$ 以下となる温度で圧電薄膜を加熱処理することが好ましい。このアニール工程におけるアニール温度は、 450 以上であることが好ましく、 500 以上であることがより好ましい。

10

【0012】

この製造方法では、圧電薄膜をアニールすることで、圧電薄膜の結晶層の結晶性を回復させる。しかし、欠陥層は回復できないほど結晶性が劣化している。そのため、結晶層のエッチングレートは、欠陥層のエッチングレートに比べて極めて低くなる。よって、アニール工程後の平坦化工程において圧電薄膜の分離面をエッチングすることにより、欠陥層をより選択的に除去できる。

20

従って、この圧電デバイスの製造方法によれば、より均一な膜厚の圧電薄膜を得ることができる。

【0013】

また、この圧電デバイスの製造方法は、少なくとも、支持体形成工程と薄膜形成工程とを有する。支持体形成工程は、支持体を圧電基板のイオン注入面側に形成する。薄膜形成工程は、圧電基板から分離した圧電薄膜を支持体上に形成する。

【0014】

また、圧電基板の材質は、ニオブ酸リチウムの単結晶、又はタンタル酸リチウムの単結晶からなることが好適である。

【0015】

また、平坦化工程は、圧電薄膜の分離面の表面粗さが算術平均粗さで 4 nm 以下となるようエッチングすることが好ましい。

30

【0016】

また、この圧電デバイスの製造方法は、少なくとも電極形成工程を有する。電極形成工程は、圧電薄膜に I D T 電極を形成する。

【0017】

また、この圧電デバイスの製造方法は、少なくとも、犠牲層形成工程と露出工程と犠牲層除去工程とを有する。犠牲層形成工程は、圧電薄膜と支持体との間に形成される空隙層となる空間に犠牲層を形成する。露出工程は、圧電薄膜をエッチングし、犠牲層の一部を圧電薄膜の表面側に露出させる孔部を形成する。犠牲層除去工程は、孔部を介して犠牲層を除去する。

40

この製造方法では、メンブレン構造を有する圧電デバイスを製造する。

【発明の効果】

【0018】

この発明によれば、均一な膜厚の圧電薄膜を得ることができる。

【図面の簡単な説明】

【0019】

【図1】特許文献1の圧電デバイスの製造工程を模式的に示す断面図である。

【図2】図1(D)に示す圧電薄膜4の分離面の様子を模式的に示す断面図である。

【図3】第1の実施形態に係る圧電デバイスの製造方法を示すフローチャートである。

50

【図 4】図 3 に示す圧電デバイスの製造工程を模式的に示す断面図である。

【図 5】図 3 に示す圧電デバイスの製造工程を模式的に示す断面図である。

【図 6】図 6 (A) は、図 5 (C) に示す圧電薄膜 1 0 の分離面の様子を模式的に示す図である。図 6 (B) は、図 3 の S 1 0 6 に示すエッチング工程終了後における圧電薄膜 1 0 の分離面の様子を模式的に示す図である。

【図 7】熱処理による圧電薄膜 1 0 の結晶性の変化をラマン分光分析法で測定した結果を示す図である。

【図 8】図 3 に示す圧電デバイスの製造工程を模式的に示す断面図である。

【図 9】図 3 に示す圧電デバイスの製造工程を模式的に示す断面図である。

【図 1 0】第 2 の実施形態に係る圧電デバイスの製造方法を示すフローチャートである。

10

【図 1 1】図 1 1 に示す圧電デバイスの製造工程を模式的に示す断面図である。

【図 1 2】図 1 2 (A) は、図 1 1 (C) に示す圧電薄膜 1 0 の分離面の様子を模式的に示す図である。図 1 2 (B) は、図 1 0 の S 2 0 7 に示すエッチング工程終了後における圧電薄膜 1 0 の分離面の様子を模式的に示す図である。

【図 1 3】図 1 1 に示す圧電デバイスの製造工程を模式的に示す断面図である。

【発明を実施するための形態】

【 0 0 2 0 】

本発明の第 1 の実施形態に係る圧電デバイスの製造方法について、図を参照して説明する。

なお、以下の説明では、圧電デバイスの製造方法として弾性表面波デバイスの製造方法を例に説明する。

20

【 0 0 2 1 】

図 3 は、第 1 の実施形態に係る圧電デバイスの製造方法を示すフローチャートである。図 4、図 5、図 8、図 9 は、第 1 の実施形態に係る圧電デバイスの製造工程を模式的に示す断面図である。図 6 (A) は、図 5 (C) に示す圧電薄膜 1 0 の分離面の様子を模式的に示す図である。図 6 (B) は、図 3 の S 1 0 6 に示すエッチング工程終了後における圧電薄膜 1 0 の分離面の様子を模式的に示す図である。図 7 は、熱処理による圧電薄膜 1 0 の結晶性の変化をラマン分光分析法で測定した結果を示す図である。

【 0 0 2 2 】

まず、図 4 (A) に示すように、所定厚みからなる圧電単結晶基板 1 を用意する。また、後述の図 5 (B) に示すように、所定厚みからなる支持基板 5 0 を用意する。圧電単結晶基板 1 は、タンタル酸リチウム基板を利用し、支持基板 5 0 は、S i 基板を利用する。この際、支持基板 5 0 としては、圧電デバイス単体が複数配列される基板を用いる。ここで、圧電単結晶基板 1 は、タンタル酸リチウム基板の他、ニオブ酸リチウム基板、四ホウ酸リチウム基板やランガサイト基板、ニオブ酸カリウム基板、を用いることができる。また、支持基板 5 0 は、S i 基板の他、ガラス等のセラミック基板、水晶基板、又はサファイア基板等を用いることができる。より好ましくは、線膨張係数を合わせるために、圧電基板と同じ材料を用いるのがよい。

30

【 0 0 2 3 】

そして、図 4 (B) に示すように、圧電単結晶基板 1 の表面 1 2 側から水素イオンまたはヘリウムイオンを注入することで、圧電単結晶基板 1 にイオン注入部分 1 0 0 を形成する (図 3 : S 1 0 1) 。例えば圧電単結晶基板 1 にタンタル酸リチウム基板を用いれば、加速エネルギー 1 5 0 K e V で $1 . 0 \times 1 0 ^ { 1 7 } \text{ a t o m } / \text{ c m } ^ 2$ のドーズ量により水素イオン注入を行うことにより、表面 1 2 から深さ約 1 $\mu \text{ m}$ の位置にイオン注入部分 1 0 0 が形成される。このイオン注入部分 1 0 0 は、圧電単結晶基板 1 に注入されたイオン元素の濃度がピークになる部分である。

40

なお、圧電単結晶基板 1 にタンタル酸リチウム基板以外の素材を用いた場合、それぞれの基板に応じた条件でイオン注入を行う。

【 0 0 2 4 】

次に、図 5 (A) に示すように、中間膜 9 0 を圧電単結晶基板 1 のイオン注入部分 1 0

50

0側の面12に形成する(図3:S102)。そして、中間膜90の表面をCMP等により平坦化処理する。中間膜90は、例えば酸化シリコン、シリコン窒化膜、酸化アルミニウム、窒化アルミニウム、酸化亜鉛を利用する。中間膜90は、蒸着、スパッタリング、CVD等により、圧電単結晶基板1のイオン注入部分100側の面12に成膜される。

【0025】

次に、図5(B)に示すように、支持基板50を圧電単結晶基板1に接合する(図3:S103)。ここで、支持基板50が、本発明の「支持体」に相当する。

なお、この接合には、直接接合と呼ばれる活性化接合や親水化接合や金属層を介した相互拡散を利用した接合を用いることができる。また、本実施形態では、支持基板50を圧電単結晶基板1に接合しているが、実施の際は、支持基板50を、成膜等により圧電単結晶基板1上に形成しても構わない。

10

【0026】

次に、図5(B)に示す圧電単結晶基板1と支持基板50との接合体を(この実施形態では500まで)加熱し、イオン注入部分100を分離面とした分離を行う(図3:S104)。ここで、S104の分離形成工程は、減圧雰囲気下で加熱すれば、加熱温度を低くすることができる。

S104の分離形成工程により、図5(C)に示すように、支持基板50上に、単結晶の圧電薄膜10が形成される。

【0027】

しかしながら、圧電薄膜10の分離面は、上記S101のイオン注入により結晶性が劣化した欠陥層13が露出した状態となっており、粗くなっている(図6(A)参照)。そこで、この実施形態では、以下に示すアニール工程と平坦化工程を行う。

20

【0028】

まず、支持基板50に形成された圧電薄膜10を(この実施形態では500で3時間以上)アニールする(図3:S105)。分離された圧電薄膜10は上記イオン注入により、結晶性の劣化と結晶性の劣化による圧電性の劣化とを起している。そこで、S105において圧電薄膜10をアニールすることにより、結晶性と圧電性を回復する。この時、欠陥層13は回復できないほど結晶性が劣化しているため、欠陥層13の結晶性は回復しない。そのため、欠陥層13に覆われた圧電薄膜10の結晶層11のエッチングレートは、S105のアニール工程により、欠陥層13のエッチングレートに比べて極めて低くなる。ここで、熱処理による結晶層11の結晶性の変化はラマン分光分析法により評価できる。この実施形態では、ラマンシフトのピーク波数488(cm^{-1})付近の強度の半値幅が図7に示す結果となった。

30

【0029】

ここで、ラマンシフトのピーク波数488(cm^{-1})付近の強度は半値幅が大きいと、結晶層11の欠陥層13に対するエッチングレート選択比が小さいが、半値幅が小さくなるにつれて、結晶層11の欠陥層13に対するエッチングレート選択比が大きくなる。すなわち、欠陥層13のエッチングレートが大きくなる。

実験によれば、熱処理していない状態、例えばラマンシフトのピーク波数488(cm^{-1})付近の強度の半値幅が35(cm^{-1})以上であるような場合、あるいは400以下の熱処理では、結晶層11の欠陥層13に対するエッチングレートの選択比が2~10程度であったが、450以上で熱処理した場合は、結晶層11の欠陥層13に対するエッチングレートの選択比が100以上にまで向上することが明らかとなった。

40

【0030】

したがって、450以上で熱処理した場合、すなわち、ラマンシフトのピーク波数488(cm^{-1})付近の強度の半値幅が20(cm^{-1})以下である場合、圧電薄膜10の分離面をエッチングすると、欠陥層13のみを選択的にエッチングすることが可能になることが明らかとなった。なお、圧電性の回復を考慮すると、500以上で熱処理することが望ましい。また、圧電体のキュリー温度を超えると圧電薄膜の分極が外れてしまうため、600以下で熱処理することが望ましい。

50

【0031】

次に、分離形成した圧電薄膜10の分離面をエッチングして、圧電薄膜10の分離面を平坦化する(図3:S106)。この実施形態では、圧電薄膜10の分離面をエッチング液に浸漬するウェットエッチングを行う。このエッチング液は、リン酸、ピロリン酸、安息香酸、オクタン酸、塩酸、硝酸、硫酸、フッ酸、緩衝フッ酸(BHF)および硫酸水素カリウムの中から、少なくとも1種を選択する。

【0032】

ここで、上述したように、欠陥層13のエッチングレートは結晶層11のエッチングレートに比べて極めて高い。そのため、S106においてエッチングを行った場合、ほぼ欠陥層13のみを選択的にエッチングして、結晶層11を露出させることができる(図6(B)参照)。イオン注入深さの分布は圧電薄膜10の分離面の全面に亘って非常に均一なため、エッチングされた圧電薄膜10は、分離面の全面に亘って非常に均一な膜厚となる。

10

実験では、S104の分離形成工程で分離した圧電薄膜10の表面粗さRaが6~20nmであるのに対し、上記S105及びS106の工程を行った圧電薄膜10の表面粗さRaが1~4nmにまで改善することが明らかとなっている。

【0033】

従って、この実施形態の圧電デバイスの製造方法によれば、均一な膜厚の圧電薄膜10を得ることができる。また、この実施形態の圧電デバイスの製造方法によれば、欠陥層13を確実に除去できるため、欠陥層13の残渣による圧電デバイスの圧電性劣化が発生しない。

20

【0034】

また、イオン注入、接合、分離により単結晶薄膜を形成しているため、スパッタ、蒸着、CVD法等で成膜される多結晶薄膜よりも圧電性に優れた薄膜を形成することができる。また、圧電単結晶基板1の結晶方位が圧電薄膜10の結晶方位となるため、圧電デバイスの特性に応じた結晶方位を有する圧電単結晶基板1を用意することで、該特性に応じた結晶方位を有する圧電薄膜10を形成できる。

【0035】

次に、図8(A)に示すように、圧電薄膜10の表面上に、Al(アルミニウム)等を用いて、所定膜厚の上部電極60A, 60BとIDT(Interdigital Transducer)電極60Cを形成する(図3:S107)。

30

なお、電極60A~60Cには、Alのみでなく、デバイスの仕様に応じて、Al, W, Mo, Ta, Hf, Cu, Pt, Ti, Au等を単体もしくは複数積層して用いてもよい。

【0036】

次に、図8(B)に示すように、圧電薄膜10及び電極60A~60Cを保護するため、圧電薄膜10及び電極60A~60Cの表面に絶縁膜70を形成する(図3:S108)。

【0037】

次に、図9(A)に示すように、絶縁膜70の上部電極60A, 60Bを露出させる領域に開口部82A, 82Bをエッチング等で形成する(図3:S109)。

40

【0038】

次に、図9(B)に示すように、外部端子を形成する(図3:S110)。詳述すると、上部電極60A, 60B上にパンプパッド61A, 61Bを形成し、両パンプパッド61A, 61B上にパンプ62A, 62Bを形成する。

【0039】

最後に、支持基板50上に形成された複数の圧電デバイスから個別の圧電デバイスに分割する分割工程を経て、モールド金型を用いたパッケージングを行う。このようにして圧電デバイスを形成する。そのため、複数の圧電デバイスを一括製造できる。従って、この実施形態によれば、複数の圧電デバイスを一括製造できるため、圧電デバイスの製造コス

50

トを大幅に削減できる。

【0040】

なお、本実施形態では弾性表面波デバイスの製造方法を示したが、実施の際は、同様の手法で弾性境界波デバイスも作製することができる。

【0041】

次に、第2の実施形態に係る圧電デバイスの製造方法について、図を参照して説明する。

図10は、第2の実施形態に係る圧電デバイスの製造方法を示すフローチャートである。図11、図13は、図10に示す圧電デバイスの製造工程を模式的に示す断面図である。図12(A)は、図11(C)に示す圧電薄膜10の分離面の様子を模式的に示す図である。図12(B)は、図10のS207に示すエッチング工程終了後における圧電薄膜10の分離面の様子を模式的に示す図である。

10

なお、以下の説明では、圧電デバイスの製造方法として、板波デバイス(図13参照)などのメンブレン構造を持つ圧電デバイスの製造方法を例に説明する。

【0042】

この実施形態の圧電デバイスの製造方法は、図10のS201、S205～S209、S212の工程がそれぞれ図3のS101、S104～S108、S110の工程と共通し、その他の工程(S202～S204、S210、S211)が相違するものである。

【0043】

まず、S201のイオン注入工程を経た圧電単結晶基板1を用意する。

20

そして、圧電単結晶基板1におけるイオン注入部分100側の面12に、所定膜厚の犠牲層30を形成する(図10:S202)。犠牲層30は、具体的には、Ni、Cu、Al等の金属や、SiO₂、ZnO、PSG(リンケイ酸ガラス)等の絶縁膜や、有機膜等から、条件に応じて適宜設定する。犠牲層30は、蒸着、スパッタリング、CVD、スピン塗布等により、支持基板50の表面上における空隙層80となる空間(即ち、圧電薄膜10が圧電デバイスとして機能する振動領域および孔部81A、81Bの直下の空間)に、成膜される。

【0044】

次に、圧電単結晶基板1におけるイオン注入部分100側の面12に、図11(A)に示すように、所定膜厚の支持層40を形成する(図10:S203)。ここで、支持基板50及び支持層40が、本発明の「支持体」に相当する。支持層40は、絶縁性材料からなり、シリコン酸化物や窒化物、アルミニウム酸化物、PSG等の無機物や、樹脂等の有機物を利用し、犠牲層30の除去のためのエッチングガスやエッチング液に対して強い耐性を有するものであればよい。支持層40は、蒸着、スパッタリング、CVD、スピン塗布等により、支持基板50の表面の一定領域(犠牲層30を形成する領域を除外した領域)に成膜される。即ち、この支持層40は、圧電薄膜10が圧電デバイスとして機能しない非振動領域の直下に形成される。そして、支持層40の膜厚は、メンブレンの中空領域を構成する空隙層80の深さに応じて平坦化される。

30

【0045】

なお、支持層40は、圧電単結晶基板1や犠牲層30に対して、線膨張係数を加味した上で材質を決定するとよりよい。

40

【0046】

次に、図11(B)に示すように、支持基板50を圧電単結晶基板1上の支持層40の表面に接合する(図10:S204)。なお、この接合方法は、第2の実施形態と同じである。

【0047】

次に、図11(B)に示す圧電単結晶基板1と支持基板50とを接合した接合体を(この実施形態では500まで)加熱し、イオン注入部分100を分離面とした分離を行う(図10:S205)。なお、この分離方法は、第2の実施形態と同じである。

【0048】

50

上記 S 2 0 5 の分離形成工程により、支持基板 5 0 の犠牲層 3 0 及び支持層 4 0 の表面 1 4 には、単結晶の圧電薄膜 1 0 が形成される（図 1 1 (C) 参照）。

【 0 0 4 9 】

しかしながら、圧電薄膜 1 0 の分離面は、上記 S 2 0 1 のイオン注入によってダメージを受けた欠陥層 1 3 が露出した状態となっており、粗くなっている（図 1 2 (A) 参照）。そこで、この実施形態においても第 1 の実施形態と同様に、アニール工程（図 1 0 : S 2 0 6 ）と平坦化工程（図 1 0 : S 2 0 7 ）を行う。

【 0 0 5 0 】

そのため、この実施形態においても、S 2 0 7 においてエッチングを行った場合、ほぼ欠陥層 1 3 のみを選択的にエッチングして、結晶層 1 1 を露出させることができる（図 1 2 (B) 参照）。

【 0 0 5 1 】

従って、この実施形態の圧電デバイスの製造方法によれば、第 1 の実施形態の圧電デバイスの製造方法と同様の効果を奏する。

【 0 0 5 2 】

次に、第 1 の実施形態の製造方法と同様に、ポリッシング（S 2 0 8 ）、図 1 3 に示すような上部電極 6 0 A , 6 0 B と I D T 電極 6 0 C の形成（S 2 0 9 ）、絶縁膜の形成（S 2 1 0 ）を行う。

【 0 0 5 3 】

次に、フォトリソグラフィ技術を用いてレジスト膜をパターニングした後、エッチングガスを流入させることで、犠牲層 3 0 の一部を圧電薄膜 1 0 の表面側に露出させる孔部 8 1 A , 8 1 B を形成する（図 1 0 : S 2 1 1 ）。

【 0 0 5 4 】

そして、エッチングガスもしくはエッチング液を孔部 8 1 A , 8 1 B を介して流入させることで、犠牲層 3 0 を除去する（図 1 0 : S 2 1 2 ）。これにより、犠牲層 3 0 が形成されていた空間は、図 1 3 に示すような空隙層 8 0 となる。

【 0 0 5 5 】

次に、第 1 の実施形態の圧電デバイスの製造方法と同様に、外部端子を形成する（図 1 0 : S 2 1 2 ）。

【 0 0 5 6 】

最後に、支持基板 5 0 上に形成された複数の圧電デバイスから個別の圧電デバイスに分割する分割工程を経て、モールド金型を用いたパッケージングを行う。これにより、図 1 3 に示す構造を有する圧電デバイスが得られる。

【 0 0 5 7 】

なお、上述の実施形態では、弾性表面波デバイスや板波デバイスを例に説明したが、他に、弾性境界波デバイス、バルク波デバイス、ジャイロ、RF スイッチ、振動発電素子等、圧電デバイスや圧電単結晶薄膜からなりメンブレンを有する各種デバイスに対しても、本発明の製造方法を適用することができる。

【 0 0 5 8 】

また、上述の各実施形態の説明は、すべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は、上述の実施形態ではなく、特許請求の範囲によって示される。さらに、本発明の範囲には、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【 符号の説明 】

【 0 0 5 9 】

- 1 ... 圧電単結晶基板
- 3 ... 欠陥層
- 4 ... 圧電薄膜
- 5 ... 圧電基板
- 6 ... イオン注入層

10

20

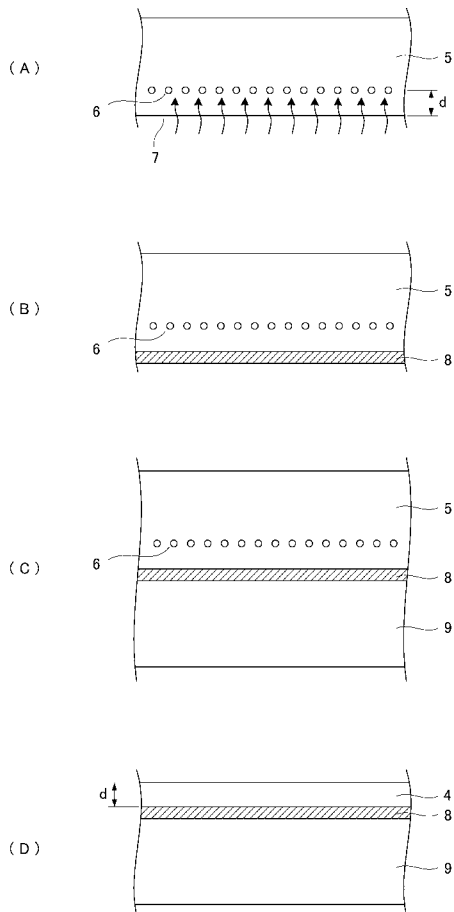
30

40

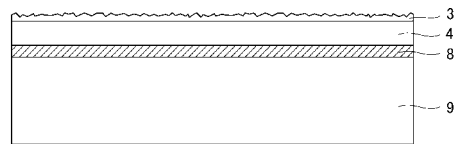
50

- 7 ... 表面
- 8 ... 結合材
- 9 ... 支持基板
- 10 ... 圧電薄膜
- 100 ... イオン注入部分
- 11 ... 結晶層
- 13 ... 欠陥層
- 30 ... 犠牲層
- 40 ... 支持層
- 50 ... 支持基板
- 60A, 60B ... 上部電極
- 60C ... IDT電極
- 61A ... パンプパッド
- 70 ... 絶縁膜
- 80 ... 空隙層
- 81A, 81B ... 孔部
- 82A ... 開口部
- 90 ... 中間膜

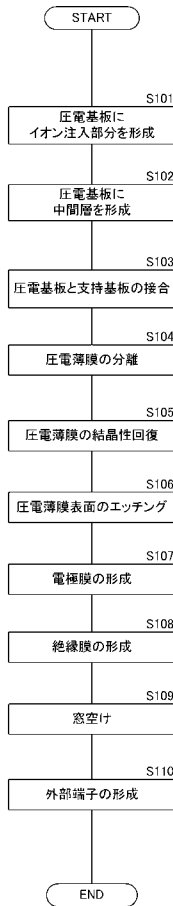
【 図 1 】



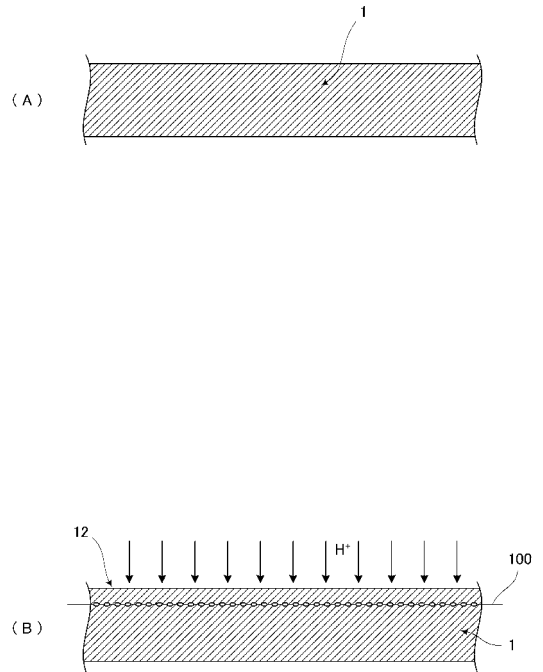
【 図 2 】



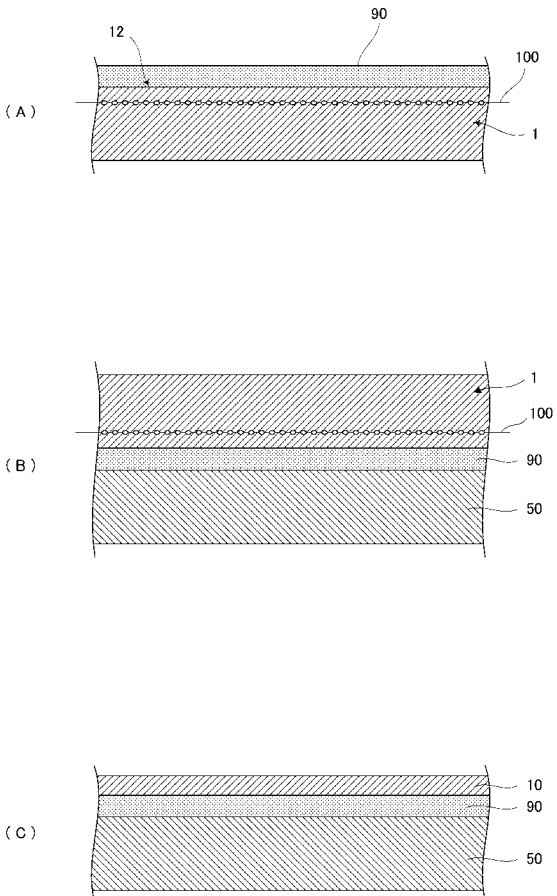
【 図 3 】



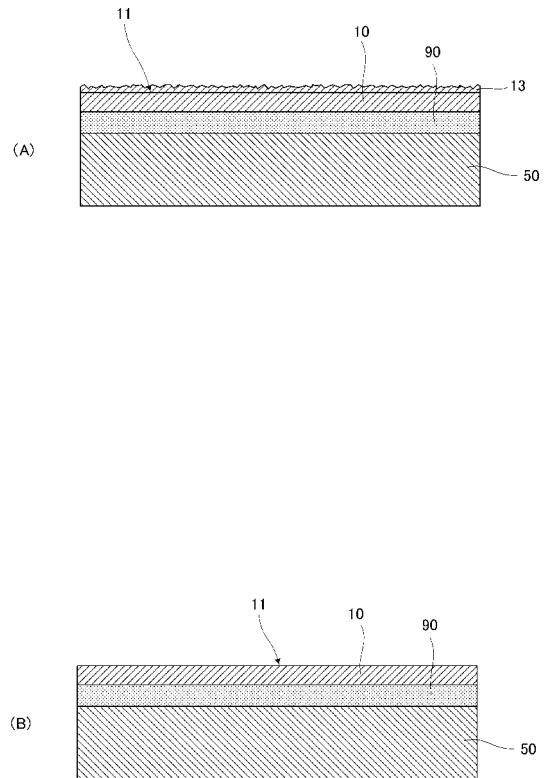
【 図 4 】



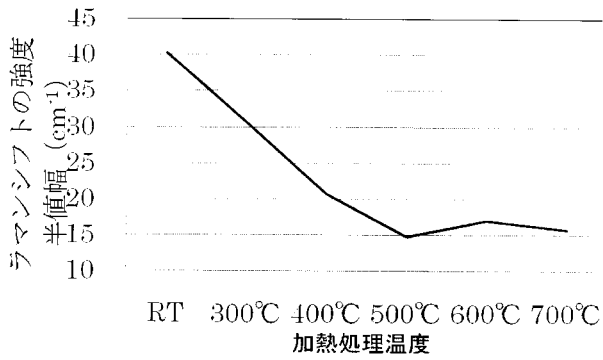
【 図 5 】



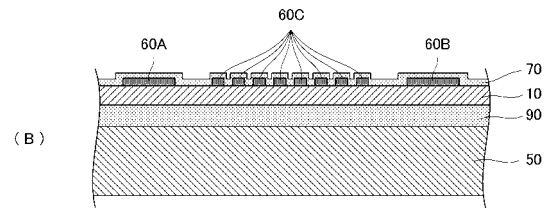
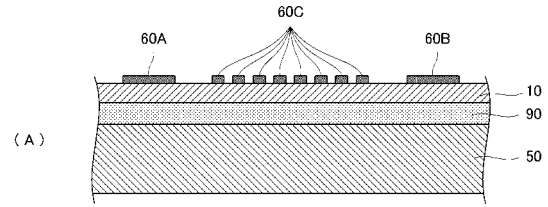
【 図 6 】



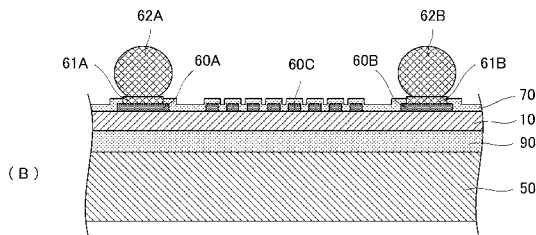
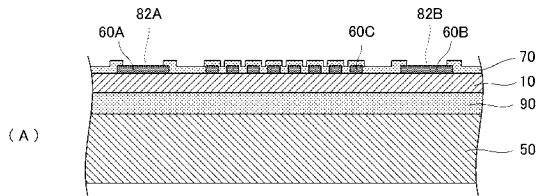
【 図 7 】



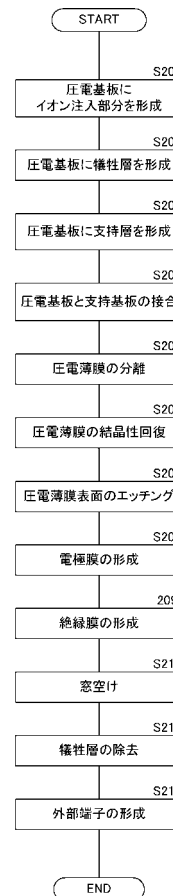
【 図 8 】



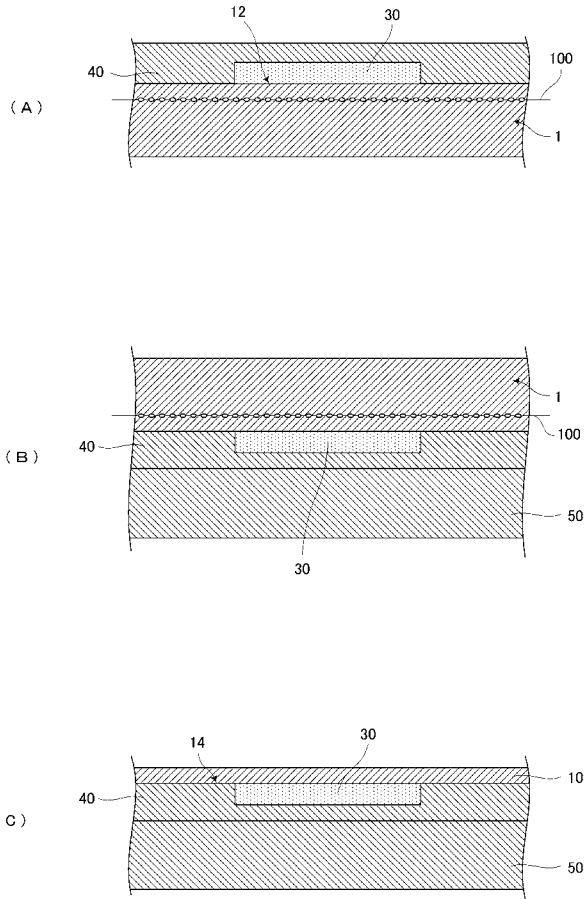
【 図 9 】



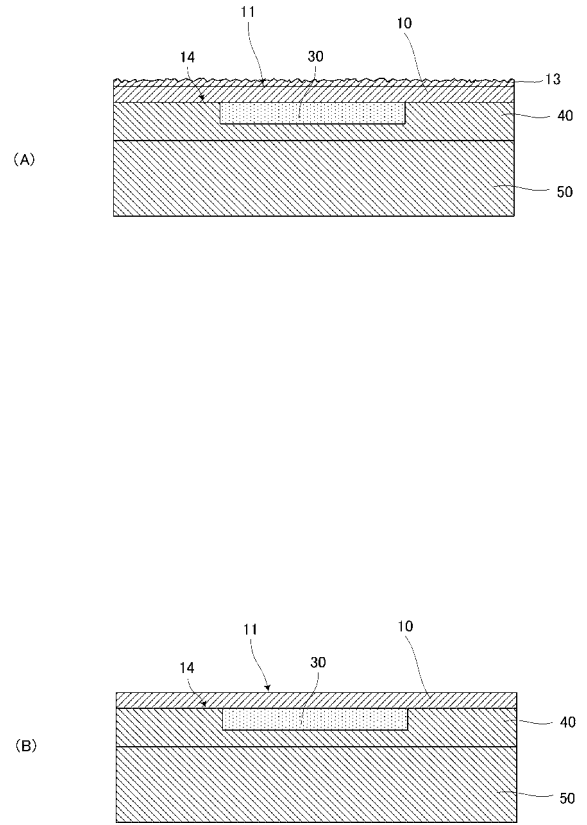
【 図 10 】



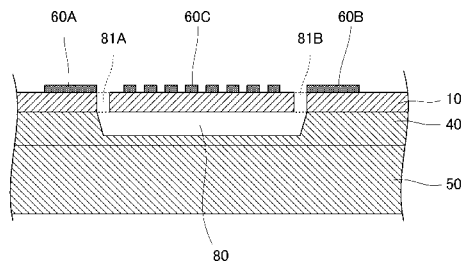
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



フロントページの続き

(51) Int.Cl.		F I		テーマコード(参考)
<i>H 0 1 L 41/09</i>	<i>(2006.01)</i>	H 0 1 L 41/08		L
<i>H 0 1 L 41/18</i>	<i>(2006.01)</i>	H 0 1 L 41/08		C
<i>H 0 1 L 41/08</i>	<i>(2006.01)</i>	H 0 1 L 41/18	1 0 1 A	
<i>H 0 1 L 41/113</i>	<i>(2006.01)</i>	H 0 1 L 41/08		Z
		H 0 1 L 41/08		G