

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6316412号
(P6316412)

(45) 発行日 平成30年4月25日(2018.4.25)

(24) 登録日 平成30年4月6日(2018.4.6)

(51) Int.Cl.

F 1

H01L 23/48 (2006.01)

H01L 23/48

G

H01L 25/07 (2006.01)

H01L 25/04

C

H01L 25/18 (2006.01)

請求項の数 8 (全 11 頁)

(21) 出願番号 特願2016-521067 (P2016-521067)
 (86) (22) 出願日 平成27年5月15日 (2015.5.15)
 (86) 国際出願番号 PCT/JP2015/063993
 (87) 国際公開番号 WO2015/178296
 (87) 国際公開日 平成27年11月26日 (2015.11.26)
 審査請求日 平成28年3月28日 (2016.3.28)
 (31) 優先権主張番号 特願2014-103985 (P2014-103985)
 (32) 優先日 平成26年5月20日 (2014.5.20)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100073759
 弁理士 大岩 増雄
 (74) 代理人 100088199
 弁理士 竹中 岳生
 (74) 代理人 100094916
 弁理士 村上 啓吾
 (74) 代理人 100127672
 弁理士 吉澤 憲治
 (72) 発明者 藤野 純司
 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

最終頁に続く

(54) 【発明の名称】電力用半導体装置

(57) 【特許請求の範囲】

【請求項 1】

回路基板と、
 一面に電極が形成され、他面が前記回路基板に接合された電力用半導体素子と、
 一端側が前記電極に接合され、他端側が外部と電気接続されるリード端子と、
 前記リード端子の前記電極に接合された部分とともに前記電力用半導体素子を封止する
 封止体と、を備え、

前記リード端子は、前記回路基板への対向面が、前記一端側の端部に向かうにつれ前記
 回路基板から遠ざかるように、前記端部に向けて肉厚が薄く形成されていることを特徴と
 する電力用半導体装置。

10

【請求項 2】

前記リード端子は、前記端部の近傍で屈曲していることを特徴とする請求項 1 に記載の
 電力用半導体装置。

【請求項 3】

前記リード端子は、前記電極に接合された部分を含め、前記回路基板に対向している部
 分が湾曲していることを特徴とする請求項 1 または 2 に記載の電力用半導体装置。

【請求項 4】

前記封止体の線膨張係数は、前記リード端子の線膨張係数と前記回路基板の線膨張係数
 の間の値であることを特徴とする請求項 1 から 3 のいずれか 1 項に記載の電力用半導体裝
 置。

20

【請求項 5】

前記回路基板の基材が、セラミックで構成されていることを特徴とする請求項 1 から 4 のいずれか 1 項に記載の電力用半導体装置。

【請求項 6】

前記リード端子が、銅板で構成されていることを特徴とする請求項 1 から 5 のいずれか 1 項に記載の電力用半導体装置。

【請求項 7】

前記電力用半導体素子は、シリコンと較べてバンドギャップが広いワイドバンドギャップ半導体材料を用いて形成されていることを特徴とする請求項 1 から 6 のいずれか 1 項に記載の電力用半導体装置。 10

【請求項 8】

前記ワイドバンドギャップ半導体材料は、炭化ケイ素、窒化ガリウム系材料、およびダイヤモンドのうちのいずれかであることを特徴とする請求項 7 に記載の電力用半導体装置。 20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電力用半導体装置に関し、とくに電力用半導体素子の主電極との電気接続にリード端子を用いた構成に関する。 20

【背景技術】**【0002】**

産業機器から家電・情報端末まであらゆる製品に電力用半導体装置が普及しつつあり、家電に搭載される電力用半導体装置については、小型軽量化とともに多品種に対応できる高い生産性と高い信頼性が求められる。また、動作温度が高く、効率に優れている点で、今後の主流となる可能性の高い炭化ケイ素(SiC)半導体に適用できるパッケージ形態であることも同時に求められている。 30

【0003】

電力用半導体装置では、高電圧・大電流を扱うため、発熱量が大きく、効率的に排熱するために、熱伝導率に優れたセラミック基板を絶縁基板として用いる場合が多い。さらに上述した電力用半導体素子の高密度化に伴い、高い電流密度の回路を形成するために、銅電極板を電力用半導体素子の主電極に直接はんだ付けする手法が用いられつつある。 30

【0004】

しかしながら、セラミック基板(：6～7 ppm/K)のような無機物と銅電極板(：16 ppm/K)のような金属の組合せでは、従来の樹脂ベースの基板を用いた場合の組合せと比べて線膨張係数()の差が大きくなる。そのため、温度変化に伴う伸縮の差が大きく、それに伴う熱応力によって、亀裂等のダメージが発生しやすくなり、長期信頼性が損なわれる恐れがあった。そこで、銅電極板と半導体素子の接合部周辺を柔軟なウレタン樹脂で封止したうえで、全体をエポキシ樹脂で封止するなど、領域によって物性の異なる材料を使い分けるように封止体を構成し、応力を低減する方法等が試みられている(例えは、特許文献 1 参照)。 40

【先行技術文献】**【特許文献】****【0005】**

【特許文献 1】特開 2006-351737 号公報(段落 0020～0027、図 1)

【発明の概要】**【発明が解決しようとする課題】****【0006】**

しかしながら、封止体の物性の調整には限界があり、物性の調整のみで応力を緩和することは困難である。また、特許文献のように領域によって物性が異なる封止体を用いると、物性が変化する部分に応力が集中して亀裂等の発生を誘引し、却って信頼性が低下する 50

おそれがあった。

【0007】

本発明は、上記のような課題を解決するためになされたもので、大電流に対応した、信頼性の高い電力用半導体装置を得ることを目的としている。

【課題を解決するための手段】

【0008】

本発明の電力用半導体装置は、回路基板と、一面に電極が形成され、他面が前記回路基板に接合された電力用半導体素子と、一端側が前記電極に接合され、他端側が外部と電気接続されるリード端子と、前記リード端子の前記電極に接合された部分とともに前記電力用半導体素子を封止する封止体と、を備え、前記リード端子は、前記回路基板への対向面が、前記一端側の端部に向かうにつれ前記回路基板から遠ざかるように、前記端部に向けて肉厚が薄く形成されていることを特徴とする。

10

【発明の効果】

【0009】

本発明の電力用半導体装置によれば、リード端子の端部に回路基板から遠ざかる傾斜面を形成したので、端部との境界部分への応力集中を抑制し、大電流に対応した、信頼性の高い電力用半導体装置を得ることができる。

【図面の簡単な説明】

【0010】

【図1】本発明の実施の形態1にかかる電力用半導体装置の構成を説明するための平面図と断面図である。

20

【図2】本発明の実施の形態1にかかる電力用半導体装置の製造方法を説明するための工程ごとの断面図である。

【図3】本発明の実施の形態1にかかる電力用半導体装置における作用効果を説明するための、従来例と実施例のそれぞれのリード端子の端部近傍部分の変位を示す部分断面図である。

【図4】本発明の実施の形態1の変形例にかかる電力用半導体装置の構成を説明するための、リード端子の端部の部分断面図である。

【図5】本発明の実施の形態1の変形例にかかる電力用半導体装置の構成を説明するための断面図である。

30

【図6】本発明の実施の形態2にかかる電力用半導体装置の構成を説明するための断面図である。

【発明を実施するための形態】

【0011】

実施の形態1.

図1～図3は、本発明の実施の形態1にかかる電力用半導体装置の構成、およびその製造方法について説明するための図であり、図1(a)は電力用半導体装置から封止樹脂を除いた状態の平面図、図1(b)は図1(a)のA-A線に対応する断面図である。そして、図2は電力用半導体装置の製造方法を説明するための、図1(b)に対応する工程ごとの断面図、図3は従来例と実施例において、それぞれ常温から高温に温度変化した際の、リード端子の端部の電力用半導体素子に対する変位を示す部分断面図である。

40

【0012】

また、図4は第一変形例として、リード端子の端部の形状を変化させた構成を説明するためのリード端子の端部の部分断面図である。さらに、図5は第二変形例として、封止体の形態を変化させた構成を説明するための断面図であり、図1(a)のA-A線に対応する。

【0013】

本実施の形態1にかかる電力用半導体装置の特徴は、素子の主電極に接合されるリード端子の端部の形状にあるが、はじめに、電力用半導体装置の基本構成について説明する。本実施の形態1にかかる電力用半導体装置1は、図1に示すように、回路基板であるセラ

50

セラミック基板2の導電層2aに、はんだ4によって電力用半導体素子3（単に「素子」と称する場合あり）がダイボンド（接合）されている。

【0014】

セラミック基板2は、40mm×25mm×厚さ0.635mmの窒化アルミニウム（AlN）製のセラミック基材2iの両面に、厚さ0.4mmの銅の導電層2a、2bを形成している。電力用半導体素子3は、ワイドバンドギャップ半導体材料であるSiCを用いた素子で、スイッチング素子としては、厚さ0.25mm、15mm角の矩形板状をなすIGBT（Insulated Gate Bipolar Transistor）3Sを、整流素子としては、厚さ0.25mm、15mm×15mmの矩形板状をなすダイオード3Rを用いた。

【0015】

電力用半導体素子3の各主電極のうち、IGBT3Sのエミッタ電極3eを含む表側の主電極（3a、3e）には、本発明の特徴であるリード端子62の一端部が接合されている。また、IGBT3Sのコレクタ電極3cを含む、各素子の裏側の電極が接合された導電層2aには、はんだ4によって、幅8mm×厚さ0.7mmの銅板製のリード端子61が接合されている。

【0016】

セラミック基板2は、48mm×28mm×高さ12mmのPPS（Poly Phenylene Sulfide）樹脂製のケース8の内部に、セラミック基材2i部分との隙間を埋めるようにして、シリコーン製の接着剤9を用いて位置決め固定されている。なお、リード端子61、リード端子62、および信号端子52は、それぞれ、ケース8にインサートモールド形成されており、リード端子61とリード端子62のケース8の上部（図中左側上部）から露出した幅10mmの端子部61j、62jは、ネジ止め端子となっている。また、信号端子52の一端部（幅：1.5mm）は、ケース8の内部でIGBT3Sの制御電極であるゲート電極3gとボンディングワイヤ51（アルミ製：0.15mm）によって電気接続され、ケース8の上部（図中右側上部）から、ピン状の他端部が露出している。

【0017】

これにより、リード端子61とリード端子62とで、電力用半導体素子3と外部回路との主電流回路6が形成される。また、IGBT3Sのゲート電極3g（1mm×2mm）などは、信号端子52とボンディングワイヤ51によって、外部との信号回路5が形成されている。そして、ケース8の内部は、ダイレクトポッティングによって、樹脂（封止体7）が充填され、加熱硬化されて絶縁封止されている。なお、封止体7の線膨張係数は、リード端子62の線膨張係数とセラミック基板2の線膨張係数の中間の値になるように調整している。

【0018】

そして、本実施の形態1にかかる電力用半導体装置1の特徴であるリード端子62は、長手方向の端部62eに進むにつれ、セラミック基板2および電力用半導体素子3から離れるように傾斜面62tが設けられている。傾斜面62tは、リード端子62の電力用半導体素子3に接合された平坦部62fに対して、接合部分から（端子部62jの反対側の）端部62eの手前2mmの部分に屈曲部62b（跳ね上げ角度45度）を設けることで形成されている。つまり、リード端子62の電力用半導体素子3あるいはセラミック基板2への対向面のうち、ケース8の内部で封止体7に封止される部分の端部62eでは、端部62eに向かうにつれ、電力用半導体素子3あるいはセラミック基板2から離れるように傾斜している（傾斜面62tが設けられている）。

【0019】

つぎに、本実施の形態1にかかる電力用半導体装置1の製造方法について説明する。

まず、図2（a）に示すように、モールドインサートにより、リード端子61とリード端子62、および信号端子52を一体化したケース8を形成する。一方、セラミック基板2の回路面（導電層2a側）の所定位置に、それぞれはんだ4によって電力用半導体素子3を接合する。そして、上述したケース8の下部（図中下側）側から、電力用半導体素子3が実装されたセラミック基板2を挿入する。

10

20

30

40

50

【0020】

次に、図2(b)に示すように、接着剤9を用いて、ケース8に対して、挿入したセラミック基板2を固定する。このとき、セラミック基材2iとケース8との隙間には、接着剤9が充填されるので、ケース8とセラミック基板2により、セラミック基板2を底部とし、上方が開放された容器が形成される。また、リード端子61は導電層2aに対して、2mmの間隔をおいて対向しており、リード端子62(平坦部62f)は電力用半導体素子3の各主電極3a、3eに対して所定の間隔をあけて対向している。そして、それぞれの間には、図示しないはんだ材が設置されている。

【0021】

つぎに、加熱して、上述したはんだをリフローさせたのちに冷却し、図2(c)に示すように、リード端子61と導電層2aの間、リード端子62と電力用半導体素子3の各主電極3a、3eとの間をはんだ4により接合する。さらに、信号端子52のうち、ケース8内で露出した端部を、ボンディングワイヤ51によって、ゲート電極3gを含む温度センサー電極などのIGBT3Sの制御用電極と電気接続する。

10

【0022】

最後に、ダイレクトポッティング樹脂を60に加熱した状態で、ケース8とセラミック基板2とで仕切られた空間内に流しこみ、真空脱泡して、加熱(100、1.5時間140、1.5時間)して硬化させる。これにより、図1(b)に示すように封止体7が形成されて封止を完了し、電力用半導体装置1(パワーモジュール)が完成する。

20

【0023】

つぎに、上述した電力用半導体装置1の動作と本発明の作用効果について説明する。

セラミック基板2は、A1N製のセラミック基材2iの両面に銅の導体層2a、2bが形成されており、基板全体での線膨張係数は約10ppm/Kであるのに対し、銅製のリード端子62の線膨張係数は16ppm/Kである。リード端子62の封止体7中での端部62e近傍には、屈曲部62bにより、傾斜面62tが形成されているため、リード端子62と素子(本実施の形態1では、IGBT3S)との間隙は、端部62eに向かうほど広がることになる。そのため、リード端子62と素子との間に介在する封止体7の樹脂の厚さが、端部62eに向かうほど漸増することになる。

【0024】

一方、本発明者らは、セラミック基板とリード電極の組みあわせによる電力用半導体装置の様々なサンプルに対して、数多くのヒートサイクル試験を実施してきた。その結果について解析したところ、多くのサンプルにおいて、主電極と接合されるリード端子の封止体内における端部が、破壊の起点となっていることが分かった。外部回路と電力用半導体素子の主電極とを電気接続するリード端子は、基本的には、回路面内を縦断するように延在しているが、その中でも、封止体内における端部に熱ひずみによる応力が集中し、破壊の起点となっていることが分かった。

30

【0025】

しかしながら、本発明の実施の形態1にかかる電力用半導体装置1においては、端部62eに傾斜面62tが形成されているので、端部62eに向かうにつれ、素子との間隔が漸増する。つまり、端部62eに向かうにつれ、線膨張係数が異なる物体の間に介在する封止体7の厚みが厚くなっている、曲げ強度も大きくなっていく。一方、端部62eよりさらに先に進むと、リード端子62が途切れることにより、封止体7本体の厚みになる。

40

【0026】

他方、一般的な電極リードを用いた場合は、端部に向かって封止体の厚みが変化することはなく一定であるが、この場合も、端部62eよりさらに先に進むと、封止体7本体の厚みになる。いずれの場合でも、端子が途切れた部分で封止体7の厚みがステップ状に変化する。しかし、従来の場合、端部62e近傍で、長尺方向に沿って厚みが変化する部分は、端部62eの一点のみである。それに対して本実施の形態1においては、リード端子62に挟まれた部分でも厚み(および曲げ強度)が変化しており、厚みが変化する部分が

50

端部 6 2 e を含む長さをもった範囲（傾斜面 6 2 t ）に分散している。そのため、封止体 7 にかかる応力の端部 6 2 e との境界部分への集中を緩和し、寿命を延ばすことが可能になる。

【 0 0 2 7 】

さらに、上記構成の違いにより、応力の分布にも違いが生じる。図 3 には縦横にリード端子の端部近傍部分の 4 つの部分断面図を並べてあり、左側に従来例、右側に本発明の実施例を示している。そして、図中上段が常温時、つまり停止時の状態、下段が高温時、つまり起動時の状態を示す。図中、上段と下段を貫く破線は、それぞれ常温時の従来のリード端子 6 2 C の端部 6 2 e の位置 P e と、実施例にかかるリード端子 6 2 の端部 6 2 e の位置 P e を示している。そして、破線の位置 P e から電力用半導体素子 3 に向かう最初の交点は、素子の主面 3 p 上における、常温時の端部の直下となる位置 P p となる。10

【 0 0 2 8 】

この状態から起動すると、素子の発熱により温度が上昇し、下段に示す高温状態となり、従来例、実施例ともに、部材の膨張により、位置 P e 、 P p ともに図中右側に移動する。しかし、線膨張係数の違いから、電力用半導体素子 3 の主面 3 p 上の位置 P p よりも端子の端部（位置 P e ）の方が右に多く進むため、端子と素子との間に変位が生じる。この変位自体は従来例でも実施例でも同様であるが、従来例と実施例では、端部 6 2 e と素子との間隔（図中上下方向の距離）が異なっているため、かかる応力も異なってくる。

【 0 0 2 9 】

熱応力は、常温時のリード端子 6 2 （あるいは 6 2 C ）の素子への対向面の（図では端部の）位置 P e と、直下の素子の主面 3 p 上の位置 P p を基準とし、高温時における位置 P e と位置 P p を結ぶ線と主面 3 p に垂直な線との角度 A e の大きさに比例すると考えられる。そのため、実施例のように傾斜面 6 2 t が形成されることで、端部 6 2 e に向かうほど、間隔が広がることで角度 A e が小さくなり、ひずみが小さくなる。つまり、封止体 7 の端部 6 2 e との境界部分にかかる応力が従来よりも小さくなる。20

【 0 0 3 0 】

さらに、端部 6 2 e を境とする応力の変化も、厚みの変化と同様、傾斜面 6 2 t が形成された範囲まで続くので、破壊の起点の発生が端部 6 2 e との境界部分に集中するのを緩和し、結果として破壊に至るまでの寿命を延ばすことができる。なお、上記メカニズムは、実施の形態 1 に即して、素子の主面 3 p とリード端子 6 2 との関係で説明したが、セラミック基板 2 の回路面とリード端子 6 2 との関係でも同様の説明ができる。30

【 0 0 3 1 】

第一変形例（リード端子の構造）

上記例では、端部 6 2 e に向かうほど、素子との距離が開く傾斜面 6 2 t を形成する方法として、板材を曲げる屈曲部 6 2 b を設ける例を示したが、これに限ることはない。例えば、図 4 に示す本変形例のように、コーナーカットのように、端部 6 2 e 部分の肉厚を変化させることで、傾斜面 6 2 t を形成するようにしてもよい。この場合も、応力や起点発生の集中を緩和し、寿命を延ばすことができる。

【 0 0 3 2 】

なお、上記例では、セラミック基材 2 i には、A 1 N を用いた例を示したが、アルミナ（A 1₂O₃）やチッ化ケイ素（SiN）などを用いても同様の効果が得られる。また、導電層 2 a 、 2 b には、銅を用いた例を示したが、アルミニウムを用いても同様の効果が得られる。さらに、電力用半導体素子 3 とセラミック基板 2 の接合、電力用半導体素子 3 とリード端子 6 2 との接合、およびリード端子 6 1 と導電層 2 a との接合に、はんだ 4 を用いた例を示したが、銀フィラーをエポキシ樹脂に分散させた導電性接着剤や、銀ナノパウダや銅ナノパウダのような、ナノ粒子を低温焼成させる、接合材料を用いても同様の効果が得られる。40

【 0 0 3 3 】

また、ケース 8 の材料として PPS を用いた例を示したが、LCP（液晶ポリマー：Liquid-crystal polymer）を用いると、さらなる耐熱性の向上が期待できる。また、封止

体 7 を形成するダイレクトポッティング樹脂については、流し込んで常温硬化させる種類のものでも同様の効果が得られる。

【 0 0 3 4 】

また、上記例では、ダイオード 3 R と I G B T 3 S が 1 対 1 のいわゆる「 1 i n 1 」でのモジュール構成であったが、2 対の「 2 i n 1 」や 6 対の「 6 i n 1 」であっても、リード端子となる金属板上に信号端子を配置することで同様の効果が得られる。さらに、スイッチング素子としては、I G B T 3 S を用いた例を示したが、例えば、M O S F E T (Metal Oxide Semiconductor Field Effect Transistor) でもよい。また、ダイオード 3 R としては、S B D (Schottky Barrier Diode : ショットキーバリアダイオード) など、様々な種類の素子を用いることができる。また、素子数も 2 個に限ることではなく、それ以上でも、1 個でもよい。10

【 0 0 3 5 】

また、信号回路 5 については、アルミ製のボンディングワイヤ 5 1 を用いた例を示したが、銅製ワイヤやアルミ被覆銅ワイヤ、または金ワイヤを用いても同様の効果が得られる。また、リボンボンドを用いたり、金属板を超音波接合するバスバーなどを用いたりしても同様の効果が得られる。

【 0 0 3 6 】

第二変形例（封止体の構造）

上記例では、ケース 8 内に樹脂をポッティングして封止体 7 を形成する例を示したが、これに限ることはない。例えば、図 5 に示す本変形例のように、ケースを用いずに、図示しない金型を用いてトランスファモールド成型によって、封止体 7 M を形成する（トランスファモールドパッケージ）ようにしてもよい。20

【 0 0 3 7 】

以上のように、本実施の形態 1 にかかる電力用半導体装置 1 によれば、回路基板（セラミック基板 2 ）と、一面に電極（例えば、3 a、3 e ）が形成され、他面が回路基板に接合された電力用半導体素子 3 と、一端側が電極に接合され、他端側が外部と電気接続されるリード端子 6 2 と、リード端子 6 2 の電極に接合された部分とともに電力用半導体素子 3 を封止する封止体 7 と、を備え、リード端子 6 2 の一端側の端部 6 2 e に、（厳密には、回路基板への対向面が、端部 6 2 e に向かうにつれ）回路基板から遠ざかる傾斜面 6 2 t が形成されている。そのため、例えば、封止体 7 のリード端子 6 2 に挟まれた部分の厚み（および曲げ強度）が変化する部分が端部 6 2 e を含む長さをもった範囲（傾斜面 6 2 t ）に分散しているので、封止体 7 にかかる応力の端部 6 2 e との境界部分への集中を緩和する。あるいは、端部 6 2 e に向かうほど、間隔が広がることで角度 A e が小さくなり、ひずみが小さくなり、封止体 7 の端部 6 2 e との境界部分にかかる応力が従来よりも小さくなる。その結果、大電流に対応するリード端子 6 2 を用いても、寿命を延ばすことが可能になる。30

【 0 0 3 8 】

その際、例えば、端部 6 2 e の近傍に屈曲部 6 2 b を設ければ、容易に傾斜面 6 2 t を形成することができる。

【 0 0 3 9 】

あるいは、端部 6 2 e に向けて肉厚が薄くなるように、例えば、コーナーカット部を設けても容易に傾斜面 6 2 t を形成することができる。40

【 0 0 4 0 】

実施の形態 2 .

本実施の形態 2 にかかる電力用半導体装置では、実施の形態 1 で説明した電力用半導体装置に対して、リード端子の形態を変更したものである。図 6 は、本発明の実施の形態 2 にかかる電力用半導体装置の構成について説明するためのもので、実施の形態 1 で用いた図 1 (a) の A - A 線に対応する断面図である。本実施の形態 2 においては、リード端子以外に構成については、変形例を含め実施の形態 1 で説明したものと同様であるので説明を省略する。また、図中、実施の形態 1 で説明したものと同様のものには同じ符号を付し50

ており、重複する部分についての詳細な説明は省略する。

【0041】

本実施の形態2にかかる電力用半導体装置1も、図6に示すように、回路基板であるセラミック基板2の導電層2aに、はんだ4によって電力用半導体素子3がダイボンド(接合)されている。

【0042】

セラミック基板2には、 $40\text{ mm} \times 25\text{ mm} \times \text{厚さ } 0.635\text{ mm}$ の窒化アルミニウム製のセラミック基材2iの両面に、厚さ 0.4 mm の銅の導電層2a、2bを形成したものを用いた。電力用半導体素子3は、ワイドバンドギャップ半導体材料であるSiCを用いた素子で、スイッチング素子としては、厚さ 0.25 mm 、 15 mm 角の矩形板状をなすIGBT(Insulated Gate Bipolar Transistor)3Sを、整流素子としては、厚さ 0.25 mm 、 $15\text{ mm} \times 15\text{ mm}$ の矩形板状をなすダイオード3Rを用いた。10

【0043】

電力用半導体素子3の各主電極のうち、IGBT3Sのエミッタ電極3eを含む表側の主電極(3a、3e)には、本発明の特徴であるリード端子62の一端部が接合されている。また、IGBT3Sのコレクタ電極3cを含む、各素子の裏側の電極が接合された導電層2aには、はんだ4によって、幅 $8\text{ mm} \times \text{厚さ } 0.7\text{ mm}$ の銅板製のリード端子61が接合されている。

【0044】

セラミック基板2は、 $48\text{ mm} \times 28\text{ mm} \times \text{高さ } 12\text{ mm}$ のPPS(Poly Phenylene Sulfide)樹脂製のケース8の内部に、セラミック基材2i部分との隙間を埋めるようにして、シリコーン製の接着剤9を用いて位置決め固定されている。なお、リード端子61、リード端子62、および信号端子52は、それぞれ、ケース8にインサートモールド形成されており、リード端子61とリード端子62のケース8の上部(図中左側上部)から露出した幅 10 mm の端子部61j、62jは、ネジ止め端子となっている。また、信号端子52の一端部(幅： 1.5 mm)は、ケース8の内部でIGBT3Sの制御電極であるゲート電極3gとボンディングワイヤ51(アルミ製： 0.15 mm)によって電気接続され、ケース8の上部(図中右側上部)から、ピン状の他端部が露出している。20

【0045】

これにより、リード端子61とリード端子62とで、電力用半導体素子3と外部回路との主電流回路6が形成される。また、IGBT3Sのゲート電極3gなどは、信号端子52とボンディングワイヤ51によって、外部との信号回路5が形成されている。そして、ケース8の内部は、実施の形態1で説明したのと同様に、ダイレクトポッティングによって、樹脂(封止体7)が充填され、加熱硬化されて絶縁封止されている。なお、封止体7の線膨張係数は、リード端子62の線膨張係数とセラミック基板2の線膨張係数の中間の値になるように調整している。30

【0046】

そして、本実施の形態2にかかる電力用半導体装置1のリード端子62は、長手方向の両端部が中央部よりもセラミック基板2から離れるように、素子との接合部分を含む領域にわたって下向きに凸になるように湾曲している(湾曲部62cが形成されている)。湾曲部62cが形成されたことにより、端部62e近傍部分は、端部62eに向かうにつれ、セラミック基板2および電力用半導体素子3から離れている。つまり、リード端子62の電力用半導体素子3あるいはセラミック基板2への対向面のうち、ケース8の内部で封止体7に封止される部分の端部62eでは、端部62eに向かうにつれ、電力用半導体素子3あるいはセラミック基板2から離れるように傾斜する傾斜面62tが形成されていることになる。40

【0047】

これにより、本実施の形態2にかかる電力用半導体装置1においても、破壊の起点の発生が端部62eとの境界部分に集中するのを緩和し、結果として破壊に至るまでの寿命を延ばすことができる。また、実施の形態1で説明した屈曲部62bを設ける構成、肉厚を50

変化させる構成、および本実施の形態2で説明した素子との接合部を含む領域にわたって湾曲する構成、については、適宜組み合わせることが可能である。

【0048】

なお、本実施の形態2においては、ケース8内に樹脂をポッティングして封止体7を形成する例を示したが、これに限ることはない。例えば、実施の形態1の変形例のように、ケースを用いずに、図示しない金型を用いてトランスファモールド成型によって、封止体を形成するようにしてもよい。

【0049】

以上のように、本実施の形態2にかかる電力用半導体装置1によれば、電力用半導体素子3（の電極）に接合された部分を含め、リード端子62のセラミック基板2に対向している部分（湾曲部62c）が湾曲しているように構成しても、容易に傾斜面62tを形成することができる。10

【0050】

なお、上記各実施の形態においては、電力用半導体素子3には、ワイドバンドギャップ半導体材料であるSiCを用いた例について説明したが、一般的なシリコンを用いた素子にも適用できることは言うまでもない。しかし、SiCをはじめ、窒化ガリウム（GaN）系材料、あるいはダイヤモンドといったシリコンと較べてバンドギャップが広い、いわゆるワイドバンドギャップ半導体材料を用い、電流許容量が高く、高温動作が想定される場合に、特に顕著な効果があらわれる。それは、リード端子62に必要とされる厚み（断面積）が厚くなるので、剛性が高くなるとともに、運転温度が高くなるため線膨張係数差による変位が大きくなる。20

【0051】

そのため、上記のように、端部62eに向かうにつれ、電力用半導体素子3あるいはセラミック基板2から離れるように傾斜する傾斜面62tをリード端子62に形成することで、破壊の起点の発生が端部62eとの境界部分に集中するのを緩和し、結果として破壊に至るまでの寿命を延ばすことができるという効果をより発揮することができる。つまり、本発明の各実施の形態にかかるリード端子62の構成を用いることで、ワイドバンドギャップ半導体の特性を生かした高性能な電力用半導体装置1を得ることが可能になる。

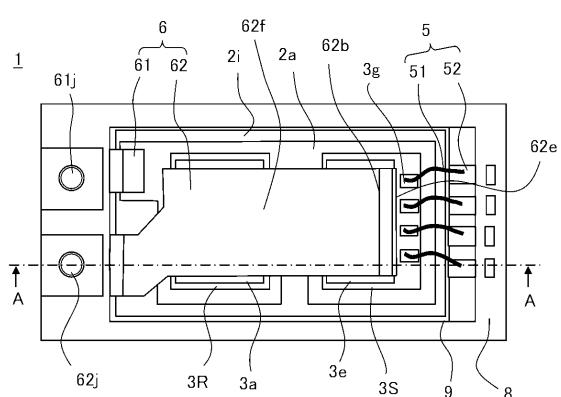
【符号の説明】

【0052】

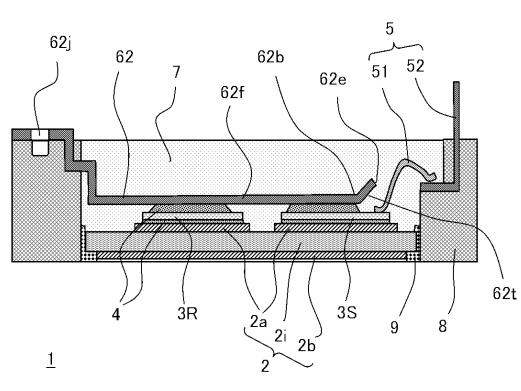
1：電力用半導体装置、 2：セラミック基板（回路基板）、 2a, 2b：導電層、
2i：セラミック基材、 3：電力用半導体素子、 4：はんだ（接合部）、 5：信号回路、 6：主電流回路、 7：封止体、 8：ケース、 9：接着剤、 61：リード端子、 62：リード端子、 62c：湾曲部、 62e：端部、 62f：平坦部、
62t：傾斜面。30

【図1】

図1



(a)

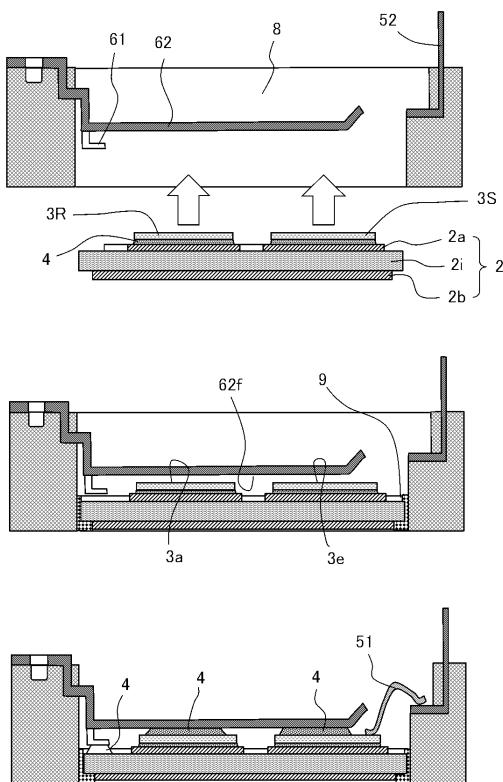


(b)

【図2】

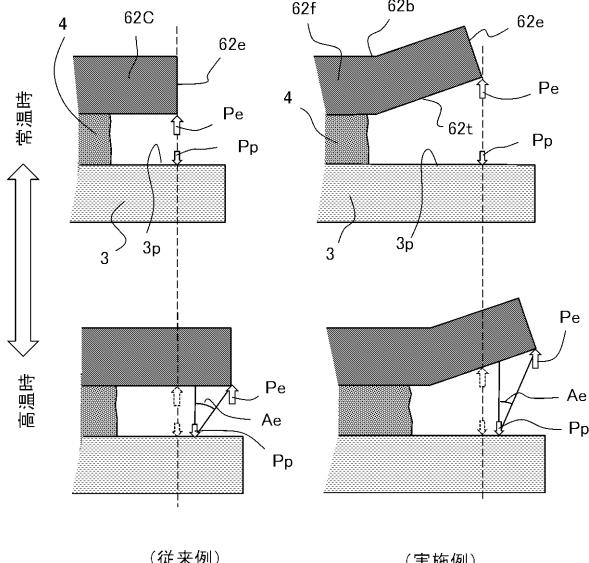
【図2】

図2



【図3】

図3

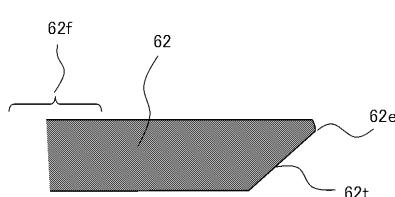


(従来例)

(実施例)

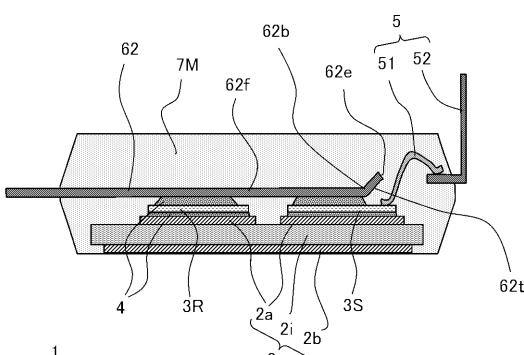
【図4】

図4



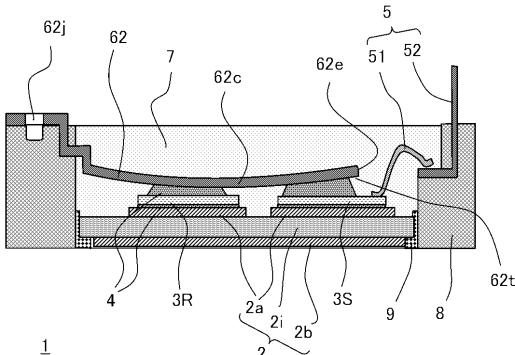
【図5】

図5



【図6】

図6



フロントページの続き

(72)発明者 石原 三紀夫
東京都千代田区丸の内二丁目 7番 3号 三菱電機株式会社内
(72)発明者 新飼 雅芳
東京都千代田区丸の内二丁目 7番 3号 三菱電機株式会社内
(72)発明者 原田 啓行
東京都千代田区丸の内二丁目 7番 3号 三菱電機株式会社内

審査官 工藤 一光

(56)参考文献 特開2004-95965 (JP, A)
国際公開第2013/111276 (WO, A1)
特開2013-51295 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L23/29
H01L23/31
H01L23/48 - 23/498
H01L25/00 - 25/18
H01L21/60 - 21/607