

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年1月19日(19.01.2017)



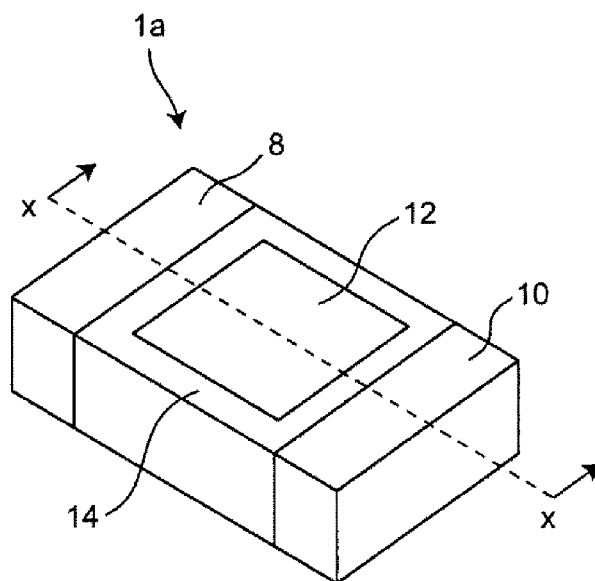
(10) 国際公開番号
WO 2017/010200 A1

- (51) 国際特許分類:
H01G 4/12 (2006.01) *H01G 4/33* (2006.01)
- (21) 国際出願番号: PCT/JP2016/067126
- (22) 国際出願日: 2016年6月8日(08.06.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-138953 2015年7月10日(10.07.2015) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 服部 和生(HATTORI, Kazuo); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 井上 徳之(INOUE, Noriyuki); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 鮫島 睦, 外(SAMEJIMA, Mutsumi et al.); 〒5300017 大阪府大阪市北区角田町8番1号梅田阪急ビルオフィスタワー青山特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: CAPACITOR

(54) 発明の名称: コンデンサ

図1



(57) Abstract: Provided is a capacitor characterized by being configured by having a first electrode formed of a conductive porous base material, a dielectric layer positioned on the first electrode, and a second electrode positioned on the dielectric layer. The capacitor is also characterized in that: the first electrode is electrically connected to a first terminal electrode and a second terminal electrode, which are positioned on both ends of the first electrode; and the second electrode is positioned between the first terminal electrode and the second terminal electrode, and is electrically connected to a third terminal electrode positioned on the second electrode.

(57) 要約: 本発明は、導電性多孔基材から形成された第1電極と、第1電極上に位置する誘電体層と、誘電体層上に位置する第2電極とを有して成り、第1電極が、その両端に位置する第1端子電極および第2端子電極に電氣的に接続され、第2電極が、第1端子電極と第2端子電極の間に位置し、第2電極の上に位置する第3端子電極に電氣的に接続され

ていることを特徴とするコンデンサを提供する。

明 細 書

発明の名称：コンデンサ

技術分野

[0001] 本発明は、コンデンサに関する。

背景技術

[0002] 近年、電子機器の高密度実装化に伴って、より小型で高静電容量を有するコンデンサが求められている。また、電子機器の電源動作周波数の高周波数化に伴う高周波リップルノイズの抑制のために、より等価直列抵抗（ESR：Equivalent Series Resistance）が低いコンデンサが求められている。従って、小型で静電容量が大きく、かつ、ESRが小さいコンデンサに対する要求が高まってきている。このような低ESRかつ小型高静電容量を有するコンデンサとして、特許文献1に記載のチップ型固体電解コンデンサが知られている。

先行技術文献

特許文献

[0003] 特許文献1：特開2005-57105号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1では、弁作用金属からなる陽極の表面に酸化皮膜を形成し、陰極側に導電性高分子を用いることにより、高静電容量かつ低ESRを達成している。しかしながら、このような構成を有する特許文献1のコンデンサは極性を有しているので、逆電圧が印加される回路（例えば、負のバイアス電圧、または0Vを基準にした交流電圧がかかる回路）では、短絡を生じる可能性があり、使用できない。即ち、小型高静電容量および低ESRを両立しながら、極性のないコンデンサを得ることは困難である。

[0005] 本発明の目的は、小型高静電容量および低ESRを両立しながら、極性のないコンデンサを提供することにある。

課題を解決するための手段

[0006] 本発明者らは、上記問題を解消すべく鋭意検討した結果、導電性多孔基材上に誘電体層を形成し、その上に上部電極を形成し、導電性多孔基材および上部電極を、それぞれ端子電極に接続することにより、小型高静電容量および低ESRを両立しながら、極性のないコンデンサを提供できることを見出した。

[0007] 本発明の第1の要旨によれば、導電性多孔基材から形成された第1電極と、
第1電極上に位置する誘電体層と、
誘電体層上に位置する第2電極と
を有して成り、
第1電極が、その両端に位置する第1端子電極および第2端子電極に電気的に接続され、
第2電極が、第1端子電極と第2端子電極の間に位置し、第2電極の上に位置する第3端子電極に電気的に接続されていること、
を特徴とする、コンデンサが提供される。

[0008] 本発明の第2の要旨によれば、上記本発明のコンデンサを有し、上記コンデンサの第1端子電極および第2端子電極が、負極として接続されていることを特徴とする電子部品が提供される。

発明の効果

[0009] 本発明によれば、導電性多孔基材（即ち、第1電極）上に誘電体層を形成し、その上に上部電極（即ち、第2電極）を形成することにより、高静電容量および低ESRを両立しながら、極性のないコンデンサを提供することができる。

図面の簡単な説明

[0010] [図1]図1は、本発明の一の実施形態におけるコンデンサ1aの概略斜視図である。

[図2]図2は、図1に示すコンデンサ1aのx-x線に沿った概略断面図であ

る。

[図3]図3は、本発明の別の実施形態におけるコンデンサ1bの概略斜視図である。

[図4]図4は、図3に示すコンデンサ1bのy-y線に沿った概略断面図である。

[図5]図5は、実施例1のコンデンサの製造を説明するための概略断面図である。

[図6]図6は、実施例1のコンデンサの製造を説明するための概略平面図である。

[図7]図7は、実施例1のコンデンサの多孔構造を模式的に示す断面図である。

[図8]図8は、実施例2のコンデンサを基板に実装した状態を示す概略断面図である。

[図9]図9は、実施例3のコンデンサの製造を説明するための概略断面図である。

発明を実施するための形態

[0011] 以下、本発明のコンデンサについて、図面を参照しながら詳細に説明する。但し、本実施形態のコンデンサおよび各構成要素の形状および配置等は、図示する例に限定されない。

[0012] 本発明の一の実施形態のコンデンサ1aの概略斜視図を図1に、概略断面図を図2に示す。本実施形態のコンデンサ1aは、図1および図2に示されるように略直方体形状を有しており、概略的には、導電性多孔基材から形成された第1電極2と、第1電極2上に位置する誘電体層4と、誘電体層4上に位置する第2電極6とを有する。第1電極2は、その両端において、第1端子電極8および第2端子電極10に電氣的に接続されている。第2電極6は、第1端子電極8と第2端子電極10の間に位置する。また、第2電極6は、第2電極6上に位置する第3端子電極12と電氣的に接続されている。第2電極6および第3端子電極12は、絶縁部14により、第1端子電極8

および第2端子電極10と電氣的に離隔されている。第1端子電極8と第2端子電極10は、絶縁部14により物理的に離隔されているが、第1電極2により電氣的に接続されている。第1電極2と第2電極6は、誘電体層4を介して互いに向かい合っている。第1電極2および第2電極6間に電圧を印加することにより、誘電体層4に電荷を蓄積することができる。

[0013] 本発明の別の実施形態のコンデンサ1bの概略斜視図を図3に、概略断面図を図4に示す。本実施形態のコンデンサ1bは、図3および図4に示されるように略直方体形状を有しており、概略的には、導電性多孔基材から形成された第1電極22と、第1電極22上に位置する誘電体層24と、誘電体層24上に位置する第2電極26とを有する。第1電極22は、その両端において、第1端子電極28および第2端子電極30に電氣的に接続されている。第2電極26は、第1端子電極28と第2端子電極30の間に位置する。また、第2電極26は、第2電極26上に位置する第3端子電極32と電氣的に接続されている。誘電体層24、第2電極26および第3端子電極32は、第1電極22の周囲を取り囲むように筒状に形成されており、第1電極22は、これらを貫通している。第2電極26および第3端子電極32は、絶縁部34により、第1端子電極28と電氣的に離隔され、絶縁部36により第2端子電極30と電氣的に離隔されている。第1電極22は、両端部（図4において左右の端部）に低空隙率部42を有し、その間に高空隙率部44を有する。コンデンサ1bは、所謂、貫通コンデンサである。

[0014] 上記第1電極を構成する導電性多孔基材は、表面が導電性であれば、その材料および構成は限定されない。例えば、導電性多孔基材は、導電性金属から形成された多孔質金属基材であってもよく、あるいは、非導電性材料、例えば多孔質シリカ材料、多孔質炭素材料、多孔質セラミック焼結体等の表面に、導電性の層を形成したものであってもよい。多孔基材を用いることにより、第1電極の表面積が増大し、即ち、第1電極と誘電体層の接触面積を大きくすることができ、より大きな静電容量を得ることができる。

[0015] 好ましい態様において、導電性多孔基材は、多孔質金属基材である。

- [0016] 上記多孔質金属基材を構成する金属としては、例えば、アルミニウム、タンタル、ニッケル、銅、チタン、ニオブおよび鉄の金属、ならびにステンレス、ジュラルミン等の合金等が挙げられる。好ましくは、多孔質金属基材は、アルミニウム多孔基材である。
- [0017] 上記導電性多孔基材は、一方の主面にのみ多孔を有していてもよく、2つの主面に多孔を有していてもよい。また、多孔部の存在位置、設置数、大きさ、形状等は、特に限定されない。
- [0018] 好ましい態様において、導電性多孔基材は、高空隙率部および低空隙率部を有する。
- [0019] 高空隙率部における空隙率は、好ましくは20%以上、より好ましくは30%以上、さらに好ましくは50%以上、より好ましくは60%以上であり得る。空隙率を大きくすることにより、コンデンサの静電容量をより大きくすることができる。また、機械的強度を高める観点からは、高空隙率部の空隙率は、好ましくは90%以下、より好ましくは80%以下であり得る。
- [0020] 本明細書において、「空隙率」とは、多孔部において空隙が占める割合を言う。当該空隙率は、下記のようにして測定することができる。
- [0021] FIB（収束イオンビーム：Focused Ion Beam）マイクロサンプリング法で、多孔部のTEM（透過型電子顕微鏡：Transmission electron microscope）観察用の試料を作製する。この試料の断面を、50,000倍程度の倍率で観察し、STEM（走査透過型電子顕微鏡：Scanning transmission electron microscopy）－EDS（エネルギー分散型X線分析：Energy dispersive X-ray spectrometry）マッピング分析で測定する。マッピング測定視野内における基材が存在しない面積割合を、空隙率とする。
- [0022] 高空隙率部は、特に限定されないが、好ましくは30倍以上10,000倍以下、より好ましくは50倍以上5,000倍以下、例えば300倍以上600倍以下の拡面率を有する。ここに、拡面率とは、単位投影面積あたりの表面積を意味する。単位投影面積あたりの表面積は、BET比表面積測定装置を用いて、液体窒素温度における窒素の吸着量から求めることができる。

。

[0023] 低空隙率部は、高空隙率部よりも空隙率が小さい領域を意味する。尚、低空隙率部は、細孔が存在しなくてもよい。低空隙率部の空隙率は、機械的強度を高める観点から、高空隙率部の空隙率の60%以下の空隙率であることが好ましく、高空隙率部の空隙率の50%以下の空隙率であることがより好ましい。例えば、低空隙率部の空隙率は、20%以下であることが好ましく、10%以下であることがより好ましい。また、低空隙率部の空隙率は、0%であってもよい。低空隙率部は、コンデンサの機械的強度の向上に寄与する。

[0024] 尚、本実施形態のコンデンサ1bの導電性多孔基材（第1電極22）は低空隙率部42を有しているが、これは必須の要素ではない。また、低空隙率部を設ける場合にも、その存在位置、設置数、大きさ、形状等は特に限定されない。

[0025] 本実施形態のコンデンサにおいて、第1電極上には、誘電体層が形成されている。誘電体層の形状は特に限定されず、目的に応じて種々の形状とすることができる。例えば、コンデンサ1aのように、誘電体層4は、第1電極2の1つの面上に形成されていてもよい。好ましくは、コンデンサ1bのように、誘電体層24は、第1電極22の周囲を取り囲むように筒状に形成されていてもよい。尚、「筒状」とは、貫通穴を有する形状を意味し、貫通穴の大きさ、形状、貫通穴を規定する壁の厚み、形状等は限定されない。例えば、コンデンサ1bにおける筒状に形成された誘電体層とは、多孔質金属基材（第1電極）の表面形状（即ち、多孔形状）に沿って、多孔質金属基材を取り囲むように薄く形成された層である。この場合、誘電体層により規定される貫通穴は、誘電体層によって取り囲まれた多孔質金属基材が存在する部分に対応する。このような形状とすることにより、より大きな静電容量を得ることができ、さらに、ESRが小さくなることでノイズをより軽減することもできる。

[0026] 上記誘電体層を形成する材料は、絶縁性であれば特に限定されないが、好

ましくは、 AlO_x （例えば、 Al_2O_3 ）、 SiO_x （例えば、 SiO_2 ）、 AlTiO_x 、 SiTiO_x 、 HfO_x 、 TaO_x 、 ZrO_x 、 HfSiO_x 、 ZrSiO_x 、 TiZrO_x 、 TiZrWO_x 、 TiO_x 、 SrTiO_x 、 PbTiO_x 、 BaTiO_x 、 BaSrTiO_x 、 BaCaTiO_x 、 SiAlO_x 等の金属酸化物； AlN_x 、 SiN_x 、 AlScN_x 等の金属窒化物；または AlO_xN_y 、 SiO_xN_y 、 HfSiO_xN_y 、 $\text{SiC}_x\text{O}_y\text{N}_z$ 等の金属酸窒化物が挙げられる。誘電体層を形成する材料としては、 AlO_x 、 SiO_x 、 SiO_xN_y 、 HfSiO_x が好ましく、 AlO_x （代表的には、 Al_2O_3 ）がより好ましい。尚、上記の式は、単に材料の構成を表現するものであり、組成を限定するものではない。即ち、OおよびNに付されたx、yおよびzは0より大きい任意の値であってもよく、金属元素を含む各元素の存在比率は任意である。

[0027] 上記誘電体層の厚みは、特に限定されないが、例えば5 nm以上100 nm以下が好ましく、10 nm以上50 nm以下がより好ましい。誘電体層の厚みを5 nm以上とすることにより、絶縁性を高めることができ、漏れ電流をより小さくすることができる。また、誘電体層の厚みを100 nm以下とすることにより、より大きな静電容量を得ることができる。

[0028] 上記誘電体層は、好ましくは、気相法、例えば真空蒸着法、化学蒸着（CVD：Chemical Vapor Deposition）法、スパッタ法、原子層堆積（ALD：Atomic Layer Deposition）法、パルスレーザー堆積法（PLD：Pulsed Laser Deposition）等により形成される。特に、基材が多孔基材である場合には、細孔の細部にまでより均質で緻密な膜を形成できることから、CVD法またはALD法がより好ましく、ALD法が特に好ましい。このように気相法、特にALD法を用いることにより、誘電体層の絶縁性をより高めることができ、また、コンデンサの静電容量をより大きくすることができる。

[0029] 本実施形態のコンデンサ1aおよび1bにおいて、上記誘電体層上には、第2電極（上部電極）が形成されている。

[0030] 上記第2電極を構成する材料は、導電性であれば特に限定されないが、Ni、Cu、Al、W、Ti、Ag、Au、Pt、Zn、Sn、Pb、Fe、

Cr、Mo、Ru、Pd、Taおよびそれらの合金、例えばCuNi、AuNi、AuSn、ならびにTiN、TiAlN、TiON、TiAlON、Ta₂N等の金属窒化物、金属酸窒化物、導電性高分子（例えば、PEDOT（ポリ（3，4-エチレンジオキシチオフェン））、ポリピロール、ポリアニリン）などが挙げられ、TiNまたはTiONが好ましく、TiNがより好ましい。

[0031] 第2電極の厚みは、特に限定されないが、例えば3nm以上が好ましく、10nm以上がより好ましい。第2電極の厚みを3nm以上とすることにより、第2電極自体の抵抗を小さくすることができる。

[0032] 第2電極は、特に限定されないが、例えばALD法、化学蒸着（CVD：Chemical Vapor Deposition）法、めっき、バイアススパッタ、Sol-Gel法、導電性高分子充填などの方法で形成することができる。基材が多孔基材である場合には、細孔の細部にまでより均質で緻密な膜を形成できることから、好ましくは、第2電極はALD法により形成される。

[0033] 一の態様において、基材が多孔基材である場合には、ALD法で導電性膜を形成し、その上からALD法または他の手法により、導電性物質、好ましくはより電気抵抗の小さな物質で細孔を充填してもよい。このような構成とすることにより、効率的により高い静電容量密度およびより低いESRを得ることができる。

[0034] 本実施形態のコンデンサ1aおよび1bにおいて、上記第1電極の両端には、第1端子電極および第2端子電極が形成されている。

[0035] また、本実施形態のコンデンサ1aおよび1bにおいて、上記第2電極上には、第3端子電極が形成されている。

[0036] 上記の端子電極を構成する材料は、特に限定されないが、例えば、Ag、Pd、Ni、Cu、Sn、Au、Pb等の金属およびこれらの合金などが挙げられる。第1端子電極、第2端子電極および第3端子電極を構成する材料は、同じであってもよく、異なってもよい。端子電極の形成方法は、特に限定されず、例えば電解めっき、無電解めっき、CVD法、蒸着、スパッ

タ、導電性ペーストの焼き付け等を用いることができ、電解めっきまたは無電解めっきが好ましい。

[0037] 本実施形態のコンデンサ 1 a および 1 b において、第 1 電極上には、第 2 電極および第 3 端子電極と、第 1 端子電極および第 2 端子電極とを離隔するように、絶縁部が形成されている。

[0038] 絶縁部を構成する材料は、絶縁性であれば特に限定されず、絶縁性の無機材料、例えば絶縁性セラミック、ガラス等、または絶縁性の有機材料、例えば樹脂であり得る。

[0039] 絶縁部の形成方法は、特に限定されないが、ディスペンサ、めっき、ラミネート、CVD法、蒸着、スパッタ、スクリーン印刷、インクジェット等を用いることができる。

[0040] 上記したような本発明のコンデンサは、極性を有しないにもかかわらず、静電容量が高く、かつ、ESRが低い。また、3端子構造または貫通型構造とすることにより、ノイズを低減することができる。

[0041] 以上、本発明のコンデンサを、上記実施形態のコンデンサ 1 a および 1 b について説明したが、本発明はこれに限定されるものではなく、種々の改変が可能である。

[0042] 例えば、本発明のコンデンサは、各層の間、例えば、第 1 電極と誘電体層の間、または誘電体層と第 2 電極の間に、上記実施形態に示した層以外の層が存在してもよい。

[0043] また、上記したコンデンサは、第 1 電極と、第 1 端子電極および第 2 端子電極が、別個に形成されているが、この態様に限定されず、例えば、これらは、導電性基材から一体に形成されていてもよい。換言すれば、第 1 電極が、第 1 端子電極および第 2 端子電極を兼ねていてもよい。同様に、第 2 電極と第 3 端子電極は、別個に形成されているが、この態様に限定されず、これらは一体に形成されていてもよい。換言すれば、第 2 電極が、第 3 端子電極を兼ねていてもよい。

[0044] 上記したように本発明のコンデンサは、極性がなく、アルミニウム等から

なる第1電極を負極側に接続することができる。従って、本発明のコンデンサを回路等の電子部品に接続する際に、極性を確認する必要がなく、取り付け作業が簡便になる。また、極性を逆にして取り付けることによる、コンデンサの故障、回路の短絡などの問題も生じることがない。とりわけ、貫通型構造の場合には、貫通している方の電極を直流電源ラインが貫通するように配線し、且つ他方の電極をグランドに配線することで、電源ラインに重畳しているノイズを効果的に抑制することができる。特に、本発明のコンデンサによれば、負の直流電圧を生じる負電源ラインにおけるノイズ抑制用途に使用することも可能となる。

[0045] 従って、本発明は、コンデンサを有し、上記コンデンサの第1端子電極および第2端子電極が、負極として接続されていることを特徴とする電子部品、例えば回路基板等をも提供する。

実施例

[0046] 実施例1

・コンデンサの製造

導電性基板として、厚み $100\mu\text{m}$ の両面に細孔を有するアルミニウムエッチング箔51を準備した(図5(a)および図6(a))。次に、アルミニウムエッチング箔51を、レーザーにより、栈を残して切断した(図5(b)および図6(b))。

次に、アルミニウムエッチング箔51上に、ポリイミド樹脂をスクリーン印刷することでマスク52を形成した(図5(c)および図6(c))。

次に、ALD法にて、全体に誘電体層としての AlO_x 層53を、厚み 20nm で形成した(図5(d)および図6(d))。次いで、ALD法にて、全体に第2電極としての TiN 層54を形成した(図5(e)および図6(e))。尚、マスク上にも AlO_x 層および TiN 層が形成されるが、簡単のため図面には示していない。

次に、マスク52を除去(図5(f)および図6(f))し、CVD法にて、 SiO_2 の絶縁部55を形成した(図5(g)および図6(g))。

最後に、レーザーで栈を切断して各素子に切り分けて（図5（h）および図6（h））、銅をめっきすることにより、第1端子電極56、第2端子電極57および第3端子電極58を形成して（図5（i）および図6（i））、実施例1のコンデンサ50を製造した。

尚、図5および図6において、多孔構造は、簡単のために省略した。多孔構造は、図7に模式的に示す。

[0047] ・極性試験

上記のようにして得られた試料について、下記（A）および（B）のように接続して、破壊電圧を測定した。具体的には、序々に昇圧しながら直流電圧を印加し、試料に流れる電流値が1mAを超えたときの電圧を破壊電圧とした。

（A）アルミニウムエッチング箔（第1電極）に導通している第1端子電極および第2端子電極を正極、TiN層（第2電極）に導通している第3端子電極をGNDに接続する。

（B）アルミニウムエッチング箔（第1電極）に導通している第1端子電極および第2端子電極をGND、TiN層（第2電極）に導通している第3端子電極を正極に接続する。

[0048] （A）および（B）のそれぞれにおいて、各10個の試料を測定し、その平均値を求めた結果、いずれも6.4Vであった。即ち、実施例1のコンデンサには極性がないことが確認された。

[0049] 実施例2

銅めっきにより第1端子電極、第2端子電極および第3端子電極を形成した後、これらの上にニッケルめっき61、次いでスズめっき62を行ったこと以外は、実施例1と同様にして、実施例2のコンデンサ60を作製した。

[0050] 得られたコンデンサ60を、アルミニウムエッチング箔（第1電極）に導通している第1端子電極56および第2端子電極57を負極63に、TiN層（第2電極）に導通している第3端子電極58を正極64に、接合剤66を用いて接続することにより、基板65上に実装した（図8）。実施例2の

試料に電圧を印加したところ、正常に機能することが確認された。

[0051] 実施例 3

・コンデンサの製造

導電性基板として、厚み $70\mu\text{m}$ の片面に細孔を有するアルミニウムエッチング箔 71 を準備した (図 9 (a))。次に、アルミニウムエッチング箔を、レーザーにより、栈を残して切断した (図 9 (b))。

次に、アルミニウムエッチング箔 71 上に、ポリイミド樹脂をスクリーン印刷することでマスク 72 を形成した (図 9 (c))。

次に、ALD 法にて、全体に誘電体層としての AlO_x 層 73 を、厚み 20nm で形成した (図 9 (d))。次いで、ALD 法にて、全体に第 2 電極としての TiN 層 74 を形成した (図 9 (e))。尚、マスク上にも AlO_x 層および TiN 層が形成されるが、簡単のため図面には示していない。

次に、マスク 72 を除去 (図 9 (f)) し、CVD 法にて、 SiO_2 の絶縁部 75 を形成した (図 9 (g))。

最後に、レーザーで栈を切断して各素子に切り分けて (図 9 (h))、銅をめっきすることにより、第 1 端子電極 76、第 2 端子電極 77 および第 3 端子電極 78 を形成して (図 9 (i))、実施例 3 のコンデンサ 70 を製造した。

[0052] ・極性試験

上記のようにして得られたコンデンサ 70 について、実施例 1 と同様に、下記 (A) および (B) のように接続して、破壊電圧を測定した。具体的には、序々に昇圧しながら直流電圧を印加し、試料に流れる電流値が 1mA を超えたときの電圧を破壊電圧とした。

(A) アルミニウムエッチング箔 (第 1 電極) に導通している第 1 端子電極および第 2 端子電極を正極、 TiN 層 (第 2 電極) に導通している第 3 端子電極を GND に接続する。

(B) アルミニウムエッチング箔 (第 1 電極) に導通している第 1 端子電極および第 2 端子電極を GND、 TiN 層 (第 2 電極) に導通している第 3

端子電極を正極に接続する。

[0053] (A) および (B) のそれぞれにおいて、各 10 個の試料を測定し、その平均値を求めた結果、いずれも 6.4 V であった。即ち、実施例 3 のコンデンサには極性がないことが確認された。

産業上の利用可能性

[0054] 本発明のコンデンサは、高静電容量を有し、ESR が低く、極性を有しないので、種々の電子機器に好適に用いられる。

符号の説明

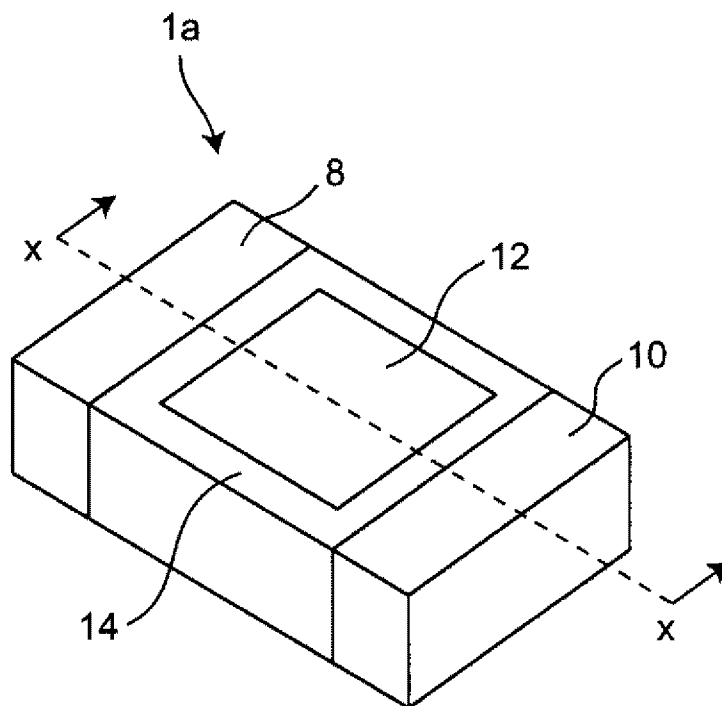
[0055] 1 a, 1 b…コンデンサ; 2…第 1 電極; 4…誘電体層;
6…第 2 電極; 8…第 1 端子電極; 10…第 2 端子電極;
12…第 3 端子電極; 14…絶縁部; 16…絶縁部;
18…絶縁部;
22…第 1 電極; 24…誘電体層; 26…第 2 電極;
28…第 1 端子電極; 30…第 2 端子電極; 32…第 3 端子電極;
34…絶縁部; 36…絶縁部; 42…低空隙率部;
44…高空隙率部
50…コンデンサ; 51…アルミニウムエッチング箔; 52…マスク
;
53…AlO_x層; 54…TiN層; 55…絶縁部
56…第 1 端子電極; 57…第 2 端子電極; 58…第 3 端子電極
59…細孔;
60…コンデンサ; 61…Niめっき; 62…Snめっき
63…負極; 64…正極; 65…基板
70…コンデンサ; 71…アルミニウムエッチング箔; 72…マスク
73…AlO_x層; 74…TiN層; 75…絶縁部
76…第 1 端子電極; 77…第 2 端子電極; 78…第 3 端子電極

請求の範囲

- [請求項1] 導電性多孔基材から形成された第1電極と、
第1電極上に位置する誘電体層と、
誘電体層上に位置する第2電極と
を有して成り、
第1電極が、その両端に位置する第1端子電極および第2端子電極
に電氣的に接続され、
第2電極が、第1端子電極と第2端子電極の間に位置し、第2電極
の上に位置する第3端子電極に電氣的に接続されていること、
を特徴とする、コンデンサ。
- [請求項2] 誘電体層および第2電極が、第1電極の周囲に筒状に形成され、
第1電極が、誘電体層および第2電極を貫通して、第1電極の両端
に位置する第1端子電極および第2端子電極に電氣的に接続されてい
ること
を特徴とする貫通コンデンサである、請求項1に記載のコンデンサ。
- [請求項3] 導電性多孔基材が高空隙率部および低空隙率部を有し、高空隙率部
上に誘電体層および第2電極が形成され、低空隙率部上に第1端子電
極および第2端子電極が形成されていることを特徴とする、請求項1
または2に記載のコンデンサ。
- [請求項4] 導電性基材が、アルミニウム基材であることを特徴とする、請求項
1～3のいずれか1項に記載のコンデンサ。
- [請求項5] 誘電体層が、原子層堆積法により形成されていることを特徴とする
、請求項1～4のいずれか1項に記載のコンデンサ。
- [請求項6] 上部電極が、原子層堆積法により形成されていることを特徴とする
、請求項1～5のいずれか1項に記載のコンデンサ。
- [請求項7] 請求項1～6のいずれか1項に記載のコンデンサを有し、上記コン
デンサの第1端子電極および第2端子電極が、負極として接続されて
いることを特徴とする電子部品。

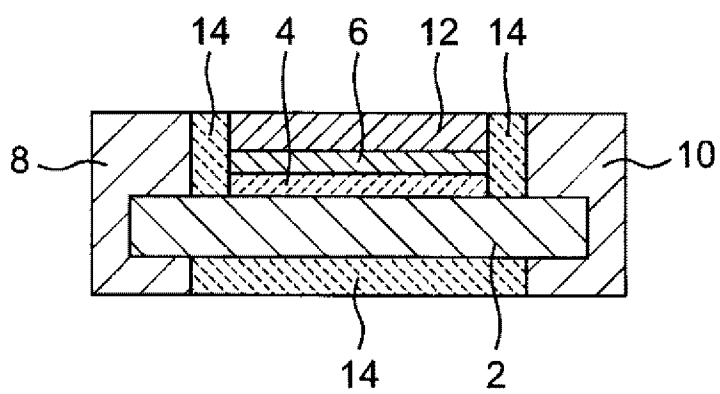
[図1]

図1



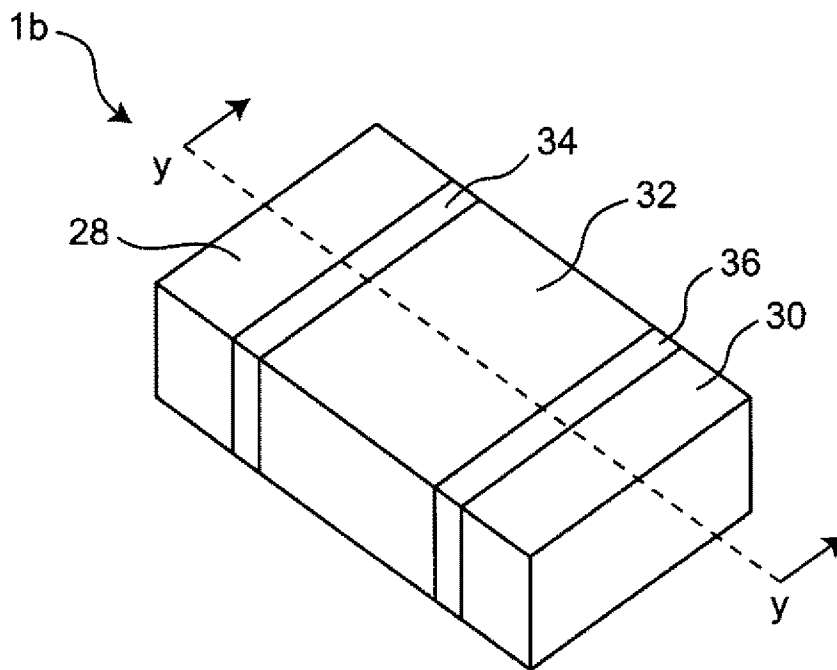
[図2]

図2



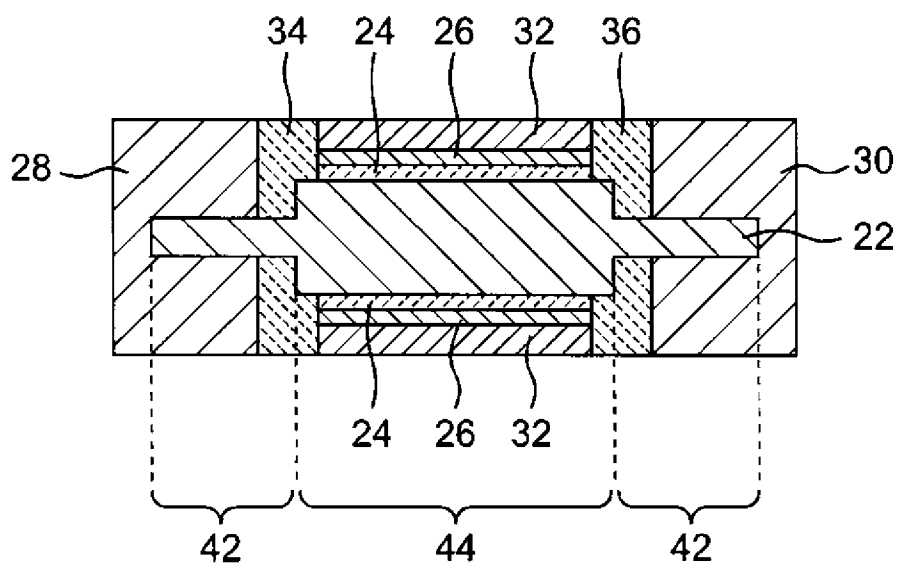
[図3]

図3



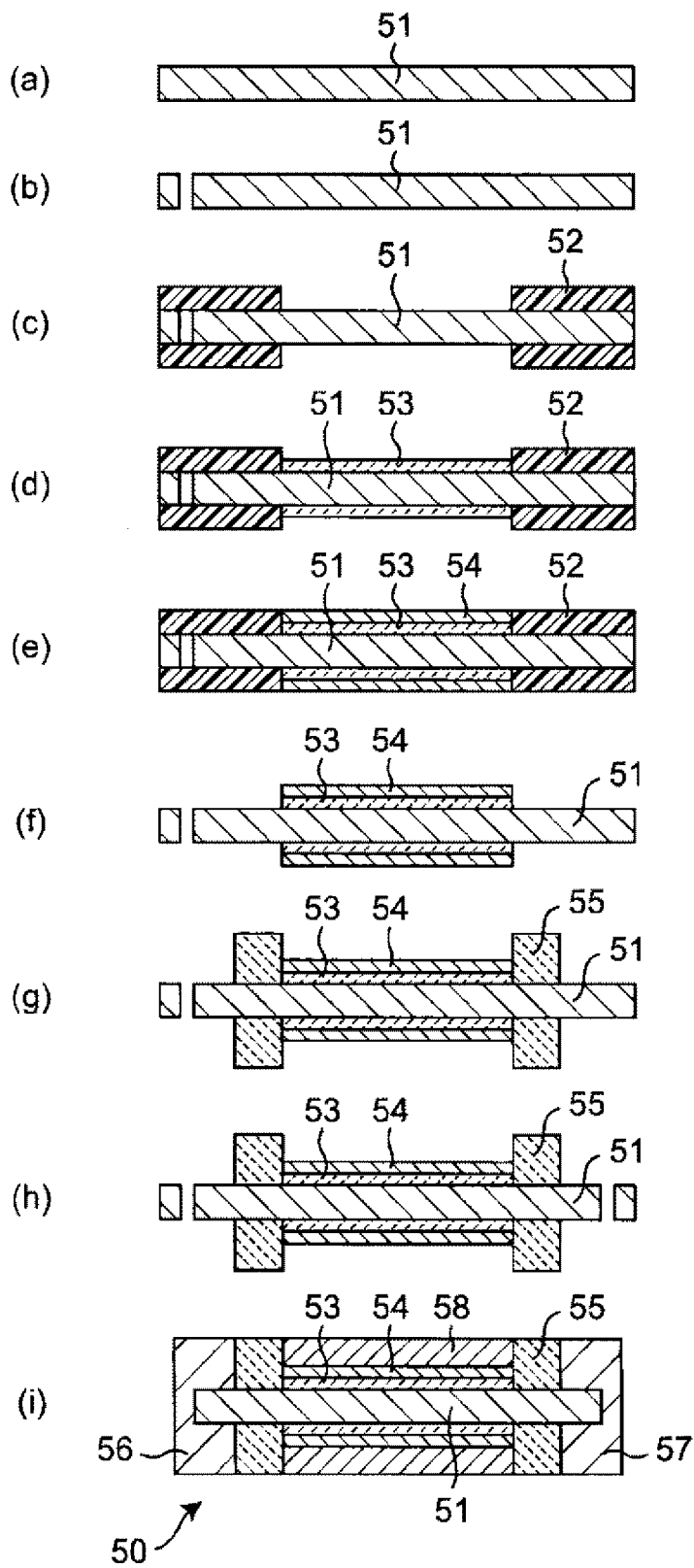
[図4]

図4



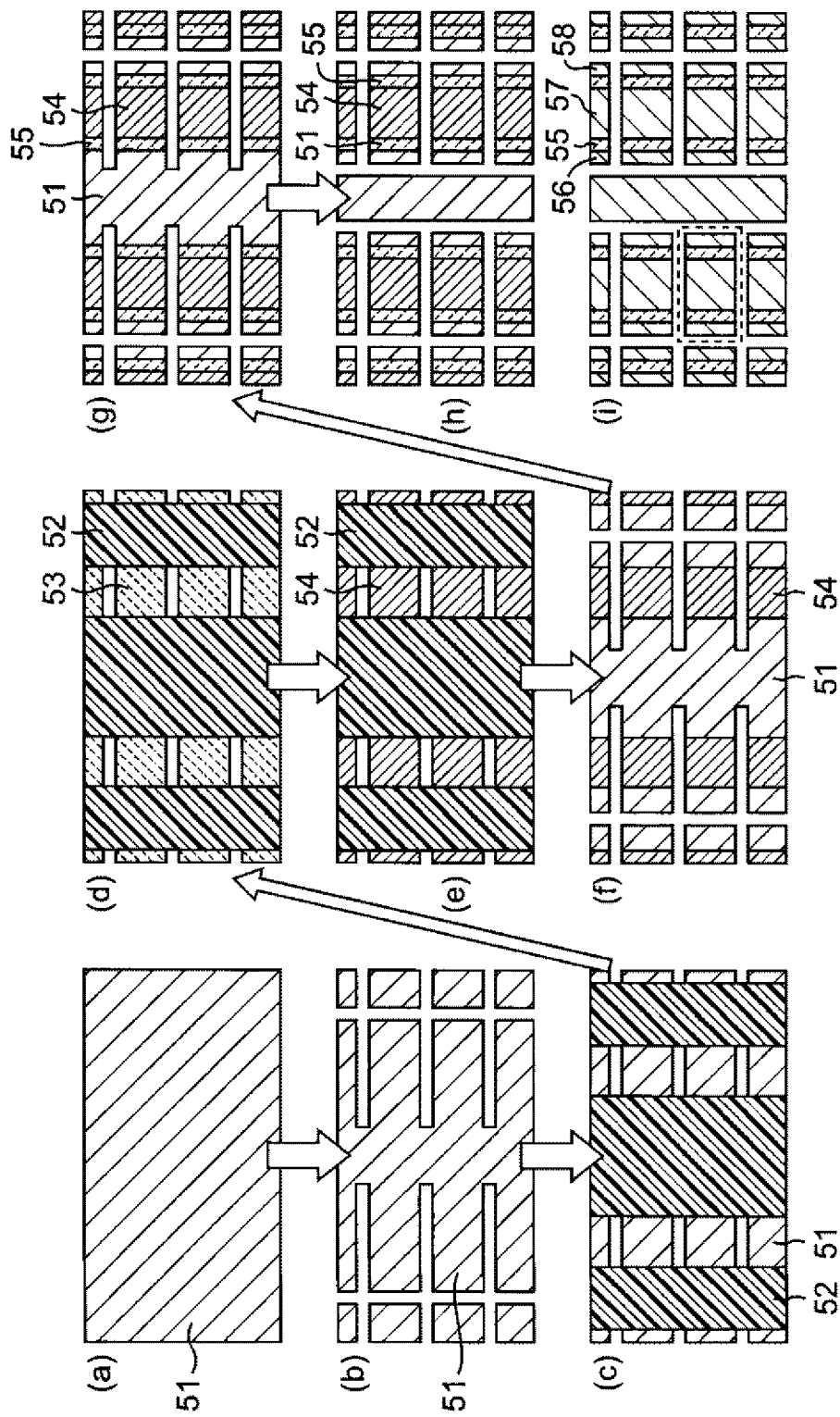
[図5]

図5



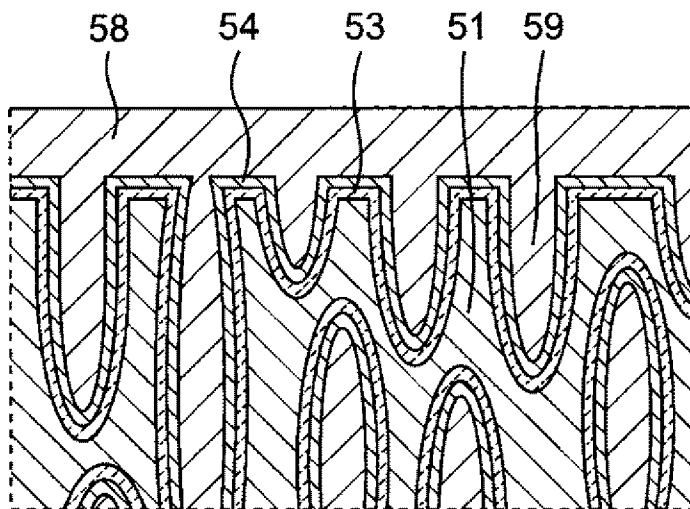
[図6]

図6



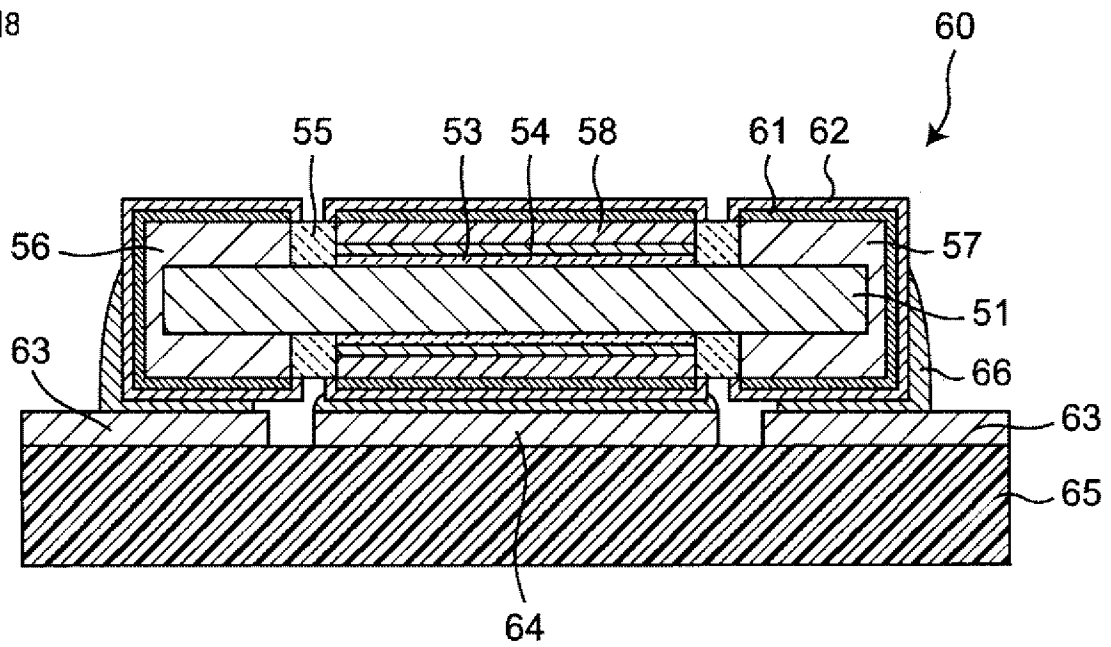
[図7]

図7



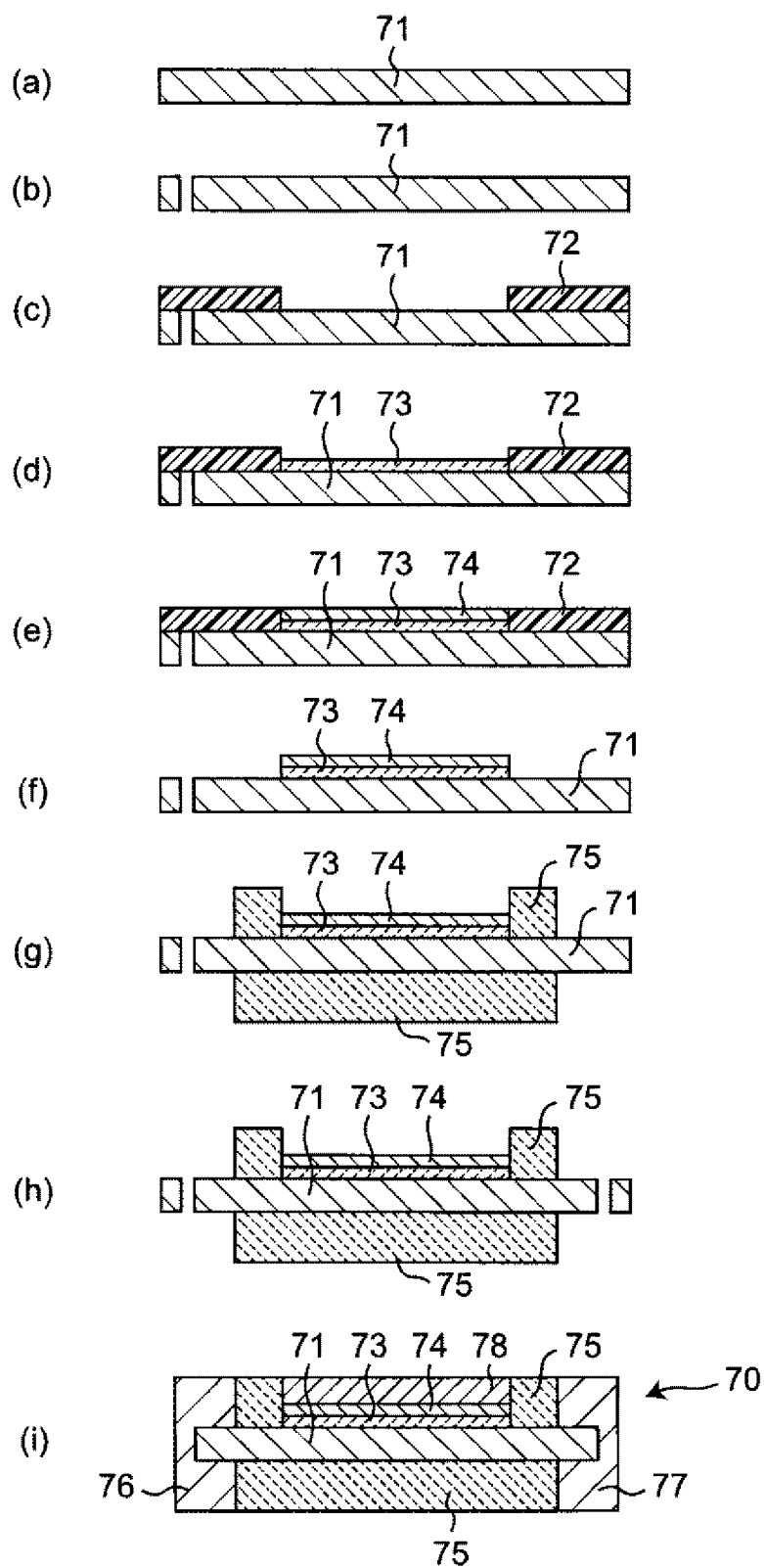
[図8]

図8



[図9]

図9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/067126

A. CLASSIFICATION OF SUBJECT MATTER

H01G4/12(2006.01) i, H01G4/33(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/12, H01G4/33

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2016

Kokai Jitsuyo Shinan Koho 1971-2016 Toroku Jitsuyo Shinan Koho 1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2004-87872 A (NEC Tokin Corp.), 18 March 2004 (18.03.2004), paragraphs [0018] to [0020]; fig. 3 & US 2004/0042157 A1 paragraphs [0038] to [0040]; fig. 4 & EP 1398807 A2 & TW 200406795 A & KR 10-2004-0019926 A & CN 1484262 A	1-2, 4 3, 5-7
Y	JP 2012-204642 A (NEC Tokin Corp.), 22 October 2012 (22.10.2012), paragraphs [0030] to [0031]; fig. 1 (Family: none)	3, 5-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

02 August 2016 (02.08.16)

Date of mailing of the international search report

16 August 2016 (16.08.16)

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/067126

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-517717 A (Laor Consulting LLC), 02 August 2012 (02.08.2012), paragraphs [0025], [0069] & WO 2010/093761 A1 page 6, lines 10 to 30; page 17, line 24 to page 18, line 2 & EP 2396817 A1	5-7
A	JP 2012-43960 A (Panasonic Corp.), 01 March 2012 (01.03.2012), paragraphs [0009] to [0011] (Family: none)	1-7
A	JP 2006-60017 A (NEC Tokin Corp.), 02 March 2006 (02.03.2006), paragraph [0019] (Family: none)	1-7

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01G4/12(2006.01)i, H01G4/33(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01G4/12, H01G4/33

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2004-87872 A（NECトーキン株式会社）2004.03.18, 段落 [0018]-[0020], 図3 & US 2004/0042157 A1, 段落[0038]-[0040], 図4 & EP 1398807 A2 & TW 200406795 A & KR 10-2004-0019926 A & CN 1484262 A	1-2, 4 3, 5-7
Y	JP 2012-204642 A（NECトーキン株式会社）2012.10.22, 段落 [0030]-[0031], 図1（ファミリーなし）	3, 5-7

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

02.08.2016

国際調査報告の発送日

16.08.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

多田 幸司

5D

5292

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-517717 A (ラオール・コンサルティング・エルエルシー) 2012.08.02, 段落[0025], [0069] & WO 2010/093761 A1, 第6頁第 10-30行, 第17頁第24行-第18頁第2行 & EP 2396817 A1	5-7
A	JP 2012-43960 A (パナソニック株式会社) 2012.03.01, 段落 [0009]-[0011] (ファミリーなし)	1-7
A	JP 2006-60017 A (NECトーキン株式会社) 2006.03.02, 段落 [0019] (ファミリーなし)	1-7