

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2016-528848

(P2016-528848A)

(43) 公表日 平成28年9月15日 (2016.9.15)

(51) Int.Cl.	F I	テーマコード (参考)
HO 4 N 5/355 (2011.01)	HO 4 N 5/335 5 5 O	4 M 1 1 8
HO 4 N 5/353 (2011.01)	HO 4 N 5/335 5 3 O	5 C O 2 4
HO 4 N 5/374 (2011.01)	HO 4 N 5/335 7 4 O	
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 A	

審査請求 未請求 予備審査請求 未請求 (全 26 頁)

(21) 出願番号	特願2016-536293 (P2016-536293)	(71) 出願人	595020643 クゥアルコム・インコーポレイテッド QUALCOMM INCORPORATED アメリカ合衆国、カリフォルニア州 92 121-1714、サン・ディエゴ、モア ハウス・ドライブ 5775
(86) (22) 出願日	平成26年8月11日 (2014.8.11)	(74) 代理人	100108855 弁理士 蔵田 昌俊
(85) 翻訳文提出日	平成28年4月6日 (2016.4.6)	(74) 代理人	100109830 弁理士 福原 淑弘
(86) 国際出願番号	PCT/US2014/050506	(74) 代理人	100158805 弁理士 井関 守三
(87) 国際公開番号	W02015/026550	(74) 代理人	100194814 弁理士 奥村 元宏
(87) 国際公開日	平成27年2月26日 (2015.2.26)		
(31) 優先権主張番号	13/972,742		
(32) 優先日	平成25年8月21日 (2013.8.21)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 複数の画像感知素子を用いて画像を撮影するためのシステム及び方法

(57) 【要約】

ダイナミックレンジを拡張するために異なる積分時間を有する複数の画像感知素子を組み込んでいるCMOS可視画像センサのための方法、デバイス、及びコンピュータプログラム製品が本明細書において開示される。一態様では、第1のウェルキャパシティを有する少なくとも1つの第1の光感知素子と、第2のウェルキャパシティを有する少なくとも1つの第2の光感知素子とを含むCMOS可視画像センサを使用して画像を撮る方法が開示され、ここにおいて、第2のウェルキャパシティは、第1のウェルキャパシティよりも大きい。方法は、少なくとも1つの第1の光感知素子の各々に対して第1の積分時間を決定することを含む。方法は、少なくとも1つの第2の光感知素子の各々に対して第2の積分時間を決定することを更に含み、ここにおいて、第2の積分時間は、第1の積分時間とは異なる。

【選択図】 図9

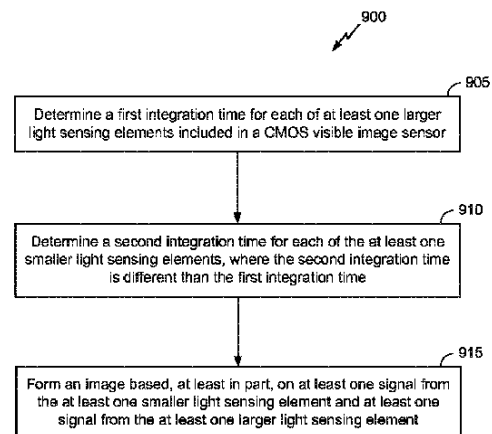


FIG. 9

【特許請求の範囲】

【請求項 1】

第 1 のウェルキャパシティを有する少なくとも 1 つの第 1 の光感知素子と、第 2 のウェルキャパシティを有する少なくとも 1 つの第 2 の光感知素子とを含む画像センサを用いて画像を撮影する方法であって、前記第 2 のウェルキャパシティは、前記第 1 のウェルキャパシティよりも大きく、前記方法は、

前記少なくとも 1 つの第 1 の光感知素子の各々に対して第 1 の積分時間を決定することと、

前記少なくとも 1 つの第 2 の光感知素子の各々に対して第 2 の積分時間を決定することと、ここにおいて、前記第 2 の積分時間は、前記第 1 の積分時間とは異なる、

を備える方法。

10

【請求項 2】

前記少なくとも 1 つの第 1 の光感知素子からの少なくとも 1 つの信号と、前記少なくとも 1 つの第 2 の光感知素子からの少なくとも 1 つの信号に少なくとも部分的に基づいて画像を形成すること

を更に備える、請求項 1 に記載の方法。

【請求項 3】

画像を形成することは、以下の式に少なくとも部分的に基づいて画像を形成することを備え、

【数 1】

20

$$T_{hdr}(x, y) = (1 - \alpha(x, y)) \cdot T1(x, y) + \alpha(x, y) \cdot T2(x, y)$$

ここにおいて、N は、画素 (x, y) に中心がある m × n のウィンドウであるウィンドウ W (x, y) 内の画素の総数であり、T 1 は、前記少なくとも 1 つの第 1 の光感知素子の読出し値であり、T 2 は、前記少なくとも 1 つの第 2 の光感知素子の読出し値であり、 T_{hdr} は、前記合成された画像であり、

【数 2】

$$\alpha(x, y) = \frac{1}{1 + e^{-a(MAD(x, y) - b)}} \text{ であり、}$$

30

a 及び b は、偏移幅を制御するチューニングパラメータであり、MAD は、以下によって定義される局所的な平均絶対誤差値である、

【数 3】

$$MAD(x, y) = \left(\sum_{i, j \in W(x, y)} |T1(i, j) - R \times T2(i, j)| \right) / N$$

請求項 2 に記載の方法。

40

【請求項 4】

前記画像は、高ダイナミックレンジ画像である、請求項 1 に記載の方法。

【請求項 5】

前記少なくとも 1 つの第 1 の光感知素子及び前記少なくとも 1 つの第 2 の光感知素子のうちの少なくとも 1 つは、フォトダイオードである、請求項 1 に記載の方法。

【請求項 6】

前記第 2 の積分時間は、前記第 1 の積分時間よりも短い、請求項 1 に記載の方法。

【請求項 7】

前記第 1 の積分時間及び前記第 2 の積分時間のうちの少なくとも 1 つは、照明条件に少なくとも部分的に基づいて決定される、請求項 1 に記載の方法。

50

【請求項 8】

電子デバイスであって、

第 1 のウェルキャパシティを有する少なくとも 1 つの第 1 の光感知素子と、第 2 のウェルキャパシティを有する少なくとも 1 つの第 2 の光感知素子を含む C M O S 可視画像センサと、ここにおいて、前記第 2 のウェルキャパシティは、前記第 1 のウェルキャパシティよりも大きい、

プロセッサと

を備え、前記プロセッサは、

前記少なくとも 1 つの第 1 の光感知素子の各々に対して使用されるべき第 1 の積分時間を決定することと、

前記少なくとも 1 つの第 2 の光感知素子の各々に対して使用されるべき第 2 の積分時間を決定することと、ここにおいて、前記第 2 の積分時間は、前記第 1 の積分時間とは異なる、

を行うように構成される、デバイス。

【請求項 9】

前記少なくとも 1 つの第 1 の光感知素子及び前記少なくとも 1 つの第 2 の光感知素子のうちの少なくとも 1 つは、フォトダイオードを備える、請求項 8 に記載のデバイス。

【請求項 10】

前記第 2 の積分時間は、前記第 1 の積分時間よりも短い、請求項 8 に記載のデバイス。

【請求項 11】

前記プロセッサは、照明条件に少なくとも部分的に基づいて第 1 の積分時間を決定するように構成される、請求項 8 に記載のデバイス。

【請求項 12】

前記プロセッサは、照明条件に少なくとも部分的に基づいて第 2 の積分時間を決定するように構成される、請求項 8 に記載のデバイス。

【請求項 13】

前記少なくとも 1 つの第 1 の光感知素子及び前記少なくとも 1 つの第 2 の光感知素子は、1 つ以上のトランジスタを共有する、請求項 8 に記載のデバイス。

【請求項 14】

前記プロセッサは、画像を形成するように更に構成され、前記画像は、前記少なくとも 1 つの第 1 のフォトダイオード及び前記少なくとも 1 つの第 2 のフォトダイオードのうちの 1 つ以上からの信号に少なくとも部分的に基づく、請求項 8 に記載のデバイス。

【請求項 15】

画像を形成することは、以下の式に少なくとも部分的に基づいて画像を形成することを備え、

【数 4】

$$T_{hdr}(x, y) = (1 - \alpha(x, y)) \cdot T1(x, y) + \alpha(x, y) \cdot T2(x, y)$$

ここにおいて、N は、画素 (x, y) に中心がある m × n のウィンドウであるウィンドウ W (x, y) 内の画素の総数であり、T 1 は、前記少なくとも 1 つの第 1 の光感知素子の読出し値であり、T 2 は、前記少なくとも 1 つの第 2 の光感知素子の読出し値であり、T h d r は、前記合成された画像であり、

【数 5】

$$\alpha(x, y) = \frac{1}{1 + e^{-a(MAD(x, y) - b)}} \text{ であり、}$$

a 及び b は、偏移幅を制御するチューニングパラメータであり、M A D は、以下によって定義される局所的な平均絶対誤差値である、

【数 6】

$$MAD(x,y) = (\sum_{i,j \in W(x,y)} |T1(i,j) - R \times T2(i,j)|) / N$$

請求項 14 に記載のデバイス。

【請求項 16】

前記画像は、高ダイナミックレンジ画像である、請求項 14 に記載のデバイス。

【請求項 17】

電子デバイスであって、

10

CMOS 可視画像センサに含まれる、第 1 のウェルキャパシティを有する少なくとも 1 つの第 1 の光感知素子の各々に対して第 1 の積分時間を決定するための手段と、

前記 CMOS 可視画像センサに含まれる、第 2 のウェルキャパシティを有する少なくとも 1 つの第 2 の光感知素子の各々に対して第 2 の積分時間を決定するための手段と、ここにおいて、前記第 2 の積分時間は、前記第 1 の積分時間とは異なり、前記第 2 のウェルキャパシティは、前記第 1 のウェルキャパシティよりも大きい、
を備える、デバイス。

【請求項 18】

前記少なくとも 1 つの第 1 の光感知素子からの少なくとも 1 つの信号と、前記少なくとも 1 つの第 2 の光感知素子からの少なくとも 1 つの信号に少なくとも部分的に基づいて画像を形成するための手段

20

を更に備える、請求項 17 に記載のデバイス。

【請求項 19】

画像を形成するための手段は、以下の式に少なくとも部分的に基づいて画像を形成するための手段を備え、

【数 7】

$$T_{hdr}(x,y) = (1 - \alpha(x,y)) \cdot T1(x,y) + \alpha(x,y) \cdot T2(x,y)$$

ここにおいて、N は、画素 (x, y) に中心がある m × n のウィンドウであるウィンドウ W (x, y) 内の画素の総数であり、T1 は、前記少なくとも 1 つの第 1 の光感知素子の読出し値であり、T2 は、前記少なくとも 1 つの第 2 の光感知素子の読出し値であり、Thdr は、前記合成された画像であり、

30

【数 8】

$$\alpha(x,y) = \frac{1}{1 + e^{-a(MAD(x,y) - b)}} \text{であり、}$$

a 及び b は、偏移幅を制御するチューニングパラメータであり、MAD は、以下によって定義される局所的な平均絶対誤差値である、

40

【数 9】

$$MAD(x,y) = (\sum_{i,j \in W(x,y)} |T1(i,j) - R \times T2(i,j)|) / N$$

請求項 18 に記載のデバイス。

【請求項 20】

前記画像は、高ダイナミックレンジ画像である、請求項 17 に記載のデバイス。

【請求項 21】

前記少なくとも 1 つの第 1 の光感知素子及び前記少なくとも 1 つの第 2 の光感知素子の

50

うちの少なくとも１つは、フォトダイオードである、請求項１７に記載のデバイス。

【請求項２２】

前記第２の積分時間は、前記第１の積分時間よりも短い、請求項１７に記載のデバイス。

【請求項２３】

前記第１の積分時間及び前記第２の積分時間のうちの少なくとも１つは、照明条件に少なくとも部分的に基づいて決定される、請求項１７に記載のデバイス。

【請求項２４】

命令を備える非一時的コンピュータ可読媒体であって、前記命令は、実行されると、第１のウェルキャパシティを有する少なくとも１つの第１の光感知素子と、第２のウェルキャパシティを有する少なくとも１つの第２の光感知素子とを含むＣＭＯＳ可視画像センサを使用して画像を撮る方法を行うことをデバイス内のプロセッサに行わせ、前記第２のウェルキャパシティは、前記第１のウェルキャパシティよりも大きく、前記方法は、

前記少なくとも１つの第１の光感知素子の各々に対して第１の積分時間を決定することと、

前記少なくとも１つの第２の光感知素子の各々に対して第２の積分時間を決定することと、ここにおいて、前記第２の積分時間は、前記第１の積分時間とは異なる、

を備える、非一時的コンピュータ可読媒体。

【請求項２５】

前記方法は、

前記少なくとも１つの第１の光感知素子からの少なくとも１つの信号と、前記少なくとも１つの第２の光感知素子からの少なくとも１つの信号とに少なくとも部分的に基づいて画像を形成すること

を更に備える、請求項２４に記載の非一時的コンピュータ可読媒体。

【請求項２６】

画像を形成することは、以下の式に少なくとも部分的に基づいて画像を形成することを備え、

【数１０】

$$T_{hdr}(x,y) = (1 - \alpha(x,y)) \cdot T1(x,y) + \alpha(x,y) \cdot T2(x,y)$$

ここにおいて、 N は、画素 (x, y) に中心がある $m \times n$ のウィンドウであるウィンドウ $W(x, y)$ 内の画素の総数であり、 $T1$ は、前記少なくとも１つの第１の光感知素子の読出し値であり、 $T2$ は、前記少なくとも１つの第２の光感知素子の読出し値であり、 T_{hdr} は、前記合成された画像であり、

【数１１】

$$\alpha(x,y) = \frac{1}{1 + e^{-a(MAD(x,y)-b)}} \text{であり、}$$

a 及び b は、偏移幅を制御するチューニングパラメータであり、 MAD は、以下によって定義される局所的な平均絶対誤差値である、

【数１２】

$$MAD(x,y) = \left(\sum_{i,j \in W(x,y)} |T1(i,j) - R \times T2(i,j)| \right) / N$$

請求項２５に記載の非一時的コンピュータ可読媒体。

【請求項２７】

前記画像は、高ダイナミックレンジ画像である、請求項 2 4 に記載の非一時的コンピュータ可読媒体。

【請求項 2 8】

前記少なくとも 1 つの第 1 の光感知素子及び前記少なくとも 1 つの第 2 の光感知素子のうちの少なくとも 1 つは、フォトダイオードである、請求項 2 4 に記載の非一時的コンピュータ可読媒体。

【請求項 2 9】

前記第 2 の積分時間は、前記第 1 の積分時間よりも短い、請求項 2 4 に記載の非一時的コンピュータ可読媒体。

【請求項 3 0】

前記第 1 の積分時間及び前記第 2 の積分時間のうちの少なくとも 1 つは、照明条件に少なくとも部分的に基づいて決定される、請求項 2 4 に記載の非一時的コンピュータ可読媒体。

【発明の詳細な説明】

【技術分野】

【0001】

[0001] 本願は一般に、デジタル撮像に関し、より具体的には、ダイナミックレンジを拡張するために複数の画像感知素子を含む可視画像センサのためのシステム、方法、及びデバイスに関する。

【背景技術】

【0002】

[0002] デジタル画像では、相補型金属酸化膜半導体 (CMOS) センサのダイナミックレンジは、時折、屋外シーンを正確に表現するのに十分でないことがあり得る。これは特に、モバイルデバイスにおいて使用され得るより小型なセンサ、例えば、モバイル電話のカメラに、当てはまり得る。例えば、モバイルデバイスカメラで使用される典型的なセンサは、略 60 - 70 dB のダイナミックレンジを有し得る。しかしながら、典型的な自然の屋外シーンは、光エリアと影との間で 100 dB のコントラスト範囲を容易にカバーし得る。このダイナミックレンジが、モバイルデバイスで使用される典型的なセンサのダイナミックレンジよりも大きいため、モバイルデバイスによって撮影される画像においてディテールが失われ得る。

【0003】

[0003] 画像センサのダイナミックレンジを拡張しようとする以前の試みは、各々、それら自体の利点と、それら自体の欠点とを有する。例えば、幾つかの以前のアプローチは、1 つがより短い露光時間を有し、1 つがより長い露光時間を有する 2 つのフレームを組み合わせることを含む。このアプローチでは、より長い露光時間を有するフレームが、暗い領域におけるディテールを示すために使用され得、より短い露光時間を有するフレームが、明るい領域におけるディテールを示すために使用され得る。このアプローチは、静止している物体に対して良い結果を齎し得、優れたワイドダイナミックレンジ (WDR) ピクチャを生成し得る。残念ながら、移動物体が撮影されるとき、そのような画像を作るために使用される 2 つの異なるフレーム間の時間差が、モーションゴースト効果を引き起こし得る。このアプローチはまた、そのようなデバイスにおいてフルフレームメモリを必要とし得る。

【0004】

[0004] そのようなモーションアーチファクトを減らすために、別のアプローチは、長時間露光フレームの読出しの直後に短時間露光フレームの積分を開始する。このスキームがどのように機能するかを説明するために、短時間露光時間を S ライン時間、長時間露光時間を L ライン時間と想定する。典型的なロールシャッター動作の場合、撮像装置 (imager) は、時間 0 に第 1 の行、そして 1 ライン時間後に第 2 の行、等の積分を開始するだろう。L ライン時間において、長時間露光フレームについての第 1 の行を読み出し、第 2 の短時間露光フレームについて積分を直ちに開始し、1 ライン時間後に第 2 の行の読出し及

10

20

30

40

50

びリセットが続く。故に、例えば、時間 $L + S$ ライン時間では、行 1 の短時間露光フレームの読出しが発生し、時間 $L + S + 1$ では、短時間露光フレームの行 2 の読出しが発生するだろう。これは、両方のフレームが完全に読み出されるまで続く。モーションアーチファクトは、以前のアプローチに比べて減らされ得るが、このアプローチは、依然として、完全な WDR フレームを再構築するために、メモリバッファの S 個のラインを必要とするだろう。

【 0 0 0 5 】

[0005] 二重フレームアプローチからのモーションアーチファクトを最小化するために、及び、必要とされるラインバッファの量を減らすために、異なる積分時間が同じ読出しフレーム内に実装される場合に異なるスキームが使用され得る。例えば、1つの可能なスキームは、より長い積分時間 T_{long} を有する 2 つの行と、より短い積分時間 T_{short} を有する別の 2 つの行を有することである。このスキームは、図 1 に例示されるように、一方の対角線上に 2 つの緑画素を、他方の対角線上に赤及び青画素を有する 2×2 のサブパターンを有する、周知の Bayer パターンのような、カラーフィルタサブパターンが通常対で起こる色感知撮像装置に使用され得る。

10

【 0 0 0 6 】

[0006] 他のアプローチに類似して、 T_{long} を有する行は、暗い領域におけるディテールを示すために使用され、 T_{short} を有する行は、明るい領域におけるディテールを示すために使用される。そのようなアプローチの場合、モーションアーチファクトが最小化され、ラインバッファは必要ない。しかしながら、このアプローチは、垂直方向において解像度損失を引き起こすだろう。改良された別のアプローチは、米国特許第 8 0 5 9 1 7 4 号において提示されており、ここでは、長い及び短い積分時間が密にインターリーブされる、即ち、行内の幾つかの画素がより長い積分時間を有するのに対して、同じ行内の他の画素はより短い積分時間を有することとなり、これは、垂直方向においてより良い解像度に帰着する。しかしながら、これは、依然として、垂直方向と水平方向の両方において幾らかの解像度損失を引き起こす。同様のスキームでは、長い積分時間を有する画素の 1 つの行が使用され得、画素の次の行は、短い積分時間を有し得、ここで、両方の画素は、同じカラーフィルタを有する。しかしながら、このアプローチは、異なるアスペクト比と、垂直解像度損失とを引き起こす。

20

【 0 0 0 7 】

[0007] この問題に対する更に別のアプローチは、対数画素 (logarithmic pixel) のような、非線形応答画素を使用することであり得る。そのような画素は、非常に高いネイティブダイナミックレンジ (very high native dynamic range) を提供するが、これら画素を使用して作られる画像は、より高い固定パターンノイズ (FPN) といった他の課題を抱えている。

30

【 0 0 0 8 】

[0008] 異なる積分時間の他に、画素内操作 (in-pixel manipulation) のような他の技法も、WDR を達成するために実装され得る。例えば、所謂、横型オーバーフロー蓄積容量 (LOFIC: lateral over-flow integrated capacitor) スキームでは、特定の画素が飽和状態に近いときに電荷を蓄積するために各画素において小容量が加えられる。このスキームでは、より複雑なレイアウトを犠牲にして、より高いダイナミックレンジが達成され得る。

40

【 0 0 0 9 】

[0009] これらスキームの各々では、各画素は、1つの光感知素子を有し、これら画素は、水平方向及び垂直方向の両方に同じ増加で、通常矩形パターンで配列される。

【 0 0 1 0 】

[0010] 別の可能なスキームは、米国特許第 7 0 1 9 2 7 4 号に例示されており、それは、小さい光感知素子及び大きい光感知素子が各画素に組み込まれるスキームを示す。より大きい素子により多くの露光を、小さい素子により少ない露光を可能にするように画素の上部にある遮光体を調整することで、合成されたピクチャは、より高いダイナミックレ

50

ンジを有することができる。しかしながら、そのようなアプローチの場合、ダイナミックレンジ拡張が小さい素子と大きい素子との比並びにそれらの開口率に依存するため、ダイナミックレンジ拡張は、撮像装置が製造された時点で固定される。しかしながら、実際、シーンによっては、異なるダイナミックレンジが必要とされる。例えば、微光 (low light) の状況では、任意の高ダイナミックレンジ画像情報を使用しないことが好ましく、代わりに、より高い信号対ノイズ比 (SNR) を達成するために、可能な限り多くの光に各画素を曝すことが好ましいだろう。しかしながら、米国特許第 7 0 1 9 2 7 4 で使用されるスキームは、そのような異なるスキームに対して最適化されない可能性がある。

【発明の概要】

【 0 0 1 1 】

[0011] 本明細書で説明されるシステム、方法、デバイス、及びコンピュータプログラム製品は、各々、幾つかの態様を有し、これらのうちの何れも、その望ましい属性を単独で担うものではない。後に続く特許請求の範囲によって表されるような本発明の範囲を限定することなく、幾つかの特徴が以下に簡潔に説明される。この説明を検討した後、特に、「発明の詳細な説明」というセクションを読めば、本発明の有利な特徴が、複数の光感知素子を用いて画像を撮影することをどのように含むのかを理解されるだろう。

【 0 0 1 2 】

[0012] 幾つかの態様では、第 1 のウェルキャパシティを有する少なくとも 1 つの第 1 の光感知素子と、第 2 のウェルキャパシティを有する少なくとも 1 つの第 2 の光感知素子とを含む画像センサを用いて画像を撮影する方法が開示され、ここにおいて、第 2 のウェルキャパシティは、第 1 のウェルキャパシティよりも大きい。方法は、少なくとも 1 つの第 1 の光感知素子の各々に対して第 1 の積分時間を決定することと、少なくとも 1 つの第 2 の光感知素子の各々に対して第 2 の積分時間を決定することとを備え、ここにおいて、第 2 の積分時間は、第 1 の積分時間とは異なる。

【 0 0 1 3 】

[0013] 一態様では、電子デバイスが開示される。デバイスは、第 1 のウェルキャパシティを有する少なくとも 1 つの第 1 の光感知素子と、第 2 のウェルキャパシティを有する少なくとも 1 つの第 2 の光感知素子とを含む CMOS 可視画像センサと、ここにおいて、第 2 のウェルキャパシティは、第 1 のウェルキャパシティよりも大きい、少なくとも 1 つの第 1 の光感知素子の各々に対して使用されるべき第 1 の積分時間を決定することと、少なくとも 1 つの第 2 の光感知素子の各々に対して使用されるべき第 2 の積分時間を決定することとを行うように構成されたプロセッサとを備え、ここにおいて、第 2 の積分時間は、第 1 の積分時間とは異なる。

【 0 0 1 4 】

[0014] 一態様では、電子デバイスが開示される。デバイスは、CMOS 可視画像センサに含まれる、第 1 のウェルキャパシティを有する少なくとも 1 つの第 1 の光感知素子の各々に対して第 1 の積分時間を決定するための手段と、CMOS 可視画像センサに含まれる、第 2 のウェルキャパシティを有する少なくとも 1 つの第 2 の光感知素子の各々に対して第 2 の積分時間を決定するための手段とを備え、ここにおいて、第 2 の積分時間は、第 1 の積分時間とは異なり、第 2 のウェルキャパシティは、第 1 のウェルキャパシティよりも大きい。

【 0 0 1 5 】

[0015] 一態様では、命令を備える非一時的コンピュータ可読媒体が開示され、命令は、実行されると、第 1 のウェルキャパシティを有する少なくとも 1 つの第 1 の光感知素子と、第 2 のウェルキャパシティを有する少なくとも 1 つの第 2 の光感知素子とを含む CMOS 可視画像センサを使用して画像を撮る方法を行うことをデバイス内のプロセッサに行わせ、ここにおいて、第 2 のウェルキャパシティは、第 1 のウェルキャパシティよりも大きい。方法は、少なくとも 1 つの第 1 の光感知素子の各々に対して第 1 の積分時間を決定することと、少なくとも 1 つの第 2 の光感知素子の各々に対して第 2 の積分時間を決定することとを備え、ここにおいて、第 2 の積分時間は、第 1 の積分時間とは異なる。

【図面の簡単な説明】

【0016】

【図1】[0016] 図1は、Bayerカラーフィルタパターンの例示である。

【図2】[0017] 図2は、2ダイオード画素の例示的な概略図である。

【図3】[0018] 図3は、ダイナミックレンジ拡張を可能にするための2ダイオード画素の例示的なタイミング図である。

【図4】[0019] 図4A及び図4Bは、ダイナミックレンジ拡張の原理の例示である。

【図5】[0020] 図5は、 (x, y) のグラフであり、これは、2つのフォトダイオードからの読出し値を合成するための関数を例示する。

【図6】[0021] 図6は、低光の状況において使用され得る2ダイオード画素の例示的なタイミング図である。

10

【図7】[0022] 図7は、一对の共通トランジスタを共有するトータルで4つのフォトダイオードを有する、同じ行又は同じ列の何れか内にある2つの隣接した画素の概略的な例示である。

【図8】[0023] 図8は、フォトダイオードからの読出し値を合成するための構成要素のセットを有するデバイスの高水準ブロック図を描写する。

【図9】[0024] 図9は、二重ダイオードデバイスを使用する方法の例示である。

【発明の詳細な説明】

【0017】

[0025] 複数の実施形態は、可視画像センサのダイナミックレンジを拡張するための方法及びシステムに関する。一実施形態は、画像センサのダイナミックレンジを拡張するために異なる積分時間を有する二重ダイオード画素を組み込んでいるCMOSベースの可視画像センサを含む。典型的なモバイルデバイス上で使用されるセンサがフルダイナミックレンジの屋外画像の撮影するのに十分なダイナミックレンジを有さない可能性があるため、可視画像センサのダイナミックレンジを拡張することが重要であり得る。幾つかの実施形態では、CMOSセンサは、二重ダイオード設計を組み込むことで、増加したダイナミックレンジを有し得る。そのような設計は、例えば、より多くの光を吸収し、画像のより暗いエリアにおいて更なるディテールを提供するために、より大きいウェルキャパシティを有するより大きいフォトダイオードと、画像のより明るいエリアにおいて更なるディテールを提供するために、より小さいウェルキャパシティを有するより小さいフォトダイオードとを含み得る。

20

30

【0018】

[0026] フォトダイオードのような光感知素子が保持することができる総電荷量は、ウェルキャパシティと呼ばれ、電子単位で測定される。光感知素子のウェルキャパシティは、典型的にデシベル単位で測定されるその素子のダイナミックレンジに関する。ダイナミックレンジ、ウェルキャパシティとノイズフロアとの比、は、センサが、フルウェルキャパシティに到達するまで低光度においてどれだけうまく正確な信号を測定することができるかの測定である。同様のノイズフロアを前提として、感知素子のダイナミックレンジは、そのウェルキャパシティに比例し、それは、典型的にそのような光感知素子のサイズに比例する。

40

【0019】

[0027] 「例示的」という用語は、本明細書では、「例証、事例、又は例示としての役割を果たす」という意味で使用される。「例示的」として本明細書で説明される任意の実施形態は、必ずしも、他の実施形態よりも有利である又は好ましいと解釈されるべきではない。新規のシステム、装置、及び方法の様々な態様が、添付の図面に関連して以下に更に詳しく説明される。しかしながら、本開示は、多くの異なる形式で具現化され得、本開示全体を通して提示される任意の特定の構造又は機能に限定されるものとして解釈されるべきではない。むしろ、これらの態様は、本開示を徹底的かつ完全なものとし、本開示により本開示の範囲が当業者に十分に伝わるように、提供される。本明細書での教示に基づき、当業者は、本開示の範囲が、本発明の任意の他の態様と組み合わせられて実装されよう

50

と独立して実装されようと、本明細書で開示される新規なシステム、装置、及び方法の任意の態様をカバーするように意図されていることを認識するべきである。例えば、本明細書に示される任意の数の態様を使用して、装置が実装されるか、又は方法が実施され得る。加えて、本発明の範囲は、本明細書に示される本発明の様々な態様に加えて、又はそれ以外の、他の構造、機能、又は構造と機能を使用して実施されるこのような装置又は方法をカバーするように意図される。本明細書で開示される任意の態様が、特許請求の範囲の1つ又は複数の要素によって具現化され得ることは理解されるべきである。

【0020】

[0028] 特定の態様が本明細書で説明されるが、これら態様の多くの変形及び置換は、本開示の範囲に含まれる。好ましい態様の幾つかの利益及び利点が述べられるが、本開示の範囲は、特定の利益、用途、又は目的に限定されるようには意図されない。むしろ、本開示の態様は、異なるワイヤレス技術、システム構成、ネットワーク、及び送信プロトコルに広く適用可能であるように意図されており、そのうちの幾つかが、図において及び好ましい態様の以下の説明において例として例示される。発明の詳細な説明及び図面は、限定というよりはむしろ、本開示の単なる例示であり、本開示の範囲は、添付の特許請求の範囲及びそれらの同等物によって定義されている。

10

【0021】

[0029] 上述したように、明るいエリアと暗いエリアの両方を含むシーンのピクチャを撮るために、画像センサ、即ち撮像装置、のダイナミックレンジを拡張することが望まれ得る。これは、特に、より小さい画素が、各画素に対して軽減フルウェルキャパシティ (FQC) を有し得ることから、小さい画素サイズに当てはまり得る。例えば、モバイル電話カメラで使用する典型的な画像センサが60 - 70 dBのダイナミックレンジを有するのに対して、典型的な自然シーンは100 dBのコントラスト範囲を容易にカバーし得る。故に、撮影された画像のダイナミックレンジを拡張する方法が、そのようなピクチャのコントラスト忠実性を維持するために必要とされる。

20

【0022】

[0030] 従って、複数の実施形態は、1つ又は複数の画素が様々なウェルキャパシティの光感知素子から構成される画像センサに関する。従って、これらの画像センサは、撮影された同じ画像フレーム内の微光画像部分及び最も明るい (high light) 画像部分を正確に撮影するために、以下で説明されるように、異なる感知素子の組み合わせを使用することで、高ダイナミックレンジで画像を撮影することができる。上記方法の欠点のうちの幾つかを回避しつつ増加ダイナミックレンジを提供するために使用され得る1つの方法は、画素当たり2つの光感知素子、1つの小さい光感知素子と1つの大きい光感知素子、を有する可視画像センサを提供することであり得る。図2は、2ダイオード画素の例示的な概略図200である。以下で説明されるように、他の光感知素子もまた使用され得ることが当業者には明らかであるが、固定された (pinned) フォトダイオードが、そのような光感知素子の例として使用され得る。故に、各画素は、大きいフォトダイオードと小さいフォトダイオードとを含み得る。画素200のこの図では、大きいフォトダイオード210は、Dlargeと呼ばれ得、小さいフォトダイオード220は、Dsmallと呼ばれ得る。画素200は、各フォトダイオードに対して別々に機能することができる他の読出し素子を更に含み得るか、或いは両方のダイオードが、幾つかの共通した読出し素子を共有し得る。これは、フォトダイオードの増加された充填比 (fill factor) を齎し得る。これら画素は、画素の1つの行を形成するために、固定の画素ピッチで、水平方向において繰り返しインスタント化される。各撮像装置は、2次元画素アレイを形成するために、垂直方向において、実質的には水平方向の場合と同じ画素ピッチで、多数の行又はそのような画素を含み得る。

30

40

【0023】

[0031] 画素200のような、異なる感知素子を有する画素を含む可視画像センサは、多数の点で以前のセンサとは異なり得る。例えば、可視画像センサの大きいフォトダイオード210及び小さいフォトダイオード220は、異なる積分時間を有し得る。例えば、

50

これら積分時間は、大きいフォトダイオード 210 の積分時間については T_L と表され得、小さいフォトダイオード 220 の積分時間については T_S と表され得る。大きいフォトダイオード 210 は、小さいフォトダイオード 220 よりも長い積分時間を有し得る。これにより、より大きいフォトダイオード 210 は、画像のより暗い領域におけるディテールを示すことができ得、小さいフォトダイオード 220 は、画像のより明るい領域におけるディテールをより良く示すことができ得る。

【0024】

[0032] そのような回路は、低ノイズ 4 トランジスタ (4 T) 画素に基づき得、大きいダイオード D_{large} 210 及び小さいダイオード D_{small} 220 に対してそれぞれ個別の移動ゲート M_{x1} 204 及び M_{xs} 208 を含み得る。大きいフォトダイオード D_{large} 210 及び小さいフォトダイオード D_{small} 220 の影付きエリアによって例示されるように、これらダイオードは、異なるサイズ、D_{large} 210 に対してより大きいサイズ、を有し得る。ここでは D_{large} 210 に対して不規則な形が例示されているが、幾つかの態様では、電荷移動を容易にするために、丸みのある長方形などの、各ダイオードに対してより十分に制御された形が好まれるだろう。画素をサポートする他の回路は、リセットトランジスタ M_{rst} 225 と、ソースフォロワトランジスタ M_{sf} 230 及び行選択トランジスタ M_{sel} 235 から構成される読出しブランチとを含み得る。

【0025】

[0033] 図 3 は、図 2 に示されているものののような 2 ダイオード画素の例示的なタイミング図 300 である。このタイプの画素では、入射光子が、シリコン基板において電子・正孔対に変換される。次に、光電子は、D_{large} 210 及び D_{small} 220 という 2 つのフォトダイオードによって集められる。大きいフォトダイオード D_{large} 210 に対する積分は、時間 T₀ に開始する。この時に、R_{ST} 及び X_{RFL} の両方は、ある特定の時間量の間ハイであり得、トランジスタ M_{rst} 225 及び M_{x1} 204 の両方をオンにする。これは、D_{large} 210 における全ての電子を空にし得、D_{large} 210 を既定の電圧に設定し得る。X_{RFL} が低電圧に設定された時点で、M_{x1} 204 はオフになり、D_{large} 210 は、光電子を集め始め、その電圧は低下する。一般に、そのような光電子蓄積の比は、D_{large} 210 に当たる入射光の量に比例し、従って、それは、光度とフォトダイオードエリアの両方の関数である。

【0026】

[0034] 前に述べたように、D_{large} 210 は、時間 T_L の間、光を集めるように構成され得る。D_{large} 210 が電子を集めるのと同時に、D_{small} 220 もまた、電子を集め得るが、これらは使用されないだろう。時間 T₀ + T_L - T_S + 1/2 ライン時間 310 において、小さいフォトダイオード D_{small} 220 は、R_{ST} 及び X_{RFL} の両方を高い値に設定することでリセットされ得る。このリセットは、D_{small} 220 が集めた任意の光電子を破棄し得、D_{small} 220 が、光電子を再度集め始めることを可能にする。D_{small} 220 は、時間 T_S の間、光を集めるように構成され得る。

【0027】

[0035] 積分時間の終了時に、ダイオード上の蓄積された電荷を読み出すために、相関二重サンプリング (CDS) 動作が用いられ得る。これを行うために、まず M_{rst} 225 が、R_{ST} を高く設定することでオンにされ、これは、フローティングノード (F_N) をリセット電圧 (C_{ELL} H_I バイアス - M_{rst} 225 の閾値) に設定する。この後、S_{EL} 信号がハイに設定され得、これは、画素読み出しを可能にするために M_{sel} 235 をオンにし得る。B_{US} が電流源に接続されている場合、M_{sf} 230 は、ソースフォロワとして機能し、これは、B_{US} 電圧が F_N の電圧を追跡することに帰着する。F_N のリセット電圧が読み出された時点で、M_{x1} 204 は、X_{REF} をハイに設定し、D_{large} 210 における集められた全ての光電子を F_N にダンピングし、それによって、F_N の電圧を下げることによってオンにされる。この後、B_{US} 電圧は、F_N の下げられた

10

20

30

40

50

電圧に従い得、第2の読出しは、SELがハイに設定されている場合、ソースフォローを通じて行われ得る。両方の読出し間の差分は、D1arge210によって集められた光電子によるノードFNでの的確な電圧変化を決定するために使用され得る。追加の列回路もまた、そのような情報を記憶するために、及び、増幅、デジタル化、及び他の処理のような更なる処理を可能にするために使用され得る。一般に、CDS動作は、存在し得るある特定の一時的なノイズ及びトランジスタ変動のインパクトを減らし得る。幾つかの態様では、1つがリセット用で1つが読出し用である2つのXRF Lパルス間の時間差は、大きいフォトダイオードの積分時間TLに相当し得る。大きいフォトダイオードD1arge210が読み出された時点で、約1/2ライン時間後に、別のCDS動作が、小さいフォトダイオードDsmall220を読み出すために実行され得る。この動作は、大きいフォトダイオードD1arge210に関連して上述された動作に類似し得る。Dsmall220を読み出すためのCDS動作では、小さいフォトダイオードsmall220に対してXFRSをハイに設定することで、Mxs208がオンにされ得る。Dsmall220について積分する際、2つのXFRSパルス間の時間は、Dsmall220の積分時間TSである。

【0028】

[0036] 図3に例示された読出しスキームを使用する際、大きいフォトダイオード210の読出しと、小さいフォトダイオード220の読出しとの間に、約1/2ライン時間の時間差が存在し得る。従って、1つのラインバッファが、大きいフォトダイオード210からの情報を記憶するために必要とされ得る。所与の画素からの小さいフォトダイオード220が読み出された時点で、関連した大きいフォトダイオード210からの結果と合成され、最終的な画素出力値を形成し得る。従って、この2ダイオード構成からの追加のメモリ要件が最小化される。

【0029】

[0037] 図4A及び図4Bは、ダイナミックレンジ拡張の原理を例示する。図4Aは、図2に示されたフォトダイオードからの元の読出し値のプロット410を例示する。x軸は、画素に当たる光度である。大きいフォトダイオードD1arge210の場合、蓄積された信号は、積分時間TLと、集光エリアAREALとの積に比例する。小さいフォトダイオード220の場合、その信号は、TS x AREASに比例し、ここで、AREASは、Dsmall220のその集光エリアである。各フォトダイオードがそれぞれ飽和レベルFWCL及びFWCSを有するため、プロット420でL1及びL2としてそれぞれ示されるように光度がある特定のレベルを上回った時点で、フォトダイオードは、これ以上の電荷を集めることができなくなり、次いで、その出力がクリッピングされる。Dsmall220及びD1arge210の両方の組み合わせを使用することによって、このダイナミックレンジは拡張され得る。上記パラメータの既知の値を使用することで、小さいフォトダイオード220の信号値は、 $TL \times AREAL / (TS \times AREAS)$ という係数が乗じられ得、これは、図4Bに示されるプロット420に帰着する。故に、2ダイオードセンサを使用することで、小さいフォトダイオードの飽和状態は、 $FWCS \times TL \times AREAL / (TS \times AREAS)$ へとプッシュされ得、これは、TL対TSの適切な比を選択することで、画素ダイナミックレンジの拡張に帰着し得る。

【0030】

[0038] 多数の方法が、両方のフォトダイオードからの読出し値を合成するために使用され得る。例えば、大きいフォトダイオード210(図2)の出力が飽和状態を下回る場合、この値は、最終的な画素出力として使用され得る。しかしながら、この値が、その飽和レベルに近づくと、画素の値は、代わりに小さいフォトダイオードの出力となるように操作され得る。両方のダイオードの出力を利用するために、より複雑なアルゴリズムも使用され得る。例えば、2つの読出し画像を1つの線形HDR画像へと合成するもう1つの複雑なアルゴリズムが以下に説明される：

[0039] T1及びT2が、それぞれ、TL及びTSに対応して、大きい及び小さいフォトダイオードの読出し画像を表すものとする。 $R = (TL / TS) \times (AREAL / AR$

EAS)とする。MADは、T1とR×T2との間の局所的な平均絶対誤差値を表すものとし、それは以下のように定義される：

【数1】

$$MAD(x,y) = (\sum_{i,j \in W(x,y)} |T1(i,j) - R \times T2(i,j)|) / N$$

【0031】

【0040】 ここで、W(x,y)は、画素(x,y)に中心があるm×nのウィンドウであり、Nは、ウィンドウW(x,y)内の画素の総数である。(x,y)は、以下のように定義されるものとする： 10

【数2】

$$\alpha(x,y) = \frac{1}{1 + e^{-a(MAD(x,y)-b)}}$$

【0032】

【0041】 a及びbは、フォトダイオード間の偏移幅を制御するチューニングパラメータである。

【0033】

【0042】 図5は、MAD、T1とR×T2との間の局所的な平均絶対誤差値、の関数としての関数のグラフである。関数(x,y)を用いて、合成されたT1及びT2画像Thdrは、次のように表せられ得る： 20

【数3】

$$T_{hdr}(x,y) = (1 - \alpha(x,y)) \cdot T1(x,y) + \alpha(x,y) \cdot T2(x,y)$$

【0034】

【0043】 上記関数は、T1が飽和状態になったとき又はモーションが提示されるときT1からT2に平滑に切り替わるだろう。これは、図5のグラフから観察され得る：T1が飽和状態になると、MAD値は大きくなり、次にαが1に近くなり、それによりThdrがT2に近くなるだろう。同様に、提示されたモーションがあるとき、MADは大きくなり、αは1に近くなり、それによりこの場合も同様に、ThdrはT2に近くなるだろう。 30

【0035】

【0044】 N0というノイズフロアを想定すると、上記の再合成スキーム(recombination scheme)の場合、画素のダイナミックレンジは以下のように表せられ得る：

【数4】

$$DR_{new} = 20 \times \log\left(\frac{FWCS}{N0} \times \frac{TL}{TS} \times \frac{AREAL}{AREAS}\right)$$

【0036】

【0045】 比較のために、同じ画素が、単一のダイオードの通常のアプローチで実装された場合、より一層大きいフォトダイオードが、FWCS+FWCLのオーダで、組み合わされた飽和レベルを有する同じ画素ピッチに対して実装され得ることは想定され得る。結果として、そのダイナミックレンジは、以下のようになり得る： 40

【数 5】

$$DR_{old} = 20 \times \log\left(\frac{FWCS + FWCL}{N0}\right)$$

【0037】

[0046] これら 2 つのアプローチからの異なるダイナミックレンジを比較するために、そのようなフォトダイオードのフルウェルキャパシティが、画素のフォトダイオードエリアに幾らか比例し得ることが想定され得る。故に、このフォトダイオードの集光エリアが、ダイオードエリアとほぼ同じであると想定される場合、二重ダイオードを用いた画素のダイナミックレンジは、以下となり得る：

10

【数 6】

$$DR_{new} \approx 20 \times \log\left(\frac{FWCL}{N0} \times \frac{TL}{TS}\right)$$

【0038】

[0047] TL / TS が、 $1 + FWCS / FWCL$ よりも大きくなり得るため、 DR_{new} は、 DR_{old} よりも高くなり得る。故に、このアプローチは、光感知画素のダイナミックレンジを改善し得る。

20

【0039】

[0048] TL と TS の両方が、動的にプログラミングされ得るため、本開示の 1 つの利点は明らかになり得る：システムの最大のダイナミックレンジは、より大きい TL / TS 比をプログラミングすることによって容易に増加され得る。しかしながら、 $L1$ と $L2$ との間の光度レベルについて、 TL 及び TS が固定であると想定すると、そのような画素の SNR は、飽和した大きいフォトダイオードからの情報がもはや使用されていない可能性があるため、より低くなり得る。より小さいフォトダイオードだけからの信号が使用される場合、より高いノイズレベルが存在し得る。故に、ダイナミックレンジを必要なぶんだけ拡張しつつ SNR レベルを維持するために、 TL 及び TS を別個に調整するための露光制御を実装することが有益であり得る。

30

【0040】

[0049] TL 及び TS を調整する 1 つの方法は、以下の通りであり得る。第 1 に、 TL 及び TS は、同じ値に設定され得る。このことから、自動露制御が通常のセンサで使用され得るのと同じように、自動露光制御のための TL の統計データが使用され得る。明度レベルがターゲット明度レベルに到達すると、 TL 画像は、クリッピング画素のチェック受けることができる。クリッピング画素の既定の閾値が使用され得、画像内のクリッピング画素の数は、この閾値レベルと比較され得る。 TL 画像内のクリッピング画素のカウントが、既定の閾値よりも低い場合、 TL 露光長は十分であり得、 TS は、 TL に等しく保たれ得る。このケースでは、代わりに TL からの画素が使用され得るため、 TS 画素からの値が使用されないだろう。しかしながら、 TL 画像内のクリッピング画素のカウントが、既定の閾値よりも大きい場合、 TS 露光時間が減らされ得、 TS 画像内のクリッピング画素のカウントも開始し得る。幾つかの態様では、 TS は、 TS 画像内のクリッピング画素のカウントが第 2 の既定の閾値を下回るようなレベルにのみ減らされ得る。換言すると、拡張されたダイナミックレンジが、シーンダイナミックレンジをちょうどカバーするような方法で TS 画素が使用され得る。このように、 SNR は、比較的より高いレベルで維持されるだろう。

40

【0041】

[0050] 2D 画素アレイの場合、数万画素を有することもあるが、個々の画素の上述したこれら異なる制御信号に接続することは可能ではない可能性がある。典型的な設計では

50

、S E L、R S T、X R F L、及びX F R Sは、画素の1つの行によって共有される水平バスであり得、B U Sは、画素の1つの列によって共有される垂直バスであり得る。本明細書の例では、C E L L H I自体は、2 Dアレイにおける全ての画素に対して同じであり得、従って、水平バス又は垂直バスの何れかであり得る。そのような実装の結果として、画素の1つの行は、それぞれ大きいフォトダイオードと小さいフォトダイオードに対して同じT L及びT S積分時間を有するだろう。

【0042】

[0051] R S T、S E L、及び異なるX F R信号の生成は、典型的に、垂直タイミング生成器によって制御される。シフトレジスタベースの、又は、デコーダベースの設計の何れかが、そのような目的で使用され得る。シフトレジスタベースのアプローチが使用される場合、小さいフォトダイオードを制御するための遅延X F R S信号を生成するために、追加のポインタ信号及び一対のシフトレジスタが必要とされるだろう。デコーダベースのアプローチの場合、そのような信号を生成するために、追加のカウンタ又は同様の論理回路が必要とされ得る。しかしながら、そのようなタスクに必要とされる追加のシリコンエリアは各行に対して極めて小さい。

10

【0043】

[0052] 際立って明るいシーンでピクチャを撮るために高ダイナミックが必要とされるが、微光の状況下では、そのような拡張ダイナミックレンジは、必要とされないだろう。代わりに、同じ積分時間がT S及びT Lの両方に使用される異なるモード下で上述した二重ダイオード画素を動作させることによってより高いS N Rが達成され得る。画素内ビニ

20

【0044】

[0053] 図6に例示される動作モード下では、両方のダイオードが、R S T、X F R L、及びX F R Sを全てハイに設定することで、時間T 0において同時にリセットされ得る。その後、両方のダイオードが、光電子の蓄積を開始する。T L積分時間の後、かつ、T SがT Lに等しく設定されている場合、C D S動作が開始し得る：R S Tをハイに設定することで最初にF Nがリセットされる。これに続いて、S E Lは、F Nのリセットレベルを読み出しするためにオンになり得る。その後、X F R L及びX R F Sの両方がハイに設定され得、両方のフォトダイオードからの蓄積された電荷は、F Nに移動され得、その後、減らされたF Nレベルのもう1つの読出しが続く。この動作は、たった1つの読出しの使用を可能にし、これは、両方のフォトダイオードからの電荷がブースト信号レベルまで加算される間、読出しプロセスからのノイズ寄与を最小化する。故に、このプロセスは、高い信号対ノイズ比に帰着し得る。

30

【0045】

[0054] 一般に、本明細書で説明された二重ダイオード画素の場合、低光レベル下では、T L及びT Sの両方を同じに設定し、かつ、フルフレーム積分時間を使用して、信号レベルを増加させることで、ビニングモード下でそれを動作させることは通常有益である。更に、アナログ及び/又はデジタル利得もまた適用され得る。光レベルが上がるにつれ、フォトダイオードのうちの1つからの信号レベルが飽和し得、本明細書で説明される画素は、動作モードを、異なるT L及びT S時間を有するW D Rモードに切り換えるように構成され得る。一般に、T Sは、上述したように、画素ダイナミックレンジをブーストするために、T Lよりも短いだろう。

40

【0046】

[0055] 先に説明された画素は、同じリセット及び読出しトランジスタを共有する小さいフォトダイオード及び大きいフォトダイオードを含んでいたが、これら画素のうちの幾つかはまた、レイアウトのフィルファクタを更に改善するために、そのような共通素子を共有し得る。例えば、同じ行又は同じ列の何れかにあり、D s m a l l 1 7 0 9、D l a r g e 1 7 1 0、D s m a l l 2 7 1 4、及びD l a r g e 2 7 1 5というトータ

50

ルで4つのフォトダイオードを有する2つの隣接した画素704及び705は、図7に示されるように、一对の共通トランジスタ720を共有することができる。共有構造に依存して、動作タイミングは、それに応じて調整され得る。例えば、水平共有が実装される場合、各ライン時間に4つの読出しCDS動作が存在し得る、即ち、Dlarge1 710、Dsmall1 709、Dlarge2 715、最後にDsmall2 714を読み出すためにそれぞれ1つ。

【0047】

[0056] 故に、そのような二重ダイオード画素は、屋外などの高水準のダイナミックレンジを有するシーンの場合など、必要時にWDR動作を可能に得る。二重ダイオード画素は、小さい及び大きいフォトダイオードを含み得、ある特定の補助回路を含み得る。2つのフォトダイオードは、異なる積分時間をサポートするように設計され得る。微光の状況下では、二重ダイオード画素は、両方のフォトダイオードに対して同じ積分時間で、SNRをブーストするためにピニングモード下で動作され得る。WDRモード下では、大きい及び小さいフォトダイオードに対する積分時間は、異なり得、ここで、典型的に、TLよりもTSが少ない。ダイナミックレンジは、TL対TSの比がかなり大きくなると拡張され得る。TL及びTSを別個に変更することによって、そのような画素のダイナミックレンジは、SNRの損失を最小化しつつ、拡張され得る。このアプローチは、センサのダイナミックレンジを拡張しつつも、画像解像度を維持し得、追加のモーションアーチファクトを引き起こさないだろう。

【0048】

[0057] 図8は、両方とも同じ画素800内にある第1のフォトダイオード815及び第2のフォトダイオード825に動作的に結合されたプロセッサ820を含む構成要素のセットを有するデバイス800の高水準ブロック図を描写する。ワーキングメモリ805、記憶装置810、及びメモリ830はまた、プロセッサと通信状態にあり、そのプロセッサに動作的に取り付けられている。デバイス800は、デジタルカメラ、携帯電話、又は別のデバイスのような、デジタル写真を撮るように構成されたデバイスであり得る。第1のフォトダイオード815及び第2のフォトダイオード825は、二重ダイオード画素の一部であり得る。多数のそのような画素が、デバイス800に含まれ得る。

【0049】

[0058] プロセッサ820は、汎用処理ユニット、又は開示された方法のために特別に設計されたプロセッサであり得る。示されるように、プロセッサ820は、メモリ830及びワーキングメモリ805に接続されている。例示される実施形態では、メモリ830は、タイミングモジュール835、画像合成モジュール840、及びオペレーティングシステム875を記憶する。これらのモジュールは、様々なタスクを行うようにプロセッサを構成する命令を含む。ワーキングメモリ805は、メモリ830のモジュールに含まれるプロセッサ命令のワーキングセットを記憶するためにプロセッサ820によって使用され得る。代替的に、ワーキングメモリ805はまた、デバイス800の動作中に作られる動的なデータを記憶するためにプロセッサ820によって使用され得る。

【0050】

[0059] 上述したように、プロセッサ820は、これらメモリに記憶された幾つかのモジュールによって構成される。例えば、タイミングモジュール835は、第1のフォトダイオード815及び第2のフォトダイオード825に対してタイミングを決定するようにプロセッサ820を構成する命令を含み得る。幾つかの態様では、これらタイミングは、各フォトダイオードに対して同じであり得るか、外部の条件に基づいて異なり得る。

【0051】

[0060] メモリ830はまた、画像合成モジュール840を含み得る。画像合成モジュール840は、第1のフォトダイオード815及び第2のフォトダイオード825から信号を受信し、画像を作るようにフォトダイオードからのこれら信号を合成するようにプロセッサ820を構成する命令を含み得る。幾つかの態様では、この画像は、一方又は両方のフォトダイオードから受信される情報を含み得る。幾つかの態様では、画像合成モジュ

ール 8 4 0 は、メモリ 8 0 5 又は記憶装置 8 1 0 にこの画像を記憶するように構成され得る。

【 0 0 5 2 】

[0061] オペレーティングシステムモジュール 8 7 5 は、デバイス 8 0 0 のメモリ及び処理リソースを管理するようにプロセッサを構成する。例えば、オペレーティングシステムモジュール 8 7 5 は、第 1 のフォトダイオード 8 1 5、記憶装置 8 1 0、又は第 2 のフォトダイオード 8 2 5 のような、ハードウェアリソースを管理するためのデバイスドライバを含み得る。従って、幾つかの実施形態では、上述されたモジュールに含まれる命令は、これらのハードウェアリソースと直接はインタラクトしない可能性があるが、代わりに、オペレーティングシステム構成要素 8 7 5 内に位置する複数の A P I 又は標準的なサブルーチンを通じてインタラクトし得る。次に、オペレーティングシステム 8 7 5 内の命令は、これらのハードウェア構成要素と直接インタラクトし得る。

10

【 0 0 5 3 】

[0062] プロセッサ 8 2 0 は、記憶モジュール 8 1 0 にデータを書き込み得る。記憶モジュール 8 1 0 は、従前のディスクデバイスとしてグラフィカルに表されるが、当業者であれば、複数の実施形態が、メモリディスク、U S B ドライブ、フラッシュドライブ、リモートに接続された記憶媒体、仮想ディスクドライバ、又は同様のものを含むように、ディスクベースの記憶デバイス又は幾つかの他のタイプの記憶媒体のうちの 1 つの何れかを含み得ることを理解するであろう。

【 0 0 5 4 】

20

[0063] 図 8 は、プロセッサ、第 1 及び第 2 のフォトダイオード、並びにメモリを含むために別個の構成要素を有するデバイスを描写しているが、当業者であれば、特定の設計目的を達成するために、これらの別個の構成要素が様々な方法で組み合わせられ得ることを認識するであろう。例えば、代替的な実施形態では、メモリ構成要素は、費用を節約しパフォーマンスを向上させるために、プロセッサ構成要素と組み合わせられ得る。

【 0 0 5 5 】

[0064] 追加的に、図 8 は、幾つかのモジュールを有するメモリ構成要素 8 3 0 と、ワーキングメモリを有する別個のメモリ 8 0 5 とを含む 2 つのメモリ構成要素を例示しているが、当業者であれば、幾つかの実施形態が異なるメモリアーキテクチャを利用することを認識するであろう。例えば、設計は、メモリ 8 3 0 に含まれるモジュールを実装するプロセッサ命令の記憶のために、R O M 又は静的 R A M メモリを利用し得る。代替的に、プロセッサ命令は、デバイス 8 0 0 に一体化されるか又は外部デバイスポートを介して接続されたディスク記憶デバイスからシステム起動時に読み込まれ得る。次に、プロセッサ命令は、プロセッサによる実行を容易にするために R A M へとロードされ得る。例えば、ワーキングメモリ 8 0 5 は R A M メモリであり得、ここで、命令は、プロセッサ 8 2 0 による実行の前にワーキングメモリ 8 0 5 にロードされる。

30

【 0 0 5 6 】

[0065] 図 9 は、二重ダイオードデバイスを使用する方法の例示である。この方法は、デバイス 8 0 0 のようなデバイスによって行われ得る。

【 0 0 5 7 】

40

[0066] ブロック 9 0 5 において、方法は、C M O S 可視画像センサに含まれる少なくとも 1 つのより大きい光感知素子の各々に対して第 1 の積分時間を決定することを含む。例えば、第 1 の積分時間は、少なくとも 1 つのより大きい光感知素子によって観察される照明条件に少なくとも部分的に基づいて決定され得る。幾つかの態様では、これを決定するための手段は、プロセッサを含み得る。

【 0 0 5 8 】

[0067] ブロック 9 1 0 において、方法は、少なくとも 1 つのより小さい光感知素子の各々に対して第 2 の積分時間を決定することを含み、ここにおいて、第 2 の積分時間は、第 1 の積分時間とは異なる。幾つかの態様では、これを決定するための手段は、プロセッサを含み得る。

50

【 0 0 5 9 】

[0068] ブロック 9 1 5 において、方法は、少なくとも 1 つのより小さい光感知素子からの少なくとも 1 つの信号と、少なくとも 1 つのより大きい光感知素子からの少なくとも 1 つの信号とに少なくとも部分的に基づいて画像を形成し得る。幾つかの態様では、画像は、より大きい又はより小さい 1 つ又は複数の素子からの信号の組み合わせに基づいて形成され得る。幾つかの態様では、画像を形成するための手段は、プロセッサを含み得る。

【 0 0 6 0 】

[0069] 本明細書において、「第 1 の」、「第 2 の」、等の称号を用いた要素への如何なる参照も、一般に、これら要素の量も順序も限定しないことが理解されるべきである。むしろ、これらの称号は、2 つ以上の要素を、又は、1 つの要素の複数の事例を区別する
10 便利な方法として本明細書で使用され得る。故に、第 1 の要素及び第 2 の要素への参照は、そこで 2 つの要素しか用いられないことも、何等かの方法で第 1 の要素が第 2 の要素に先行しなければならないことも、意味していない。また、別途記載されていない限り、要素のセットは、1 つ又は複数の要素を含み得る。

【 0 0 6 1 】

[0070] 当業者であれば、情報及び信号が、様々な異なる技術及び技法の何れかを使用して表され得ることを理解するであろう。例えば、上の説明全体にわたって参照され得るデータ、命令、コマンド、情報、信号、ビット、シンボル、及びチップは、電圧、電流、電磁波、磁場又は磁性粒子、光場又は光粒子、或いはこれらの任意の組み合わせによって
20 表され得る。

【 0 0 6 2 】

[0071] 当業者であれば更に、本明細書に開示された態様と関連して説明された実例となる様々な論理ブロック、モジュール、プロセッサ、手段、回路、及びアルゴリズムステップの何れも、電子ハードウェア（例えば、ソースコーディング又は他の何等かの技法を使用して設計され得る、デジタル実装、アナログ実装、又はこれら 2 つの組み合わせ）、命令（便宜上、本明細書では「ソフトウェア」又は「ソフトウェアモジュール」と呼ばれ得る）を組み込む様々な形式の設計コード又はプログラム、或いは両方の組み合わせとして実装され得ることを認識するであろう。このハードウェア及びソフトウェアの互換性を明確に例示するために、実例となる様々な構成要素、ブロック、モジュール、回路、及び
30 ステップは、概ねそれらの機能性の観点から上で説明されている。そのような機能性がハードウェアとして実装されるかソフトウェアとして実装されるかは、特定の用途とシステム全体に課される設計の制約とに依存する。当業者は、上述された機能を特定の用途ごとに様々な方法で実装し得るが、このような実装の決定は本開示の範囲からの逸脱をさせるものとして解釈されるべきでない。

【 0 0 6 3 】

[0072] 本明細書に開示された態様と関連して及び図 1 - 9 に関連して説明された、実例となる様々な論理ブロック、モジュール、及び回路は、集積回路（IC）、アクセス端末、又はアクセスポイント内に実装され得るか、又はこれらによって行われ得る。IC は、汎用プロセッサ、デジタルシグナルプロセッサ（DSP）、特定用途向け集積回路（ASIC）、フィールドプログラマブルゲートアレイ（FPGA）又は他のプログラマブル論理デバイス、ディスクリートゲート又はトランジスタ論理、ディスクリートハードウェア構成要素、電気構成要素、光学構成要素、機械構成要素、或いは本明細書に説明された機能を行うように設計されたそれらの任意の組み合わせを含み得、IC 内、IC 外、又はその両方に存在する命令又はコードを実行し得る。論理ブロック、モジュール、及び回路は、ネットワーク内又はデバイス内の様々な構成要素と通信するために、アンテナ及び/又はトランシーバを含み得る。汎用プロセッサはマイクロプロセッサであり得るが、代替的に、プロセッサは任意の従来プロセッサ、コントローラ、マイクロコントローラ、又はステートマシンであり得る。プロセッサはまた、コンピューティングデバイスの組み合わせ、例えば、DSP と、1 つのマイクロプロセッサ、複数のマイクロプロセッサ、DSP コアに連結した 1 つ又は複数のマイクロプロセッサ、或いは任意の他のそのような構
40
50

成との組み合わせとして実装され得る。これらモジュールの機能性は、本明細書で教示されたような他の何らかの方法で実装され得る。本明細書で説明された機能性（例えば、添付図面のうちの１つ又は複数に関連して）は、幾つかの態様では、添付の特許請求の範囲において同様に指定された「～ための手段」の機能性に対応し得る。

【 0 0 6 4 】

[0073] ソフトウェアで実装される場合、これら機能は、コンピュータ可読媒体において、１つ又は複数の命令又はコードとして、記憶又は送信されることができる。本明細書に開示される方法又はアルゴリズムのステップは、コンピュータ可読媒体上に存在し得るプロセッサ実行可能なソフトウェアモジュールに実装され得る。コンピュータ可読媒体は、ある場所から別の場所へコンピュータプログラムを移動することを可能にされ得る任意の媒体を含む通信媒体及びコンピュータ記憶媒体の両方を含む。記憶媒体は、コンピュータによってアクセスされ得る任意の利用可能な媒体であり得る。限定ではなく例として、このようなコンピュータ可読媒体は、ＲＡＭ、ＲＯＭ、ＥＥＰＲＯＭ（登録商標）、ＣＤ－ＲＯＭ又は他の光ディスク記憶装置、磁気ディスク記憶装置又は他の磁気記憶デバイス、或いは、データ構造又は命令の形式で所望のプログラムコードを記憶するために使用されることができ、かつコンピュータによってアクセスされることができ任意の他の媒体を含み得る。また、任意の接続は、厳密にはコンピュータ可読媒体と称され得る。ディスク（disk）及びディスク（disc）は、本明細書で使用される場合、コンパクトディスク（ＣＤ）、レーザーディスク（登録商標）、光ディスク、デジタル多用途ディスク（ＤＶＤ）、フロッピー（登録商標）ディスク、及びブルーレイディスクを含み、ディスク（disk）は、通常、データを磁氣的に再生し、ディスク（disc）は、データをレーザを用いて光学的に再生する。上記の組み合わせもまた、コンピュータ可読媒体の範囲内に含まれるべきである。追加的に、方法又はアルゴリズムの動作は、コンピュータプログラム製品に組み込まれ得る、機械可読媒体及びコンピュータ可読媒体上で、コード及び命令のうちの１つ、又はそれらの任意の組み合わせ、又はそれらのセットとして存在し得る。

10

20

【 0 0 6 5 】

[0074] 任意の開示されたプロセスにおけるステップの任意の特定の順序又は階層は、サンプルのアプローチの例であることが理解される。設計の選好に基づいて、プロセスにおけるステップの特定の順序又は階層は本開示の範囲内にありながら並べ替えられ得ることが理解される。添付の方法の請求項は、様々なステップの要素を１つのサンプルの順序で示し、それらが提示された特定の順序又は階層に限定されることは意味されない。

30

【 0 0 6 6 】

[0075] 本開示で説明された実装形態への様々な修正は、当業者には容易に明らかであり得、本明細書で定義された包括的な原理は、本開示の精神又は範囲から逸脱することなく他の実装形態に適用され得る。故に、本開示は、本明細書に示された実装形態に限定されるように意図されず、本明細書に開示される特許請求の範囲、原理、及び新規な特徴と一致する最も広い範囲が与えられるべきである。「例示的」という用語は、本明細書では、「例証、事例、又は例示としての役割を果たす」という排他的な意味で用いられる。「例示的」として本明細書で説明される任意の実装形態は、必ずしも、他の実装形態よりも有利である又は好ましいと解釈されるべきではない。

40

【 0 0 6 7 】

[0076] 別個の実装形態に照らして本明細書で説明されたある特定の特徴もまた、単一の実装形態で、組み合わせて実装され得る。反対に、単一の実装形態のコンテキストにおいて説明される様々な特徴はまた、複数の実装形態で別個に、又は任意の適したサブコンビネーションで実装され得る。更に、特徴は、ある特定の組み合わせで動作するものと上述され、そのように最初に特許請求の範囲に記載すらされ得るが、請求される組み合わせからの１つ又は複数の特徴は、幾つかのケースでは、その組み合わせから削除され得、請求される組み合わせは、サブコンビネーション又はサブコンビネーションの変形物に向けられ得る。

【 0 0 6 8 】

50

【0077】 同様に、動作は、図面に特定の順序で描写されるが、このことが、所望の結果を達成するために、そのような動作が特定の順序で又は連続した順序で行われること、或いは、全ての例示された動作が行われることを必要とするものと理解されるべきではない。ある特定の環境では、マルチタスク及び並列処理は有利であり得る。更に、上述された実装形態における様々なシステム構成要素の分離は、全ての実装形態においてそのような分離を要求するものとして理解されるべきではなく、説明されたプログラム構成要素及びシステムが、一般に単一のソフトウェア製品へと纏めて一体化され得るか、又は複数のソフトウェア製品にパッケージ化され得ることは理解されるべきである。加えて、他の実装は、以下の特許請求の範囲内である。幾つかのケースでは、特許請求の範囲に記載されているアクションは、異なる順序で行われ、それでもなお所望の結果を達成することができる。

10

【 図 1 】

图 1

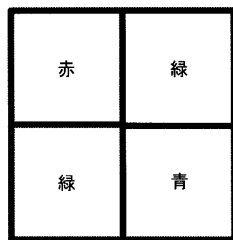


FIG. 1

【圖 2】

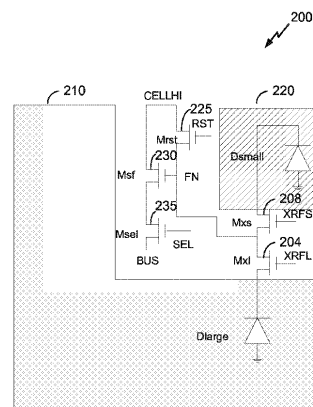


FIG. 2

【図 3】

図 3

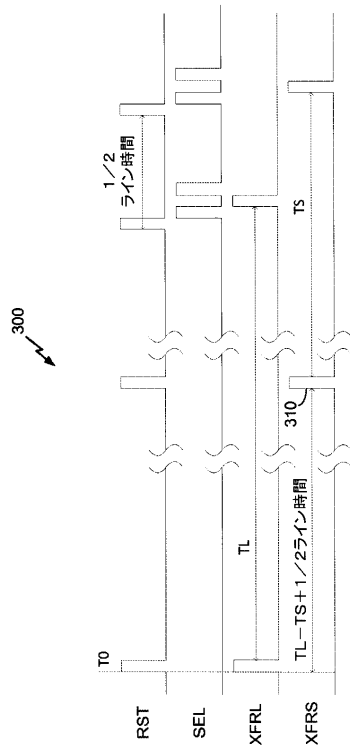


FIG. 3

【図 5】

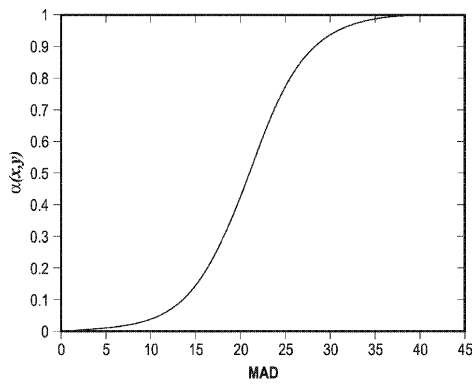


FIG. 5

【図 4】

図 4

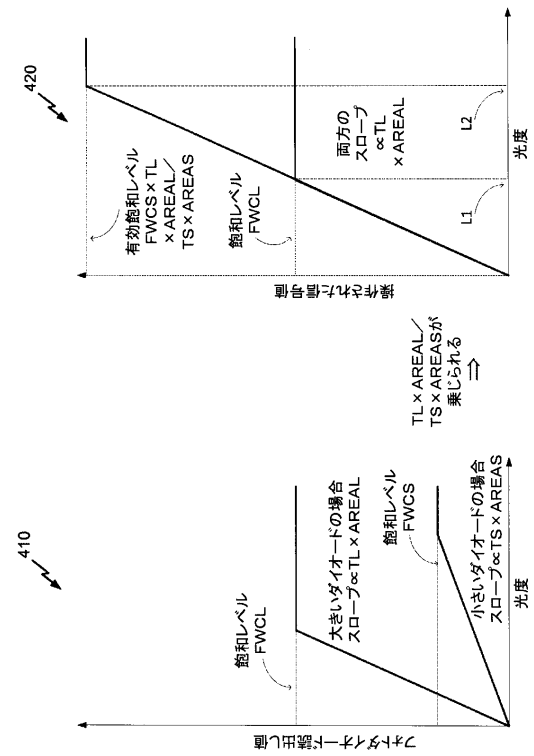


FIG. 4B

FIG. 4A

【図 6】

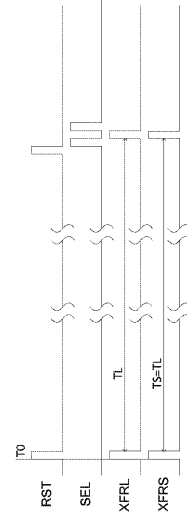


FIG. 6

【図 7】

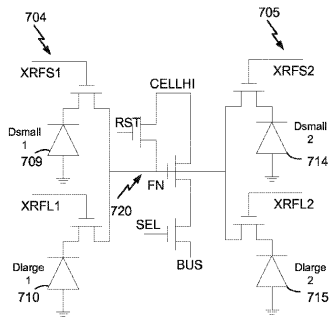


FIG. 7

【図 8】

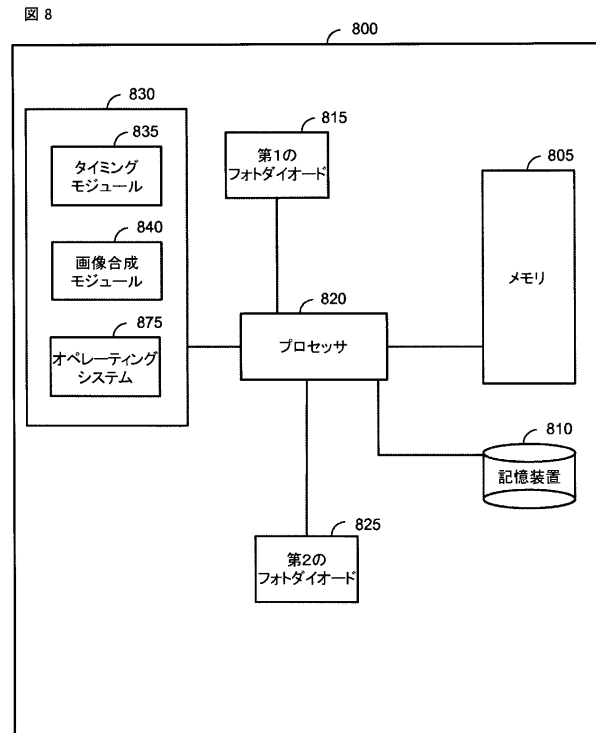


FIG. 8

【図 9】

図 9

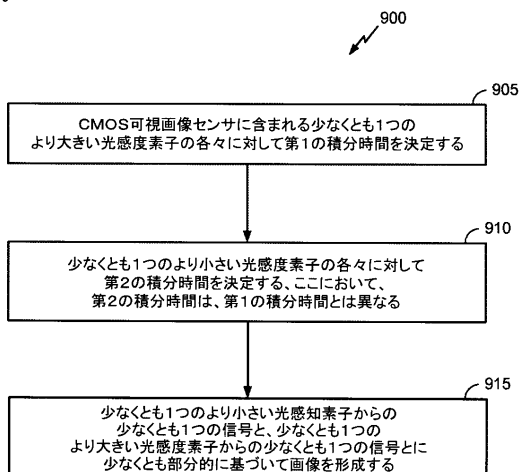


FIG. 9

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2014/050506

A. CLASSIFICATION OF SUBJECT MATTER

INV. H04N5/355
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JUNG-BUM CHUN ET AL: "Dynamic-Range Widening in a CMOS Image Sensor Through Exposure Control Over a Dual-Photodiode Pixel", IEEE TRANSACTIONS ON ELECTRON DEVICES, IEEE SERVICE CENTER, PISCATAWAY, NJ, US, vol. 56, no. 12, 1 December 2009 (2009-12-01), pages 3000-3008, XP011279227, ISSN: 0018-9383, DOI: 10.1109/TED.2009.2033327	1-12, 14-30
A	abstract page 3001, left-hand column, line 16 - page 3002, right-hand column, last line page 3005, right-hand column, line 8 - page 3007, right-hand column, line 9 figures 3,10,11 ----- -/--	13

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"Z" document member of the same patent family

Date of the actual completion of the international search

8 October 2014

Date of mailing of the international search report

17/10/2014

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Didierlaurent, P

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2014/050506

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2013/076953 A1 (SEKINE HIROKAZU [JP]) 28 March 2013 (2013-03-28)	1,3, 5-15, 17-26, 28-30
A	paragraph [0029] - paragraph [0069] paragraph [0085] figures 1-3 -----	2,4,16, 27
X	US 2004/096124 A1 (NAKAMURA JUNICHI [JP]) 20 May 2004 (2004-05-20)	1-5,7-9, 11-21, 23-28,30
	paragraph [0001] - paragraph [0043] figures 3,7-8 -----	
A	EP 2 009 911 A2 (OMNIVISION TECH INC [US]) 31 December 2008 (2008-12-31) paragraph [0014] - paragraph [0034] figures 3A-3C,6A -----	1-30
A	US 2007/206110 A1 (WADA TETSU [JP]) 6 September 2007 (2007-09-06) paragraph [0030] -----	1-30

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2014/050506

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 2013076953	A1	28-03-2013	CN 103024304 A	03-04-2013
			JP 2013070245 A	18-04-2013
			KR 20130032234 A	01-04-2013
			TW 201315219 A	01-04-2013
			US 2013076953 A1	28-03-2013

US 2004096124	A1	20-05-2004	US 2004096124 A1	20-05-2004
			US 2009180015 A1	16-07-2009

EP 2009911	A2	31-12-2008	NONE	

US 2007206110	A1	06-09-2007	JP 4241840 B2	18-03-2009
			JP 2007258686 A	04-10-2007
			US 2007206110 A1	06-09-2007

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ルオ、ジアフ

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドレイブ 5 7 7 5

(72)発明者 リン、ペン

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドレイブ 5 7 7 5

Fターム(参考) 4M118 AA02 AB01 BA14 CA04 CA20 CA22 CA25 DB09 FA06

5C024 AX01 CX47 CX51 GX03 GX16 GY31 HX02 HX35 HX40