

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7699142号
(P7699142)

(45)発行日 令和7年6月26日(2025.6.26)

(24)登録日 令和7年6月18日(2025.6.18)

(51)国際特許分類		F I	
H 0 1 L	25/07 (2006.01)	H 0 1 L	25/08 B
H 0 1 L	25/065 (2023.01)	H 1 0 D	30/47 2 0 1
H 0 1 L	25/18 (2023.01)	H 1 0 D	30/65
H 1 0 D	30/47 (2025.01)	H 0 1 L	23/12 5 0 1 P
H 1 0 D	30/65 (2025.01)		
請求項の数 15 (全72頁) 最終頁に続く			
(21)出願番号	特願2022-559838(P2022-559838)	(73)特許権者	518066415
(86)(22)出願日	令和3年3月31日(2021.3.31)		マコム テクノロジー ソリューションズ
(65)公表番号	特表2023-520031(P2023-520031 A)		ホールディングス, インコーポレイテッド
(43)公表日	令和5年5月15日(2023.5.15)		MACOM TECHNOLOGY SOLUTIONS HOLDINGS, INC.
(86)国際出願番号	PCT/US2021/025102		アメリカ合衆国 マサチューセッツ州 01851, ローウェル, チェルムスフォード ストリート 100
(87)国際公開番号	WO2021/202674	(74)代理人	110000855
(87)国際公開日	令和3年10月7日(2021.10.7)		弁理士法人浅村特許事務所
審査請求日	令和4年11月29日(2022.11.29)	(72)発明者	ノーリ、バシム
(31)優先権主張番号	63/004,765		アメリカ合衆国、カリフォルニア、サンノゼ、サウス マーケット ストリート
(32)優先日	令和2年4月3日(2020.4.3)		最終頁に続く
(33)優先権主張国・地域又は機関	米国(US)		
(31)優先権主張番号	16/906,610		
(32)優先日	令和2年6月19日(2020.6.19)		
最終頁に続く			

(54)【発明の名称】 R F 増幅器デバイスおよび製造方法

(57)【特許請求の範囲】

【請求項 1】

トランジスタ増幅器であって、
半導体層構造と、メタライゼーション構造と、それらの上の層間絶縁層とを含む、I I I族窒化物ベースの増幅器ダイであって、前記メタライゼーション構造が、前記増幅器ダイの第1の表面上にゲート端子、ドレイン端子、およびソース端子を含む、増幅器ダイと、前記増幅器ダイの前記第1の表面上で前記メタライゼーション構造の前記ゲート端子、前記ドレイン端子、および前記ソース端子に電氣的に接合され、前記トランジスタ増幅器の入力経路および出力経路に電氣的に接合された相互接続構造と
を備え、

10

前記相互接続構造は、前記増幅器ダイの外部にあり、前記相互接続構造は、前記増幅器ダイの前記層間絶縁層の上に設けられた結合要素を含み、前記結合要素は、再配線層と、前記ゲート端子にゲート接続パッドを接続し、前記ドレイン端子にドレイン接続パッドを接続し、前記ソース端子にソース接続パッドを接続するそれぞれの導電性パターンとを備え、

前記ゲート接続パッド、前記ドレイン接続パッド、および前記ソース接続パッドは、前記第1の表面と反対側の前記結合要素の上面に露出している、トランジスタ増幅器。

【請求項 2】

前記相互接続構造が、前記再配線層上のゲート、ドレイン、およびソース接続部に電氣的に接合された回路モジュールをさらに備え、

20

前記回路モジュールが、高調波終端回路、整合回路、分割回路、組合せ回路、および／またはバイアス回路の少なくとも一部を含む回路を備える、請求項 1 に記載のトランジスタ増幅器。

【請求項 3】

前記ゲート接続パッドと、前記ドレイン接続パッドと、前記ソース接続パッドとが、
入力接続部と、

出力接続部と、

接地接続部とをそれぞれ提供し、

前記入力接続部に電氣的に接合されたゲート接続部と、前記出力接続部に結合されたドレイン接続部と、前記接地接続部に結合されたソース接続部とを含む回路モジュールとをさらに備える、請求項 1 に記載のトランジスタ増幅器。

10

【請求項 4】

前記増幅器ダイが、前記第 1 の表面とは反対側の第 2 の表面をさらに備え、

前記トランジスタ増幅器が、キャリア基板をさらに備え、

前記増幅器ダイが、前記増幅器ダイの前記第 2 の表面上で前記キャリア基板に熱的に結合され、

前記キャリア基板が金属を含む、請求項 1 ～ 3 のいずれか一項に記載のトランジスタ増幅器。

【請求項 5】

前記相互接続構造が、前記増幅器ダイの前記第 1 の表面に隣接する第 1 の側面と、前記第 1 の側面の反対側の第 2 の側面とを含む回路モジュールを備え、

前記入力経路が入力金属リード線を含み、前記出力経路が出力金属リード線を含み、

前記入力金属リード線および前記出力金属リード線が、前記回路モジュールの前記第 1 の側面または前記第 2 の側面で電氣的に接合される、

請求項 1 に記載のトランジスタ増幅器。

20

【請求項 6】

回路要素が前記回路モジュールの前記第 2 の側面および／または前記第 1 の側面にある、または、回路要素が前記回路モジュール内にある、請求項 5 に記載のトランジスタ増幅器。

【請求項 7】

前記トランジスタ増幅器が、無線周波数（「RF」）トランジスタ増幅器であり、

前記増幅器ダイが、

電氣的に並列に接続された複数の単位セルトランジスタであって、ゲートマニホールドに結合されたそれぞれのゲートフィンガと、ドレインマニホールドに結合されたそれぞれのドレインフィンガと、それぞれのソースフィンガとを含む単位セルトランジスタとを備え、

前記ゲート接続パッドが前記ゲートマニホールドに接続され、前記ドレイン接続パッドが前記ドレインマニホールドに接続され、前記ソース接続パッドがそれぞれの前記ソースフィンガに接続される、請求項 1 に記載のトランジスタ増幅器。

30

【請求項 8】

前記単位セルトランジスタが、前記半導体層構造内で第 1 の方向に延在し、

前記結合要素の前記ゲート接続パッド、前記ドレイン接続パッド、および前記ソース接続パッドが、前記第 1 の方向と交差する第 2 の方向に延在する、

請求項 7 に記載のトランジスタ増幅器。

40

【請求項 9】

前記結合要素が、入力整合回路および／または出力整合回路に結合されるようにさらに構成され、

前記結合要素の前記それぞれの導電性パターンがファンアウト接続構成を備える、請求項 7 または 8 に記載のトランジスタ増幅器。

【請求項 10】

前記 RF トランジスタ増幅器が、前記第 1 の表面と反対側の前記増幅器ダイの第 2 の表

50

面上にキャリア基板をさらに備え、

前記半導体層構造と前記キャリア基板との間の前記第 2 の表面上に熱および / または電気伝導層をさらに備える、請求項 7 ~ 9 のいずれか一項に記載のトランジスタ増幅器。

【請求項 1 1】

前記結合要素の前記上面上に回路モジュールを、前記結合要素が前記回路モジュールと前記半導体層構造との間にあるように、さらに備え、

前記回路モジュールが、

入力整合回路および / または出力整合回路、

グランドプレーン、および / または、

前記増幅器ダイの前記第 1 の表面に隣接する第 1 の側面と、前記第 1 の側面の反対側の第 2 の側面とを備える、請求項 7 に記載のトランジスタ増幅器。 10

【請求項 1 2】

前記増幅器ダイが第 2 の表面をさらに備え、

前記半導体層構造が前記第 2 の表面上にビアを有さない、

請求項 7 に記載のトランジスタ増幅器。

【請求項 1 3】

前記半導体層構造が、シリコンおよび / または炭化ケイ素基板をさらに備える、請求項 7 ~ 1 2 のいずれか一項に記載のトランジスタ増幅器。

【請求項 1 4】

前記半導体層構造が、高電子移動度トランジスタ (H E M T) または横方向拡散金属酸化膜半導体 (L D M O S) トランジスタをさらに備える、請求項 7 ~ 1 3 のいずれか一項に記載のトランジスタ増幅器。 20

【請求項 1 5】

前記トランジスタ増幅器が、無線周波数 (「 R F 」) トランジスタ増幅器であり、

前記相互接続構造が、

前記結合要素の前記上面上の回路モジュールであって、前記ゲート接続パッドに電氣的に結合されたゲートリード線接続パッドと、前記ドレイン接続パッドに電氣的に結合されたドレインリード線接続パッドとを含む、回路モジュールと、

前記 R F トランジスタ増幅器の外側から延在し、前記ゲートリード線接続パッドに電氣的に結合された入力リード線と、 30

前記 R F トランジスタ増幅器の外側から延在し、前記ドレインリード線接続パッドに電氣的に結合された出力リード線と、を備え、

前記入力リード線から前記ゲート端子までの第 1 の電気経路がボンドワイヤを含まず、前記出力リード線から前記ドレイン端子までの第 2 の電気経路がボンドワイヤを含まない、請求項 1 に記載のトランジスタ増幅器。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

関連出願の相互参照

本出願は、2020 年 9 月 1 1 日に提出された米国特許出願第 1 7 / 0 1 8 , 7 6 2 号の優先権を主張し、同出願は、2020 年 6 月 1 9 日に提出された米国特許出願第 1 6 / 9 0 6 , 6 1 0 号の一部継続出願としての優先権を主張し、同出願は、2020 年 4 月 3 日に提出された米国仮特許出願第 6 3 / 0 0 4 , 7 6 5 号の 3 5 U . S . C . § 1 1 9 に基づく優先権を主張し、その内容全体が参照により本明細書に組み込まれる。 40

【 0 0 0 2 】

本開示は、集積回路デバイスに関し、より詳細には、集積回路デバイスパッケージングのための構造に関する。

【背景技術】

【 0 0 0 3 】

R F 電力増幅器は、無線通信システム用の基地局、多段および多重経路増幅器 (例えば 50

、ドハティ増幅器)などの様々な用途で使用される。RF電力増幅器によって増幅された信号は、多くの場合、メガヘルツ(MHz)からギガヘルツ(GHz)の範囲の周波数を有する被変調キャリアを有する信号を含む。例えば、R帯域(0.5~1GHz)、S帯域(3GHz)、X帯域(10GHz)、Ku帯域(12~18GHz)、K帯域(18~27GHz)、Ka帯域(27~40GHz)、およびV帯域(40~75GHz)などの高周波で動作しながら高い電力処理能力を必要とする電気回路がより普及している。特に、現在、例えば500MHz以上の周波数(マイクロ波周波数を含む)でRF信号を増幅するために使用される無線周波数(RF)トランジスタ増幅器に対する高い需要がある。これらのRFトランジスタ増幅器は、高い信頼性、良好な線形性を示し、高い出力電力レベルを処理する必要がある。

10

【0004】

多くのRF電力増幅器設計は、増幅デバイスとして半導体スイッチングデバイスを利用する。これらのスイッチングデバイスの例としては、MOSFET(金属酸化膜半導体電界効果トランジスタ)、DMOS(二重拡散金属酸化膜半導体)トランジスタ、HEMT(高電子移動度トランジスタ)、MESFET(金属半導体電界効果トランジスタ)、LDMOS(横方向拡散金属酸化膜半導体)トランジスタなどのパワートランジスタデバイスが挙げられる。

【0005】

RF増幅器は、通常、半導体集積回路チップとして形成される。ほとんどのRF増幅器は、シリコン内に、または炭化ケイ素(SiC)およびIII族窒化物材料などのワイドバンドギャップ半導体材料(すなわち、1.40eVより大きいバンドギャップを有する)を使用して実装される。本明細書で使用される場合、「III族窒化物」という用語は、窒素と周期表のIII族元素、通常はアルミニウム(Al)、ガリウム(Ga)、および/またはインジウム(In)との間に形成される半導体化合物を指す。この用語はまた、AlGaNおよびAlInGaNなどの三元および四元化合物を指す。これらの化合物は、1モルの窒素が合計1モルのIII族元素と組み合わせられた実験式を有する。

20

【0006】

シリコンベースのRF増幅器は、通常、LDMOSTランジスタを使用して実装され、比較的安価な製造で高レベルの線形性を示すことができる。III族窒化物ベースのRF増幅器は、通常、主にLDMOSTランジスタ増幅器が固有の性能制限を有し得る高出力および/または高周波動作を必要とする用途において、HEMTを使用して実装される。

30

【0007】

RFトランジスタ増幅器は、1つ以上の増幅段を含むことができ、各段は、通常、トランジスタ増幅器として実装される。出力電力および電流処理能力を高めるために、RFトランジスタ増幅器は、通常、多数の個々の「単位セル」トランジスタが電氣的に並列に配置される「単位セル」構成で実装される。RFトランジスタ増幅器は、単一の集積回路チップまたは「ダイ」として実装されてもよく、または複数のダイを含んでもよい。複数のRFトランジスタ増幅器ダイが使用される場合、それらは直列および/または並列に接続されてもよい。

【0008】

RFトランジスタ増幅器は、基本動作周波数におけるRF信号についてアクティブトランジスタダイ(例えば、MOSFET、HEMT、LDMOSなどを含む)とそれに接続された伝送線路との間のインピーダンス整合を改善するように設計されたインピーダンス整合回路などの整合回路と、二次および三次高調波生成物などのデバイス動作中に生成され得る高調波生成物を少なくとも部分的に終端させるように設計された高調波終端回路とを含むことが多い。高調波生成物の終端はまた、相互変調歪生成物の生成に影響を及ぼす。

40

【0009】

RF増幅器トランジスタダイならびにインピーダンス整合回路および高調波終端回路は、デバイスパッケージ内に封入されてもよい。ダイまたはチップとは、その上に電子回路要素が製造される半導体材料または他の基板の小さなブロックを指し得る。集積回路パッ

50

ケーシングとは、ダイを物理的損傷および／または腐食から保護し、外部回路への接続のために電気接点を支持する支持ケースまたはパッケージ内に１つ以上のダイを封入化することを指し得る。集積回路デバイスパッケージ内の入力および出力インピーダンス整合回路は、通常、アクティブトランジスタダイのインピーダンスを固定値に整合させるように構成されるインピーダンス整合回路の少なくとも一部を提供するＬＣネットワークを含む。電気リード線は、ＲＦ増幅器を入力および出力ＲＦ伝送線路ならびにバイアス電圧源などの外部回路要素に電氣的に接続するためにパッケージから延在してもよい。

【００１０】

ＲＦパワーデバイスを組み立てるためのいくつかの従来の方法は、トランジスタダイおよび整合ネットワーク構成要素のいくつかをＣＰＣ（銅、銅－モリブデン、銅積層構造）または銅フランジ上のセラミックまたはオーバーモールドパッケージ内に組み立てることを含み得る。トランジスタダイ、コンデンサ、および入力／出力リード線は、金および／またはアルミニウムワイヤなどのワイヤと相互接続されてもよい。そのような組み立てプロセスは、遅く、連続的であり得（例えば、一度に１つのパッケージが接合される）、組み立てコストが高くなり得る（例えば、金ワイヤおよび高価なワイヤボンドマシンのコストに起因して）。

【発明の概要】

【００１１】

いくつかの実施形態によれば、第１および第２の主面と、電氣的に並列に接続された第１の主面上の複数の単位セルトランジスタを含む半導体層構造を含み、各単位セルトランジスタが、ゲートマニホールドに結合されたゲートフィンガと、ドレインマニホールドに結合されたドレインフィンガと、ソースフィンガとを含む、無線周波数（「ＲＦ」）トランジスタ増幅器。半導体層構造は、第２の主面上のソースフィンガへのビアを含まない。

【００１２】

いくつかの実施形態では、ＲＦトランジスタ増幅器は、第１の主面上に結合要素をさらに含み、結合要素は、ゲートマニホールドに接続されるように構成されたゲート接続パッドと、ドレインマニホールドに接続されるように構成されたドレイン接続パッドと、ソースフィンガの１つずつに接続されるように構成されたソース接続パッドとを含む。

【００１３】

いくつかの実施形態では、ＲＦトランジスタ増幅器は、半導体層構造の第２の主面上にキャリア基板をさらに含む。

【００１４】

いくつかの実施形態では、ＲＦトランジスタ増幅器は、半導体層構造とキャリア基板との間の半導体層構造の第２の主面上に熱伝導層および／または導電層をさらに含む。

【００１５】

いくつかの実施形態では、ＲＦトランジスタ増幅器は、半導体層構造上に回路モジュールをさらに含み、回路モジュールは、ゲートマニホールドに電氣的に結合されたゲートリード線接続パッドと、ドレインマニホールドに電氣的に結合されたドレインリード線接続パッドとを含む。

【００１６】

いくつかの実施形態では、ＲＦトランジスタ増幅器は、ゲートリード線接続パッドに電氣的に結合された入力リード線であって、ＲＦトランジスタ増幅器を含むパッケージから外部に延在するように構成された入力リード線と、ドレインリード線接続パッドに電氣的に結合された出力リード線であって、ＲＦトランジスタ増幅器を含むパッケージから外部に延在するように構成された出力リード線とをさらに含む。

【００１７】

いくつかの実施形態では、ＲＦトランジスタ増幅器は、回路モジュールの第１の側面および／または第２の側面に取り付けられた１つ以上の回路要素をさらに含む。

【００１８】

いくつかの実施形態では、ＲＦトランジスタ増幅器は、１つ以上の回路要素上に熱伝導

10

20

30

40

50

性および／または導電性補助スペーサ層をさらに含む。

【 0 0 1 9 】

いくつかの実施形態では、半導体層構造は、高電子移動度トランジスタ（ H E M T ）または横方向拡散金属酸化膜半導体（ L D M O S ）トランジスタをさらに備える。

【 0 0 2 0 】

いくつかの実施形態によれば、トランジスタ増幅器は、増幅器ダイの第 1 の表面上にゲート端子、ドレイン端子、およびソース端子を含むⅢⅤ族窒化物ベースの増幅器ダイと、増幅器ダイの第 1 の表面上で増幅器ダイのゲート端子、ドレイン端子、およびソース端子上にあり、増幅器ダイのゲート端子、ドレイン端子、およびソース端子に電氣的に結合された回路モジュールとを含む。回路モジュールは、トランジスタ増幅器のゲート端子と第 1 のリード線との間、および／またはトランジスタ増幅器のドレイン端子と第 2 のリード線との間に結合された 1 つ以上の回路要素を含み、回路モジュールは、第 1 の表面と、回路モジュールの第 1 の表面とは反対側にある第 2 の表面とを有し、回路モジュールの第 1 の表面は、増幅器ダイの第 1 の表面に隣接している。

10

【 0 0 2 1 】

いくつかの実施形態では、1 つ以上の回路要素は、回路モジュールの第 1 の表面および／または第 2 の表面に取り付けられる。

【 0 0 2 2 】

いくつかの実施形態では、トランジスタ増幅器は、1 つ以上の回路要素上に熱伝導性および／または導電性補助スペーサ層をさらに含む。

20

【 0 0 2 3 】

いくつかの実施形態では、1 つ以上の回路要素は、回路モジュール内に形成される。

【 0 0 2 4 】

いくつかの実施形態では、第 1 および／または第 2 のリード線は、回路モジュールの第 2 の表面に結合される。

【 0 0 2 5 】

いくつかの実施形態では、第 1 および／または第 2 のリード線は、回路モジュールの第 1 の表面に結合される。

【 0 0 2 6 】

いくつかの実施形態では、回路モジュールは、回路モジュールの第 1 の表面上に第 1 の相互接続パッドおよび第 2 の相互接続パッドを備え、第 1 の相互接続パッドは、増幅器ダイのゲート端子に結合されるように構成され、第 2 の相互接続パッドは、増幅器ダイのドレイン端子に結合されるように構成される。

30

【 0 0 2 7 】

いくつかの実施形態では、回路モジュールは、回路モジュールの第 1 の表面上に、増幅器ダイのソース端子に結合されるように構成された第 3 の相互接続パッドをさらに備える。

【 0 0 2 8 】

いくつかの実施形態では、トランジスタ増幅器は、増幅器ダイと回路モジュールとの間に結合要素をさらに含む。

【 0 0 2 9 】

いくつかの実施形態によれば、無線周波数（「 R F 」）トランジスタ増幅器は、第 1 の主面および第 2 の主面を有する R F トランジスタ増幅器ダイであって、第 1 の主面上にゲート端子、ドレイン端子およびソース端子を含む R F トランジスタ増幅器ダイと、 R F トランジスタ増幅器ダイの第 1 の主面上の回路モジュールであって、ゲート端子に電氣的に結合されたゲートリード線接続パッドとドレイン端子に電氣的に結合されたドレインリード線接続パッドとを含む、回路モジュールと、 R F トランジスタ増幅器ダイの第 2 の主面上のキャリア基板と、 R F トランジスタ増幅器ダイとキャリア基板との間の熱伝導性および／または導電性スペーサ層とを含む。

40

【 0 0 3 0 】

いくつかの実施形態では、回路モジュールは、 R F トランジスタ増幅器ダイの第 1 の主

50

面に隣接する第 1 の側面と、第 1 の側面の反対側の第 2 の側面とを備え、回路モジュールは、ゲート端子および / またはドレイン端子に結合された 1 つ以上の回路要素を備える。

【 0 0 3 1 】

いくつかの実施形態では、1 つ以上の回路要素は、回路モジュールの第 1 の側面および / または第 2 の側面に取り付けられる。

【 0 0 3 2 】

いくつかの実施形態では、R F トランジスタ増幅器は、1 つ以上の回路要素上に熱伝導性および / または導電性補助スペーサ層をさらに含む。

【 0 0 3 3 】

いくつかの実施形態では、スペーサ層および補助スペーサ層は、一体型スペーサ層を形成する。

10

【 0 0 3 4 】

いくつかの実施形態では、R F トランジスタ増幅器は、回路モジュールの第 2 の側面に結合された入力リード線および / または出力リード線をさらに含む。

【 0 0 3 5 】

いくつかの実施形態では、R F トランジスタ増幅器は、R F トランジスタ増幅器ダイと回路モジュールとの間に結合要素をさらに含み、結合要素は、R F トランジスタ増幅器ダイの第 1 の主面に隣接する底面と、底面の反対側の上面とを有する。結合要素の上面は、回路モジュールの第 1 の相互接続パッドに接続されるように構成されたゲート接続パッドと、回路モジュールの第 2 の相互接続パッドに接続されるように構成されたドレイン接続パッドと、回路モジュールの第 3 の相互接続パッドに接続されるように構成されたソース接続パッドとを備える。

20

【 0 0 3 6 】

いくつかの実施形態では、R F トランジスタ増幅器は、側壁および蓋をさらに含む。キャリア基板、側壁、および蓋は内部キャビティを画定し、R F トランジスタ増幅器ダイは内部キャビティ内にある。

【 0 0 3 7 】

いくつかの実施形態では、R F トランジスタ増幅器は、回路モジュールおよび R F トランジスタ増幅器ダイ上にオーバーモールド材料をさらに含む。

【 0 0 3 8 】

30

いくつかの実施形態では、R F トランジスタ増幅器ダイは、I I I 族窒化物ベースの R F トランジスタ増幅器ダイである。

【 0 0 3 9 】

いくつかの実施形態では、R F トランジスタ増幅器の動作周波数は、R 帯域、S 帯域、X 帯域、K u 帯域、K 帯域、K a 帯域、および / または V 帯域にある。

【 0 0 4 0 】

いくつかの実施形態による他のデバイス、装置、および / または方法は、以下の図面および詳細な説明を検討することによって当業者には明らかになるであろう。上記の実施形態のありとあらゆる組み合わせに加えて、すべてのそのような追加の実施形態は、この説明内に含まれ、本発明の範囲内にあり、添付の特許請求の範囲によって保護されることが意図される。

40

【図面の簡単な説明】

【 0 0 4 1 】

【図 1 A】従来の高電子移動度トランジスタの概略断面図である。

【図 1 B】従来のパッケージされた I I I 族窒化物ベースの R F トランジスタ増幅器の概略側面図である。

【図 1 C】図 1 B の R F トランジスタ増幅器に含まれる R F トランジスタ増幅器ダイの上部メタライゼーションの構造を示す、図 1 B の線 1 C - 1 C に沿った概略断面図である。

【図 1 D】別の従来の I I I 族窒化物ベースの R F トランジスタ増幅器の概略側面図である。

50

【図 2 A】本発明のいくつかの実施形態による I I I 族窒化物ベースの R F トランジスタ増幅器の概略側面図である。

【図 2 B】図 2 A の線 2 B - 2 B に沿った、図 2 A の I I I 族窒化物ベースの R F トランジスタ増幅器の一部である R F トランジスタ増幅器ダイの概略平面図である。

【図 2 C】図 2 B の線 2 C - 2 C に沿った断面図である。

【図 2 D】図 2 B の線 2 D - 2 D に沿った断面図である。

【図 2 E】図 2 B の線 2 E - 2 E に沿った断面図である。

【図 2 F】図 2 B の線 2 F - 2 F に沿った断面図である。

【図 2 G】本発明の追加の実施形態の断面図である。

【図 2 H】本発明の追加の実施形態の別の断面図である。

10

【図 2 I】本発明の追加の実施形態のさらに別の断面図である。

【図 2 J】本発明の追加の実施形態のさらに別の断面図である。

【図 2 K】本発明の追加の実施形態のさらに別の断面図である。

【図 2 L】本発明の追加の実施形態のさらに別の断面図である。

【図 3 A】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器の概略断面図である。

【図 3 B】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器ダイの概略断面図である。

【図 3 C】本発明のいくつかの実施形態による、回路モジュールに結合された再配線層を組み込んだ R F トランジスタ増幅器ダイの概略断面図である。

20

【図 3 D】本発明のいくつかの実施形態による、複数の R F トランジスタ増幅器に結合された回路モジュールの概略断面図である。

【図 3 E】本発明のいくつかの実施形態による、複数の R F トランジスタ増幅器ダイに結合された回路モジュールの概略断面図である。

【図 4 A】本発明のいくつかの実施形態による、キャリア基板に結合された R F トランジスタ増幅器および回路モジュールの概略断面図である。

【図 4 B】本発明のいくつかの実施形態による、結合要素なしでキャリア基板に結合された R F トランジスタ増幅器および回路モジュールの概略断面図である。

【図 4 C】本発明のいくつかの実施形態による、回路モジュールに結合され、キャリア基板上に配置された複数の R F トランジスタ増幅器ダイの概略断面図である。

30

【図 5 A】本発明のいくつかの実施形態による、R F トランジスタ増幅器の様々なパッケージングオプションの概略図である。

【図 5 B】本発明のいくつかの実施形態による、R F トランジスタ増幅器の様々なパッケージングオプションの別の概略図である。

【図 5 C】本発明のいくつかの実施形態による、R F トランジスタ増幅器の様々なパッケージングオプションのさらに別の概略図である。

【図 6 A】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器の追加の実施形態の概略断面図である。

【図 6 B】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器の追加の実施形態の別の概略断面図である。

40

【図 6 C】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器の追加の実施形態のさらに別の概略断面図である。

【図 7 A】本発明の特定の実施形態による回路モジュールと R F トランジスタ増幅器ダイとを結合する方法を示す概略図である。

【図 7 B】本発明の特定の実施形態による回路モジュールと R F トランジスタ増幅器ダイとを結合する方法を示す別の概略図である。

【図 7 C】本発明の特定の実施形態による回路モジュールと R F トランジスタ増幅器ダイとを結合する方法を示すさらに別の概略図である。

【図 7 D】本発明の特定の実施形態による回路モジュールと R F トランジスタ増幅器ダイとを結合する方法を示すさらに別の概略図である。

50

【図 7 E】本発明の特定の実施形態による回路モジュールと R F トランジスタ増幅器ダイとを結合する方法を示すさらに別の概略図である。

【図 8 A】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションの概略断面図である。

【図 8 B】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションの別の概略断面図である。

【図 9 A】本発明のいくつかの実施形態による、回路モジュールの一実施形態の平面図である。

【図 9 B】図 9 A の線 9 B - 9 B に沿った断面図である。

【図 9 C】図 9 A の線 9 C - 9 C に沿った断面図である。

10

【図 9 D】本発明のいくつかの実施形態による、基板上に取り付けられた図 9 A の回路モジュールの断面図である。

【図 10 A】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションの概略断面図である。

【図 10 B】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションの別の概略断面図である。

【図 11 A】ダイは、本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器の追加の実施形態の概略断面図である。

【図 11 B】ダイは、本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器の追加の実施形態の別の概略断面図である。

20

【図 11 C】ダイは、本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器の追加の実施形態のさらに別の概略断面図である。

【図 11 D】ダイは、本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器の追加の実施形態のさらに別の概略断面図である。

【図 12 A】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器ダイの追加の実施形態の概略断面図である。

【図 12 B】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器ダイの追加の実施形態の別の概略断面図である。

【図 12 C】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器ダイの追加の実施形態のさらに別の概略断面図である。

30

【図 12 D】本発明のいくつかの実施形態による、回路モジュールに結合された R F トランジスタ増幅器ダイの追加の実施形態のさらに別の概略断面図である。

【図 13 A】本発明のいくつかの実施形態による、回路モジュールに結合され、スペーサを組み込んだ R F トランジスタ増幅器ダイの追加の実施形態の概略断面図である。

【図 13 B】本発明のいくつかの実施形態による、回路モジュールに結合され、スペーサを組み込んだ R F トランジスタ増幅器ダイの追加の実施形態の別の概略断面図である。

【図 13 C】本発明のいくつかの実施形態による、回路モジュールに結合され、スペーサを組み込んだ R F トランジスタ増幅器ダイの追加の実施形態のさらに別の概略断面図である。

【図 13 D】本発明のいくつかの実施形態による、回路モジュールに結合され、スペーサを組み込んだ R F トランジスタ増幅器ダイの追加の実施形態のさらに別の概略断面図である。

40

【図 14 A】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションの概略断面図である。

【図 14 B】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションの別の概略断面図である。

【図 14 C】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションのさらに別の概略断面図である。

【図 14 D】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションのさらに別の概略断面図である。

50

【図 1 5 A】本発明のいくつかの実施形態による、回路モジュールを含み、第 1 および第 2 の回路要素に結合する機構を組み込んだ追加の R F トランジスタ増幅器の実施形態の概略断面図である。

【図 1 5 B】本発明のいくつかの実施形態による、回路モジュールを含み、第 1 および第 2 の回路要素に結合する機構を組み込んだ追加の R F トランジスタ増幅器の実施形態の別の概略断面図である。

【図 1 5 C】本発明のいくつかの実施形態による、回路モジュールを含み、第 1 および第 2 の回路要素に結合する機構を組み込んだ追加の R F トランジスタ増幅器の実施形態のさらに別の概略断面図である。

【図 1 5 D】本発明のいくつかの実施形態による、回路モジュールを含み、第 1 および第 2 の回路要素に結合する機構を組み込んだ追加の R F トランジスタ増幅器の実施形態のさらに別の概略断面図である。

10

【図 1 6 A】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションの概略断面図である。

【図 1 6 B】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションの別の概略断面図である。

【図 1 6 C】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションのさらに別の概略断面図である。

【図 1 6 D】本発明のいくつかの実施形態による、回路モジュールの様々なパッケージングオプションのさらに別の概略断面図である。

20

【発明を実施するための形態】

【0 0 4 2】

以下の詳細な説明では、本開示の実施形態の完全な理解を提供するために、多数の具体的な詳細が記載される。しかしながら、本開示はこれらの具体的な詳細なしで実施され得ることが当業者には理解されよう。いくつかの例では、周知の方法、手順、構成要素、および回路は、本開示を不明瞭にしないように詳細には記載されていない。本明細書に開示されるすべての実施形態は、別々に実施するか、または任意の方法および/または組み合わせで組み合わせることができることが意図される。一実施形態に関して説明された態様は、それに関して具体的に説明されていなくとも、異なる実施形態に組み込まれ得る。すなわち、すべての実施形態および/または任意の実施形態の特徴は、任意の方法および/または組み合わせで組み合わせることができる。

30

【0 0 4 3】

本発明の実施形態によれば、ゲート端子、ドレイン端子、およびソース端子がすべて R F トランジスタ増幅器ダイの上側面に位置する R F トランジスタ増幅器ダイを含む I I I 族窒化物ベースの R F トランジスタ増幅器が提供される。いくつかの実施形態では、R F トランジスタ増幅器は、ゲートおよびドレイン接続用のボンドワイヤを含まなくてもよく、これにより、回路内に存在するインダクタンスの量を低減することができる。上側面接点は、結合要素が R F トランジスタ増幅器ダイのゲート端子、ドレイン端子、およびソース端子に直接結合されることを可能にすることができる。結合要素は、好都合な様式で、高調波終端回路、入力インピーダンス整合回路、および/または出力インピーダンス整合回路などの追加の回路にさらに接続されてもよい。トランジスタダイの基板が I I I 族窒化物ベースの H E M T のための S i C 成長基板などの高い熱伝導率を有する特定の実施形態では、ダイは、増幅器パッケージからダイによって発生した熱の熱放散を改善するために、金属スラグ、リードフレーム、またはフランジなどの熱伝導性キャリア基板またはサブマウント上に基板と共に取り付けることができる。

40

【0 0 4 4】

図 1 A は、従来の高電子移動度トランジスタ 1 0 の概略断面図である。図 1 A に示すように、高電子移動度トランジスタ 1 0 は、例えば、炭化ケイ素、シリコン、サファイアなどの基板 2 2 上に形成されてもよい。基板 2 2 上には、チャネル層 2 4 が形成されている。バリア層 2 6 は、チャネル層 2 4 上に、基板 2 2 の反対側に形成される。チャネル層 2

50

４は、例えば、窒化ガリウム（ GaN ）を含んでもよく、バリア層２６は、例えば、窒化アルミニウムガリウム（ $AlGaN$ ）を含んでもよい。

【００４５】

チャネル層２４およびバリア層２６は、共に基板２２上に半導体構造９０を形成することができる。ソース接点５６およびドレイン接点５４は、バリア層２６の上面に形成され、互いに横方向に離間している。ソース接点５６およびドレイン接点５４は、バリア層２６に対するオーミック接点を形成してもよい。

【００４６】

ソース接点５６とドレイン接点５４との間のバリア層２６の上面には、ゲート接点５２が形成されている。ＨＥＭＴデバイス１０がその導通状態または「オン」状態になるようにバイアスされたとき、チャネル層２４とバリア層２６との間の接合部に二次元電子ガス（２ＤＥＧ）層が形成される。２ＤＥＧ層は、それぞれソース接点５６およびドレイン接点５４の下にあるデバイスのソース領域とドレイン領域との間に電流が流れることを可能にする高導電性層として作用する。

10

【００４７】

ソース接点５６は、例えば接地電圧などの基準信号に結合することができる。基準信号への結合は、基板２２の下面２２Ａから基板２２を通過してバリア層の上面２６Ａまで延在するビア６６によって提供されてもよい。ビア６６は、ソース接点５６の下面５６Ａを露出させることができる。バックメタル層３５が、基板２２の下面２２Ａ上およびビア６６の側壁上に形成されてもよい。バックメタル層３５は、ソース接点５６に直接接触してもよい。したがって、バックメタル層３５、およびそれに結合された信号は、ソース接点５６に電氣的に接続され得る。

20

【００４８】

いくつかの実施形態では、１つ以上の絶縁層５０が、半導体構造９０の上面に直接接触してもよい（例えば、バリア層２６の上面２６Ａに接触する）。１つ以上の絶縁層５０は、ＨＥＭＴデバイス１０のためのパッシベーション層として機能することができる。いくつかの実施形態では、ゲート接点５２および／またはドレイン接点５４に接触するために追加の金属接点（図示せず）が設けられてもよい。

【００４９】

上述したように、図１Ａに示すＨＥＭＴデバイスを含むＩＩＩ族窒化物ベースのＲＦ増幅器は、高出力および／または高周波用途で 사용되는ことが多い。通常、動作中にＩＩＩ族窒化物ベースのＲＦ増幅器ダイ内には高レベルの熱が発生する。ＲＦダイが高温になりすぎると、ＲＦ増幅器の性能（例えば、出力電力、効率、線形性、利得など）が低下する可能性があり、および／またはＲＦ増幅器ダイが損傷する可能性がある。したがって、ＩＩＩ族窒化物ベースのＲＦ増幅器は、通常、熱除去のために最適化され得るパッケージ内に取り付けられる。図１Ｂおよび図１Ｃは、従来のパッケージされたＩＩＩ族窒化物ベースのＲＦ増幅器を示す。特に、図１Ｂは、従来のパッケージされたＩＩＩ族窒化物ベースのＲＦ増幅器１００の概略側面図であり、図１Ｃは、パッケージされたＩＩＩ族窒化物ベースのＲＦトランジスタ増幅器１００に含まれるＲＦトランジスタ増幅器ダイの概略断面図であり、断面は、図１Ｂの線１Ｃ－１Ｃに沿ったものである。図１Ｂ～図１Ｃ（および他の様々な図）は非常に簡略化された図であり、実際のＲＦ増幅器は、本明細書の簡略化された図には示されていない多くの単位セルならびに様々な回路および要素を含み得ることが理解されよう。

30

40

【００５０】

図１Ｂに示すように、ＩＩＩ族窒化物ベースのＲＦ増幅器１００は、パッケージ１７０内に取り付けられたＲＦ増幅器ダイ１１０を含む。パッケージ１７０は、ゲートリード線１７２と、ドレインリード線１７４と、キャリア基板１７６と、ハウジング１７８とを含む。ＲＦトランジスタ増幅器ダイ１１０は、例えば金属フランジを備えることができるキャリア基板１７６の上面に取り付けられる。ＲＦ増幅器ダイ１１０は、上側面１１２および底側面１１４を有する。ＲＦ増幅器ダイ１１０は、順次積層された底側面（「裏」側面

50

とも呼ばれる)メタライゼーション構造120と、半導体層構造130と、上側面メタライゼーション構造140とを含む。裏側面メタライゼーション構造120は、ソース端子126を備える。RF増幅器100は、図1Aに示すようなHEMTベースのRF増幅器であってもよく、その場合、半導体層構造130は、通常は半導体または絶縁成長基板(SiC、シリコン、またはサファイア基板など)上に形成される少なくともチャネル層およびバリア層を含んでもよい。成長基板は、非半導体材料で形成されていても、半導体層構造130の一部であると考えることができる。上側面メタライゼーション構造140は、とりわけ、ゲート端子142およびドレイン端子144を含む。

【0051】

入力整合回路190および/または出力整合回路192はまた、ハウジング178内に
10
取り付けられてもよい。整合回路190、192は、RFトランジスタ増幅器100に入力または出力されるRF信号の基本波成分のインピーダンスを、それぞれRFトランジスタ増幅器ダイ110の入力または出力におけるインピーダンスに整合させるインピーダンス整合回路、および/または、二次または三次高調波などの、RFトランジスタ増幅器ダイ110の入力または出力に存在し得る基本RF信号の高調波を短絡するように構成された高調波終端回路であってもよい。図1Bに概略的に示すように、入力および出力整合回路190、192は、金属フランジ176に取り付けられてもよい。ゲートリード線172は、1つ以上の第1のボンドワイヤ182によって入力整合回路190に接続されてもよく、入力整合回路190は、1つ以上の第2のボンドワイヤ183によってRF増幅器ダイ110のゲート端子142に接続されてもよい。同様に、ドレインリード線174は
20
、1つ以上の第4のボンドワイヤ185によって出力整合回路192に接続されてもよく、出力整合回路192は、1つ以上の第3のボンドワイヤ184によってRF増幅器ダイ110のドレイン端子144に接続されてもよい。RFトランジスタ増幅器ダイ110のソース端子126は、金属フランジ176に直接取り付けられてもよい。金属フランジ176は、ソース端子126への電気接続を提供することができ、放熱構造としても機能することができる。第1~第4のボンドワイヤ182~185は、入力および/または出力整合回路の一部を形成することができる。ハウジング178は、セラミックハウジングを含むことができ、ゲートリード線172およびドレインリード線174は、ハウジング178を通して延在することができる。ハウジング178は、側壁の下部を形成し、ゲートおよびドレインリード線172、174を支持するフレーム、ならびにフレームの上部に
30
配置された蓋などの複数の部品を備えることができる。デバイスの内部は、空気で満たされたキャビティを有することができる。

【0052】

図1Cは、上側面メタライゼーション構造140の一部を通るRF増幅器ダイ110の概略断面図である。上側面メタライゼーション構造140の様々な導電性要素を互いに絶縁する誘電体層は、図を簡略化するために図1Cには示されていない。

【0053】

図1Cに示すように、RFトランジスタ増幅器ダイ110は、各々がゲートフィンガ152、ドレインフィンガ154およびソースフィンガ156を含む複数の単位セルトランジスタ116を有するIII族窒化物ベースのHEMT RFトランジスタ増幅器を含む
40
。ゲートフィンガ152は共通のゲートマニホールド146に電氣的に接続されており、ドレインフィンガ154は共通のドレインマニホールド148に電氣的に接続されている。ゲートマニホールド146は、ゲートボンドパッドとして実装され得るゲート端子142(例えば、ゲートマニホールド146から上方に延在する導電性ビアを介して)に電氣的に接続されており(図1B参照)、ドレインマニホールド148は、ドレインボンドパッドとして実装され得るドレイン端子144(例えば、ドレインマニホールド148から上方に延在する導電性ビアを介して)に電氣的に接続されている(図1B参照)。ソースフィンガ156は、半導体層構造130を通して延在する複数の導電性ソースビア166を介してソース端子126に電氣的に接続されている。導電性ソースビア166は、半導体層構造130を完全に貫通して延在する金属めっきビアを含み得る。
50

【 0 0 5 4 】

再び図 1 B を参照すると、キャリア基板 1 7 6（ここでは金属フランジである）は、R F 増幅器ダイ 1 1 0 内で発生した熱を放散するヒートシンクとして作用することができる。熱は、例えば、単位セルトランジスタ 1 1 6 のチャネル領域内に比較的高い電流密度が生成される R F 増幅器ダイ 1 1 0 の上部で主に生成される。この熱は、ソースビア 1 6 6 および半導体層構造 1 3 0 の両方を介してキャリア基板 1 7 6 に伝達されてもよい。

【 0 0 5 5 】

図 1 D は、図 1 B を参照して上述した R F トランジスタ増幅器と同様の従来のパッケージされた I I I 族窒化物ベースの R F トランジスタ増幅器 1 0 0 ' の概略側面図である。R F トランジスタ増幅器 1 0 0 ' は、異なるパッケージ 1 7 0 ' を含む点で R F トランジスタ増幅器 1 0 0 とは異なる。パッケージ 1 7 0 ' は、金属サブマウント 1 7 6（金属ヒートシンクとして作用し、金属スラグとして実装することができる）、ならびにゲートリード線およびドレインリード線 1 7 2 '、1 7 4 ' を含む。いくつかの実施形態では、金属リードフレームを形成することができ、金属リードフレームはその後、金属サブマウント 1 7 6 および / またはゲートリード線およびドレインリード線 1 7 2 '、1 7 4 ' を提供するように加工される。R F トランジスタ増幅器 1 0 0 ' はまた、R F トランジスタ増幅器ダイ 1 1 0、リード線 1 7 2 '、1 7 4 '、および金属サブマウント 1 7 6 を少なくとも部分的に取り囲むプラスチックオーバーモールド 1 7 8 ' を含む。プラスチックオーバーモールド 1 7 8 ' は、R F トランジスタ増幅器 1 0 0 に含まれるセラミック側壁および蓋 1 7 8 に取って代わる。

【 0 0 5 6 】

実施形態に応じて、パッケージされたトランジスタ増幅器 1 0 0 ' は、例えば、R F トランジスタ増幅器ダイ 1 1 0 としてモノリシックマイクロ波集積回路（M M I C）を含むことができ、この場合、R F トランジスタ増幅器ダイ 1 1 0 は複数の個別のデバイスを組み込む。いくつかの実施形態では、パッケージされた R F トランジスタ増幅器 1 0 0 は、直列に接続されて多段 R F トランジスタ増幅器を形成する複数の R F トランジスタ増幅器ダイを含むことができ、および / または複数の経路に（例えば、並列で）配置されて、例えばドハティ増幅器構成におけるように、複数の R F トランジスタ増幅器ダイおよび複数の経路を有する R F トランジスタ増幅器を形成する複数のトランジスタダイを含むことができる。

【 0 0 5 7 】

他の場合では、I I I 族窒化物ベースの R F 増幅器は、1 つ以上の R F 増幅器ダイがそれらの関連するインピーダンス整合回路および高調波終端回路と共に単一の集積回路ダイに実装される M M I C デバイスとして実装されてもよい。そのような I I I 族窒化物ベースの R F 増幅器の例は、例えば、米国特許第 9, 9 4 7, 6 1 6 号に開示されており、その内容全体は参照により本明細書に組み込まれる。R F トランジスタ増幅器ダイ 1 1 0 が M M I C 実装である場合、入力整合回路 1 9 0 および / または出力整合回路 1 9 2 は省略されてもよく（代わりに R F トランジスタ増幅器ダイ 1 1 0 内に実装されてもよい）、ボンドワイヤ 1 8 2 および / または 1 8 5 は、ゲートリード線およびドレインリード線 1 7 2 '、1 7 4 ' からゲート端子およびドレイン端子 1 4 2、1 4 4 まで直接延在してもよい。

【 0 0 5 8 】

図 1 A ~ 図 1 D の R F トランジスタ増幅器 1 0 0 などの従来の I I I 族窒化物ベースの R F トランジスタ増幅器は、ボンドワイヤ 1 8 2、1 8 4 を使用して R F トランジスタ増幅器ダイ 1 1 0 をパッケージの他の部分に接続することができる。これらのボンドワイヤ 1 8 2、1 8 4 は、R F トランジスタ増幅器のインピーダンス整合回路および / または高調波終端回路内のインダクタのいくつかを実装するために使用され得る固有のインダクタンスを有する。提供されるインダクタンスの量は、ボンドワイヤ 1 8 2、1 8 4 が所望の量のインダクタンスを提供するように、ボンドワイヤ 1 8 2、1 8 4 の長さおよび / または断面積（例えば、直径）を変更することによって変動させることができる。残念なこと

10

20

30

40

50

に、用途がより高い周波数に移行するにつれて、ボンドワイヤ 182、184 のインダクタンスは、インピーダンス整合回路および / または高調波終端回路のための所望の量のインダクタンスを超える可能性がある。これが起こった場合、インダクタンスを適切なレベルに減少させる試みとして、非常に短いおよび / または大きな断面積を有するボンドワイヤ 182、184 を使用することができる。しかしながら、非常に短いボンドワイヤ 182、184 は、適所にはんだ付けすることが困難であり、製造コストを増加させる可能性があり、および / またはより高いデバイス故障率をもたらす可能性がある。大きな断面積を有するボンドワイヤ 182、184 は、RF トランジスタ増幅器ダイ上により大きなゲートボンドパッドおよびドレインボンドパッドを必要とする可能性があり、RF トランジスタ増幅器ダイの全体的なサイズが増大する可能性があり、これもまた望ましくない。さらに、いくつかの高周波用途では、大きな断面積を有する非常に短いボンドワイヤ 182、184 でさえ、過度のインダクタンスを有する可能性があり、それにより、整合ネットワークは、例えば、二次または三次高調波を適切に終端させることができない。ボンドワイヤ 182、184 内のインダクタンスが大きすぎるという問題を回避するために、RF トランジスタ増幅器を MMIC デバイスとして実装することができるが、MMIC RF 増幅器は製造コストがより高く、整合回路の周波数範囲でのみ使用することができ、柔軟性が低下する。

【0059】

さらに、大量製造に通常使用されるワイヤボンディング装置は、+/-1ミルの公差を有することができ、これは、任意の特定のワイヤボンドの長さが2ミル（すなわち、ボンドワイヤの各端部で +/-1ミル）だけ変動し得ることを意味する。高周波用途では、2ミルのワイヤボンドに関連するインダクタンスの変動が大きくなる可能性があり、したがって、ボンドワイヤが所望の公称長さから1~2ミル短すぎるかまたは長すぎる場合、整合回路の性能が低下する可能性がある。ゲート端子およびドレイン端子をデバイスの上側面に形成し、これらの端子を追加の回路に接続するために結合要素を使用することにより、このプロセスの変動を大幅に排除することができ、その結果、性能が向上する。

【0060】

本発明の実施形態を、添付の図面を参照してさらに詳細に説明する。

【0061】

図2A~図2Gは、本発明の特定の実施形態によるIII族窒化物ベースのRFトランジスタ増幅器200を示す。特に、図2Aは、III族窒化物ベースのRFトランジスタ増幅器200の概略側面図である。図2Bは、図2Aの線2B-2Bに沿った、図2AのIII族窒化物ベースのRFトランジスタ増幅器200の一部であるRFトランジスタ増幅器ダイ210の概略平面図である。図2C~図2Fは、それぞれ図2Bの線2C-2C~線2F-2Fに沿った、RFトランジスタ増幅器ダイ210の概略断面図である。図2Gは、図2Dに示すソース端子の代替実施形態である。図2H~図2Lは、本発明の特定の実施形態によるIII族窒化物ベースのRFトランジスタ増幅器200'、200''の追加の実施形態の断面図である。

【0062】

図2Aに示すように、いくつかの実施形態では、III族窒化物ベースのRFトランジスタ増幅器200は、結合要素270の底面に取り付けられたRFトランジスタ増幅器ダイ210を含むことができる。RFトランジスタ増幅器ダイ210は、上側面212および裏側面214を有する。RFトランジスタ増幅器ダイ210は、順次積層された上側面メタライゼーション構造220と、半導体層構造230と、底側面熱層240とを含む。上側面メタライゼーション構造220は、ゲート端子222と、ドレイン端子224と、1つ以上のソース端子226とを備える。RFトランジスタ増幅器200は、HEMTベースのRFトランジスタ増幅器であってもよく、その場合、半導体層構造230は、図2Cおよび図2Dを参照してより詳細に説明するように、少なくともチャネル層およびバリア層を含んでもよい。いくつかの構成では、本明細書でさらに説明するように、結合要素270は、RFトランジスタ増幅器200から省略されてもよい。

【 0 0 6 3 】

結合要素 2 7 0 は、ゲート端子 2 2 2、ドレイン端子 2 2 4、および 1 つ以上のソース端子 2 2 6 に結合するように構成されてもよい。場合によっては、結合要素 2 7 0 は、再配線層 (R D L) 積層構造および / またはインターポーザを含むことができる。 R D L 積層構造は、導電層パターンおよび / または導電性ビアを有する基板を指す。 R D L 積層構造は、基材上に導電および絶縁層および / またはパターンを堆積することによって、ならびに R D L 積層構造を介して信号を伝送するための構造内にビアおよびルーティングパターン (例えば、銅から) を形成することによって、半導体加工技術を使用して製造することができる。例えば、図 2 A に示すように、結合要素 2 7 0 は、封入構造 2 7 7 内に形成された導電性パターン 2 7 3 を含むことができる。

10

【 0 0 6 4 】

結合要素 2 7 0 の上面には、ゲート接続パッド 2 7 2、ドレイン接続パッド 2 7 4、およびソース接続パッド 2 7 6 が設けられている。これらの接続パッド 2 7 2、2 7 4、2 7 6 の各々は、例えば、露出した銅パッドを含むことができるが、本発明はこれに限定されない。ゲート接続パッド 2 7 2 は、結合要素 2 7 0 内の 1 つ以上の導電性パターン 2 7 3 によってゲート端子 2 2 2 に電氣的に結合されてもよい。同様に、ドレイン接続パッド 2 7 4 は、結合要素 2 7 0 内の 1 つ以上の導電性パターン 2 7 3 によってドレイン端子 2 2 4 に電氣的に結合されてもよく、ソース接続パッド 2 7 6 は、結合要素 2 7 0 内の 1 つ以上の導電性パターン 2 7 3 によってソース端子 2 2 6 に電氣的に結合されてもよい。

【 0 0 6 5 】

いくつかの実施形態では、結合要素 2 7 0 の導電性パターン 2 7 3 は、ファンアウト (F O) 構成で構成されてもよい。 F O 構成は、それぞれのソース端子、ゲート端子、およびドレイン端子への接続部の間隔を拡大することを可能にし、接続部の分離を増大させることを可能にすることができる。しかしながら、本発明は、 F O 接続に限定されない。いくつかの実施形態では、ファンイン接続、ファンインおよびファンアウト構成、または他の構成を使用することができる。

20

【 0 0 6 6 】

いくつかの実施形態では、結合要素 2 7 0 および / または R D L 積層構造は、ウェハレベル加工 (W L P) 動作の一部として形成されてもよいが、本発明はこれに限定されない。例えば、結合要素 2 7 0 は、ゲート端子 2 2 2、ドレイン端子 2 2 4、および 1 つ以上のソース端子 2 2 6 上に導電性ピラーを配置することによって形成することができる。いくつかの実施形態では、導電性ピラーは銅を含んでもよい。例えば、導電性ピラーは、パターンを形成するために 1 つ以上のマスクを使用して銅シードを電気めっきすることによって形成されてもよい。導電性ピラーは、導電性パターン 2 7 3 を形成してもよい。また、ゲート接続パッド 2 7 2、ドレイン接続パッド 2 7 4 およびソース接続パッド 2 7 6 は、導電性パターン 2 7 3 上に形成されてもよい。導電性パターン 2 7 3、ゲート接続パッド 2 7 2、ドレイン接続パッド 2 7 4、およびソース接続パッド 2 7 6 は、オーバーモールド材料を含むことができる封入構造 2 7 7 内に少なくとも部分的に配置することができる。オーバーモールド材料としては、例えば、酸化ケイ素、窒化ケイ素、導電性パターン 2 7 3 の酸化物、ポリマー、成形コンパウンド、および / またはそれらの組み合わせが挙げられる。オーバーモールド材料を (例えば、平坦化) 加工して、ゲート接続パッド 2 7 2、ドレイン接続パッド 2 7 4、および / またはソース接続パッド 2 7 6 を露出させることができる。いくつかの実施形態では、結合要素 2 7 0 の形成は、ウェハレベルで実行されてもよく、 R F トランジスタ増幅器ダイ 2 1 0 および / または R F トランジスタ増幅器 2 0 0 の個々は、ウェハから単離されてもよい。

30

40

【 0 0 6 7 】

いくつかの実施形態では、結合要素 2 7 0 は、チップファーストまたはチップラストプロセスで形成されてもよい。チップファーストプロセスにおいて、 R D L 構造は、ダイ 2 1 0 (または、ダイ 2 1 0 を含むウェハ) 上に形成され得る。例えば、シード層を (例えば、ゲート端子 2 2 2、ドレイン端子 2 2 4、および 1 つ以上のソース端子 2 2 6 のうち

50

の１つ以上の上に）堆積させることができる。次いで、シードをパターニングおよび電気めっきして、導電性材料の層を形成することができる。このプロセスは、結合要素２７０の導電性パターン２７３から複数回繰り返されてもよい。次いで、これらの導電性パターン２７３を封入構造２７７内に封入して、結合要素２７０を形成することができる。

【００６８】

チップラストプロセスでは、結合要素２７０のＲＤＬ層を一時的なキャリア層上に形成することができる。導電性パターン２７３は、一時的なキャリア層上にチップファーストプロセスと同様に形成されてもよい。完了したとき、結合要素２７０は、一時的なキャリア層から分離され、次いでダイ２１０に再結合され得る。例えば、結合要素２７０は、ゲート端子２２２、ドレイン端子２２４、および１つ以上のソース端子２２６のうちの１つ以上（例えば、はんだを介して）結合されてもよい。

10

【００６９】

例えば、プリント回路基板（例えば、多層プリント回路基板）、導電性ビアおよび／またはパッドを含むセラミック基板、またはＲＦトランジスタ増幅器ダイ２１０の上側面２１２への電気接続を行うことができるＲＦトランジスタ増幅器ダイ２１０のための任意の結合構造などの他の結合要素２７０が代替的に使用されてもよい。

【００７０】

図２Ａに示す導電性パターン２７３の配置は単なる例であり、本発明から逸脱することなく他の配置が可能である。例えば、いくつかの実施形態では、結合要素２７０の導電性パターン２７３は、ＲＦトランジスタ増幅器ダイ２１０の側面に隣接して延在してもよい。いくつかの実施形態では、結合要素２７０は、図２Ａに示す端子以外の端子を有してもよい。

20

【００７１】

熱層２４０は、ＲＦトランジスタ増幅器ダイ２１０の裏側面２１４上にあってもよい。熱層２４０は、ＲＦトランジスタ増幅器ダイ２１０とＲＦトランジスタ増幅器ダイ２１０が取り付けられるキャリア基板との間の熱伝達を容易にするように構成された熱伝導層であってもよい。いくつかの実施形態では、熱層２４０は省略されてもよい。いくつかの実施形態では、熱層２４０は、共晶層などのダイアタッチ層であってもよい。熱層２４０は、トランジスタ増幅器ダイ２１０上にあってもよく、および／または封入構造２７７上に延在してもよい。熱層２４０は、共晶結合または他の金属結合を形成するための金属層とすることができる。いくつかの実施形態では、熱層２４０は熱接着剤であってもよい。

30

【００７２】

ＲＦトランジスタ増幅器ダイ２１０は、互いに並列に電気接続された複数の単位セルトランジスタ２１６を含むＩＩＩ族窒化物ベースのＨＥＭＴ ＲＦトランジスタ増幅器を含むことができる。これは、上側面メタライゼーション構造２２０の下のＲＦトランジスタ増幅器ダイ２１０の平面図を概略的に示す図２Ｂに最もよく見ることができる。ゲート端子２２２、ドレイン端子２２４、および１つ以上のソース端子２２６を含む上側面メタライゼーション構造２２０は、図２Ｂに破線で示されている。

【００７３】

図２Ｂに示すように、ＲＦトランジスタ増幅器ダイ２１０は、ゲートマニホールド２４２およびドレインマニホールド２４４と、複数のゲートフィンガ２５２と、複数のドレインフィンガ２５４と、複数のソースフィンガ２４６とを含み、それらのすべてが半導体層構造２３０の上面に形成されてもよい。ゲートマニホールド２４２およびゲートフィンガ２５２は、ＲＦトランジスタ増幅器ダイ２１０のゲート電極の一部である。ゲートマニホールド２４２およびゲートフィンガ２５２は、第１のモノリシック金属パターンとして実装されてもよいが、本発明はこれに限定されない。ドレインマニホールド２４４およびドレインフィンガ２５４は、ＲＦトランジスタ増幅器ダイ２１０のドレイン電極の一部であり、第２のモノリシック金属パターンとして実装されてもよいが、本発明はこれに限定されない。

40

【００７４】

50

ゲートフィンガ252は、Ni、Pt、Cu、Pd、Cr、W、および/またはWSiNなどのIII族窒化物ベースの半導体材料とショットキー接点を形成することができる材料で形成することができる。ドレインフィンガ254およびソースフィンガ246は、III族窒化物ベースの材料とのオーミック接点を形成することができる金属（例えば、TiAlN、TiSiNなど）を含むことができる。ゲートマニホールド/フィンガ242、252、ドレインマニホールド/フィンガ244、254、およびソースフィンガ246を互いに分離するのを助ける誘電体層（または一連の誘電体層）は、RFトランジスタ増幅器ダイ210の要素をよりよく示すために図2Bには示されていない。

【0075】

ゲート端子222、ドレイン端子224、およびソース端子226は、RFトランジスタ増幅器ダイ210の上面に設けられてもよい。ゲート端子222は、ゲートマニホールド242に（例えば、導電性ビアによって）物理的かつ電氣的に接続されてもよく、ソース端子226は、ソースフィンガ246に（例えば、導電性ビアによって）物理的かつ電氣的に接続されてもよく、ドレイン端子224は、ドレインマニホールド244に（例えば、導電性ビアによって）物理的かつ電氣的に接続されてもよい。様々な端子は、ゲート/ドレインマニホールドおよび/またはソースフィンガに直接接続されているものとして示されているが、いくつかの実施形態では、中間要素が存在してもよいことが理解されよう。例えば、いくつかの実施形態では、コンデンサ、インダクタ、抵抗器などが、端子とそれぞれのマニホールドおよび/またはフィンガとの間に結合されてもよい。一例として、ドレインマニホールド244に結合されたRFトランジスタ増幅器ダイ210の表面にコンデンサが形成されてもよく、ドレイン端子224はコンデンサに結合されてもよい。

【0076】

図2Bには、単位セルトランジスタ216の1つも示されている。図示のように、単位セルトランジスタ216は、半導体層構造230の下にある部分と共に、ゲートフィンガ252、ドレインフィンガ254、およびソースフィンガ246を含む。すべてのゲートフィンガ252が共通のゲートマニホールド242に電氣的に接続され、すべてのドレインフィンガ254が共通のドレインマニホールド244に電氣的に接続され、すべてのソースフィンガ246がソース端子226（後述）を介して互いに電氣的に接続されているので、単位セルトランジスタ216はすべて電氣的に並列に接続されていることが分かる。

【0077】

単位セルトランジスタ216は、HEMTデバイスであってもよい。本発明の実施形態を利用することができるIII族窒化物ベースのHEMTデバイスに適した構造は、例えば、2002年6月6日に公開された同一出願人による米国特許出願公開第2002/0066908A1号、「Aluminum Gallium Nitride/Gallium Nitride High Electron Mobility Transistors Having A Gate Contact On A Gallium Nitride Based Cap Segment And Methods Of Fabricating Same」、2002年11月14日に公開された米国特許出願公開第2002/0167023A1号「Group-III Nitride Based High Electron Mobility Transistor (HEMT) With Barrier/Spacer Layer」、2004年4月1日に公開された米国特許出願公開第2004/0061129号「Nitride-Based Transistors And Methods Of Fabrication Thereof Using Non-Etched Contact Recesses」、2011年3月15日に発行された米国特許第7,906,799号「Nitride-Based Transistors With A Protective Layer And A Low-Damage Recess」、および2001年11月13日に発行された「Nitride Based Transistors On Semi-Insulating Silicon Carbide Substrates」と題する米国特許第6,316,793号に記載されており、これらの開示は、参照によりその全体が本明細書

10

20

30

40

50

に組み込まれる。

【0078】

図2Cおよび図2Dを参照すると、半導体層構造230は、複数の半導体層を含む。図示の実施形態では、合計2つの半導体層、すなわちチャネル層234と、チャネル層234の上側面にあるバリア層236とが示されている。半導体層構造230は、追加の半導体層および/または非半導体層を含むことができる。例えば、半導体層構造230は、その上に他の半導体層が成長される成長基板232を含むことができる。成長基板232は、例えば、4Hポリタイプの炭化ケイ素であってもよい半絶縁性炭化ケイ素(SiC)基板であってもよい。他の炭化ケイ素候補ポリタイプとしては、3C、6H、および15Rポリタイプが挙げられる。成長基板232は、Cree, Inc. から入手可能な高純度半絶縁性(HPSI)基板であってもよい。「半絶縁性」という用語は、本明細書では、絶対的な意味ではなく記述的に使用される。

10

【0079】

本発明のいくつかの実施形態では、成長基板232の炭化ケイ素バルク結晶は、室温で約 1×10^5 オーム・cm以上の抵抗率を有し得る。本発明のいくつかの実施形態で使用され得る例示的なSiC基板は、例えば、本発明の譲受人であるDurham, N.C. のCree, Inc. によって製造され、そのような基板を製造する方法は、例えば、米国再発行特許第34,861号、米国特許第4,946,547号、米国特許第5,200,022号、および米国特許第6,218,680号に記載されており、その開示は、参照によりその全体が本明細書に組み込まれる。炭化ケイ素を基板材料として使用することができるが、本出願の実施形態は、サファイア(Al_2O_3)、窒化アルミニウム(AlN)、窒化アルミニウムガリウム(AlGaIn)、窒化ガリウム(GaN)、シリコン(Si)、GaAs、LGO、酸化亜鉛(ZnO)、LAO、リン化インジウム(InP)などの任意の適切な基板を利用することができる。成長基板232は炭化ケイ素ウェハであってもよく、RFトランジスタ増幅器200は、少なくとも部分的にウェハレベル加工によって形成されてもよく、その後、ウェハはダイシングされて複数の個々のRFトランジスタ増幅器200を提供してもよい。

20

【0080】

SiCは、III族窒化物デバイスの非常に一般的な基板材料であるサファイア(Al_2O_3)またはシリコンよりもIII族窒化物にはるかに近い結晶格子整合を有する。SiCのより近い格子整合は、サファイアまたはシリコン上で一般的に利用可能なものよりも高品質のIII族窒化物膜をもたらし得る。SiCはまた、非常に高い熱伝導率を有するので、炭化ケイ素上のIII族窒化物デバイスの総出力電力は、通常、サファイア上に形成された同じデバイスの場合のように基板の熱放散によって制限されない。また、半絶縁性SiC基板の利用可能性は、デバイスの分離および寄生容量の低減を提供することができる。

30

【0081】

チャネル層234の下に成長基板232上に、任意選択のバッファ層、核生成層、および/または転移層(図示せず)を設けることができる。例えば、SiC成長基板232と半導体層構造230の残りの部分との間に適切な結晶構造転移を提供するために、AlNバッファ層を含めることができる。さらに、例えば、その開示が本明細書に完全に記載されているかのように参照により本明細書に組み込まれる、2003年6月5日に公開され、「Strain Balanced Nitride Heterojunction Transistors And Methods Of Fabricating Strain Balanced Nitride Heterojunction Transistors」と題する、同一出願人による米国特許出願公開第2003/0102482A1号に記載されているように、歪み平衡(strain balancing)転移層を設けることもできる。

40

【0082】

いくつかの実施形態では、チャネル層234およびバリア層236はそれぞれエピタキ

50

シャル成長によって形成されてもよい。III族窒化物のエピタキシャル成長のための技術は、例えば、米国特許第5,210,051号、米国特許第5,393,993号、および米国特許第5,523,589号に記載されており、その開示はまた、その全体が参照により本明細書に組み込まれる。チャンネル層234は、バリア層236のバンドギャップよりも小さいバンドギャップを有してもよく、チャンネル層234はまた、バリア層236よりも大きい電子親和力を有してもよい。チャンネル層234およびバリア層236は、III族窒化物ベースの材料を含んでもよい。

【0083】

いくつかの実施形態では、チャンネル層234は、チャンネル層234の伝導帯端のエネルギーがチャンネル層234とバリア層236との間の界面でのバリア層236の伝導帯端のエネルギーよりも小さいことを条件として、 $Al_xGa_{1-x}N$ などのIII族窒化物材料であり、式中、 $0 < x < 1$ である。本発明の特定の実施形態では、 $x = 0$ であり、チャンネル層234が窒化ガリウム（「GaN」）であることを示す。チャンネル層234はまた、InGaN、AlInGaNなどの他のIII族窒化物であってもよい。チャンネル層234は、ドーピングされていなくてもよく、または意図せずにドーピングされてもよく、例えば、約2nmを超える厚さまで成長させてもよい。チャンネル層234はまた、超格子またはGaN、AlGaNなどの組み合わせなどの多層構造であってもよい。

【0084】

チャンネル層234は、バリア層236の少なくとも一部のバンドギャップよりも小さいバンドギャップを有してもよく、チャンネル層234はまた、バリア層236よりも大きい電子親和力を有してもよい。特定の実施形態では、バリア層236は、約0.1nm～約10nm以上の厚さを有するAlN、AlInN、AlGaNまたはAlInGaNである。特定の実施形態では、バリア層236は十分に厚く、チャンネル層234とバリア層236との間の界面で著しいキャリア濃度を誘起するのに十分高いAl組成およびドーピングを有する。

【0085】

バリア層236は、III族窒化物であってもよく、チャンネル層234よりも大きいバンドギャップおよびチャンネル層234よりも小さい電子親和力を有してもよい。したがって、本発明の特定の実施形態では、バリア層236は、AlGaN、AlInGaNおよび/またはAlN、またはそれらの層の組み合わせを含むことができる。バリア層236は、例えば、約0.1nm～約30nmの厚さであってもよい。特定の実施形態では、バリア層236は、ドーピングされていないか、または約 10^{19} cm^{-3} 未満の濃度までn型ドーパントでドーピングされる。本発明のいくつかの実施形態では、バリア層236は、 $Al_xGa_{1-x}N$ であり、式中、 $0 < x < 1$ である。特定の実施形態では、アルミニウム濃度は約25%である。しかしながら、本発明の他の実施形態では、バリア層236は、約5%～約100%のアルミニウム濃度を有するAlGaNを含む。本発明の特定の実施形態では、アルミニウム濃度は約10%を超える。

【0086】

バリア層236とチャンネル層234との間のバンドギャップの違い、およびバリア層236とチャンネル層234との間の界面での圧電効果に起因して、チャンネル層234とバリア層236との間の接合部で、二次元電子ガス（2DEG）がチャンネル層234に誘起される。2DEGは、各単位セルトランジスタ216のソース領域とその関連するドレイン領域との間の伝導を可能にする高導電性層として作用し、ソース領域は、ソースフィンガ246の直下にある半導体層構造230の部分であり、ドレイン領域は、対応するドレインフィンガ254の直下にある半導体層構造230の部分である。

【0087】

半導体構造230は、例示の目的でチャンネル層234およびバリア層236と共に示されているが、半導体構造230は、チャンネル層234と基板232との間のバッファおよび/または核生成層、および/またはバリア層236上のキャップ層などの追加の層/構造/要素を含むことができる。基板、チャンネル層、バリア層、および他の層を含むHEM

10

20

30

40

50

T構造は、例として、米国特許第5,192,987号、米国特許第5,296,395号、米国特許第6,316,793号、米国特許第6,548,333号、米国特許第7,544,963号、米国特許第7,548,112号、米国特許第7,592,211号、米国特許第7,615,774号、米国特許第7,548,112号、および米国特許第7,709,269号に記載されており、その開示は、参照によりその全体が本明細書に組み込まれる。例えば、炭化ケイ素基板232とRFトランジスタ増幅器200の残りの部分との間に適切な結晶構造転移を提供するために、基板232の上面にAlNバッファ層を形成することができる。さらに、例えば、その開示が本明細書に完全に記載されているかのように参照により本明細書に組み込まれる、同一出願人による米国特許第7,030,428号に記載されているように、歪み平衡転移層を同様に、および/または代替的に設けることができる。任意選択のバッファ/核生成/転移層は、MOCVD、MBE、および/またはHVPEによって堆積されてもよい。

10

【0088】

ゲートフィンガ252、ドレインフィンガ254およびソースフィンガ246の上方には、層間絶縁層238が形成されている。層間絶縁層238は、SiN、SiO₂などの誘電材料を含むことができる。

【0089】

結合要素270は、半導体層構造230上にあってもよく、および/または半導体層構造230に結合されてもよい。例えば、導電性パターン273は、ゲート接続パッド272とゲート端子222との間、ドレイン接続パッド274とドレイン端子224との間、およびソース接続パッド276とソース端子226との間にそれぞれ結合されてもよい。図2Cでは、説明を容易にするために、結合要素270の封入構造277が省略されている。結合要素270のゲート接続パッド272、ドレイン接続パッド274、およびソース接続パッド276は、ゲートフィンガ252およびドレインフィンガ254に対して垂直に延在してもよい。

20

【0090】

すべての端子をRFトランジスタ増幅器ダイ210の上側面に配置することによって、本発明の特定の実施形態によるRFトランジスタ増幅器200は、RFトランジスタ増幅器ダイ210の裏側面へのビアを省略することができる。ソースを接地された導電性サブマウントに接続するRFトランジスタ増幅器ダイ210の裏側面にビアがない場合、導電性サブマウントは電気的に活性である必要はない。さらに、RFトランジスタ増幅器ダイ210の基板232の裏側面は、熱放散を改善するために、ヒートシンクまたはフランジ（図示せず）などの熱伝導性サブマウントに熱的に結合されてもよい。いくつかの実施形態では、熱層240は、この熱結合を容易にすることができる。基板材料としてSiCが使用された場合、SiCの熱伝導率の向上に起因して、パッケージの熱特性をより向上させることができる。

30

【0091】

さらに、RFトランジスタ増幅器ダイ210の上側面にすべての端子を配置することにより、トランジスタ接続のすべてをそれぞれの接続パッドにもたらすことができる結合要素270の使用が可能になる。これにより、RFトランジスタ増幅器ダイ210を、はんだなどのボンディングワイヤを回避する接続方法を使用して回路の他の要素（例えば、他のルーティング要素、接地要素、高調波および/または入出力インピーダンス整合要素）にさらに結合することができる。

40

【0092】

図2Dは、様々なソースフィンガ246とソース端子226との間の接続の一例を示す。図2Dに示すように、ソースフィンガ246の各々は、それぞれのソース端子226に結合されてもよいが、本発明はこれに限定されない。いくつかの実施形態では、1つ以上のソース端子226は、2つ以上のソースフィンガ246に結合されてもよい。例えば、図2Gに示すように、いくつかの実施形態では、単一のソース端子226が設けられてもよく、ソース端子226は個々のソースフィンガ246の各々に接続されてもよい。いく

50

つかの実施形態では、複数のソース端子 2 2 6 が設けられてもよく、その各々は複数のソースフィンガ 2 4 6 に接続される。1 つ以上のソース端子 2 2 6 は、結合要素 2 7 0 の導電性パターン 2 7 3 によってソース接続パッド 2 7 6 に結合されてもよい。

【 0 0 9 3 】

図 2 E は、ゲートマニホールド 2 4 2 とゲート端子 2 2 2 との接続の一例を示す。図 2 E に示すように、ゲートマニホールド 2 4 2 は、例えば複数のビアによってゲート端子 2 2 2 に結合されてもよい。図 2 F は、ドレインマニホールド 2 4 4 とドレイン端子 2 2 4 との接続の一例を示す。図 2 E に示すように、ドレインマニホールド 2 4 4 は、例えば複数のビアによってドレイン端子 2 2 4 に結合されてもよい。図 2 E および図 2 F の両方において、ゲート端子 2 2 2 および / またはドレイン端子 2 2 4 は、それぞれ、結合要素 2 7 0 のゲート接続パッド 2 7 2 および / またはドレイン接続パッド 2 7 4 に、1 つ以上の導電性パターン 2 7 3 によって結合されてもよい。

10

【 0 0 9 4 】

図 2 C、図 2 E、および図 2 F は、ゲートマニホールド 2 4 2 とゲート端子 2 2 2 とが別個の要素であり、ドレインゲートマニホールド 2 4 4 とドレイン端子 2 2 4 とが別個の要素（例えば、ビアによって接続される）である実施形態を示すが、本発明はこれに限定されない。例えば、図 2 H ~ 図 2 J は、ゲート / ドレインマニホールドおよび端子が単一の要素である例を示す。例えば、図 2 H および図 2 I を参照すると、デバイス 2 0 0 ' は、ゲートマニホールド 2 4 2 が R F トランジスタ増幅器ダイ 2 1 0 の表面まで延在してゲート端子 2 2 2 として機能するように構成されてもよい。同様に、図 2 H および図 2 J は、ドレインマニホールド 2 4 4 が R F トランジスタ増幅器ダイ 2 1 0 の表面まで延在してドレイン端子 2 2 4 として機能するようにデバイス 2 0 0 ' を構成することができることを示す。

20

【 0 0 9 5 】

いくつかの実施形態では、追加の導電性要素および / または個別の回路構成要素が、R F トランジスタ増幅器ダイの一部として形成されてもよい。図 2 K は、本発明のいくつかの実施形態による、R F トランジスタ増幅器ダイ 2 1 0 ' の追加の実施形態を示す。図 2 K は、本明細書で説明されるように変更された、図 2 A の線 2 C - 2 C の視点から示された実施形態である。例えば、図 2 K に示すように、R F トランジスタ増幅器ダイ 2 1 0 ' は、ゲートマニホールド 2 4 2 とゲート端子 2 2 2 との間、ドレインゲートマニホールド 2 4 4 とドレイン端子 2 2 2 との間、および / またはソースフィンガ 2 4 6 のうちの 1 つ以上とソース端子 2 4 6 との間のいくつかの導電性パターン 2 2 3 を利用することができる。導電性パターン 2 2 3 は、R F トランジスタ増幅器ダイ 2 1 0 ' の層間絶縁層 2 3 8 内に形成されてもよい。

30

【 0 0 9 6 】

導電性パターン 2 2 3 は、R F トランジスタ増幅器ダイ 2 1 0 ' に一体化された個別の回路要素を形成するために利用されてもよい。例えば、導電性パターン 2 2 3 は、R F トランジスタ増幅器ダイ 2 1 0 ' 内に R D L を形成することができる。図 2 K は、ゲート / ドレインマニホールド 2 4 2、2 4 4 およびソースフィンガ 2 4 6 をそれぞれゲート端子、ドレイン端子、およびソース端子 2 2 2、2 2 4、2 2 6 に結合するファンイン構成を示す。しかしながら、本発明はこれに限定されない。いくつかの実施形態では、導電性パターン 2 2 3 はまた、M M I C 構成などで、層間絶縁層 2 3 8 内の個別の回路要素に結合されてもよい。オンダイ R D L の使用により、より柔軟なパッケージングオプション、ならびにインピーダンス整合および / または高調波終端などの特定の回路機能の統合を可能にすることができる。

40

【 0 0 9 7 】

図 2 L は、R F トランジスタ増幅器ダイ 2 1 0 ' が R F トランジスタ増幅器 2 0 0 ' 内の結合要素 2 7 0 と共に使用されてもよいことを示す。図 2 L の実施形態は、R F トランジスタ増幅器ダイ 2 1 0 ' の一部としての第 1 の R D L と、結合要素 2 7 0 の一部としての第 2 の R D L とを含むことができる。いくつかの実施形態では、R F トランジスタ増幅器ダ

50

イ 2 1 0 ' の導電性パターン 2 2 3 は、インピーダンス整合または高調波終端などの 1 つ以上の追加の集積回路を提供することができ、結合要素 2 7 0 の導電性パターン 2 7 3 は、ファンイン、ファンアウト、または他の構成を提供することができる。いくつかの実施形態では、結合要素 2 7 0 と R F トランジスタ増幅器 ダイ 2 1 0 ' との組み合わせは、封入構造（図示せず）内に封入されてもよい。

【 0 0 9 8 】

図 2 A ~ 図 2 L は、H E M T を含む半導体層構造 2 3 0 を示すが、本発明から逸脱することなく、他のタイプの半導体デバイスを半導体層構造 2 3 0 内に形成することができることが理解されよう。例えば、半導体層構造 2 3 0 は、M O S F E T、D M O S トランジスタ、M E S F E T、および / または L D M O S トランジスタを含むことができる。当業者は、結合要素 2 7 0 の使用を含む、半導体層構造 2 3 0 の片側にすべてのソース / ドレイン / ゲート接点を配置することにより、接続の可能性を向上させ、熱性能を向上させることができることを認識するであろう。

10

【 0 0 9 9 】

ゲート接点、ドレイン接点、およびソース接点を R F トランジスタ増幅器 2 0 0 の同じ側面に配置することによって、以前は不可能であった接続オプションを利用することができる。これらの接続オプションはまた、S i C 材料の改善された熱伝導率をより強く活用することができる実施形態を可能にすることができる。

【 0 1 0 0 】

図 3 A は、本発明のいくつかの実施形態による、回路モジュール 3 1 0 に結合された R F トランジスタ増幅器 2 0 0 の概略断面図である。図 3 A は、前述の R F トランジスタ増幅器 2 0 0 の要素を含む。したがって、図 3 A の説明は、先の図に関して説明したものと異なる実施形態の部分に焦点を当てる。

20

【 0 1 0 1 】

図 3 A を参照すると、回路モジュール 3 1 0 は、結合要素 2 7 0 のゲート接続パッド 2 7 2、ドレイン接続パッド 2 7 4、およびソース接続パッド 2 7 6 に結合するように構成されてもよい。例えば、回路モジュール 3 1 0 は、ゲート接続パッド 2 7 2、ドレイン接続パッド 2 7 4、およびソース接続パッド 2 7 6 に結合されるように構成され得る相互接続パッド 3 2 2、3 2 4、3 2 6 を露出させることができる。例えば、第 1 の相互接続パッド 3 2 2 はゲート接続パッド 2 7 2 に結合するように構成されてもよく、第 2 の相互接続パッド 3 2 4 はドレイン接続パッド 2 7 4 に結合するように構成されてもよく、第 3 の相互接続パッド 3 2 6 はソース接続パッド 2 7 6 に結合するように構成されてもよい。いくつかの実施形態では、接合要素（例えば、はんだボールおよび / またはバンプ 3 2 0）を使用して、第 1、第 2、および第 3 の相互接続パッド 3 2 2、3 2 4、3 2 6 をそれぞれゲート接続パッド 2 7 2、ドレイン接続パッド 2 7 4、およびソース接続パッド 2 7 6 に結合してもよい。単一のパッドとして示されているが、いくつかの実施形態では、第 1、第 2、および / または第 3 の相互接続パッド 3 2 2、3 2 4、3 2 6 のうちの 1 つ以上は複数のパッドを含んでもよい。

30

【 0 1 0 2 】

第 1、第 2、および第 3 の相互接続パッド 3 2 2、3 2 4、3 2 6 の各々は、回路モジュール 3 1 0 内の 1 つ以上の導電性パターン 3 7 3 に結合されてもよい。導電性パターン 3 7 3 は、回路モジュール 3 1 0 内に様々なルーティングおよび / または回路を提供することができる。例えば、導電性パターン 3 7 3 は、第 1 の相互接続パッド 3 2 2 を 1 つ以上の第 1 の表面接続パッド 3 7 2 および 1 つ以上のゲートリード線接続パッド 3 8 2 に接続してもよい。したがって、ゲート接続パッド 2 7 2 は、1 つ以上の第 1 の表面接続パッド 3 7 2 および 1 つ以上のゲートリード線接続パッド 3 8 2 に電氣的に結合されてもよい。導電性パターン 3 7 3 はまた、第 2 の相互接続パッド 3 2 4 を、1 つ以上の第 2 の表面接続パッド 3 7 4 および 1 つ以上のドレインリード線接続パッド 3 8 4 に接続してもよい。したがって、ドレイン接続パッド 2 7 4 は、1 つ以上の第 2 の表面接続パッド 3 7 4 および 1 つ以上のドレインリード線接続パッド 3 8 4 に電氣的に結合されてもよい。導電性

40

50

パターン 373 はまた、第 3 の相互接続パッド 326 を、1 つ以上の第 3 の表面接続パッド 376 および 1 つ以上のソースリード線接続パッド 386 に接続してもよい。したがって、ソース接続パッド 276 は、1 つ以上の第 3 の表面接続パッド 376 および 1 つ以上のソースリード線接続パッド 386 に電氣的に結合されてもよい。したがって、回路モジュール 310 は、それぞれが結合要素 270 のゲート接続パッド 272 に結合されている複数の第 1 の表面接続パッド 372 と、それぞれが結合要素 270 のドレイン接続パッド 274 に結合されている複数の第 2 の表面接続パッド 374 と、それぞれが結合要素 270 のソース接続パッド 276 に結合されている複数の第 3 の表面接続パッド 376 とを有する表面（例えば、上面）を有してもよい。

【0103】

導電性パターン 373 は、分離材料 315 内に収容されてもよい。いくつかの実施形態では、分離材料 315 は、例えば、酸化ケイ素、窒化ケイ素、導電性パターン 273 の酸化物、ポリマー、成形コンパウンド、またはそれらの組み合わせを含むことができる。いくつかの実施形態では、回路モジュール 310 は、プリント回路基板（PCB）として形成されてもよい。PCB の実施形態では、分離材料 315 は PCB の基板であってもよく、導電性パターン 373 は基板内に形成されたトレースであってもよい。

【0104】

導電性パターン 373 ならびに第 1、第 2、および第 3 の表面接続パッド 372、374、376 の存在は、いくつかの異なる回路が RF トランジスタ増幅器 200 に結合されることを可能にし得る。例えば、回路要素 350 は、第 1、第 2 および第 3 の表面接続パッド 372、374、376 のうちの 2 つ以上の間に（例えば、はんだまたは他の接合を介して）結合されてもよい。回路要素 350 は、RF トランジスタ増幅器 200 に様々な電子機能を提供することができる。例えば、回路要素 350 は、インピーダンス整合および/または高調波終端に使用することができるインピーダンス（例えば、抵抗要素、誘導要素、および容量要素を含む）を備えることができる。いくつかの実施形態では、回路要素 350 は、ストリップライン構成要素および/またはベースバンド終端を RF トランジスタ増幅器 200 に提供することができる。

【0105】

回路モジュール 310 の表面上にあるものとして示されているが、追加の回路要素 350 が回路モジュール 310 内に内部に設けられてもよいことが理解されよう。例えば、回路モジュール 310 内の回路要素 350 として、1 つ以上のグランドプレーンが形成されてもよい。同様に、回路モジュール 310 内にストリップラインが形成されてもよい（例えば、1 つ以上のグランドプレーンと併せて）。図 3A に示す導電性パターン 373 および回路要素 350 の構成は単なる例であり、本発明の実施形態を限定することを意図するものではない。いくつかの実施形態では、回路要素 350 および/または導電性パターン 373 は、高調波終端回路、整合回路、分割回路、組合せ回路、および/またはバイアス回路の少なくとも一部を提供するように構成されてもよい。導電性パターン 373 および/または他のタイプの回路要素 350 の他の構成は、本発明の範囲から逸脱することなく使用することができる。

【0106】

いくつかの実施形態では、回路モジュール 310 および回路要素 350 は、任意選択的に封入材料 316 内に収容されてもよい。いくつかの実施形態では、封入材料 316 は、例えば、酸化ケイ素、窒化ケイ素、ポリマー、成形コンパウンド、またはそれらの組み合わせを含むことができる。

【0107】

ゲートリード線接続パッド 382、ドレインリード線接続パッド 384、およびソースリード線接続パッド 386 は、RF トランジスタ増幅器 200 のそれぞれのゲート、ドレイン、およびソースに信号を接続するための端子を提供することができる。例えば、入力信号を RF トランジスタ増幅器 200 に提供するための接続が、ゲートリード線接続パッド 382 のうちの 1 つ以上に結合されてもよい。いくつかの実施形態では、RF トランジ

10

20

30

40

50

スタ増幅器 200 から出力信号を受信するための接続が、ドレインリード線接続パッド 384 に結合されてもよい。いくつかの実施形態では、接地信号がソースリード線接続パッド 386 に結合されてもよいが、本発明はこれに限定されない。ゲートリード線接続パッド 382、ドレインリード線接続パッド 384、およびソースリード線接続パッド 386 は、回路モジュール 310 の底面にあるものとして示されているが、これは単なる例であり、本発明を限定することを意図するものではない。いくつかの実施形態では、様々なリード線接続部が、回路モジュール 310 の上面または他の表面上にあってもよい。

【0108】

R F トランジスタ増幅器 200 の上側面接点と併せて回路モジュール 310 を使用することにより、インピーダンス整合および / または高調波終端などの追加の機能を、広範なワイヤボンディングを使用することなく R F トランジスタ増幅器 200 に都合よく追加することができる。したがって、異なる回路モジュール 310 を使用するだけで、異なる機能および / または能力を R F トランジスタ増幅器 200 に結合することができる。R F トランジスタ増幅器 200 の接続点 (例えば、端子) は一貫しているため、R F トランジスタ増幅器 200 の構成の変形形態は、以前に利用可能であったよりも効率的に達成され得る。ワイヤボンドの必要性の低減または排除はまた、(ワイヤボンドパッドのサイズがダイサイズを決める) いくつかの用途においてダイサイズの縮小を可能にすることができ、したがって、本発明の実施形態による R F トランジスタ増幅器ダイはまた、集積密度の増加を示すことができる。したがって、本発明の実施形態による R F 増幅器ダイは、特にミリ波周波数などの高周波数で動作する製品について、改善された製品組立て一貫性、より高い歩留まり、製品統合の増加、コストの削減、および改善された R F 性能を示すことができる。

【0109】

本明細書に開示された技術は、整合回路に必要なインダクタンスがそのような用途ではるかに低くなる可能性があり、したがって従来のボンドワイヤの使用が過度のインダクタンスを注入する可能性があるため、高周波用途において特に有益であり得る。さらに、ボンドワイヤ長さの公差は、より高い周波数ではより大きな影響を有する可能性があり、高周波用途 (特に、より低い電力の場合) では、ボンドパッドのサイズがダイのサイズを決める可能性がある。いくつかの実施形態では、本明細書に開示される R F トランジスタ増幅器ダイのいずれも、1 GHz より大きい周波数で動作するように構成されてもよい。他の実施形態では、これらの R F トランジスタ増幅器ダイは、2.5 GHz より大きい周波数で動作するように構成されてもよい。さらに他の実施形態では、これらの R F トランジスタ増幅器ダイは、3.1 GHz より大きい周波数で動作するように構成されてもよい。さらに追加の実施形態では、これらの R F トランジスタ増幅器ダイは、5 GHz より大きい周波数で動作するように構成されてもよい。いくつかの実施形態では、これらの R F トランジスタ増幅器ダイは、2.5 ~ 2.7 GHz、3.4 ~ 4.2 GHz、または 5.1 ~ 5.8 GHz の周波数帯域またはその下位部分のうちの少なくとも 1 つで動作するように構成されてもよい。

【0110】

図 3 B は、本発明のいくつかの実施形態による、回路モジュール 310 に結合された R F トランジスタ増幅器ダイ 210 の概略断面図である。図 3 B は、前述の回路モジュール 310、回路要素 350、および R F トランジスタ増幅器ダイ 210 の要素を含む。したがって、図 3 B の説明は、先の図に関して説明したものとは異なる実施形態の部分に焦点を当てる。

【0111】

図 3 B は、回路モジュール 310 が、介在する結合要素 270 なしで R F トランジスタ増幅器ダイ 210 に直接接続される実施形態を示す。したがって、回路モジュール 310 は、R F トランジスタ増幅器ダイ 210 のゲート端子 222、ドレイン端子 224、およびソース端子 226 の 1 つ以上に結合するように構成されてもよい。例えば、回路モジュール 310 の第 1 の相互接続パッド 322 はゲート端子 222 に結合するように構成され

てもよく、回路モジュール 310 の第 2 の相互接続パッド 324 はドレイン端子 224 に結合するように構成されてもよく、回路モジュール 310 の第 3 の相互接続パッド 326 はソース端子 226 の 1 つ以上に結合するように構成されてもよい。いくつかの実施形態では、接合要素（例えば、はんだボールおよび／またはバンプ）320 を使用して、第 1、第 2、および第 3 の相互接続パッド 322、324、326 をそれぞれゲート端子 222、ドレイン端子 224、およびソース端子 226 の 1 つ以上に結合してもよい。単一のパッドとして示されているが、いくつかの実施形態では、第 1、第 2、および／または第 3 の相互接続パッド 322、324、326 のうちの 1 つ以上は複数のパッドを含んでもよい。図 3B に示す構成は、結合要素 270 のファンインまたはファンアウト構成が RF トランジスタ増幅器ダイ 210 と回路モジュール 310 との間の接続を提供する必要がない場合に有用であり得る。

10

【0112】

図 3C は、回路モジュール 310 が、介在する結合要素 270 なしで導電性パターン 223 を利用するオンダイ RDL を組み込んだ RF トランジスタ増幅器ダイ 210 ' に直接接続される実施形態を示す。したがって、回路モジュール 310 は、RF トランジスタ増幅器ダイ 210 ' のゲート端子 222、ドレイン端子 224、およびソース端子 226 の 1 つ以上に結合するように構成されてもよい。図 3C の RF トランジスタ増幅器ダイ 210 ' は、ゲート端子 222、ドレイン端子 224、およびソース端子 226 の 1 つ以上に結合された内部導電性パターン（例えば、RDL の）の一例を示すために断面図で示されている。いくつかの実施形態では、RF トランジスタ増幅器ダイ 210 ' は MMIC であってもよい。結合要素 270 なしで示されているが、いくつかの実施形態では、結合要素 270 はまた、RF トランジスタ増幅器ダイ 210 ' と回路モジュール 310 との間に存在してもよいことが理解されよう。

20

【0113】

導電性パターン 273（存在する場合）を利用する結合要素 270、導電性パターン 223（存在する場合）を利用するオンダイ RDL、および導電性パターン 373 を利用する回路モジュール 310 の使用は、RF トランジスタ増幅器ダイ 210 のゲート、ドレイン、およびソースと、ゲートリード線接続パッド 382、ドレインリード線接続パッド 384、およびソースリード線接続パッド 386 との間の相互接続構造を提供することができる。これらの要素および電気ボンディング技術の様々な組み合わせを利用することにより、ワイヤボンディングを排除および／または低減する半導体パッケージを提供することができる。

30

【0114】

図 3D は、本発明のいくつかの実施形態による、複数の RF トランジスタ増幅器 200 に結合された回路モジュール 310 ' の概略断面図である。図 3E は、本発明のいくつかの実施形態による、複数の RF トランジスタ増幅器ダイ 210 に結合された回路モジュール 310 ' の概略断面図である。図 3E および図 3E は、前述の回路モジュール 310 '、回路要素 350、RF トランジスタ増幅器ダイ 210、および RF トランジスタ増幅器 200 の要素を含む。したがって、図 3D および図 3E の説明は、先の図に関して説明したものと異なる実施形態の部分に焦点を当てる。

40

【0115】

図 3D を参照すると、回路モジュール 310 ' は、2 つ以上の RF トランジスタ増幅器 200 に結合するように構成されてもよい。図 3D はまた、導電性パターン 373、相互接続パッド、および表面接続パッドが、本発明の範囲から逸脱することなく変更され得ることを示す。例えば、回路モジュール 310 ' は、複数の相互接続パッド 327 を含むことができる。相互接続パッド 327 は、複数の RF トランジスタ増幅器 200 の端子に結合するように構成されてもよい。例えば、回路モジュール 310 ' の相互接続パッド 327 は、複数の RF トランジスタ増幅器 200 のうちの 1 つ以上のゲート接続パッド 272、ドレイン接続パッド 274、および／またはソース接続パッド 276 に結合するように構成されてもよい。

50

【 0 1 1 6 】

同様に、回路モジュール 3 1 0 ' は、導電性パターン 3 7 3 を介して相互接続パッド 3 2 7 のうちの 1 つ以上に結合された表面接続パッド 3 7 7 を有することができる。回路要素 3 5 0 は、表面接続パッド 3 7 7 のうちの 1 つ以上に結合されてもよい。導電性パターン 3 7 3、相互接続パッド 3 2 7、表面接続パッド 3 7 7、および / または回路要素 3 5 0 を使用することにより、複数の R F トランジスタ増幅器 2 0 0 間の様々な回路接続を実現することができる。図 3 D に示された構成は単に概略的な例であり、回路モジュール 3 1 0 ' の様々な要素のルーティングおよび接続は、R F トランジスタ増幅器 2 0 0 を含む複雑な回路を生成するために様々に変更され得ることが理解されよう。

【 0 1 1 7 】

いくつかの実施形態では、回路モジュール 3 1 0 ' は、1 つ以上のゲートリード線接続パッド 3 8 2、1 つ以上のドレインリード線接続パッド 3 8 4、および 1 つ以上のソースリード線接続パッド 3 8 6 を含むことができる。1 つ以上のゲートリード線接続パッド 3 8 2、1 つ以上のドレインリード線接続パッド 3 8 4、および 1 つ以上のソースリード線接続パッド 3 8 6 に提供される信号は、回路モジュール 3 1 0 ' を通って導電性パターン 3 7 3 を介して R F トランジスタ増幅器 2 0 0 の様々なものに分配されてもよい。

【 0 1 1 8 】

図 3 D は、複数の R F トランジスタ増幅器 2 0 0 の各々がそれ自体の結合要素 2 7 0 を有する実施形態を示しているが、他の構成も可能であることが理解されよう。例えば、いくつかの実施形態では、単一の結合要素 2 7 0 が複数の R F トランジスタ増幅器ダイ 2 1 0 に結合されてもよい。単一の結合要素 2 7 0 の使用により、回路のトランジスタ要素への相互接続がより少ない回路モジュール 3 1 0 ' の使用を可能にすることができる。

【 0 1 1 9 】

図 3 D は、回路モジュール 3 1 0 ' が、結合要素 2 7 0 を含む複数の R F トランジスタ増幅器 2 0 0 に結合されている実施形態を示す。しかしながら、本発明はこれに限定されない。いくつかの実施形態では、回路モジュール 3 1 0 ' は、結合要素 2 7 0 を含まない複数の R F トランジスタ増幅器ダイ 2 1 0、2 1 0 ' に直接結合されてもよい。図 3 E は、回路モジュール 3 1 0 ' が複数の R F トランジスタ増幅器ダイ 2 1 0 に結合されている実施形態を示す。回路モジュール 3 1 0 ' はまた、本発明から逸脱することなく、複数の R F トランジスタ増幅器ダイ 2 1 0 ' (例えば、図 2 K に示すように) に結合されてもよいことが理解されよう。回路モジュール 3 1 0 ' は、例えば接合要素 (例えば、はんだボールおよび / またはパンプ) 3 2 0 によって R F トランジスタ増幅器ダイ 2 1 0、2 1 0 ' に結合されてもよい。回路モジュール 3 1 0 は、結合要素 2 7 0 および R F トランジスタ増幅器ダイ 2 1 0、2 1 0 ' を含む R F トランジスタ増幅器 2 0 0 の組み合わせに結合されてもよいことが理解されよう。

【 0 1 2 0 】

回路モジュール 3 1 0 ' は、例えば、ドハティ増幅器などの多段および / または多重経路増幅器回路を実装するために使用することができる R F トランジスタ増幅器 2 0 0 に相互接続を提供するために使用することができる。導電性パターン 3 7 3 は、多段および / または多重経路増幅器回路の電気接続を提供することができ、回路要素 3 5 0 のうちの 1 つに結合されて、コンデンサ、インダクタ、抵抗器、および / または、多段および / または多重経路増幅器回路で使用される他の回路要素を提供することができる。したがって、回路モジュール 3 1 0 ' は、ボンドワイヤを使用せずに複数の R F トランジスタ増幅器に容易に結合することができるモジュール式相互接続を提供するように構成されてもよい。

【 0 1 2 1 】

図 3 A ~ 図 3 E は、回路モジュール 3 1 0、3 1 0 '、結合要素 2 7 0、および R F トランジスタ増幅器ダイ 2 1 0、2 1 0 ' の様々な組み合わせを示しているが、本発明はそれらの図に示されている特定の組み合わせに限定されないことが理解されよう。当業者には理解されるように、回路モジュール 3 1 0、3 1 0 '、結合要素 2 7 0、および R F トランジスタ増幅器ダイ 2 1 0、2 1 0 ' は、本発明から逸脱することなく、具体的に示されてい

10

20

30

40

50

いものを含む複数の変形形態で組み合わせられてもよい。例えば、本発明の実施形態は、回路モジュール310、310'に直接結合されたトランジスタ増幅器ダイ210、210'を含む。本発明のいくつかの実施形態は、結合要素270を介して回路モジュール310、310'に結合されたトランジスタ増幅器ダイ210、210'を含む。結合要素270および/または回路モジュール310、310'は、PCBまたは金属コアPCBならびにパターンニングされた誘電材料上のトレースを含むことができる。いくつかの実施形態では、トランジスタ増幅器ダイ210'は、ダイレベルでRDLなどの導電性パターンを有することができる、これは、結合要素270または回路モジュール310、310'などの他の構造に接続され得るファンインおよび/またはファンアウト構成を含むことができる。

【0122】

10

図4Aは、本発明のいくつかの実施形態による、キャリア基板410に結合されたRFトランジスタ増幅器200および回路モジュール310の概略断面図である。図4Bは、本発明のいくつかの実施形態による、結合要素270なしでキャリア基板410に結合されたRFトランジスタ増幅器200の概略断面図である。図4Aおよび図4Bは、前述のRFトランジスタ増幅器200、結合要素270、および回路モジュール310の要素を含む。したがって、図4Aおよび図4Bの説明は、先の図に関して説明したものとは異なる実施形態の部分に焦点を当てる。

【0123】

図4Aを参照すると、RFトランジスタ増幅器200は、キャリア基板410上に配置されてもよい。キャリア基板410は、RFトランジスタ増幅器200に適した取付け面を提供する任意の構造を含むことができる。いくつかの実施形態では、キャリア基板410は、金属フランジなどの温度伝導性要素を含んでもよい。いくつかの実施形態では、キャリア基板410は、例えば、RDL積層構造またはPCBを含んでもよい。いくつかの実施形態では、キャリア基板410は、銅、モリブデン、および/またはそれらの組み合わせを含み得る。いくつかの実施形態では、キャリア基板410は、複数の層から構成されてもよく、および/またはビア/相互接続を含んでもよい。キャリア基板410は、RFトランジスタ増幅器200を容易にパッケージすることができるように構成されてもよい。図4Aに示すように、回路モジュール310は、本明細書で説明するようにRFトランジスタ増幅器200に結合されてもよい。

20

【0124】

30

いくつかの実施形態では、熱層240は、RFトランジスタ増幅器200の底面とキャリア基板410との間に配置されてもよい。熱層240は、RFトランジスタ増幅器200からキャリア基板410への熱エネルギーの伝達を支援することができる。SiCがRFトランジスタ増幅器200の一部として利用される実施形態では、SiCの優れた熱伝導率が、キャリア基板410がデバイスの熱をより効率的に放散することを可能にし得る。いくつかの実施形態では、熱層240は、共晶層を含むか、または共晶層に置き換えられてもよい。

【0125】

1つ以上のリード線415が、回路モジュール310の1つ以上のゲートリード線接続パッド382、1つ以上のドレインリード線接続パッド384、および1つ以上のソースリード線接続パッド386に結合されてもよい。例えば、第1の入力リード線415Aは、RFトランジスタ増幅器200に入力信号を提供するために1つ以上のゲートリード線接続パッド382（例えば、はんだなどの接合層420Aを介して）に結合されてもよく、第2の出力リード線415Bは、RFトランジスタ増幅器200から出力信号を受信するために1つ以上のドレインリード線接続パッド384（例えば、はんだなどの接合層420Bを介して）に結合されてもよいが、本発明はこれに限定されない。

40

【0126】

図4Aのリード線接続は単なる例であり、他の接続および/または接続パッドが可能である。例えば、図4Aでは、1つ以上のソースリード線接続パッド386は、リード線415Aおよび415Bの両方に接続されているものとして示されている。しかしながら、

50

いくつかの実施形態では、１つ以上のソースリード線接続パッド３８６は、ＲＦトランジスタ増幅器２００のソース（例えば、１つ以上のソース端子２２６を介して）に結合されなくてもよい。例えば、いくつかの実施形態では、回路要素３５０および／または導電性パターン３７３のうちの１つ以上は、１つ以上のソースリード線接続パッド３８６が入力リード線４１５Ａに結合されているか、出力リード線４１５Ｂに結合されているか、またはいずれにも結合されていないかを制御するように構成されてもよい。例えば、回路要素３５０を回路モジュール３１０上に設けて、ＲＦトランジスタ増幅器２００のソース端子２２６をリード線４１５に接続することができる。同様に、回路モジュール３１０は、回路要素３５０（例えば、抵抗器）を取り外して、リード線４１５Ａまたは４１５ＢとＲＦトランジスタ増幅器２００のソース端子２２６との間の結合を切断することを可能にするように構成されてもよい。

10

【０１２７】

さらに、図４Ａは、２つのリード線４１５Ａおよび４１５Ｂがある実施形態を示しているが、これは単なる例であり、本発明を限定することを意図するものではない。いくつかの実施形態では、複数のリード線が設けられてもよく、そのそれぞれがゲートリード線接続パッド３８２、ドレインリード線接続パッド３８４、ソースリード線接続パッド３８６、および／またはそれらの組み合わせに結合される。例えば、いくつかの実施形態では、ソースリード線接続パッド３８６に接地接続を提供するように構成された追加のリード線を設けることができる。いくつかの実施形態では、ソースリード線接続パッド３８６は、例えば、接地に結合することができるＲＦ半導体パッケージのリード線に結合するように構成することができる。本明細書で使用される場合、ＲＦトランジスタ増幅器２００、回路モジュール３１０、リード線４１５Ａ、４１５Ｂ、およびキャリア基板４１０の組み合わせは、パッケージされたＲＦトランジスタ増幅器、ＲＦトランジスタ増幅器パッケージ、または単にＲＦトランジスタ増幅器と呼ばれることがある。

20

【０１２８】

リード線４１５Ａ、４１５Ｂは、回路モジュール３１０とキャリア基板４１０との間にあってもよいが、本発明はこれに限定されない。いくつかの実施形態では、キャリア基板４１０は、リード線４１５Ａおよび４１５Ｂの下にあり、いくつかの実施形態では、リード線４１５Ａおよび４１５Ｂを支持する台座４１０ｐを有することができるが、本発明はこれに限定されない。いくつかの実施形態では、台座４１０ｐは、絶縁材料を含んでもよく、および／または絶縁層４６０によってリード線４１５Ａ、４１５Ｂから分離されてもよい。いくつかの実施形態では、本明細書でさらに説明するように、リード線４１５Ａ、４１５Ｂは、ＲＦトランジスタ増幅器２００のパッケージの一部によって支持されてもよい。

30

【０１２９】

図４Ａは結合要素２７０の使用を示しているが、本発明はこれに限定されない。図４Ｂは、結合要素が省略された実施形態を示す。図４Ｂの実施形態では、回路モジュール３１０は、ゲート端子２２２、ドレイン端子２２４、および１つ以上のソース端子２２６と同様の距離で、互いに離間している第１、第２、および第３の相互接続パッド３２２、３２４、３２６を有することができる。例えば、第１の相互接続パッド３２２がゲート端子２２２に接続（例えば、はんだボールおよび／またはバンプ３２０などの接合要素を介して）され、第２の相互接続パッド３２４がドレイン端子２２４に接続され、第３の相互接続パッド３２６がソース端子２２６に接続されてもよい。回路モジュール３１０への直接接続は、ＲＦトランジスタ増幅器２００の端子の間隔の調整（例えば、ファンインまたはファンアウト構造を介して）が必要でない場合に有用であり得る。したがって、いくつかの実施形態では、結合要素２７０は、ＲＦトランジスタ増幅器２００において任意選択である。

40

【０１３０】

図４Ｃは、複数のＲＦトランジスタ増幅器２００が回路モジュール３１０'に結合され、キャリア基板４１０上に配置された実施形態を示す。例えば、図３Ｄおよび図３Ｅに関し

50

て本明細書で説明したように、複数のＲＦトランジスタ増幅器ダイ２１０、２１０'を回路モジュール３１０'に結合することができる。複数のＲＦトランジスタ増幅器ダイ２１０、２１０'は、結合要素２７０を介して回路モジュール３１０'に結合されてもよく、または（図３Ｅに示すように）回路モジュール３１０'に直接結合されてもよい。ＲＦトランジスタ増幅器ダイ２１０、２１０'および／または回路モジュール３１０'は、リード線４１５Ａおよび４１５Ｂが結合されたキャリア基板４１０上にさらに配置されてもよい。いくつかの実施形態では、熱層２４０は、ＲＦトランジスタ増幅器ダイ２１０、２１０'とキャリア基板４１０との間に配置されてもよい。

【０１３１】

図４Ａ～図４Ｃは、回路モジュール３１０、３１０'、結合要素２７０、およびＲＦトランジスタ増幅器ダイ２１０、２１０'の様々な組み合わせを示しているが、本発明はそれらの図に示されている特定の組み合わせに限定されないことが理解されよう。当業者には理解されるように、回路モジュール３１０、３１０'、結合要素２７０、およびＲＦトランジスタ増幅器ダイ２１０、２１０'は、本発明から逸脱することなく、具体的に示されていないものを含む複数の変形形態で組み合わせられてもよい。これらの組み合わせの各々は、図４Ａ～図４Ｃに一般的に示すように、適切なリード線（例えば、リード線４１５Ａ、４１５Ｂ）が接続されたキャリア基板４１０上に配置されてもよい。

【０１３２】

図５Ａ～図５Ｃは、本発明のいくつかの実施形態による、ＲＦトランジスタ増幅器２００の様々なパッケージングオプション５００ａ、５００ｂ、５００ｃの概略断面図である。図５Ａ～図５Ｃは、前述のＲＦトランジスタ増幅器２００、結合要素２７０、および回路モジュール３１０の要素を含む。したがって、図５Ａ～図５Ｃの説明は、先の図に関して説明したものとは異なる実施形態の部分に焦点を当てる。

【０１３３】

図５Ａを参照すると、半導体パッケージ５００ａは、本発明のいくつかの実施形態によるＲＦトランジスタ増幅器２００を組み込むことができる。半導体パッケージ５００ａは、例えば、オープンエアまたはオープンキャビティパッケージであってもよい。半導体パッケージ５００ａは、キャリア基板４１０、側壁５２０、および蓋５２５を含むことができる。キャリア基板４１０、側壁５２０、および蓋５２５は、内部キャビティ５３０を画定することができる。ＲＦトランジスタ増幅器２００および回路モジュール３１０は、内部キャビティ５３０の内部に配置されてもよい。「半導体パッケージ」という用語は限定することを意図しない。前述のように、ＲＦトランジスタ増幅器２００、回路モジュール３１０、リード線４１５Ａ、４１５Ｂ、およびキャリア基板４１０の組み合わせは、パッケージされたＲＦトランジスタ増幅器、半導体パッケージ、または単にＲＦトランジスタ増幅器と呼ばれることがある。

【０１３４】

キャリア基板４１０は、半導体パッケージ５００ａの熱管理を支援するように構成された材料を含むことができる。例えば、キャリア基板４１０は、銅および／またはモリブデンを含むことができる。いくつかの実施形態では、キャリア基板４１０は、複数の層から構成されてもよく、および／またはビア／相互接続を含んでもよい。例示的な実施形態では、キャリア基板４１０は、いずれの主面上にも銅クラッド層を有するコアモリブデン層を含む多層銅／モリブデン／銅金属フランジであってもよい。キャリア基板４１０の材料の提供された例は、本発明を限定することを意図するものではない。いくつかの実施形態では、熱層２４０は、ＲＦトランジスタ増幅器２００とキャリア基板４１０との間にあってもよい。

【０１３５】

いくつかの実施形態では、側壁５２０および／または蓋５２５は、絶縁材料で形成されてもよく、または絶縁材料を含んでもよい。例えば、側壁５２０および／または蓋５２５は、セラミックおよび／またはＰＣＢから形成されてもよく、またはそれらを含んでもよい。いくつかの実施形態では、側壁５２０および／または蓋５２５は、例えば、Ａ１２Ｏ３

10

20

30

40

50

で形成されてもよい。蓋 5 2 5 は、エポキシ接着剤を使用して側壁 5 2 0 に接着されてもよい。側壁 5 2 0 は、例えばろう付けによってキャリア基板 4 1 0 に取り付けられてもよい。リード線 4 1 5 A、4 1 5 B は、側壁 5 2 0 を貫通して延在するように構成されてもよいが、本発明はこれに限定されない。

【0136】

いくつかの実施形態では、RFトランジスタ増幅器 2 0 0 は、キャリア基板 4 1 0 およびリード線 4 1 5 A、4 1 5 B 上に配置されてもよく、回路モジュール 3 1 0 は、RFトランジスタ増幅器 2 0 0 上に配置されてもよい。リード線 4 1 5 A、4 1 5 B は、例えば、導電性ダイ取り付け材料を使用して回路モジュール 3 1 0 に結合されてもよい。いくつかの実施形態では、リード線 4 1 5 A、4 1 5 B は、回路モジュール 3 1 0 に接触するように側壁 5 2 0 から延在してもよい。したがって、いくつかの実施形態では、RFトランジスタ増幅器 2 0 0 をリード線 4 1 5 A、4 1 5 B に接続するためのワイヤボンドの使用を回避および/または低減することができる。

10

【0137】

追加の回路要素 3 5 0 が回路モジュール 3 1 0 に取り付けられる。これらの追加の構成要素は、例えば、基本周波数でインピーダンス整合するため、および/または相互変調積を接地に終端するために使用される入力整合構成要素および出力整合構成要素を含むことができる。これらの回路要素 3 5 0 は、例えば、集積受動デバイスまたはプリント回路基板に（少なくとも部分的に）実装される抵抗器、コンデンサおよび/またはインダクタを含む受動 RF 構成要素であってもよい。リード線 4 1 5 A、4 1 5 B は、RFトランジスタ増幅器 2 0 0 が外部デバイス/回路/電源に接続されることを可能にする。図示の実施形態では、回路モジュール 3 1 0 は、導電性リード線 4 1 5 A、4 1 5 B を回路モジュール 3 1 0 上の回路要素 3 5 0 に接続するために使用される。第 1 のリード線 4 1 5 A 上の RFトランジスタ増幅器 2 0 0 に入力された RF 信号は、回路モジュール 3 1 0 を通って回路要素 3 5 0 に、そこから RFトランジスタ増幅器ダイ 2 1 0 のゲート端子 2 2 2 に渡されてもよく、増幅された出力 RF 信号は、RFトランジスタ増幅器ダイ 2 1 0 のドレイン端子 2 2 4 から回路要素 3 5 0 に、そこから回路モジュール 3 1 0 を通って渡されてもよく、RF 信号はリード線 4 1 5 B を通って出力される。

20

【0138】

図 5 B を参照すると、半導体パッケージ 5 0 0 b は、本発明の実施形態による RFトランジスタ増幅器 2 0 0 を組み込むことができる。半導体パッケージ 5 0 0 b は、例えば、オーバーモールドプラスチック (OMP) パッケージであってもよい。半導体パッケージ 5 0 0 b は、その上に RFトランジスタ増幅器 2 0 0 が配置されるキャリア基板 4 1 0 を含むことができる。回路モジュール 3 1 0 は、RFトランジスタ増幅器 2 0 0 上に配置されてもよい。

30

【0139】

RFトランジスタ増幅器 2 0 0 および回路モジュール 3 1 0 は、オーバーモールド材料 5 4 0 内に収容されてもよい。オーバーモールド材料 5 4 0 は、プラスチックまたはプラスチックポリマー化合物から形成されてもよく、RFトランジスタ増幅器 2 0 0 および/または回路モジュール 3 1 0 の周りに射出成形され、それによって外部環境からの保護を提供する。

40

【0140】

RFトランジスタ増幅器 2 0 0 および/または回路モジュール 3 1 0 を組み込むように変更することができる OMP 半導体パッケージ 5 0 0 b を製造する方法は、2016 年 1 2 月 6 日に発行された Woodらによる「Over-mold plastic packaged wide band-gap power transistors and MICs」と題された米国特許第 9,515,011 号に記載されており、その開示は、本明細書に完全に記載されているかのように参照により本明細書に組み込まれる。本発明による半導体パッケージ 5 0 0 b では、リード線 4 1 5 A、4 1 5 B は、回路モジュール 3 1 0 に接続するように、半導体パッケージ 5 0 0 b の外側からオーバーモールド材料 5

50

40 内に延在してもよい。したがって、いくつかの実施形態では、RFトランジスタ増幅器200をリード線415A、415Bに接続するためのワイヤボンドの使用を回避および/または低減することができる。

【0141】

半導体パッケージ500aと同様に、半導体パッケージ500bのキャリア基板410は、熱管理を支援するように構成された材料を含むことができる。例えば、キャリア基板410は、銅および/またはモリブデンを含むことができる。いくつかの実施形態では、キャリア基板410は、複数の層から構成されてもよく、および/またはビア/相互接続を含んでもよい。いくつかの実施形態では、キャリア基板410は、プラスチックオーバーモールド540によって少なくとも部分的に取り囲まれたリードフレームまたは金属スラグの一部である金属ヒートシンクを含むことができる。キャリア基板410の材料の提供された例は、本発明を限定することを意図するものではない。いくつかの実施形態では、熱層240は、RFトランジスタ増幅器200とキャリア基板410との間にあってもよい。

【0142】

図5Cは、プリント回路基板ベースのパッケージ内にRFトランジスタ増幅器ダイを含むパッケージされたRFトランジスタ増幅器500cの概略断面図である。パッケージされたRFトランジスタ増幅器500cは、パッケージされたRFトランジスタ増幅器500cのリード線415A、415Bが入力および出力リード線として作用するトレース415A、415Bを含むプリント回路基板522に置き換えられていることを除いて、図5Aを参照して上述したパッケージされたRFトランジスタ増幅器500aと非常に類似している。プリント回路基板522は、例えば導電性接着剤を介してキャリア基板410に取り付けられてもよい。キャリア基板410は、例えば、台座410Pを含んでもよい。台座410Pは、絶縁材料および/または金属から構成されてもよい。プリント回路基板652は、中央開口部を含むことができ、回路モジュール310は、キャリア基板(例えば、金属フランジ)410上のこの開口部内に取り付けられる。回路モジュール310には、RFトランジスタ増幅器200および回路要素350が取り付けられている。

【0143】

図5A~図5Cは、結合要素270を有するRFトランジスタ増幅器200の使用を示しているが、本発明はこれに限定されない。いくつかの実施形態では、半導体パッケージ500a、500b、500cは、図3B、図3C、および図4Bに示すように、RFトランジスタ増幅器ダイ210に直接結合される回路モジュール310を含むように構成されてもよい。いくつかの実施形態では、半導体パッケージ500a、550b、および500cは、図3D、図3E、および図4Cに示すように、複数のRFトランジスタ増幅器200、200'および/または複数のRFトランジスタ増幅器ダイ210、210'に結合される回路モジュール310を含むように構成されてもよい。

【0144】

本明細書で説明される本発明の実施形態によるRFトランジスタ増幅器のいずれも、図5A~図5Cに示されるパッケージなどのパッケージ内に取り付けられてもよいことが理解されよう。したがって、図5A~図5Cに示すRFトランジスタ増幅器ダイ210、結合要素270、および/または回路モジュール310は、パッケージされたRFトランジスタ増幅器の多くのさらなる実施形態を提供するために、本明細書で説明される本発明の実施形態のいずれかによるRFトランジスタ増幅器ダイ210、210'、結合要素270、および/または回路モジュール310、310'で置き換えることができる。実施形態に応じて、パッケージされたRFトランジスタ増幅器は、RFトランジスタ増幅器ダイとしてモノリシックマイクロ波集積回路(MMIC)を含むことができ、RFトランジスタ増幅器ダイは、単一の集積ダイ内に複数の個別回路を組み込む。追加的および/または代替的に、パッケージは、直列に接続されて多段RFトランジスタ増幅器を形成する経路内の複数のRFトランジスタ増幅器ダイ、および/または、複数の経路に(例えば、並列で)配置されて、例えばドハティ増幅器構成におけるように、複数のトランジスタ増幅器ダイ

10

20

30

40

50

および複数の経路を有するＲＦトランジスタ増幅器を形成する複数のＲＦトランジスタ増幅器ダイを含むことができる。いくつかの実施形態では、パッケージされたＲＦトランジスタ増幅器は、裏側面相互接続構造への電気接続を提供する導電性ゲートおよび／または導電性ドレインビアを有する本発明の実施形態によるＲＦトランジスタ増幅器ダイ、ならびにワイヤボンドを介して他の構造に接続されるゲート端子およびドレイン端子を有する従来のＲＦトランジスタ増幅器ダイを含むことができる。

【０１４５】

本明細書に記載のいくつかの実施形態では、回路要素３５０は回路モジュール３１０の上面に配置されてもよいが、本明細書に記載の実施形態はこれに限定されない。図６Ａ～図６Ｃは、本発明のいくつかの実施形態による、回路モジュール６１０に結合されたＲＦトランジスタ増幅器２００の追加の実施形態の概略断面図である。図６Ａ～図６Ｃは、図３Ａの断面に対応する。図６Ａ～図６Ｃは、前述のＲＦトランジスタ増幅器２００の要素を含む。したがって、図６Ａ～図６Ｃの説明は、先の図に関して説明したものとは異なる実施形態の部分に焦点を当てる。

10

【０１４６】

図６Ａを参照すると、回路モジュール６１０は、結合要素２７０のゲート接続パッド２７２、ドレイン接続パッド２７４、およびソース接続パッド２７６に結合するように構成されてもよい。結合要素２７０は、例えば図２Ａ～図２Ｌに関して本明細書で説明したように、ＲＦトランジスタ増幅器ダイ２１０に結合することができる。

【０１４７】

20

例えば、回路モジュール６１０は、それぞれゲート接続パッド２７２、ドレイン接続パッド２７４、およびソース接続パッド２７６に結合されるように構成され得る露出した相互接続パッド６２２、６２４、６２６を有することができる。いくつかの実施形態では、接合要素（例えば、はんだボールおよび／またはバンプ３２０）を使用して、第１、第２、および第３の相互接続パッド６２２、６２４、６２６をそれぞれゲート接続パッド２７２、ドレイン接続パッド２７４、およびソース接続パッド２７６に結合してもよい。単一のパッドとして示されているが、いくつかの実施形態では、第１、第２、および／または第３の相互接続パッド６２２、６２４、６２６のうちの１つ以上は複数のパッドを含んでもよい。

【０１４８】

30

回路モジュール６１０は、回路モジュール６１０の第１の側面６０１で結合要素２７０に結合されてもよい。第１の側面６０１の反対側の回路モジュール６１０の第２の側面６０２では、複数のパッドが露出されてもよい。例えば、ゲートリード線６８２、ドレインリード線６８４、およびソースリード線６８６は、回路モジュール６１０の第２の側面６０２で露出されてもよい。図６Ａでは、単一のゲートリード線６８２、ドレインリード線６８４、およびソースリード線６８６のみが示されているが、複数の各タイプのリード線が設けられてもよいことが理解されよう。本明細書でさらに説明するように、ゲートリード線６８２、ドレインリード線６８４、およびソースリード線６８６は、ＲＦトランジスタ増幅器ダイ２１０のゲート端子２２２、ドレイン端子２２４、およびソース端子２２６にそれぞれ結合されるように構成されてもよい。封入材料６２５が、ＲＦトランジスタ増幅器ダイ２１０、結合要素２７０、および／または回路モジュール６１０の表面上にあってもよい。封入材料６２５は、プラスチックまたはプラスチックポリマー化合物から形成されてもよいが、本発明はこれに限定されない。いくつかの実施形態では、封入材料６２５は、充填剤を有するポリマーであり得るか、またはそれを含み得る。

40

【０１４９】

第１、第２、および第３の相互接続パッド６２２、６２４、６２６の各々は、回路モジュール６１０内の１つ以上の導電性パターン６７３に結合されてもよい。導電性パターン６７３は、回路モジュール６１０内に様々なルーティングおよび／または回路を提供することができる。例えば、導電性パターン６７３は、第１の相互接続パッド６２２を１つ以上の第１の表面接続パッド６７２およびゲートリード線６８２に接続してもよい。いくつ

50

かの実施形態では、第1の表面接続パッド672は回路モジュール610の第1の側面601で露出されてもよい。いくつかの実施形態では、第1の回路要素650aは、ゲートリード線682と第1の相互接続パッド622との間に電氣的に結合されるように、第1の表面接続パッド672の1つ以上に結合されてもよい。いくつかの実施形態では、第1の回路要素650aは、RFトランジスタ増幅器ダイ210のゲートリード線682とゲート端子222との間に（例えば、結合要素270を介して）結合されてもよい。したがって、第1の回路要素650aは、RFトランジスタ増幅器ダイ210のゲートとゲートリード線682との間に電氣的に結合されてもよい。いくつかの実施形態では、第1の回路要素650aは、回路モジュール610の第1の側面601に結合されてもよい。したがって、第1の回路要素650aは、回路モジュール610の、結合要素270と同じ側面（例えば、第1の側面601）に結合されてもよい。

10

【0150】

同様に、導電性パターン673は、第2の相互接続パッド624を1つ以上の第2の表面接続パッド674およびドレインリード線684に接続してもよい。いくつかの実施形態では、第2の回路要素650bは、ドレインリード線684と第2の相互接続パッド624との間に電氣的に結合されるように、第2の表面接続パッド674の1つ以上に結合されてもよい。いくつかの実施形態では、第2の表面接続パッド674は、回路モジュール610の第1の側面601で露出されてもよい。いくつかの実施形態では、第2の回路要素650bは、ドレインリード線684とRFトランジスタ増幅器ダイ210のドレイン端子224との間に（例えば、結合要素270を介して）結合されてもよい。したがって、第2の回路要素650bは、RFトランジスタ増幅器ダイ210のドレインとドレインリード線684との間に電氣的に結合されてもよい。

20

【0151】

第1の回路要素650aおよび/または第2の回路要素650bは、RFトランジスタ増幅器200に様々な電子機能を提供することができる。例えば、第1の回路要素650aおよび/または第2の回路要素650bは、インピーダンス整合および/または高調波終端に使用することができるインピーダンス（例えば、抵抗要素、誘導要素、および容量要素を含む）を備えることができる。いくつかの実施形態では、第1の回路要素650aおよび/または第2の回路要素650bは、表面取付けデバイスであってもよく、または表面取付けデバイスを含んでもよい。いくつかの実施形態では、第1の回路要素650aおよび/または第2の回路要素650bは、集積受動デバイス（IPD）であってもよく、または集積受動デバイスを含んでもよい。いくつかの実施形態では、第1の回路要素650aおよび/または第2の回路要素650bは、高調波および/または入力/出力インピーダンス整合要素であってもよく、またはそれらを含んでもよい。

30

【0152】

例えば、第1の回路要素650aは入力整合能力を提供するように構成されてもよい。ゲートリード線682とRFトランジスタ増幅器ダイ210との間のその位置に起因して、第1の回路要素650aは、RFトランジスタ増幅器ダイ210のゲートに提供される信号に影響を与えるおよび/または調整することができる。同様に、第2の回路要素650bは、出力整合能力を提供するように構成されてもよい。ドレインリード線684とRFトランジスタ増幅器ダイ210との間のその位置に起因して、第2の回路要素650bは、RFトランジスタ増幅器ダイ210のドレインから提供される信号に影響を与えるおよび/または調整することができる。

40

【0153】

第1および第2の表面接続パッド672、674などの露出した接続パッドを有する回路モジュール610を使用することにより、表面取付けデバイスを使用して、RFトランジスタ増幅器ダイ210に結合され得る回路要素を提供することができる。表面取付けデバイスは、より柔軟な解決策を提供するために必要に応じて置換および/または構成することができる。例えば、異なるタイプの入力/出力整合および/または高調波終端が必要とされるとき、同じ回路モジュール610が使用されてもよいが、第1および/または第

50

2の回路要素650a、650bは、異なる能力を提供するために交換されてもよい。

【0154】

第1の回路要素650aおよび第2の回路要素650bはそれぞれ単一の要素として示されているが、いくつかの実施形態では、第1の回路要素650aおよび/または第2の回路要素650bは複数の個別のデバイスを含んでもよいことが理解されよう。同様に、第1および第2の回路要素650a、650bとRFトランジスタ増幅器ダイ210との間の相互接続は単なる例であり、本発明から逸脱することなく導電性パターン673の異なる構成が提供されてもよい。

【0155】

導電性パターン673はまた、第3の相互接続パッド626を1つ以上のソースリード線686に接続してもよい。したがって、ソース接続パッド276は、1つ以上のソースリード線686に電氣的に結合されてもよい。

【0156】

導電性パターン673は、分離材料615内に収容されてもよい。いくつかの実施形態では、分離材料615は、例えば、酸化ケイ素、窒化ケイ素、導電性パターン673の酸化物、ポリマー、成形コンパウンド、またはそれらの組み合わせを含むことができる。いくつかの実施形態では、回路モジュール610は、プリント回路基板(PCB)として形成されてもよい。PCBの実施形態では、分離材料615はPCBの基板であってもよく、導電性パターン673は基板内に形成されたトレースであってもよい。

【0157】

図6Aは、結合要素270を使用してRFトランジスタ増幅器ダイ210に結合するための回路モジュール610の使用を示しているが、本発明はこれに限定されない。図6Bに示すように、いくつかの実施形態では、RFトランジスタ増幅器ダイ210は、回路モジュール610に直接結合されてもよい。例えば、RFトランジスタ増幅器ダイ210のゲート端子222、ドレイン端子224、およびソース端子226は、例えば接合要素320を使用して回路モジュール610の相互接続パッド622、624、626にそれぞれ結合されてもよい。

【0158】

同様に、回路モジュール610およびRFトランジスタ増幅器ダイ210の他の構成、例えば図3C~図3Eに示される構成も可能であることが理解されよう。いくつかの実施形態では、回路モジュール610は、図3Cに示すような内部導電性パターンを組み込んだRFトランジスタ増幅器ダイ210'に結合するように構成されてもよい。いくつかの実施形態では、回路モジュール610は、図3Dおよび図3Eに示すような複数のRFトランジスタ増幅器ダイ210に結合するように構成されてもよい。

【0159】

RFトランジスタ増幅器ダイ210は、様々な異なる構成を有することができることも理解されよう。例えば、RFトランジスタ増幅器ダイ210は、上側面ゲート端子、ドレイン端子、およびソース端子222、224、226を有するが、いくつかの実施形態ではまた、裏側面ゲート端子、ドレイン端子、およびソース端子222'、224'、226'のうちの1つ以上を有してもよい。そのような構成は、RFトランジスタ増幅器ダイ210'の概略断面図である図6Cに概略的に示されている。図6Cに示すように、ゲートビア211、ドレインビア213および/またはソースビア215は、それぞれのゲート端子、ドレイン端子およびソース端子222'、224'、226'に接続する半導体層構造230を通して形成されてもよい。例えば、2020年4月3日に出願された米国仮特許出願第63/004,985号(「'985出願」)で説明されているように、RFトランジスタ増幅器ダイの裏側面上にゲートおよびドレイン端子を含むことは、より柔軟なインピーダンス整合回路の実装を可能にするなどの様々な利点を有することができる。'985出願の全内容は、参照により本明細書に組み込まれる。裏側面ゲート端子、ドレイン端子およびソース端子222'、224'、226'ならびに/または対応するゲートビア、ドレインビアおよびソースビア211、213、215は、本明細書に開示されるRFトランジ

10

20

30

40

50

スタ増幅器ダイのいずれにも含まれ得ることが理解されよう。

【 0 1 6 0 】

図 3 A ~ 図 3 E は、回路要素 3 5 0 が回路モジュール 3 1 0 の上面（例えば、R F トランジスタ増幅器ダイ 2 1 0 から回路モジュール 3 1 0 の反対側）にある実施形態を示し、図 6 A ~ 図 6 C は、回路要素 6 5 0 が回路モジュール 6 1 0 の底面（例えば、回路モジュール 6 1 0 と R F トランジスタ増幅器ダイ 2 1 0 との間）にある実施形態を示すが、他の組み合わせも利用可能であることが理解されよう。いくつかの実施形態では、回路要素 3 5 0 / 6 5 0 は、回路モジュール 3 1 0 / 6 1 0 の両側にあってもよい。いくつかの実施形態では、回路要素 3 5 0 / 6 5 0 は、回路モジュール 3 1 0 / 6 1 0 の側面上にあってもよい。

10

【 0 1 6 1 】

図 6 A ~ 図 6 C に示すように、R F トランジスタ増幅器ダイ 2 1 0 および / または R F トランジスタ増幅器 2 0 0 の複数の構成が回路モジュール 6 1 0 に結合されてもよい。後続の図では、R F トランジスタ増幅器ダイ 2 1 0 が回路モジュール 6 1 0 に直接結合される実施形態に焦点を合わせて説明する。しかしながら、この慣例は単に説明を容易にするためのものであり、回路モジュール 6 1 0 に関連する後続の説明は、本発明から逸脱することなく、R F トランジスタ増幅器 2 1 0 間（例えば、結合要素 2 7 0 を使用して）および / または R F トランジスタ増幅器 2 0 0 間の他のタイプの相互接続にも等しく適用され得ることが理解されよう。

【 0 1 6 2 】

20

図 7 A ~ 図 7 E は、本発明の特定の実施形態による回路モジュールと R F トランジスタ増幅器ダイとを結合する方法を示す概略図である。図 7 A に示すように、回路モジュール 6 1 0 を設けることができる。回路モジュール 6 1 0 は、第 1 の側面 6 0 1 および第 2 の側面 6 0 2 を有してもよい。いくつかの実施形態では、第 1 の側面 6 0 1 は、第 1、第 2、および第 3 の相互接続パッド 6 2 2、6 2 4、6 2 6、ならびに第 1 および第 2 の表面接続パッド 6 7 2、6 7 4 を露出させてもよい。いくつかの実施形態では、第 2 の側面 6 0 2 は、露出したゲートリード線 6 8 2、ドレインリード線 6 8 4、およびソースリード線 6 8 6 を有してもよい。

【 0 1 6 3 】

図 7 B を参照すると、第 1 の回路要素 6 5 0 a および第 2 の回路要素 6 5 0 b が、回路モジュール 6 1 0 の第 1 の側面 6 0 1 に設けられてもよい。例えば、接合要素（例えば、はんだボールおよび / またはバンプ 3 2 0）を使用して、第 1 の回路要素 6 5 0 a を第 1 の表面接続パッド 6 7 2 に結合してもよい。同様に、接合要素（例えば、はんだボールおよび / またはバンプ 3 2 0）を使用して、第 2 の回路要素 6 5 0 b を第 2 の表面接続パッド 6 7 4 に結合してもよい。

30

【 0 1 6 4 】

図 7 C を参照すると、R F トランジスタ増幅器ダイ 2 1 0 が、回路モジュール 6 1 0 の第 1 の側面 6 0 1 に設けられてもよい。例えば、接合要素（例えば、はんだボールおよび / またはバンプ 3 2 0）を使用して、R F トランジスタ増幅器ダイ 2 1 0 のゲート端子 2 2 2、ドレイン端子 2 2 4、およびソース端子 2 2 6 を、それぞれ第 1、第 2、および第 3 の相互接続パッド 6 2 2、6 2 4、6 2 6 に結合してもよい。図 7 B および図 7 C の順序は、R F トランジスタ増幅器ダイ 2 1 0 が第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b の前に回路モジュール 6 1 0 に結合されるように逆にすることができると理解されよう。

40

【 0 1 6 5 】

図 7 D に示すように、キャピラリーアンダーフィルプロセスを使用して、R F トランジスタ増幅器ダイ 2 1 0、第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b、および / または回路モジュール 6 1 0 の導電性構造の間に封入材料 6 2 5 を注入することができる。封入材料 6 2 5 は、短絡を防止し、結果として得られるデバイスの構造的完全性を高め、適切なインピーダンス整合を提供するのに役立ち得る。いくつかの実施形態では、封入材料 6

50

25 はまた、RFトランジスタ増幅器ダイ210を保護材料内に封入してもよい。

【0166】

図7Eは、熱層240がRFトランジスタ増幅器ダイ210の裏側面に配置される追加の任意選択のステップを示す。いくつかの実施形態では、金属フランジ、金属フィン、ヒートシンク、または他の構造などの追加の熱管理構造642を熱層240上に設けることができる。いくつかの実施形態では、熱管理構造642は、本明細書でさらに説明するように、より大きな半導体パッケージ（例えば、キャリア基板）の一部であってもよい。熱層240は、RFトランジスタ増幅器ダイ210とRFトランジスタ増幅器ダイ210が取り付けられる熱管理構造642との間の熱伝達を容易にするように構成された熱伝導層であってもよい。いくつかの実施形態では、熱層240および/または熱管理構造642は省略されてもよい。いくつかの実施形態では、熱層240は、共晶層などのダイアタッチ層であってもよい。熱層240は、トランジスタ増幅器ダイ210上にあってもよく、および/または、封入材料625および/または第1および第2の回路要素650a、650b上に延在してもよい。熱層240は、共晶結合または他の金属結合を形成するための金属層とすることができる。いくつかの実施形態では、熱層240は熱接着剤であってもよい。

10

【0167】

図6A～図6Cの実施形態は、回路モジュール610の共通の側（例えば、第2の側面602）に共通のゲートリード線682、ドレインリード線684、およびソースリード線686を提供する。これにより、回路モジュール610は、様々な異なる構成で第2の側面602を上にして取り付けることが可能になる。例えば、図8Aおよび図8Bは、本発明のいくつかの実施形態による、回路モジュール610の様々なパッケージングオプション800a、800bの概略断面図である。図8Aおよび図8Bは、前述のRFトランジスタ増幅器ダイ210および回路モジュール610の要素を含む。したがって、図8Aおよび図8Bの説明は、先の図に関して説明したものとは異なる実施形態の部分に焦点を当てる。

20

【0168】

図8Aを参照すると、半導体パッケージ800aは、図5Aに関して本明細書で説明した半導体パッケージ500aと同様であってもよく、その図に関して既に説明した重複する説明は省略する。半導体パッケージ800aは、例えば、オープンエアまたはオープンキャビティパッケージであってもよい。半導体パッケージ800aは、キャリア基板410、側壁520、および蓋525を含むことができる。キャリア基板410、側壁520、および蓋525は、内部キャビティ530を画定することができる。RFトランジスタ増幅器ダイ210および回路モジュール610は、内部キャビティ530の内部に配置されてもよい。いくつかの実施形態では、熱層240が、RFトランジスタ増幅器ダイ210とキャリア基板410との間にあってもよい。

30

【0169】

リード線415A、415Bは、側壁520を貫通して延在するように構成されてもよいが、本発明はこれに限定されない。いくつかの実施形態では、RFトランジスタ増幅器210は、キャリア基板410およびリード線415A、415B上に配置されてもよく、回路モジュール610は、RFトランジスタ増幅器ダイ210上に配置されてもよい。リード線415A、415Bは、例えば、導電性ダイ取り付け材料を使用して回路モジュール610に結合されてもよい。いくつかの実施形態では、リード線415A、415Bは、側壁520から延在して、回路モジュール610に接触および/または接続されてもよい。例えば、リード線415aはゲートリード線682に結合されてもよく、リード線415bはドレインリード線684に結合されてもよい。いくつかの実施形態では、追加のリード線および/または接続部（図示せず）をソースリード線686に結合することができる。したがって、いくつかの実施形態では、RFトランジスタ増幅器ダイ210をリード線415A、415Bに接続するためのワイヤボンドの使用を回避および/または低減することができる。

40

50

【 0 1 7 0 】

図 8 B を参照すると、半導体パッケージ 8 0 0 b は、本発明の実施形態による R F トランジスタ増幅器 2 1 0 および回路モジュール 6 1 0 を組み込むことができる。半導体パッケージ 8 0 0 b は、図 5 B に関して本明細書で説明した半導体パッケージ 5 0 0 b と同様であってもよく、その図に関して既に説明した重複する説明は省略する。半導体パッケージ 8 0 0 b は、例えば、オーバーモールドプラスチック (O M P) パッケージであってもよい。

【 0 1 7 1 】

本発明による半導体パッケージ 8 0 0 b では、リード線 4 1 5 A、4 1 5 B は、回路モジュール 6 1 0 に接続するように、半導体パッケージ 8 0 0 b の外側からオーバーモールド材料 5 4 0 内に延在してもよい。例えば、リード線 4 1 5 a はゲートリード線 6 8 2 に結合されてもよく、リード線 4 1 5 b はドレインリード線 6 8 4 に結合されてもよい。いくつかの実施形態では、追加のリード線および / または接続部 (図示せず) をソースリード線 6 8 6 に結合することができる。いくつかの実施形態では、熱層 2 4 0 は、半導体パッケージ 8 0 0 b 内の R F トランジスタ増幅器ダイ 2 1 0 とキャリア基板 4 1 0 との間にあってもよい。

【 0 1 7 2 】

図 8 A および図 8 B に関して示された半導体パッケージ 8 0 0 a、8 0 0 b に加えて、本発明から逸脱することなく他のパッケージング構成も可能であることが理解されよう。例えば、回路モジュール 6 1 0 は、図 5 C のものと同様の半導体パッケージ、ならびに他の構成で利用することができる。

【 0 1 7 3 】

図 6 A ~ 図 6 C では、回路要素 6 5 0 a、6 5 0 b および R F トランジスタ増幅器ダイ 2 1 0 は回路モジュール 6 1 0 の同じ側面にあり、ゲート、ドレイン、およびソースリード線 6 8 2、6 8 4、6 8 6 は反対側にあるが、本実施形態はこれに限定されない。図 9 A は、本発明のいくつかの実施形態による回路モジュール 6 1 0 B の一実施形態の平面図であり、リード線 6 8 2、6 8 4、6 8 6、回路要素 6 5 0 a、6 5 0 b、および R F トランジスタ増幅器ダイ 2 1 0 はすべて回路モジュール 6 1 0 B の同じ側面にある。図 9 B は、図 9 A の線 9 B - 9 B に沿った断面図である。図 9 C は、図 9 A の線 9 C - 9 C に沿った断面図である。図 9 A ~ 図 9 C は、前述の R F トランジスタ増幅器ダイ 2 1 0 および回路モジュール 6 1 0 の要素を含む。したがって、図 9 A ~ 図 9 C の説明は、先の図に関して説明したものと異なる実施形態の部分に焦点を当てる。

【 0 1 7 4 】

図 9 A ~ 図 9 C を参照すると、回路モジュール 6 1 0 B は、R F トランジスタ増幅器ダイ 2 1 0 に取り付けられてもよい。R F トランジスタ増幅器ダイ 2 1 0 は、図 9 A の概略平面図において回路モジュール 6 1 0 B の下に取り付けられ、したがって破線を使用して示されている。回路モジュール 6 1 0 B は、R F トランジスタ増幅器ダイ 2 1 0 のゲート端子 2 2 2、ドレイン端子 2 2 4、および / またはソース端子 2 2 6 に結合するように構成されてもよい。図 9 A ~ 図 9 C は、回路モジュール 6 1 0 B が R F トランジスタ増幅器ダイ 2 1 0 に直接結合されることを示しているが、図 2 A ~ 図 2 L に関して示されたものを含む、R F トランジスタ増幅器 2 0 0 の他の構成など、他の接続タイプも可能であることが理解されよう。例えば、結合要素 2 7 0 が、回路モジュール 6 1 0 B と R F トランジスタ増幅器ダイ 2 1 0 との間に結合されてもよい。

【 0 1 7 5 】

例えば、回路モジュール 6 1 0 B は、R F トランジスタ増幅器ダイ 2 1 0 のゲート端子 2 2 2、ドレイン端子 2 2 4、およびソース端子 2 2 6 にそれぞれ結合されるように構成され得る露出した相互接続パッド 6 2 2、6 2 4、6 2 6 を有することができる。例えば、第 1 の相互接続パッド 6 2 2 はゲート端子 2 2 2 に結合するように構成されてもよく、第 2 の相互接続パッド 6 2 4 はドレイン端子 2 2 4 に結合するように構成されてもよく、第 3 の相互接続パッド 6 2 6 はソース端子 2 2 6 に結合するように構成されてもよい。い

くつかの実施形態では、接合要素（例えば、はんだボールおよび／またはバンプ 3 2 0）を使用して、第 1、第 2、および第 3 の相互接続パッド 6 2 2、6 2 4、6 2 6 をそれぞれゲート端子 2 2 2、ドレイン端子 2 2 4、およびソース端子 2 2 6 に結合してもよい。単一のパッドとして示されているが、いくつかの実施形態では、第 1、第 2、および／または第 3 の相互接続パッド 6 2 2、6 2 4、6 2 6 のうちの 1 つ以上は複数のパッドを含んでもよい。

【0 1 7 6】

回路モジュール 6 1 0 B は、回路モジュール 6 1 0 B の第 1 の側面 6 0 1 で R F トランジスタ増幅器ダイ 2 1 0 に結合されてもよい。さらに、ゲートリード線 6 8 2 B、ドレインリード線 6 8 4 B、およびソースリード線 6 8 6 B は、回路モジュール 6 1 0 B の第 1 の側面 6 0 1 で露出されてもよい。本明細書でさらに説明するように、ゲートリード線 6 8 2 B、ドレインリード線 6 8 4 B、およびソースリード線 6 8 6 B は、R F トランジスタ増幅器ダイ 2 1 0 のゲート端子 2 2 2、ドレイン端子 2 2 4、およびソース端子 2 2 6 にそれぞれ結合されるように構成されてもよい。封入材料 6 2 5 が、R F トランジスタ増幅器ダイ 2 0 1 および／または回路モジュール 6 1 0 B の表面上にあってもよい。

【0 1 7 7】

第 1、第 2、および第 3 の相互接続パッド 6 2 2、6 2 4、6 2 6 の各々は、回路モジュール 6 1 0 B 内の 1 つ以上の導電性パターン 6 7 3 B に結合されてもよい。導電性パターン 6 7 3 B は、回路モジュール 6 1 0 B 内に様々なルーティングおよび／または回路を提供することができる。例えば、導電性パターン 6 7 3 B は、第 1 の相互接続パッド 6 2 2 を 1 つ以上の第 1 の表面接続パッド 6 7 2 およびゲートリード線 6 8 2 B に接続してもよい。いくつかの実施形態では、第 1 の表面接続パッド 6 7 2 は回路モジュール 6 1 0 B の第 1 の側面 6 0 1 で露出されてもよい。いくつかの実施形態では、第 1 の回路要素 6 5 0 a は、ゲートリード線 6 8 2 B と第 1 の相互接続パッド 6 2 2 との間に電気的に結合されるように、第 1 の表面接続パッド 6 7 2 の 1 つ以上に結合されてもよい。いくつかの実施形態では、第 1 の回路要素 6 5 0 a は、R F トランジスタ増幅器ダイ 2 1 0 のゲートリード線 6 8 2 B とゲート端子 2 2 2 との間に結合されてもよい。したがって、第 1 の回路要素 6 5 0 a は、R F トランジスタ増幅器ダイ 2 1 0 のゲートとゲートリード線 6 8 2 B との間に電気的に結合されてもよい。いくつかの実施形態では、第 1 の回路要素 6 5 0 a は、回路モジュール 6 1 0 B の第 1 の側面 6 0 1 に結合されてもよい。したがって、第 1 の回路要素 6 5 0 a は、回路モジュール 6 1 0 B の、R F トランジスタ増幅器ダイ 2 1 0 およびゲートリード線 6 8 2 B と同じ側面（例えば、第 1 の側面 6 0 1）に結合されてもよい。

【0 1 7 8】

同様に、導電性パターン 6 7 3 B は、第 2 の相互接続パッド 6 2 4 をドレイン端子 2 2 4 およびドレインリード線 6 8 4 B に接続してもよい。いくつかの実施形態では、第 2 の回路要素 6 5 0 b は、ドレインリード線 6 8 4 B と第 2 の相互接続パッド 6 2 4 との間に電気的に結合されるように、第 2 の表面接続パッド 6 7 4 の 1 つ以上に結合されてもよい。いくつかの実施形態では、第 2 の表面接続パッド 6 7 4 は、回路モジュール 6 1 0 B の第 1 の側面 6 0 1 で露出されてもよい。いくつかの実施形態では、第 2 の回路要素 6 5 0 b は、ドレインリード線 6 8 4 B と R F トランジスタ増幅器ダイ 2 1 0 のドレイン端子 2 2 4 との間に結合されてもよい。したがって、第 2 の回路要素 6 5 0 b は、R F トランジスタ増幅器ダイ 2 1 0 のドレインとドレインリード線 6 8 4 B との間に電気的に結合されてもよい。

【0 1 7 9】

導電性パターン 6 7 3 B はまた、第 3 の相互接続パッド 6 2 6 を 1 つ以上のソースリード線 6 8 6 B に接続してもよい。ソースリード線 6 8 6 B は、第 3 の相互接続パッド 6 2 6 および R F トランジスタ増幅器ダイ 2 1 0 と同じ第 1 の側面 6 0 1 にあってもよい。いくつかの実施形態では、図 9 A に示すように、ゲートリード線 6 8 2 B およびドレインリード線 6 8 4 B は、R F トランジスタ増幅器ダイ 2 1 0 の 2 つの対向する側面にあっても

よく、ソースリード線 6 8 6 B は、R F トランジスタ増幅器ダイ 2 1 0 の上記の 2 つの対向する側面とは異なる側面にあってもよい。別の言い方をすれば、いくつかの実施形態では、ゲートリード線 6 8 2 B は、R F トランジスタ増幅器ダイ 2 1 0 の第 1 の側面に隣接してもよく、ドレインリード線 6 8 4 B は、R F トランジスタ増幅器ダイ 2 1 0 の第 2 の側面に隣接してもよく、ソースリード線 6 8 6 B の 1 つ以上は、R F トランジスタ増幅器ダイ 2 1 0 の第 1 および第 2 の側面とは異なる R F トランジスタ増幅器ダイ 2 1 0 の第 3 の側面に隣接してもよい。

【 0 1 8 0 】

図 9 A ~ 図 9 C の回路モジュール 6 1 0 B は、回路モジュール 6 1 0 B が回路モジュール 6 1 0 B の R F トランジスタ増幅器ダイ 2 1 0 と同じ側面にゲート、ドレイン、およびソースリード線 6 8 2 B、6 8 4 B、6 8 6 B を提供するという点で、図 6 A ~ 図 6 C の回路モジュール 6 1 0 とは異なり得る。すなわち、回路モジュール 6 1 0 B の導電性パターン 6 7 3 は、ゲート、ドレイン、およびソースリード線 6 8 2 B、6 8 4 B、6 8 6 B が回路モジュール 6 1 0 B の異なる部分で露出することを可能にするように構成されてもよい。ゲート、ドレイン、およびソースリード線 6 8 2 B、6 8 4 B、6 8 6 B が位置する側面をシフトさせることによって、追加のパッケージングオプションが可能である。

10

【 0 1 8 1 】

図 9 D は、本発明のいくつかの実施形態による、キャリア基板 4 1 0 上に取り付けられた図 9 A の回路モジュール 6 1 0 B の断面図である。図 9 D に示すように、回路モジュール 6 1 0 B は、R F トランジスタ増幅器ダイ 2 1 0 上に結合されてもよく、R F トランジスタ増幅器ダイ 2 1 0 は次に、キャリア基板 4 1 0 上にあってもよい。

20

【 0 1 8 2 】

いくつかの実施形態では、熱層 2 4 0 が、R F トランジスタ増幅器ダイ 2 1 0 とキャリア基板 4 1 0 との間にあってもよい。いくつかの実施形態では、金属フランジ、金属フィン、ヒートシンク、または他の構造などの追加の熱管理構造 6 4 2 が、熱層 2 4 0 上および/または熱層 2 4 0 とキャリア基板 4 1 0 との間に設けられてもよい。熱層 2 4 0 は、R F トランジスタ増幅器ダイ 2 1 0 と R F トランジスタ増幅器ダイ 2 1 0 が取り付けられるキャリア基板 4 1 0 との間の熱伝達を容易にするように構成された熱伝導層であってもよい。いくつかの実施形態では、熱層 2 4 0 および/または熱管理構造 6 4 2 は省略されてもよい。いくつかの実施形態では、熱層 2 4 0 は、共晶層などのダイアタッチ層であってもよい。熱層 2 4 0 は、R F トランジスタ増幅器ダイ 2 1 0 上にあってもよく、および/または、封入材料 6 2 5 および/または第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b 上に延在してもよい。熱層 2 4 0 は、共晶結合または他の金属結合を形成するための金属層とすることができる。いくつかの実施形態では、熱層 2 4 0 は熱接着剤であってもよい。

30

【 0 1 8 3 】

いくつかの実施形態では、追加の接点がキャリア基板 4 1 0 内に設けられてもよいが、本発明はこれに限定されない。例えば、ゲートコネクタ 9 8 2、ドレインコネクタ 9 8 4、および/またはソースコネクタ(図示せず)が、キャリア基板 4 1 0 上および/またはキャリア基板 4 1 0 内に設けられてもよい。例えば、回路モジュール 6 1 0 B のゲートリード線 6 8 2 B は、(例えば、はんだボールおよび/またはバンプ 3 2 0 などの接合要素を介して)ゲートコネクタ 9 8 2 に結合されるように構成されてもよく、ドレインリード線 6 8 4 B は、ドレインコネクタ 9 8 4 に結合されるように構成されてもよく、ソースリード線 6 8 6 B は、ソースコネクタ(図示せず)に結合されるように構成されてもよい。

40

【 0 1 8 4 】

図 9 B のパッケージング例は単なる例であり、本発明はこれに限定されないことが理解されよう。いくつかの実施形態では、図 9 A ~ 図 9 C の回路モジュール 6 1 0 B は、図 5 A ~ 図 5 C ならびに図 8 A および図 8 B に関して説明したものなど、本明細書に記載の他の半導体パッケージ内に結合することができる。例えば、図 1 0 A および図 1 0 B は、本発明のいくつかの実施形態による、回路モジュール 6 1 0 B の様々なパッケージングオプション 1 0 0 0 a、1 0 0 0 b の概略断面図である。図 1 0 A および図 1 0 B は、前述の

50

R Fトランジスタ増幅器ダイ２１０および回路モジュール６１０Ｂの要素を含む。したがって、図１０Ａおよび図１０Ｂの説明は、先の図に関して説明したものとは異なる実施形態の部分に焦点を当てる。

【０１８５】

図１０Ａを参照すると、半導体パッケージ１０００ａは、それぞれ図５Ａおよび図８Ａに関して本明細書で説明した半導体パッケージ５００ａおよび８００ａと同様であってもよく、それらの図に関して既に説明した重複する説明は省略する。半導体パッケージ１０００ａは、例えば、オープンエアまたはオープンキャビティパッケージであってもよい。半導体パッケージ１０００ａは、キャリア基板４１０、側壁５２０、および蓋５２５を含むことができる。キャリア基板４１０、側壁５２０、および蓋５２５は、内部キャビティ５３０を画定することができる。R Fトランジスタ増幅器ダイ２１０および回路モジュール６１０Ｂは、内部キャビティ５３０の内部に配置されてもよい。いくつかの実施形態では、熱層２４０が、R Fトランジスタ増幅器ダイ２１０とキャリア基板４１０との間にあってもよい。

10

【０１８６】

リード線４１５Ａ、４１５Ｂは、側壁５２０を貫通して延在するように構成されてもよいが、本発明はこれに限定されない。いくつかの実施形態では、R Fトランジスタ増幅器２１０は、キャリア基板４１０およびリード線４１５Ａ、４１５Ｂ上に配置されてもよく、回路モジュール６１０Ｂは、R Fトランジスタ増幅器ダイ２１０上に配置されてもよい。リード線４１５Ａ、４１５Ｂは、例えば、導電性ダイ取り付け材料を使用して回路モジュール６１０Ｂに結合されてもよい。例えば、リード線４１５ａはゲートリード線６８２Ｂに結合されてもよく、リード線４１５ｂはドレインリード線６８４Ｂに結合されてもよい。いくつかの実施形態では、追加のリード線および／または接続部（図示せず）をソースリード線６８６Ｂに結合することができる。したがって、いくつかの実施形態では、R Fトランジスタ増幅器ダイ２１０をリード線４１５Ａ、４１５Ｂに接続するためのワイヤボンドの使用を回避および／または低減することができる。

20

【０１８７】

図１０Ｂを参照すると、半導体パッケージ１０００ｂは、本発明の実施形態によるR Fトランジスタ増幅器２１０および回路モジュール６１０Ｂを組み込むことができる。半導体パッケージ１０００ｂは、図５Ｂおよび図８Ｂに関して本明細書で説明した半導体パッケージ５００ｂおよび８００ｂと同様であってもよく、その図に関して既に説明した重複する説明は省略する。半導体パッケージ１０００ｂは、例えば、オーバーモールドプラスチック（OMP）パッケージであってもよい。

30

【０１８８】

本発明による半導体パッケージ１０００ｂでは、リード線４１５Ａ、４１５Ｂは、回路モジュール６１０Ｂに接続するように、半導体パッケージ８００ｂの外側からオーバーモールド材料５４０内に延在してもよい。例えば、リード線４１５ａはゲートリード線６８２Ｂに結合されてもよく、リード線４１５ｂはドレインリード線６８４Ｂに結合されてもよい。いくつかの実施形態では、追加のリード線および／または接続部（図示せず）をソースリード線６８６Ｂに結合することができる。

40

【０１８９】

図１０Ａおよび図１０Ｂに関して示された半導体パッケージ１０００ａ、１０００ｂに加えて、本発明から逸脱することなく他のパッケージング構成も可能であることが理解されよう。例えば、回路モジュール６１０Ｂは、図５Ｃのものと同様の半導体パッケージ、ならびに他の構成で利用することができる。

【０１９０】

本明細書で説明するように、回路モジュールは、回路モジュールの表面に回路要素を含むことができるが、回路モジュール自体の中に回路要素を含むこともできる。図１１Ａ～図１１Ｄは、本発明のいくつかの実施形態による、回路モジュール６１０Ｃに結合されたR Fトランジスタ増幅器ダイ２１０の追加の実施形態の概略断面図である。図１１Ａ～図

50

１１Ｄは、前述のＲＦトランジスタ増幅器ダイ２１０および回路モジュール６１０Ｃの要素を含む。したがって、図１１Ａ～図１１Ｄの説明は、先の図に関して説明したものととは異なる実施形態の部分に焦点を当てる。

【０１９１】

図１１Ａを参照すると、回路モジュール６１０Ｃは、ＲＦトランジスタ増幅器ダイ２１０に取り付けられてもよい。回路モジュール６１０Ｃは、ＲＦトランジスタ増幅器ダイ２１０のゲート端子２２２、ドレイン端子２２４、およびソース端子２２６に結合するように構成されてもよい。図１１Ａは、回路モジュール６１０ＣがＲＦトランジスタ増幅器ダイ２１０に直接結合されることを示しているが、図２Ａ～図２Ｌに関して示されたものを含む、ＲＦトランジスタ増幅器２００の他の構成など、他の接続タイプも可能であることが理解されよう。例えば、結合要素２７０が、回路モジュール６１０ＣとＲＦトランジスタ増幅器ダイ２１０との間に結合されてもよい。

10

【０１９２】

回路モジュール６１０Ｃは、ゲート端子２２２、ドレイン端子２２４、およびソース端子２２６にそれぞれ結合されるように構成され得る露出した相互接続パッド６２２、６２４、６２６を有することができる。いくつかの実施形態では、接合要素（例えば、はんだボールおよび／またはバンプ３２０）を使用して、第１、第２、および第３の相互接続パッド６２２、６２４、６２６をゲート端子２２２、ドレイン端子２２４、およびソース端子２２６にそれぞれ結合してもよい。単一のパッドとして示されているが、いくつかの実施形態では、第１、第２、および／または第３の相互接続パッド６２２、６２４、６２６のうちの１つ以上は複数のパッドを含んでもよい。

20

【０１９３】

回路モジュール６１０Ｃは、回路モジュール６１０Ｃの第１の側面６０１でＲＦトランジスタ増幅器ダイに結合されてもよい。さらに、ゲートリード線６８２Ｃ、ドレインリード線６８４Ｃ、およびソースリード線（図示せず）は、回路モジュール６１０Ｃの第１の側面６０１で露出されてもよい。ゲートリード線６８２Ｃ、ドレインリード線６８４Ｃ、およびソースリード線は、ＲＦトランジスタ増幅器ダイ２１０のゲート端子２２２、ドレイン端子２２４、およびソース端子２２６にそれぞれ結合されるように構成されてもよい。

【０１９４】

回路モジュール６１０Ｃは、１つ以上の導電性パターン１１７３、第１の回路要素１１５０ａ、および第２の回路要素１１５０ｂを含むことができる。第１および第２の回路要素１１５０ａ、１１５０ｂは、図１１Ａに概略的に示されている。回路モジュール６１０Ｃは、第１および第２の回路要素１１５０ａおよび１１５０ｂが回路モジュール６１０Ｃの構造内に組み込まれ得るという点で、本明細書に記載の回路モジュール６１０、６１０Ｂのものとは異なり得る。例えば、回路モジュール６１０Ｃ内の導電性パターン１１７３を使用して、プレートコンデンサ、相互嵌合フィンガコンデンサおよび／またはコンデンサを実装することができる。同様に、スパイラルインダクタまたは他の誘導要素も回路モジュール６１０Ｃ内に実装されてもよい。抵抗要素は、例えば、より高抵抗の導電性材料を使用してトレースセグメントまたは導電性ビアを形成することによって、回路モジュール６１０Ｃ上または回路モジュール６１０Ｃ内に形成することができる。

30

40

【０１９５】

いくつかの実施形態では、第１および第２の回路要素１１５０ａ、１１５０ｂおよび／または導電性パターン１１７３は、高調波終端回路、整合回路、分割回路、組合せ回路、および／またはバイアス回路の少なくとも一部を提供するように構成されてもよい。導電性パターン１１７３および／または他のタイプの回路要素１１５０ａ、１１５０ｂの他の構成は、本発明の範囲から逸脱することなく使用することができる。図１１Ａに示す導電性パターン１１７３および回路要素１１５０ａ、１１５０ｂの構成は単なる例であり、本発明の実施形態を限定することを意図しないことも理解されよう。

【０１９６】

いくつかの実施形態では、回路モジュール６１０ＣはＰＣＢモジュールとして形成され

50

てもよく、第 1 および第 2 の回路要素 1 1 5 0 a、1 1 5 0 b は P C B 内のトレースから形成されてもよい。いくつかの実施形態では、回路モジュール 6 1 0 C は、絶縁材料 6 1 5 から形成されてもよく、導電性パターン 1 1 7 3 は、導電性ビラーおよび / またはビア (例えば、銅ビラー) などの絶縁材料 6 1 5 内の導電性材料であってもよい。

【0 1 9 7】

第 1、第 2、および第 3 の相互接続パッド 6 2 2、6 2 4、6 2 6 の各々は、回路モジュール 6 1 0 C 内の導電性パターン 1 1 7 3 の 1 つ以上に結合されてもよい。導電性パターン 1 1 7 3 は、回路モジュール 6 1 0 C 内に様々なルーティングおよび / または回路を提供することができる。例えば、導電性パターン 1 1 7 3 は、第 1 の回路要素 1 1 5 0 a を介して第 1 の相互接続パッド 6 2 2 をゲートリード線 6 8 2 C に接続してもよい。第 1 の回路要素 1 1 5 0 a は、ゲートリード線 6 8 2 C と第 1 の相互接続パッド 6 2 2 との間に入力整合機能および / または高調波終端機能を提供することができる。

10

【0 1 9 8】

同様に、導電性パターン 1 1 7 3 は、第 2 の回路要素 1 1 5 0 b を介して第 2 の相互接続パッド 6 2 4 をドレインリード線 6 8 4 C に接続してもよい。第 2 の回路要素 1 1 5 0 b は、ドレインリード線 6 8 4 C と第 2 の相互接続パッド 6 2 4 との間に出力整合機能および / または高調波終端機能を提供することができる。

【0 1 9 9】

図 1 1 A に示すように、いくつかの実施形態では、封入材料 1 1 2 5 が、R F トランジスタ増幅器ダイ 2 1 0、回路モジュール 6 1 0 C、ゲートリード線 6 8 2 C、および / またはドレインリード線 6 8 4 C 上に形成されてもよい。封入材料 1 1 2 5 は、短絡を防止し、結果として得られるデバイスの構造的完全性を高め、適切なインピーダンス整合を提供するのに役立ち得る。いくつかの実施形態では、封入材料 1 1 2 5 はまた、R F トランジスタ増幅器ダイ 2 1 0 を保護材料内に封入してもよい。

20

【0 2 0 0】

いくつかの実施形態では、貫通ビア 1 1 1 5 が、封入材料 1 1 2 5 内に形成されてもよい。貫通ビア 1 1 1 5 は、導電性材料を含み、ゲートリード線 6 8 2 C および / またはドレインリード線 6 8 4 C への導電経路を提供することができる。例えば、貫通ビア 1 1 1 5 は、封入材料 1 1 2 5 の底面上にゲート接続部 1 1 8 2 および / またはドレイン接続部 1 1 8 4 を露出させることができる。ゲート接続部 1 1 8 2 および / またはドレイン接続部 1 1 8 4 は、それぞれゲートリード線 6 8 2 C およびドレインリード線 6 8 4 C のための接続点を提供することができる。

30

【0 2 0 1】

いくつかの実施形態では、ゲート接続部 1 1 8 2 およびドレイン接続部 1 1 8 4 は、ほぼ同一平面上にあってもよい。いくつかの実施形態では、封入材料 1 1 2 5 は、R F トランジスタ増幅器ダイ 2 1 0 の底面を露出させるように構成されてもよく、ゲート接続部 1 1 8 2 およびドレイン接続部 1 1 8 4 はまた、R F トランジスタ増幅器ダイ 2 1 0 の底面とほぼ同一平面上にあってもよいが、本発明はこれに限定されない。図 1 1 A にはゲート接続部 1 1 8 2 およびドレイン接続部 1 1 8 4 のみが示されているが、ソース接続部も同様に設けられてもよいことが理解されよう。

40

【0 2 0 2】

ゲート接続部 1 1 8 2 およびドレイン接続部 1 1 8 4 の使用により、R F トランジスタ増幅器ダイ 2 1 0 と回路モジュール 6 1 0 C との組み合わせと他のパッドおよび / またはダイとの間の直接接合の使用を可能にすることができる。例えば、図 1 1 B に示すように、ゲート接続部 1 1 8 2 は (例えば、はんだのような接合要素を介して) ゲートパッド 1 1 9 2 に結合されてもよく、ドレイン接続部 1 1 8 4 はゲートパッド 1 1 9 4 に結合されてもよい。いくつかの実施形態では、熱層 2 4 0 が R F トランジスタ増幅器ダイ 2 1 0 の下に設けられてもよいが、本発明はこれに限定されない。いくつかの実施形態では、熱層 2 4 0 は省略されてもよい。いくつかの実施形態では、第 3 の相互接続パッド 6 2 6 および / または R F トランジスタ増幅器ダイ 2 1 0 のソース端子 2 2 6 に接続するために追加

50

の接点が設けられてもよい。

【0203】

図11Bのパッケージング例は単なる例であり、本発明はこれに限定されないことが理解されよう。図11Cおよび図11Dは、図5A～図5C、図8A、図8B、図10A、および図10Bに関して本明細書で説明したものと同様のパッケージングの使用を示す。例えば、回路モジュール610C、RFトランジスタ増幅器ダイ210、ならびにゲートおよびドレイン接続部1182、1184を含む封入材料1125は、オープンキャビティ半導体パッケージ1100a(図11C)またはOMPパッケージ1100b(図11D)内に配置されてもよい。図5A～図5C、図8A、図8B、図10A、および図10Bに関して前述したものと同様の半導体パッケージ1100aおよび半導体パッケージ1100bの図11Cおよび図11Dの要素は、簡潔にするために省略する。

10

【0204】

いくつかの実施形態では、ゲート接続部1182は、接合要素(例えば、はんだボールおよび/またはバンプ)によってゲートリード線415Aに結合されてもよく、ドレイン接続部1184はまた、ドレインリード線415Bに結合されてもよい。ゲートリード線415Aおよびドレインリード線415Bは、キャリア基板410から(例えば、絶縁層および/またはオーバーモールド材料540によって)電氣的に絶縁されてもよい。いくつかの実施形態では、熱層240が、RFトランジスタ増幅器ダイ210とキャリア基板410との間にあってもよい。いくつかの実施形態では、熱層240は省略されてもよい。いくつかの実施形態では、熱層240は、共晶層などのダイアタッチ層であってもよい。熱層240は、トランジスタ増幅器ダイ210上にあってもよく、および/または封入材料1125上に延在してもよい。熱層240は、共晶結合または他の金属結合を形成するための金属層とすることができる。いくつかの実施形態では、熱層240は熱接着剤であってもよい。図11Cおよび図11Dには示されていないが、いくつかの実施形態では、図7Eおよび図9Dに示したものなど、追加の熱管理構造を使用することができる。

20

【0205】

図11Cおよび図11Dに示すパッケージング実施形態は、回路モジュール610CおよびRFトランジスタ増幅器ダイ210が半導体パッケージ内でどのように結合され得るかを示すことを意図した単なる例である。本発明から逸脱することなく、半導体パッケージの複数の他の可能な構成および/または向きが可能であることが理解されよう。

30

【0206】

いくつかの実施形態では、貫通ビア1115および/または封入材料1125は省略されてもよい。例えば、図12A～図12Dは、本発明のいくつかの実施形態による、回路モジュール610Cに結合されたRFトランジスタ増幅器ダイ210の追加の実施形態の概略断面図である。図12Aに示すように、回路モジュール610Cは、図11A～図11Dと実質的に同様であり得るので、重複する説明は省略する。図12Aの実施形態は、例えば、封入材料1125、貫通ビア1115、および/またはゲート/ドレイン接続部1182、1184を省略し、ゲートリード線682Cおよびドレインリード線684Cを直接露出させることができる。図12Aは、封入材料1125のすべてが除去されることを示しているが、いくつかの実施形態では、いくつかの封入材料1125が存在し得ることが理解されよう。例えば、いくつかの実施形態では、封入材料1125は、RFトランジスタ増幅器ダイ210および回路モジュール610Cの一部の上にあってもよいが、ゲートリード線682Cおよびドレインリード線684Cを露出させてもよい。

40

【0207】

図12Aに示す実施形態は、複数のパッケージング構成で利用することができる。図12Bおよび図12Cは、図5A～図5C、図8A、図8B、図10A、および図10Bに関して本明細書で説明したものと同様のパッケージングの使用を示す。例えば、回路モジュール610CおよびRFトランジスタ増幅器ダイ210は、オープンキャビティ半導体パッケージ1200a(図12B)またはOMPパッケージ1200b(図12C)内に配置されてもよい。図5A～図5C、図8A、図8B、図10A、および図10Bに関し

50

て前述したものと同様の半導体パッケージ１２００ a および半導体パッケージ１２００ b の図１２ B および図１２ C の要素は、簡潔にするために省略する。いくつかの実施形態では、ゲートリード線６８２ C は、接合要素（例えば、はんだボールおよび／またはバンプ３２０）によってゲートリード線４１５ A に結合されてもよく、ドレインリード線６８４ C はまた、ドレインリード線４１５ B に結合されてもよい。本発明から逸脱することなく、半導体パッケージの複数の他の可能な構成および／または向きが可能であることが理解されよう。

【０２０８】

本明細書に記載の実施形態の多くは、ワイヤボンドを低減および／または省略しているが、本発明は、ワイヤボンドを利用する構成をさらに改善することができることが理解されよう。例えば、図１２ D は、ワイヤボンドを利用する回路モジュール６１０ C を利用する半導体パッケージ１２００ c を示す。図１２ D を参照すると、半導体パッケージ１２００ c は、例えば、オープンエアまたはオープンキャビティパッケージであってもよい。半導体パッケージ１２００ c は、キャリア基板４１０、側壁５２０、および蓋５２５を含むことができる。キャリア基板４１０、側壁５２０、および蓋５２５は、内部キャビティ５３０を画定することができる。ＲＦトランジスタ増幅器ダイ２１０および回路モジュール６１０ C は、内部キャビティ５３０の内部に配置されてもよい。

【０２０９】

リード線４１５ A、４１５ B は、側壁５２０を貫通して延在するように構成されてもよいが、本発明はこれに限定されない。いくつかの実施形態では、回路モジュール６１０ C は、キャリア基板４１０およびリード線４１５ A、４１５ B 上に配置されてもよく、ＲＦトランジスタ増幅器ダイ２１０は、回路モジュール６１０ C 上に配置されてもよい。リード線４１５ A、４１５ B は、例えばワイヤボンド１２８０を使用して回路モジュール６１０ C に結合されてもよい。例えば、リード線４１５ a はゲートリード線６８２ C に結合されてもよく、リード線４１５ b はドレインリード線６８４ C に結合されてもよい。半導体パッケージ１２００ c はワイヤボンド１２８０を利用するが、ＲＦトランジスタ増幅器ダイ２１０と回路モジュール６１０ C との間の直接接続には依然として利点がある。さらに、回路モジュール６１０ C は、高調波終端および／または入力／出力インピーダンス整合などの追加の内部化された機能を可能にすることができる第１および第２の回路要素１１５０ a、１１５０ b を組み込む。さらに、回路モジュール６１０ C の使用は、回路モジュール６１０ C を交換するだけで異なる性能特性（例えば、異なる周波数、異なるインピーダンスなどの高調波に対処するために）を達成できるという点で、より大きな柔軟性を可能にする。

【０２１０】

図１２ D は回路モジュール６１０ C を利用するが、ワイヤボンド１２８０は、本明細書に記載の回路モジュールおよび／またはＲＦトランジスタ増幅器のいずれかを利用する他の半導体パッケージング構成に組み込まれてもよいことが理解されよう。

【０２１１】

再び図６ A ～図６ C を参照すると、回路モジュール６１０に結合されたＲＦトランジスタ増幅器ダイ２１０を提供する様々な実施形態が示されている。いくつかの実施形態では、ＲＦトランジスタ増幅器ダイ２１０は回路モジュール６１０に直接結合され（例えば、図６ B ）、いくつかの実施形態では、ＲＦトランジスタ増幅器ダイ２１０は接合要素２７０を介して回路モジュール６１０に結合される（例えば、図６ A ）。図６ A ～図６ C などの実施形態では、封入材料６２５は、ＲＦトランジスタ増幅器ダイ２１０の１つ以上の側面であってもよく、ＲＦトランジスタ増幅器ダイ２１０を保護／封入することができる。いくつかの実施形態では、図６ A ～図６ C に示すように、ＲＦトランジスタ増幅器ダイ２１０の底面は封入材料６２５によって露出されてもよいが、本発明はこれに限定されない。

【０２１２】

図１３ A ～図１３ D は、本発明のいくつかの実施形態による、回路モジュール６１０に結合され、スペーサを組み込んだＲＦトランジスタ増幅器ダイ２１０の追加の実施形態の

10

20

30

40

50

概略断面図である。図 1 3 A ~ 図 1 3 D の前述の部分は、簡潔にするためにここでは繰り返して説明しない。図 1 3 A を参照すると、いくつかの実施形態では、スペーサ 2 4 5 が、RF トランジスタ増幅器ダイ 2 1 0 の底面 2 1 0 a 上に配置されてもよい。封入材料 6 2 5 は、スペーサ 2 4 5 の底面 2 4 5 a を露出させてもよい。

【 0 2 1 3 】

いくつかの実施形態では、スペーサ 2 4 5 は、金属などの導電性材料および / または熱伝導性材料で形成されてもよい。いくつかの実施形態では、スペーサ 2 4 5 は、金 (Au) 銅 (Cu) 、 Cu 合金、金スズ (Au Sn) 、 および / またはエポキシであってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。いくつかの実施形態では、スペーサ 2 4 5 は、電気絶縁性であってもよく、および / または例えば、酸化ケイ素、窒化ケイ素、ポリマー、成形コンパウンド、またはそれらの組み合わせなどの誘電材料であってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。いくつかの実施形態では、スペーサ 2 4 5 は熱伝導性であってもよい。したがって、スペーサ 2 4 5 は、RF トランジスタ増幅器ダイ 2 1 0 から伝達される熱を放散するように構成されてもよい。いくつかの実施形態では、スペーサ 2 4 5 は、複数の層から構成されてもよいが、本発明はこれに限定されない。いくつかの実施形態では、スペーサ 2 4 5 は、本明細書に記載の熱層 2 4 0 と同様の機能を実行し、および / または同様の材料から構成されてもよい。スペーサ 2 4 5 を封入材料 6 2 5 内の RF トランジスタ増幅器ダイ 2 1 0 上に組み込むことにより、分散および取り付けがより容易なパッケージングオプションを提供することができる。図 1 3 A は、RF トランジスタ増幅器ダイ 2 1 0 が回路モジュール 6 1 0 に直接結合される実施形態を示しているが、本発明はこれに限定されない。いくつかの実施形態では、トランジスタ増幅器ダイ 2 1 0 は、図 6 B に示すものと同様に結合要素 2 7 0 を介して回路モジュール 6 1 0 に結合されてもよい。同様に、いくつかの実施形態では、RF トランジスタ増幅器ダイ 2 1 0 は、図 3 C の RF トランジスタ増幅器ダイ 2 1 0 ' などのオンダイ RDL を組み込むことができる。

【 0 2 1 4 】

図 1 3 A に示すように、封入材料 6 2 5 は、RF トランジスタ増幅器ダイ 2 1 0 上、ならびに第 1 および第 2 の回路要素 6 5 0 a 、 6 5 0 b 上にあってもよい。しかしながら、本発明は、このような構成に限定されない。第 1 および第 2 の回路要素 6 5 0 a 、 6 5 0 b の電気的および熱的要件に応じて、代替的および / または追加的な端子 / 接合 / スペーサ構造を第 1 および第 2 の回路要素 6 5 0 a 、 6 5 0 b の少なくとも一方と共に利用して、第 1 および第 2 の回路要素 6 5 0 a 、 6 5 0 b の一方への導電性、熱伝導性および / または機械的インターフェースを提供することができる。

【 0 2 1 5 】

いくつかの実施形態では、第 1 および第 2 の回路要素 6 5 0 a 、 6 5 0 b の表面は、RF トランジスタ増幅器の一部として、露出されてもよく、および / または補助スペーサに結合されてもよい。例えば、図 1 3 B は、本発明のいくつかの実施形態による、回路モジュール 6 1 0 に結合された RF トランジスタ増幅器ダイ 2 1 0 の概略断面図である。図 1 3 B に示すように、回路モジュール 6 1 0 および / または RF トランジスタ増幅器ダイ 2 1 0 は、前述の実施形態と実質的に同様であり得るので、重複する説明は省略する。図 1 3 B に示す実施形態は、例えば、第 1 の補助スペーサ 2 4 6 a および第 2 の補助スペーサ 2 4 6 b を含むことができる。

【 0 2 1 6 】

いくつかの実施形態では、第 1 の補助スペーサ 2 4 6 a は、第 1 の回路要素 6 5 0 a に形成されてもよい。いくつかの実施形態では、第 2 の補助スペーサ 2 4 6 b は、第 2 の回路要素 6 5 0 B 上に形成されてもよい。例えば、第 1 の補助スペーサ 2 4 6 a は、第 1 の回路要素 6 5 0 a 上にあるようにおよび / または接触するように形成されてもよく、第 2 の補助スペーサ 2 4 6 b は、第 2 の回路要素 6 5 0 b 上にあるようにおよび / または接触するように形成されてもよい。いくつかの実施形態では、第 1 および / または第 2 の補助スペーサ 2 4 6 a 、 2 4 6 b は、金属などの導電性および / または熱伝導性材料で形成さ

れてもよい。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ a、２４６ bの表面は、封入材料６２５から露出されてもよい。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ a、２４６ bは、金（Au）銅（Cu）、Cu合金、金スズ（AuSn）、および／またはエポキシであってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。第１および／または第２の補助スペーサ２４６ a、２４６ bは、第１および／または第２の回路要素６５０ a、６５０ bに電気的に結合されるように構成されてもよく、例えば、接地信号が第１および／または第２の回路要素６５０ a、６５０ bに提供される機構を提供してもよい。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ a、２４６ bは熱伝導性であってもよい。したがって、第１および／または第２の補助スペーサ２４６ a、２４６ bは、第１および／または第２の回路要素６５０ a、６５０ bから伝達された熱を放散するように構成されてもよい。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ a、２４６ bは、電気絶縁性であってもよく、および／または、例えば、酸化ケイ素、窒化ケイ素、ポリマー、成形コンパウンド、またはこれらの組み合わせなどの誘電材料であってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ a、２４６ bは複数の層から構成されてもよいが、本発明はこれに限定されない。

【０２１７】

いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ a、２４６ bは、スペーサ２４５と同様の材料から構成されてもよいが、本発明はこれに限定されない。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ a、２４６ bは、スペーサ２４５とは異なる材料から構成されてもよい。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ a、２４６ bは、スペーサ２４５から電気的に切断されてもよい。第１および／または第２の補助スペーサ２４６ a、２４６ bを、スペーサ２４５とは異なる材料から、および／またはスペーサ２４５から電気的に切断して形成することにより、RFトランジスタ増幅器ダイ２１０と第１および／または第２の回路要素６５０ a、６５０ bとの間の電流共有および／または電流渦の制限を支援することができる。第１の補助スペーサ２４６ a、第２の補助スペーサ２４６ b、およびスペーサ２４５は、別個の個別要素として示されているが、本発明はこれに限定されない。いくつかの実施形態では、第１の補助スペーサ２４６ a、第２の補助スペーサ２４６ b、およびスペーサ２４５は、一体の層（例えば、図１３ Cを参照されたい）として互いに接続されてもよい。

【０２１８】

第１および第２の補助スペーサ２４６ a、２４６ bの材料／厚さは、スペーサ２４５と同じまたは異なる材料／厚さとすることができる。いくつかの実施形態では、スペーサ２４５ならびに第１および第２の補助スペーサ２４６ a、２４６ bは、RFトランジスタ増幅器ダイ２１０および回路モジュール６１０のパッケージ基板または回路基板へのパッケージング／製造／接合を容易にするために、第１および第２の補助スペーサ２４６ a、２４６ bの底部がスペーサ２４５の底部と平坦であるように、異なる厚さを有してもよい。いくつかの実施形態では、スペーサ２４５ならびに第１および第２の補助スペーサ２４６ a、２４６ bは同じ厚さである。さらに他の実施形態では、スペーサ２４５は、例えば平坦なインターフェース面の利点を提供するために、RFトランジスタ増幅器ダイ２１０ならびに第１および第２の回路要素６５０、６５０ bの少なくとも一方またはすべてにまたがる。

【０２１９】

所望の電気的、熱的、および機械的インターフェースを提供するために、追加のおよび／または介在するスペーサ、ボンドおよび他の層を設けることができる。所望の所望の電気的、熱的、および／または機械的特性に応じて、層は、導電性および／または熱伝導性および／または絶縁性材料で作製することができる。例えば、いくつかの実施形態では、スペーサ２４５は熱伝導性および電気絶縁性であってもよく、第１および第２の補助スペー

10

20

30

40

50

ーサ 2 4 6 a、2 4 6 b は両方とも導電性および熱伝導性であってもよい。いくつかの実施形態では、スペーサ 2 4 5 のみが R F トランジスタ増幅器ダイ 2 1 0 上に存在してもよい。いくつかの実施形態では、第 1 の補助スペーサ 2 4 6 a のみが第 1 の回路要素 6 5 0 a 上に存在してもよい。いくつかの実施形態では、第 2 の補助スペーサ 2 4 6 b のみが第 2 の回路要素 6 5 0 b 上に存在してもよい。他の実施形態では、スペーサ 2 4 5、第 1 の補助スペーサ 2 4 6 a、および第 2 の補助スペーサ 2 4 6 b の任意の組み合わせが存在してもよい。

【 0 2 2 0 】

いくつかの実施形態では、第 1 の補助スペーサ 2 4 6 a、第 2 の補助スペーサ 2 4 6 b、およびスペーサ 2 4 5 の露出面は、実質的に同一平面上であってもよい。すなわち、第 1 の補助スペーサ 2 4 6 a、第 2 の補助スペーサ 2 4 6 b およびスペーサ 2 4 の露出面は、（例えば、はんだなどの取付け方法を介して）別の基板に取り付けられるように構成されてもよい。

【 0 2 2 1 】

図 1 3 A ~ 図 1 3 C の実施形態の製造方法は、図 7 A ~ 図 7 D に関して示されたものと同様であり得ることが理解されよう。例えば、R F トランジスタ増幅器デバイスの製造は、R F トランジスタ増幅器ダイ 2 1 0 上へのスペーサ 2 4 5 の配置、第 1 の回路要素 6 5 0 a 上への第 1 の補助スペーサ 2 4 6 a の配置、および第 2 の回路要素 6 5 0 b 上への第 2 の補助スペーサ 2 4 6 b の配置を含むことができる。例えば、スペーサ 2 4 5 は、R F トランジスタ増幅器ダイ 2 1 0（例えば、ダイ取付け材料を介して）に電気的および/または熱的に接続されてもよい。例えば、第 1 の補助スペーサ 2 4 6 a および第 2 の補助スペーサ 2 4 6 b は、それぞれ、（例えば、ダイ取付け材料を介して）第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b に電気的および/または熱的に接続されてもよい。このステップは、例えば、回路モジュール 6 1 0 上に第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b ならびに R F トランジスタ増幅器ダイ 2 1 0 を配置（図 7 B および図 7 C に関連して示されている）した後に実行され得る。いくつかの実施形態では、スペーサ 2 4 5、第 1 の補助スペーサ 2 4 6 a、および第 2 の補助スペーサ 2 4 6 b の配置は、R F トランジスタ増幅器ダイ 2 1 0 上への封入材料 6 2 5 の形成（図 7 D に関連して示されている）の前または後に実行されてもよい。いくつかの実施形態では、スペーサ 2 4 5 の堆積は、第 1 の補助スペーサ 2 4 6 a および/または第 2 の補助スペーサ 2 4 6 b とは異なるプロセスによって実行されてもよい。

【 0 2 2 2 】

上述のように、いくつかの実施形態では、第 1 の補助スペーサ 2 4 6 a、第 2 の補助スペーサ 2 4 6 b、およびスペーサ 2 4 5 は、相互接続されてもよく、および/または一体的に形成されてもよい。図 1 3 C は、一体型スペーサ層 2 4 5 ' を有する実施形態を示す。一体型スペーサ層 2 4 5 ' は、第 1 の回路要素 3 5 0 a、第 2 の回路要素 3 5 0 b、および R F トランジスタ増幅器ダイ 1 0（例えば、R F トランジスタ増幅器ダイ 1 0 のソース端子 2 6）に接続および/または接触するように延在してもよい。いくつかの実施形態では、一体型スペーサ層 2 4 5 ' の表面 2 4 5 a ' は、封入材料 3 2 5 から露出されてもよい。いくつかの実施形態では、一体型スペーサ層 2 4 5 ' は、前の実施形態に関して説明した第 1 の補助スペーサ 2 4 6 a、第 2 の補助スペーサ 2 4 6 b、および/またはスペーサ 2 4 5 と同じまたは同様の材料で形成されてもよい。例えば、一体型スペーサ層 2 4 5 ' は、金属などの導電性材料および/または熱伝導性材料で形成されてもよい。いくつかの実施形態では、一体型スペーサ層 2 4 5 ' は、金（A u）銅（C u）、C u 合金、金スズ（A u S n）、および/またはエポキシであってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。いくつかの実施形態では、一体型スペーサ層 2 4 5 ' は、電気絶縁性であってもよく、および/または例えば、酸化ケイ素、窒化ケイ素、ポリマー、成形コンパウンド、またはそれらの組み合わせなどの誘電材料であってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。いくつかの実施形態では、一体型スペーサ層 2 4 5 ' は、複数の層から構成されてもよいが、本発明はこれに限定されない。本

10

20

30

40

50

明細書で使用される場合、「一体型」スペーサ層 2 4 5 ' とは、必ずしも均一な組成ではないが、実質的に連続的なスペーサ層 2 4 5 ' を指す。いくつかの実施形態では、一体型スペーサ層 2 4 5 ' の異なる部分は、異なる材料から構成されてもよい。一例として、第 1 の補助スペーサ 2 4 6 a および / または第 2 の補助スペーサ 2 4 6 b 上の一体型スペーサ層 2 4 5 ' の一部は、R F トランジスタ増幅器ダイ 2 1 0 上の一体型スペーサ層 2 4 5 ' の一部とは異なってもよい。

【 0 2 2 3 】

一体型スペーサ層 2 4 5 ' は、比較的平坦な上面 2 4 5 b ' を有する均一な層として示されているが、本発明はこれに限定されない。いくつかの実施形態では、一体型スペーサ層 2 4 5 ' の上面 2 4 5 b ' は非平坦であってもよい。例えば、いくつかの実施形態では、第 1 の回路要素 6 5 0 a、第 2 の回路要素 6 5 0 b、および R F トランジスタ増幅器ダイ 2 1 0 は、異なる高さを有してもよく、一体型スペーサ層 2 4 5 ' は、第 1 の回路要素 6 5 0 a、第 2 の回路要素 6 5 0 b、および R F トランジスタ増幅器ダイ 2 1 0 の各々の異なる高さに部分を有する上面 2 4 5 b ' を有するように形成されてもよい。

【 0 2 2 4 】

図 1 3 D は、第 1 の補助スペーサ 2 4 6 a および第 2 の補助スペーサ 2 4 6 b が省略された R F トランジスタ増幅器デバイスの一例の実施形態を示す。図 1 3 D を参照すると、第 1 の回路要素 6 5 0 a の表面 6 5 0 a __ s および / または第 2 の回路要素 6 5 0 b の表面 6 5 0 b __ s は、封入材料 6 2 5 によって露出されてもよい。第 1 および / または第 2 の回路要素 6 5 0 a、6 5 0 b の表面 6 5 0 a __ s、6 5 0 b __ s の露出は、第 1 および / または第 2 の回路要素 6 5 0 a、6 5 0 b に追加の外部接続を適用することを可能にし得る。例えば、接地信号などの別個の電気接続は、第 1 および / または第 2 の回路要素 6 5 0 a、6 5 0 b に、それぞれの露出面 6 5 0 a __ s、6 5 0 b __ s を介して接続されてもよい。

【 0 2 2 5 】

図 1 3 D の R F トランジスタ増幅器デバイスは、例えば、図 1 3 A の実施形態と同様の実施形態を構築し、次いで、第 1 および / または第 2 の回路要素 6 5 0 a、6 5 0 b の表面 6 5 0 a __ s、6 5 0 b __ s を露出させるために封入材料 6 2 5 の一部に対して平坦化動作を実行することによって形成されてもよい。

【 0 2 2 6 】

図 1 3 A ~ 図 1 3 D に示される回路モジュール 6 1 0 に結合された R F トランジスタ増幅器ダイ 2 1 0 は、複数のパッケージング構成において利用されてもよい。図 1 4 A ~ 図 1 4 D は、図 8 A および図 8 B に関して本明細書で説明したものと同様のパッケージングの使用を示す。例えば、回路モジュール 6 1 0 および R F トランジスタ増幅器ダイ 2 1 0 は、オープンキャビティ半導体パッケージ 1 4 0 0 a __ 1、1 4 0 0 a __ 2 (図 1 4 A および図 1 4 B) または O M P パッケージ 1 4 0 0 b __ 1、1 4 0 0 b __ 2 (図 1 4 C および図 1 4 D) 内に配置されてもよい。図 8 A などに関して前述したものと同様の半導体パッケージ 1 4 0 0 a __ 1 および半導体パッケージ 1 4 0 0 a __ 2 の図 1 4 A および図 1 4 B の要素は、簡潔にするためにこれ以上説明しない。図 8 B 等に関して前述したものと同様の半導体パッケージ 1 4 0 0 b __ 1 および半導体パッケージ 1 4 0 0 b __ 2 の図 1 4 C および図 1 4 D の要素は、簡潔にするためにこれ以上説明しない。

【 0 2 2 7 】

図 1 4 A および図 1 4 C において、半導体パッケージ 1 4 0 0 a __ 1 および 1 4 0 0 b __ 1 は、オープンキャビティパッケージおよび O M P パッケージ内の R F トランジスタ増幅器ダイ 2 1 0 に結合された回路モジュール 6 1 0 の使用を示す。図 1 4 A は、オープンキャビティ半導体パッケージ 1 4 0 0 a __ 1 を示し、図 1 4 C は、O M P 半導体パッケージ 1 4 0 0 b __ 1 を示す。半導体パッケージ 1 4 0 0 a __ 1 および 1 4 0 0 b __ 1 は、図 1 3 B に関して図示および説明したようなスペーサ 4 2 5、第 1 の補助スペーサ 2 4 6 a および第 2 の補助スペーサ 2 4 6 b をさらに含む。回路モジュール 6 1 0 は、それぞれリード線 4 1 5 A、4 1 5 B に接続され得るゲートリード線 6 8 2 およびドレインリード線

6 8 4を露出させることができる。いくつかの実施形態では、半導体パッケージ1 4 0 0 a __ 1および1 4 0 0 b __ 1は、実質的に同一平面上にある第1の補助スペーサ2 4 6 a、第2の補助スペーサ2 4 6 b、およびスペーサ2 4 5を含むことができる。第1および第2の回路要素6 5 0 a、6 5 0 bの電気的および熱的要件に応じて、追加の端子/接合/スペーサ構造を第1および第2の回路要素6 5 0 a、6 5 0 bの少なくとも一方と共に利用して、第1および第2の回路要素6 5 0 a、6 5 0 bの少なくとも一方の1つ以上とキャリア基板4 1 0との間の電気的、熱的、および/または機械的インターフェースを提供することができる。

【0 2 2 8】

いくつかの実施形態では、第1の補助スペーサ2 4 6 aおよび第2の補助スペーサ2 4 6 bは、スペーサ4 2 5とは異なる材料から構成されてもよい。例えば、いくつかの実施形態では、第1の補助スペーサ2 4 6 aおよび第2の補助スペーサ2 4 6 bは、キャリア基板4 1 0に電気的に結合されるように導電性であってもよい。例えば、第1の補助スペーサ2 4 6 aおよび第2の補助スペーサ2 4 6 bは、第1および第2の回路要素6 5 0 a、6 5 0 bへの電気的接続（例えば、接地信号）を提供してもよい。いくつかの実施形態では、スペーサ2 4 5は、熱伝導性であるが電気絶縁体であってもよい。これにより、スペーサ2 4 5がRFトランジスタ増幅器ダイ2 1 0から熱を放散することを可能にすることができる。いくつかの実施形態では、第1および第2の補助スペーサ2 4 6 a、2 4 6 bは、電気絶縁性または導電性であってもよいが、第1および第2の回路要素6 5 0 a、6 5 0 bから熱エネルギー（例えば、熱）を放散させるために、第1および第2の回路要素6 5 0 a、6 5 0 bをキャリア基板4 1 0に熱的に接続してもよい。

【0 2 2 9】

図1 4 Bおよび図1 4 Dは、オープンキャビティパッケージおよびOMPパッケージ内に一体型スペーサ層2 4 5を組み込んだ例示的な半導体パッケージ1 4 0 0 a __ 2、1 4 0 0 b __ 2を示す。図1 4 Bは、オープンキャビティ半導体パッケージ1 4 0 0 a __ 2を示し、図1 4 Dは、OMP半導体パッケージ1 4 0 0 b __ 2を示す。半導体パッケージ1 4 0 0 a __ 2、1 4 0 0 b __ 2は、図1 3 Cに関して本明細書で説明したように、一体型スペーサ層2 4 5'を利用することができる。一体型スペーサ層2 4 5'は、キャリア基板4 1 0に接続および/または直接接触することができる。一体型スペーサ層2 4 5'は、第1の回路要素6 5 0 a、第2の回路要素6 5 0 b、および/またはRFトランジスタ増幅器ダイ2 1 0に結合されてもよい。いくつかの実施形態では、一体型スペーサ層2 4 5'は、第1の回路要素6 5 0 a、第2の回路要素6 5 0 b、およびRFトランジスタ増幅器ダイ2 1 0に結合するために非平坦な表面（例えば、上面）を有するように構成されてもよい。本発明はこれに限定されず、いくつかの実施形態では、一体型スペーサ層2 4 5'の上面は平坦であってもよい。いくつかの実施形態では、一体型スペーサ層2 4 5'の異なる部分は、異なる材料から構成されてもよい。いくつかの実施形態では、追加の層が、第1および第2の回路要素6 5 0 a、6 5 0 bと一体型スペーサ層2 4 5'との間、または一体型スペーサ層2 4 5'とキャリア基板4 1 0との間に、それぞれ配置されてもよい。（例えば、追加のスペーサ層）。

【0 2 3 0】

図1 4 A ~ 図1 4 Dでは、RFトランジスタ増幅器ダイ2 1 0は、半導体パッケージ1 4 0 0 a __ 1、1 4 0 0 a __ 2、1 4 0 0 b __ 1、および1 4 0 0 b __ 2内の回路モジュール6 1 0に直接結合されるものとして示されているが、RFトランジスタ増幅器ダイ2 1 0は、必要な変更を加えて、結合要素2 7 0を介して、またはオンダイRDLを利用して回路モジュールに結合され得ることが理解されよう。

【0 2 3 1】

図1 5 A ~ 図1 5 Dは、本発明のいくつかの実施形態による、回路モジュール6 1 0 Bを含み、第1および第2の回路要素6 5 0 a、6 5 0 bに結合する機構を組み込んだ追加のRFトランジスタ増幅器の実施形態の概略断面図である。RFトランジスタ増幅器ダイ2 1 0および回路モジュール6 1 0 Bの部分は、図9 A ~ 図9 D、ならびに他の前述の図

と実質的に同様であり得るので、重複する説明は省略する。図 1 5 A ~ 図 1 5 D の実施形態は、例えば、R F トランジスタ増幅器ダイ 2 1 0 が結合される回路モジュール 6 1 0 B の同じ側面 6 0 1 (例えば、下面) にゲートリード線 6 8 2 B および / またはドレインリード線パッド 6 8 4 B を露出させる回路モジュール 6 1 0 B を組み込むことができる。図 1 5 A ~ 図 1 5 D の R F トランジスタ増幅器の実施形態は、例えば、スペーサ 2 4 5、第 1 の補助スペーサ 2 4 6 a、および / または第 2 の補助スペーサ 2 4 6 b を追加した、図 9 B の実施形態と同様の実施形態を含むことができる。

【 0 2 3 2 】

例えば、図 1 5 A は、回路モジュール 6 1 0 B に結合された R F トランジスタ増幅器ダイ 2 1 0 を示し、スペーサ 2 4 5 は R F トランジスタ増幅器ダイ 2 1 0 の底面 2 1 0 a 上に配置されている。封入材料 6 2 5 は、スペーサ 2 4 5 の底面 2 4 5 a を露出させてもよい。

10

【 0 2 3 3 】

いくつかの実施形態では、スペーサ 2 4 5 は、金属などの導電性材料および / または熱伝導性材料で形成されてもよい。いくつかの実施形態では、スペーサ 2 4 5 は、金 (A u) 銅 (C u)、C u 合金、金スズ (A u S n)、および / またはエポキシであってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。いくつかの実施形態では、スペーサ 2 4 5 は、電気絶縁性であってもよく、および / または例えば、酸化ケイ素、窒化ケイ素、ポリマー、成形コンパウンド、またはそれらの組み合わせなどの誘電材料であってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。いくつかの実施形態では、スペーサ 2 4 5 は熱伝導性であってもよい。したがって、スペーサ 2 4 5 は、R F トランジスタ増幅器ダイ 2 1 0 から伝達される熱を放散するように構成されてもよい。いくつかの実施形態では、スペーサ 2 4 5 は、本明細書に記載の熱層 2 4 0 と同様の機能を実行し、および / または同様の材料から構成されてもよい。いくつかの実施形態では、スペーサ 2 4 5 は、複数の層から構成されてもよいが、本発明はこれに限定されない。図 1 5 A は、R F トランジスタ増幅器ダイ 2 1 0 が回路モジュール 6 1 0 に直接結合される実施形態を示しているが、本発明はこれに限定されない。いくつかの実施形態では、トランジスタ増幅器ダイ 2 1 0 は、図 6 B に示すものと同様に結合要素 2 7 0 を介して回路モジュール 6 1 0 に結合されてもよい。同様に、いくつかの実施形態では、R F トランジスタ増幅器ダイ 2 1 0 は、図 3 C の R F トランジスタ増幅器ダイ 2 1 0 ' など

20

30

【 0 2 3 4 】

図 1 5 B は、第 1 の補助スペーサ 2 4 6 a および第 2 の補助スペーサ 2 4 6 b を追加した、図 1 5 A と同様の実施形態を示す。いくつかの実施形態では、第 1 の補助スペーサ 2 4 6 a は、第 1 の回路要素 6 5 0 a 上にあるようにおよび / または接触するように形成されてもよく、第 2 の補助スペーサ 2 4 6 b は、第 2 の回路要素 6 5 0 b 上にあるようにおよび / または接触するように形成されてもよい。いくつかの実施形態では、第 1 および / または第 2 の補助スペーサ 2 4 6 a、2 4 6 b は、金属などの導電性および / または熱伝導性材料で形成されてもよい。いくつかの実施形態では、第 1 および / または第 2 の補助スペーサ 2 4 6 a、2 4 6 b の表面は、封入材料 6 2 5 から露出されてもよい。いくつかの実施形態では、第 1 および / または第 2 の補助スペーサ 2 4 6 a、2 4 6 b は、金 (A u) 銅 (C u)、C u 合金、金スズ (A u S n)、および / またはエポキシであってもよく、またはそれらを含んでもよいが、本発明はそれらに限定されない。他の実施形態に関して本明細書で説明したように、第 1 および / または第 2 の補助スペーサ 2 4 6 a、2 4 6 b は、接地信号が第 1 および / または第 2 の回路要素 6 5 0 a、6 5 0 b に提供される、または熱エネルギーが第 1 および / または第 2 の回路要素 6 5 0 a、6 5 0 b から放散される機構を提供してもよい。

40

【 0 2 3 5 】

いくつかの実施形態では、第 1 および / または第 2 の補助スペーサ 2 4 6 a、2 4 6 b は、スペーサ 2 4 5 と同様の材料から構成されてもよいが、本発明はこれに限定されない

50

。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ａ、２４６ｂは、スペーサ２４５とは異なる材料から構成されてもよい。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ａ、２４６ｂは、スペーサ２４５から電氣的に切断（例えば、分離）されてもよい。いくつかの実施形態では、第１および／または第２の補助スペーサ２４６ａ、２４６ｂは複数の層から構成されてもよいが、本発明はこれに限定されない。

【０２３６】

第１の補助スペーサ２４６ａ、第２の補助スペーサ２４６ｂ、およびスペーサ２４５は、別個の個別要素として示されているが、本発明はこれに限定されない。いくつかの実施形態では、第１の補助スペーサ２４６ａ、第２の補助スペーサ２４６ｂ、およびスペーサ２４５は、一体型（例えば、相互接続された）スペーサ層２４５'として形成されてもよい。そのような実施形態は図１５Ｃに示されており、図１５Ｃは、一体型スペーサ層２４５'を含む回路モジュール６１０Ｂに結合されたＲＦトランジスタ増幅器ダイ２１０を表す。一体型スペーサ層２４５'は、図１３Ｃに関して本明細書で説明したものと同様であってもよい。一体型スペーサ層２４５'は、第１の回路要素６５０ａ、第２の回路要素６５０ｂ、および／またはＲＦトランジスタ増幅器ダイ２１０に接触するように延在してもよい。いくつかの実施形態では、一体型スペーサ層２４５'の表面２４５ａは、封入材料６２５から露出されてもよい。いくつかの実施形態では、一体型スペーサ層２４５'は、第１の補助スペーサ２４６ａ、第２の補助スペーサ２４６ｂ、および／またはスペーサ２４５と同じまたは同様の材料で形成されてもよい。いくつかの実施形態では、一体型スペーサ層２４５'の上面２４５ｂ'は、非平坦または平坦であってもよい。例えば、いくつかの実施形態では、第１の回路要素６５０ａ、第２の回路要素６５０ｂ、および／またはＲＦトランジスタ増幅器ダイ２１０は、異なる高さを有してもよく、一体型スペーサ層２４５'は、第１の回路要素６５０ａ、第２の回路要素６５０ｂ、およびＲＦトランジスタ増幅器ダイ２１０の各々の異なる高さに部分を有する上面２４５ｂ'を有するように形成されてもよい。

【０２３７】

図１５Ｄは、第１の補助スペーサ２４６ａおよび第２の補助スペーサ２４６ｂが省略されたＲＦトランジスタ増幅器デバイスの実施形態を示す。ＲＦトランジスタ増幅器ダイ２１０は、図１５Ａと同様に回路モジュール６１０Ｂに結合されてもよく、したがって、重複する説明は省略する。図１５Ａおよび図１５Ｄを参照すると、第１の回路要素６５０ａの上面６５０ａ__sおよび／または第２の回路要素６５０ｂの上面６５０ｂ__sは、封入材料６２５から露出されてもよい。第１および／または第２の回路要素６５０ａ、６５０ｂの表面６５０ａ__s、６５０ｂ__sの露出は、第１および／または第２の回路要素６５０ａ、６５０ｂに追加の外部接続を適用することを可能にし得る。例えば、接地信号などの別個の電気接続は、第１および／または第２の回路要素６５０ａ、６５０ｂに、それぞれの露出面６５０ａ__s、６５０ｂ__sを介して接続されてもよい。

【０２３８】

図１５ＤのＲＦトランジスタ増幅器デバイスは、例えば、図１５ＡのＲＦトランジスタ増幅器デバイスを構築し、次いで、第１および／または第２の回路要素６５０ａ、６５０ｂの表面６５０ａ__s、６５０ｂ__sを露出させるために封入材料６２５の部分に対して平坦化動作を実行することによって形成されてもよい。

【０２３９】

図１５Ａ～図１５Ｄに示すＲＦトランジスタ増幅器デバイスは、複数のパッケージング構成で利用することができる。図１６Ａ～図１６Ｄは、図１０Ａ、図１０Ｂ、および図１４Ａ～図１４Ｄに関して本明細書で説明したものと同様のパッケージングの使用を示す。例えば、回路モジュール６１０ＢおよびＲＦトランジスタ増幅器ダイ２１０は、オープンキャピティ半導体パッケージ１６００ａ__１、１６００ａ__２（図１６Ａ、図１６Ｂ）またはＯＭＰパッケージ１６００ｂ__１、１６００ｂ__２（図１６Ｃ、図１６Ｄ）内に配置されてもよい。いくつかの実施形態では、スペーサ層２４５は、オープンキャピティ半導体パッケージ１６００ａ__１（図１６Ａ）またはＯＭＰパッケージ１６００ｂ__１（図１

6 C) 内の第 1 および第 2 の補助スペーサ 2 4 6 a、2 4 6 b と共に利用することができる。いくつかの実施形態では、一体型スペーサ層 2 4 5' は、オープンキャビティ半導体パッケージ 1 6 0 0 a__2 (図 1 6 B) または OMP パッケージ 1 6 0 0 b__2 (図 1 6 D) と共に利用することができる。図 1 0 A および図 1 0 B などの他の図に関して前述したものと同様の半導体パッケージ 1 6 0 0 a__1、1 6 0 0 a__2、1 6 0 0 b__1、および 1 6 0 0 b__2 の図 1 6 A ~ 図 1 6 D の要素は、簡潔にするためにこれ以上説明しない。いくつかの実施形態では、半導体パッケージ 1 6 0 0 a__1、1 6 0 0 a__2、1 6 0 0 b__1、および 1 6 0 0 b__2 は、ゲートリード線パッド 6 8 2 B およびドレインリード線パッド 6 8 4 B が回路モジュール 6 1 0 B の下面に露出された RF トランジスタ増幅器デバイスを収容することができる。図 1 6 A ~ 図 1 6 D では、RF トランジスタ増幅器ダイ 2 1 0 は、半導体パッケージ 1 6 0 0 a__1、1 6 0 0 a__2、1 6 0 0 b__1、および 1 6 0 0 b__2 内の回路モジュール 6 1 0 B に直接結合されるものとして示されているが、RF トランジスタ増幅器ダイ 2 1 0 は、必要な変更を加えて、結合要素 2 7 0 を介して、またはオンダイ RDL を利用して回路モジュールに結合され得ることが理解されよう。

10

【0 2 4 0】

図 1 6 A および図 1 6 C を参照すると、第 1 および第 2 の補助スペーサ 2 4 6 a、2 4 6 b は、キャリア基板 4 1 0 に接続および / または直接接触することができる。このようにして、第 1 および第 2 の補助スペーサ 2 4 6 a、2 4 6 b は、第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b から熱を放散し、および / または電気信号 (例えば、接地信号) を提供するように構成されてもよい。第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b の電気的および熱的要件に応じて、追加の端子 / 接合 / スペーサ構造を第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b の少なくとも一方と共に利用して、第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b の少なくとも一方の 1 つ以上と基板 4 1 0 との間の電気的、熱的、および / または機械的インターフェースを提供することができる。

20

【0 2 4 1】

図 1 6 B および図 1 6 D を参照すると、第 1 および第 2 の補助スペーサ 2 4 6 a、2 4 6 b は、第 1 の回路要素 6 5 0 a、第 2 の回路要素 6 5 0 b および / または RF トランジスタ増幅器ダイ 2 1 0 に結合された一体型スペーサ層 2 4 5' で置き換えることができる。一体型スペーサ層 2 4 5' は、キャリア基板 4 1 0 に接続および / または直接接触することができる。一体型スペーサ層 2 4 5' は、平坦または非平坦な上面を有することができる。いくつかの実施形態では、追加の層が、第 1 および第 2 の回路要素 6 5 0 a、6 5 0 b と一体型スペーサ層 2 4 5' との間、または一体型スペーサ層 2 4 5' とキャリア基板 4 1 0 との間に、それぞれ配置されてもよい。(例えば、追加のスペーサ層)。

30

【0 2 4 2】

本明細書に記載の実施形態は、改良された RF トランジスタ増幅器およびそのような RF トランジスタ増幅器を組み込んだ改良されたパッケージングを提供する。裏側面ビアの使用を回避および / または低減することによって、本発明のいくつかの実施形態は、電力増幅器の改善された熱管理を提供する。さらに、電力増幅器の接点をデバイスの同じ側面に配置することによって、相互接続および回路モジュールを利用することができ、ワイヤボンディングの必要性を低減することができる。結果として、RF トランジスタ増幅器および関連するパッケージは、従来のデバイスよりも改善された性能および熱特性を示すことができる。本発明の実施形態によって提供される直接接合の利点は、フォームファクタの低減、低い電気抵抗、ならびに通信速度の改善である。

40

【0 2 4 3】

様々な実施形態が、例示的な実施形態が示された添付の図面を参照して本明細書で説明されている。しかしながら、これらの実施形態は、異なる形態で具体化されてもよく、本明細書に記載の実施形態に限定されると解釈されるべきではない。むしろ、これらの実施形態は、本開示が徹底的かつ完全であり、本発明の概念を当業者に完全に伝えるように提供される。本明細書に記載の例示的な実施形態ならびに一般的な原理および特徴に対する

50

様々な変更が容易に明らかになるであろう。図面では、層および領域のサイズおよび相対サイズは縮尺通りに示されておらず、場合によっては、明確にするために誇張されていることがある。

【0244】

本明細書では、「第1」、「第2」などの用語を使用して様々な要素を説明する場合があるが、これらの要素はこれらの用語によって限定されるべきではないことが理解されよう。これらの用語は、ある要素を別の要素と区別するためにのみ使用される。例えば、本発明の範囲から逸脱することなく、第1の要素を第2の要素と呼ぶことができ、同様に、第2の要素を第1の要素と呼ぶことができる。本明細書で使用される場合、「および/または」という用語は、関連する列挙された項目のうちの1つ以上のありとあらゆる組み合わせを含む。

10

【0245】

本明細書で使用される用語は、特定の実施形態を説明するだけのためのものであり、本発明を限定することを意図するものではない。本明細書で使用される場合、単数形「a」、「an」、および「the」は、文脈が明らかにそうでないことを示さない限り、複数形も含むことが意図される。「含む(comprise)」、「含み(comprising)」、「含む(include)」、および/または「含み(including)」という用語は、本明細書で使用される場合、記載された特徴、整数、ステップ、動作、要素、および/または構成要素の存在を特定するが、1つ以上の他の特徴、整数、ステップ、動作、要素、構成要素、および/またはそれらの群の存在または追加を排除するものではないことがさらに理解されよう。

20

【0246】

別段の定めがない限り、本明細書で使用されるすべての用語(技術用語および科学用語を含む)は、本発明が属する技術分野の当業者に一般的に理解されているのと同じ意味を有する。本明細書で使用される用語は、本明細書および関連技術の文脈におけるそれらの意味と一致する意味を有すると解釈されるべきであり、本明細書で明示的にそのように定義されない限り、理想化されたまたは過度に形式的な意味で解釈されないことがさらに理解されよう。

【0247】

層、領域、または基板などの要素が別の要素「上に」ある、「に取り付けられた」または「上に」延在すると言及される場合、その要素は他の要素の上に直接あることができるか、または介在要素が存在してもよいことが理解されよう。対照的に、ある要素が別の要素「上に直接」または「に直接取り付けられた」または「上に直接」延在すると言及される場合、介在要素は存在しない。ある要素が別の要素に「接続」または「結合」されていると言及される場合、その要素は他の要素に直接接続または結合することができるか、または介在要素が存在してもよいことも理解されよう。対照的に、ある要素が別の要素に「直接結合」または「直接接続」されていると言及される場合、介在要素は存在しない。

30

【0248】

「下に」または「上に」または「上部」または「下部」または「水平」または「側方」または「垂直」などの相対的な用語は、本明細書では、図に示すように、1つの要素、層または領域と別の要素、層または領域との関係を説明するために使用され得る。これらの用語は、図に示された向きに加えて、デバイスの異なる向きを包含することが意図されることが理解されよう。

40

【0249】

本発明の実施形態は、本発明の理想化された実施形態(および中間構造)の概略図である断面図を参照して本明細書で説明される。図面の層および領域の厚さは、明確にするために誇張されている場合がある。さらに、例えば製造技術および/または公差の結果としての図の形状からの変形形態が予想される。したがって、本発明の実施形態は、本明細書に示される領域の特定の形状に限定されると解釈されるべきではなく、例えば製造から生じる形状の偏差を含むべきである。点線で示されている要素は、示されている実施形態で

50

は任意選択であり得る。

【 0 2 5 0 】

同じ番号は、全体を通して同じ要素を指す。したがって、対応する図面で言及も説明もされていない場合であっても、他の図面を参照して同じまたは類似の番号を説明することができる。また、符号が付されていない要素については、他の図面を参照して説明する場合がある。

【 0 2 5 1 】

図面および明細書では、本発明の典型的な実施形態が開示されており、特定の用語が使用されているが、それらは一般的かつ説明的な意味でのみ使用され、限定の目的では使用されず、本発明の範囲は以下の特許請求の範囲に記載される。

10

20

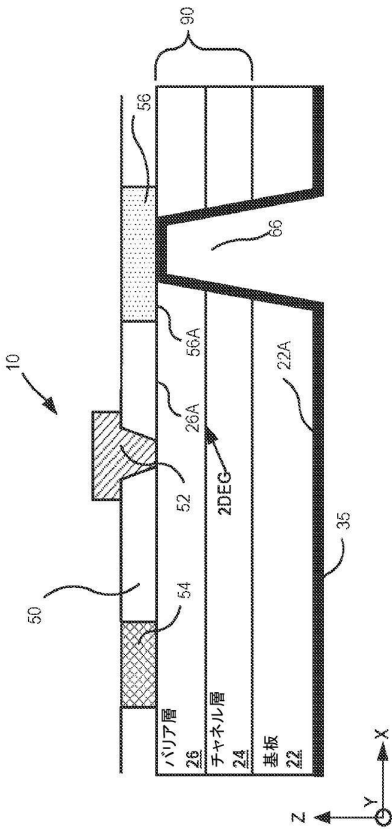
30

40

50

【図面】

【図 1 A】



【図 1 B】

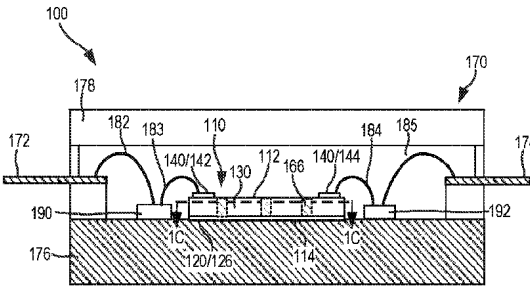


FIG. 1B

10

20

【図 1 C】

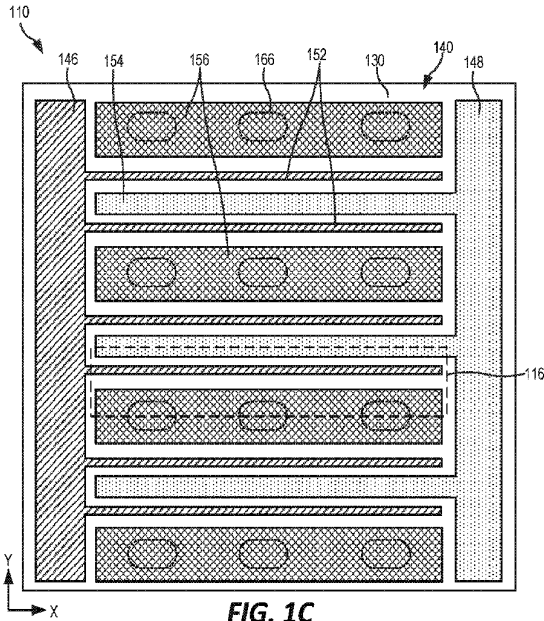


FIG. 1C

【図 1 D】

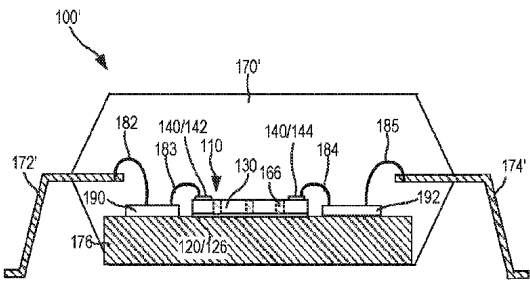


FIG. 1D

30

40

50

【図 2 A】

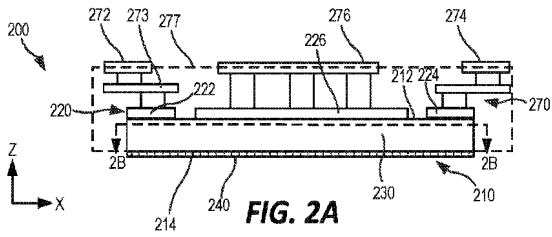


FIG. 2A

【図 2 B】

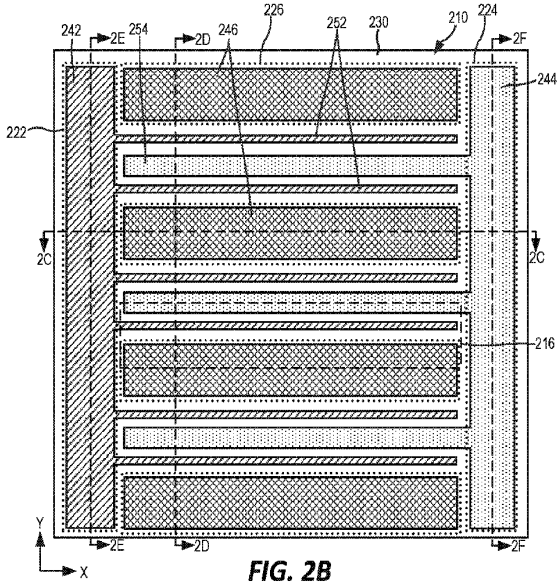


FIG. 2B

【図 2 C】

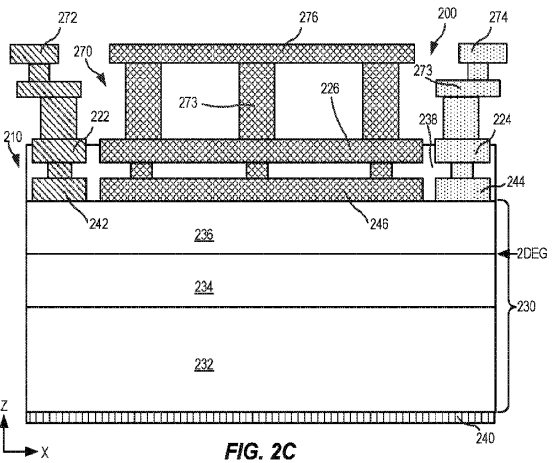


FIG. 2C

【図 2 D】

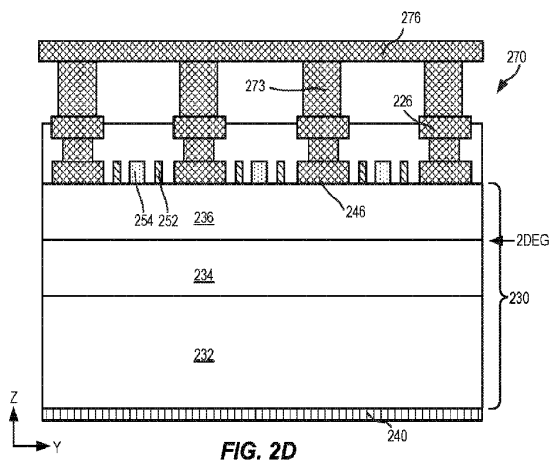


FIG. 2D

10

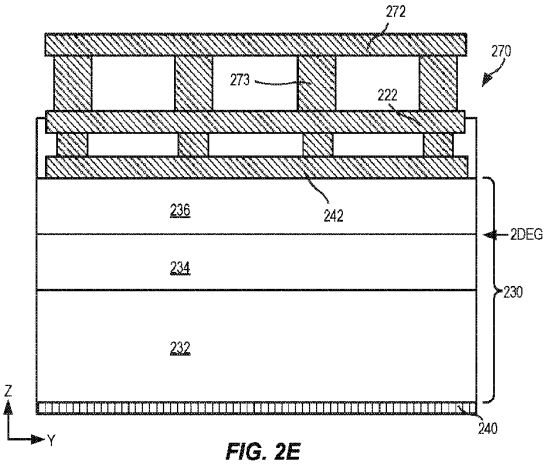
20

30

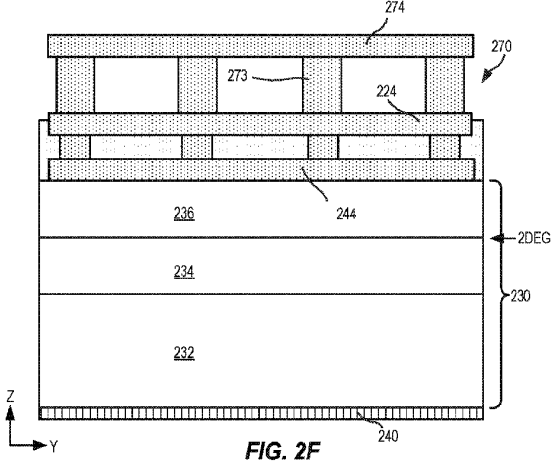
40

50

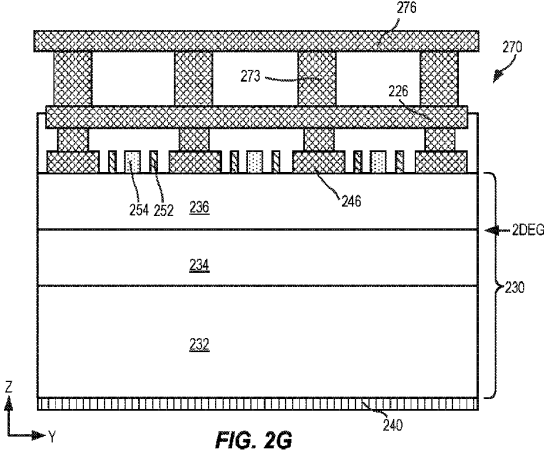
【図 2 E】



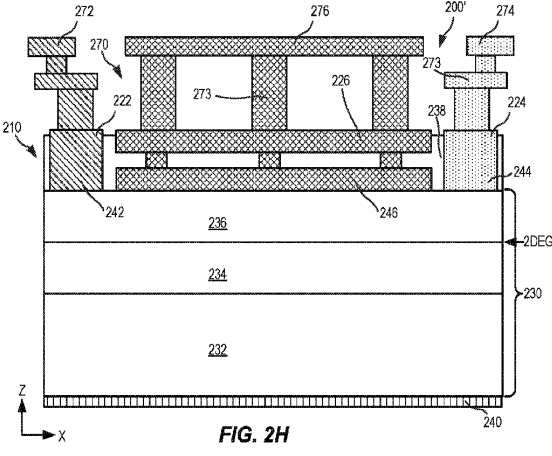
【図 2 F】



【図 2 G】



【図 2 H】



10

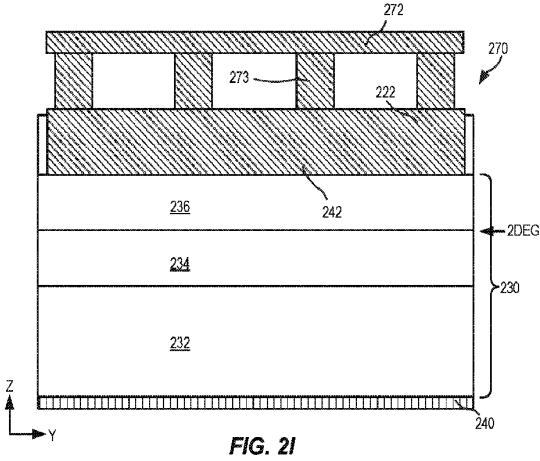
20

30

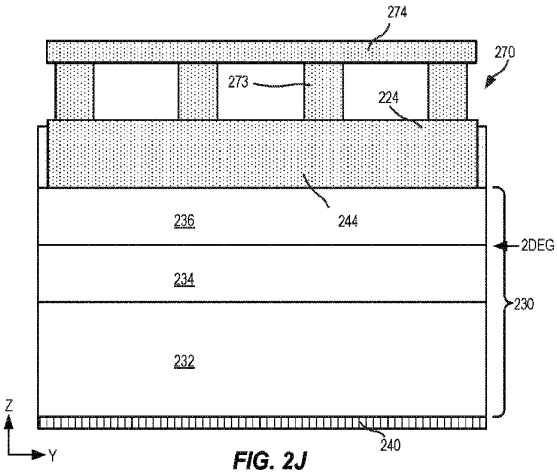
40

50

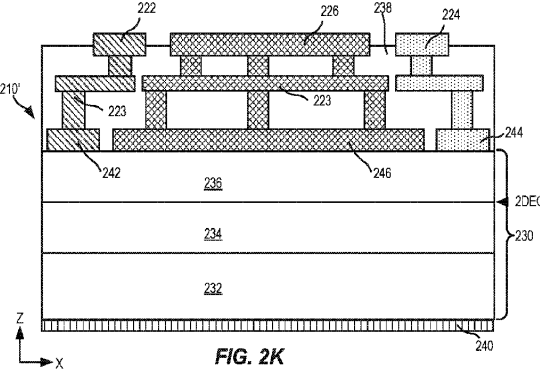
【図 2 I】



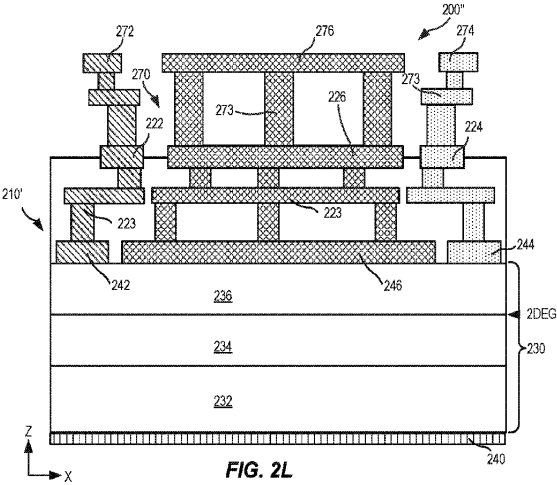
【図 2 J】



【図 2 K】



【図 2 L】



10

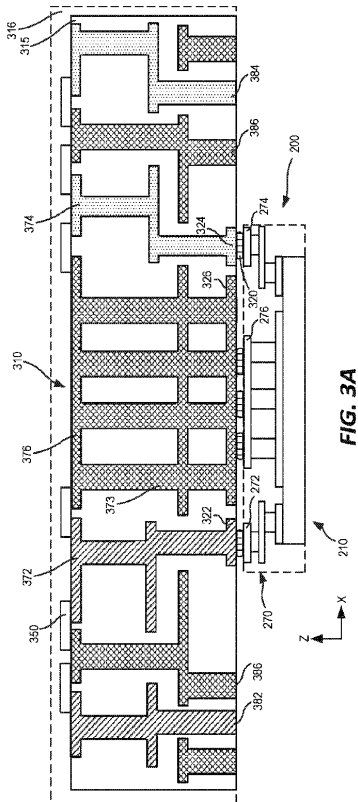
20

30

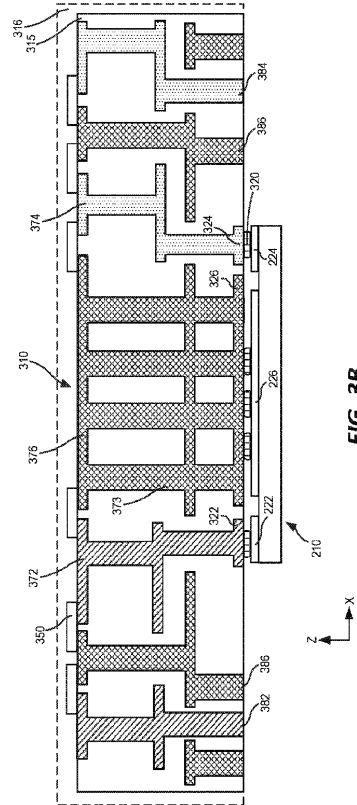
40

50

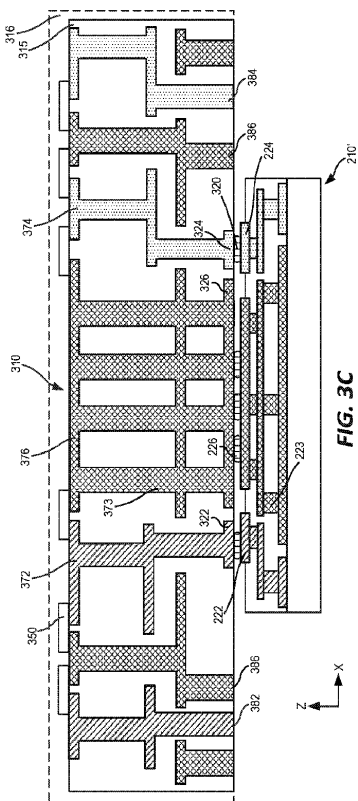
【 図 3 A 】



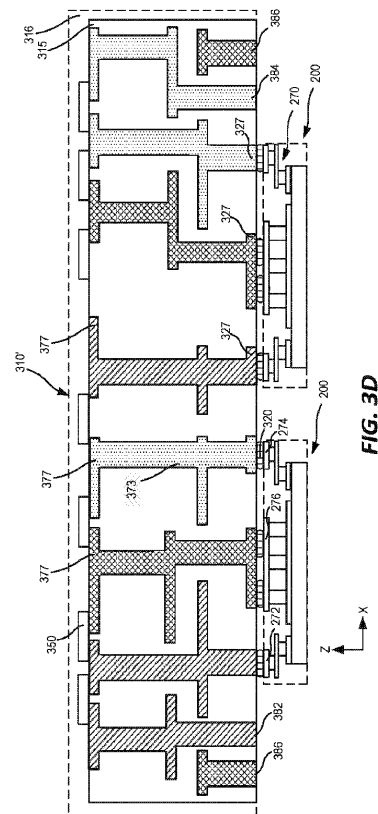
【 図 3 B 】



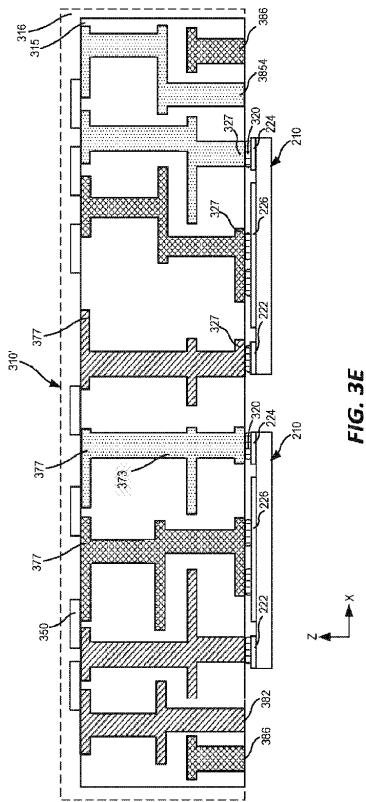
【 図 3 C 】



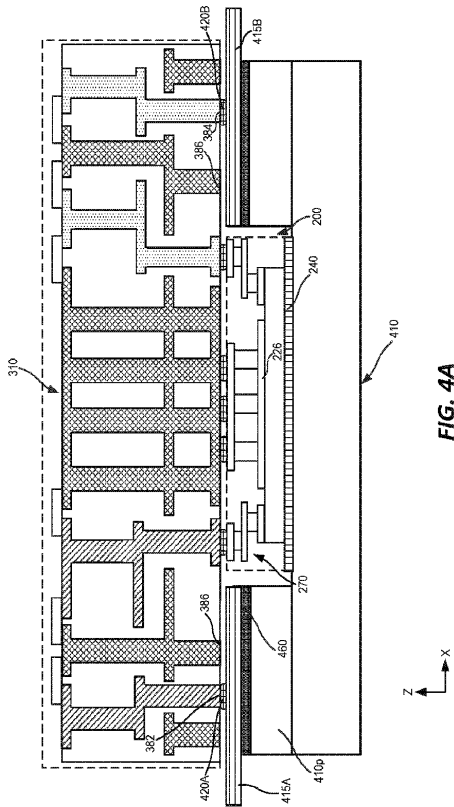
【 図 3 D 】



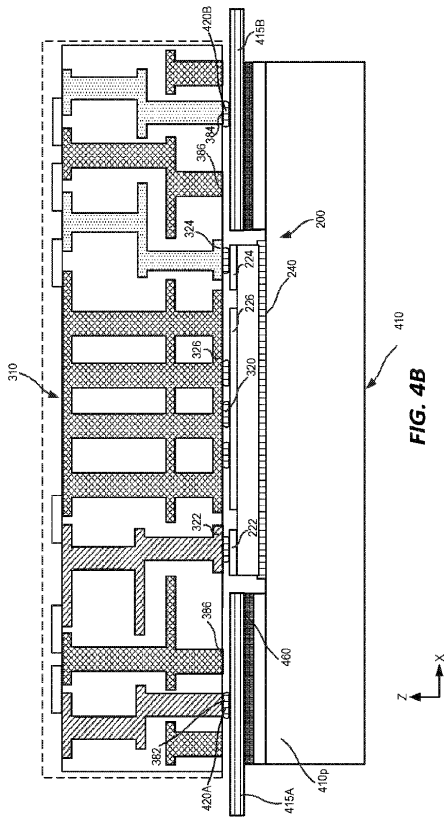
【図 3 E】



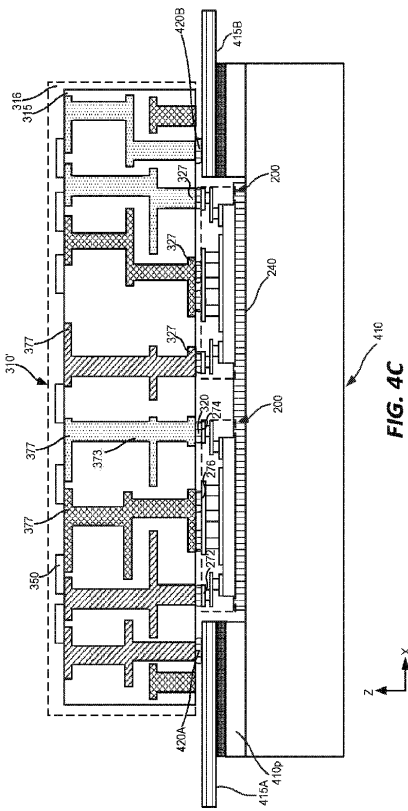
【図 4 A】



【図 4 B】



【図 4 C】



10

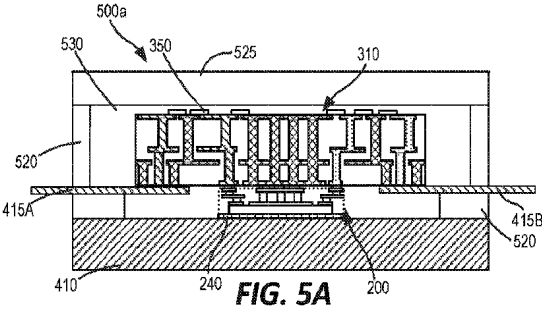
20

30

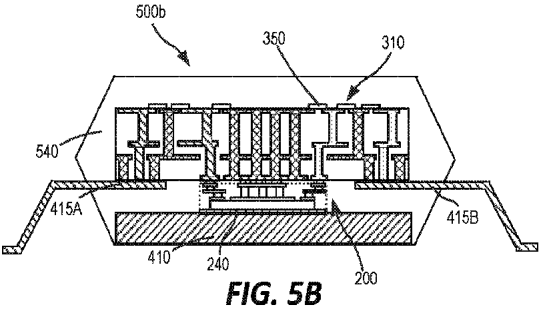
40

50

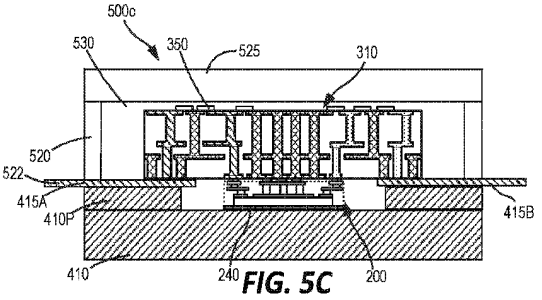
【 図 5 A 】



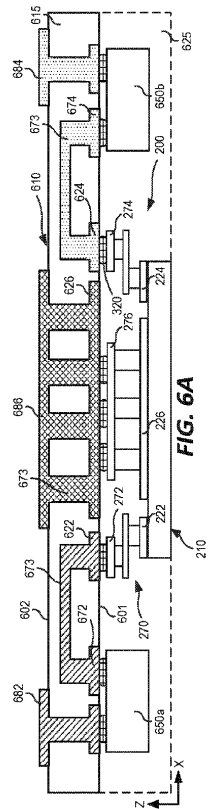
【 図 5 B 】



【 図 5 C 】



【 図 6 A 】



10

20

30

40

50

【 図 6 B 】

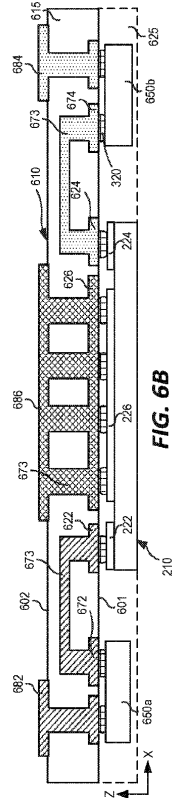


FIG. 6B

【 図 6 C 】

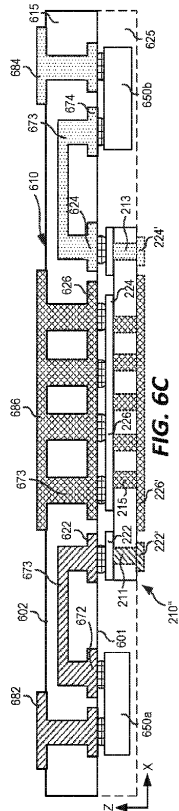


FIG. 6C

【 図 7 A 】

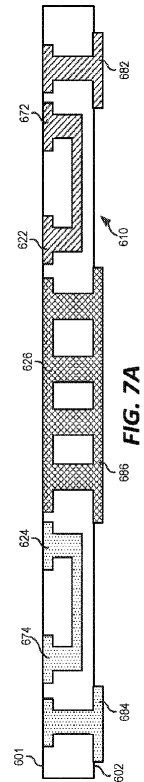


FIG. 7A

【 図 7 B 】

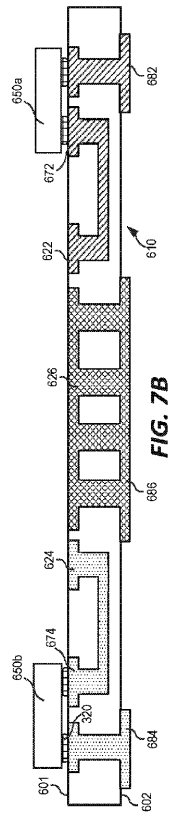


FIG. 7B

10

20

30

40

50

【 図 7 C 】

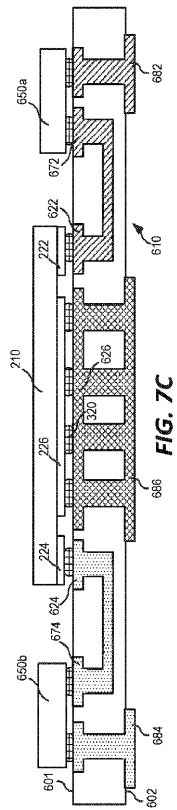


FIG. 7C

【圖 7 D】

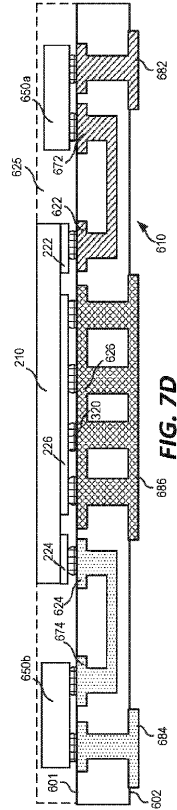


FIG. 7D

【 図 7 E 】

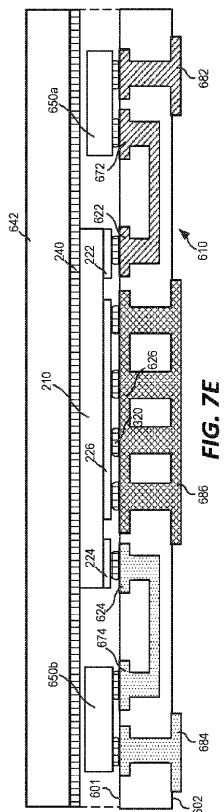


FIG. 7E

【 図 8 A 】

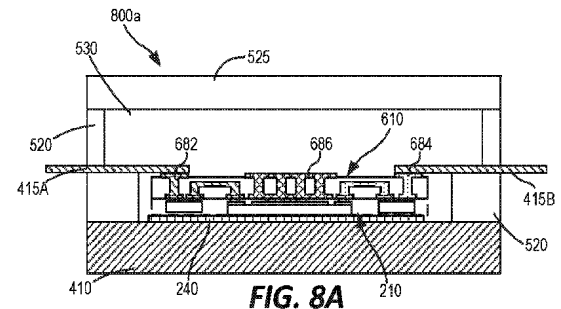
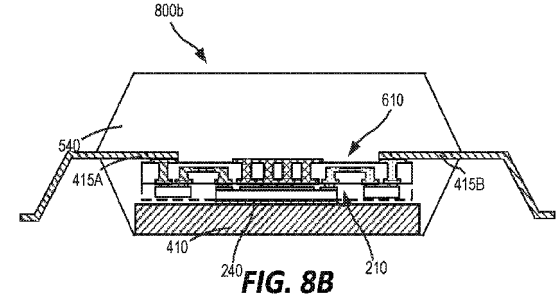
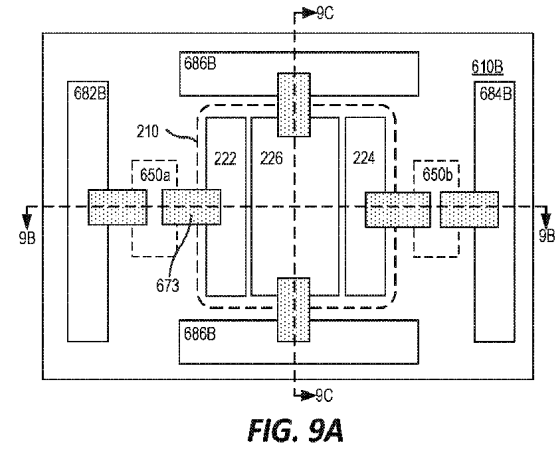


FIG. 8A

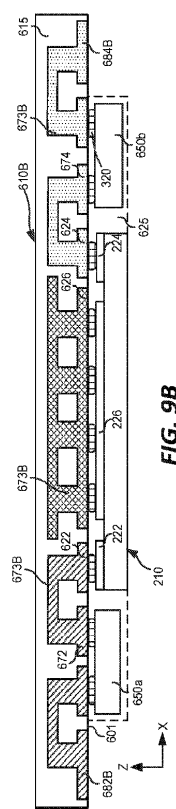
【 図 8 B 】



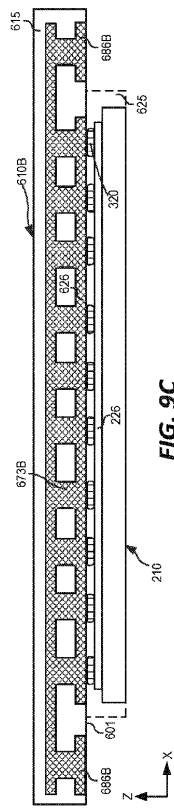
【 図 9 A 】



【 図 9 B 】



【 図 9 C 】



10

20

30

40

50

【図 9 D】

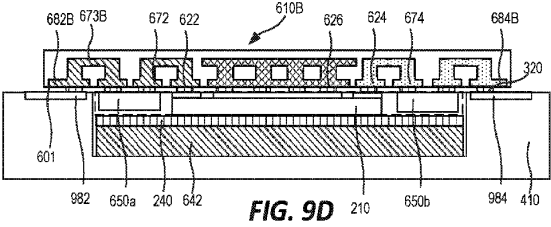


FIG. 9D

【図 10 A】

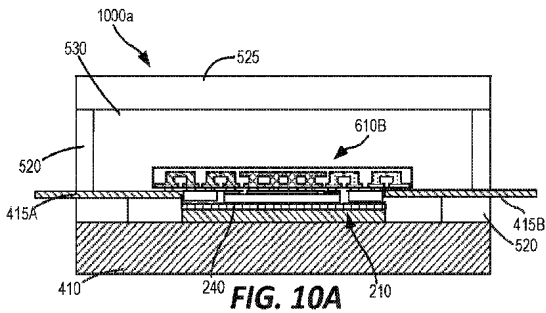


FIG. 10A

10

【図 10 B】

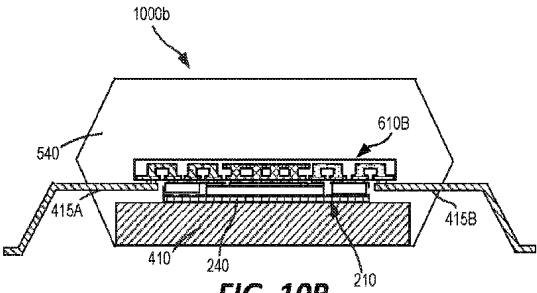


FIG. 10B

【図 11 A】

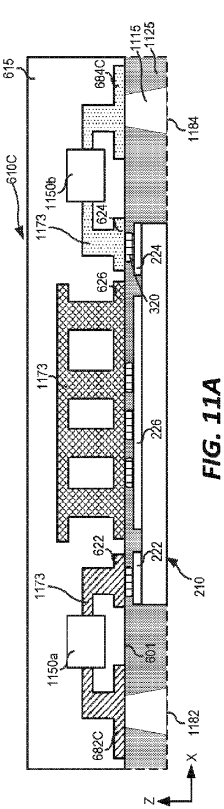


FIG. 11A

20

30

40

50

【図 1 1 B】

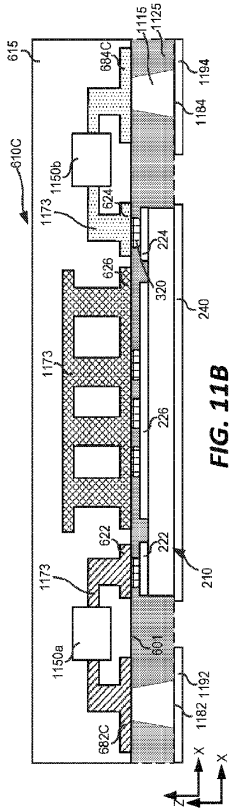


FIG. 11B

【図 1 1 C】

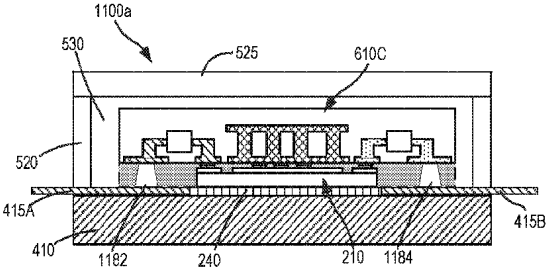


FIG. 11C

10

20

【図 1 1 D】

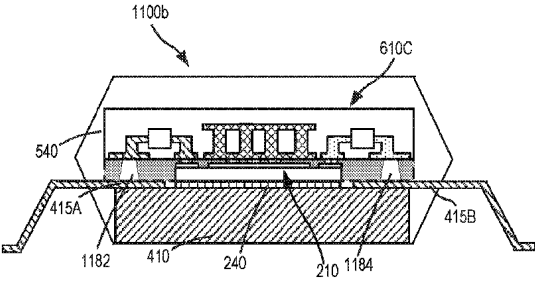


FIG. 11D

【図 1 2 A】

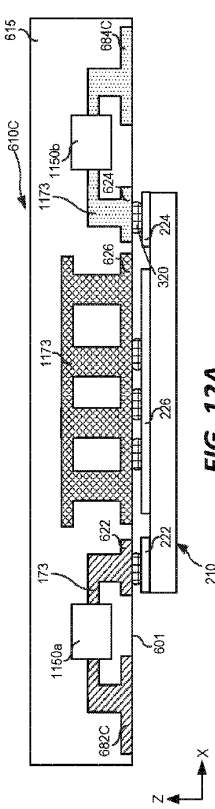


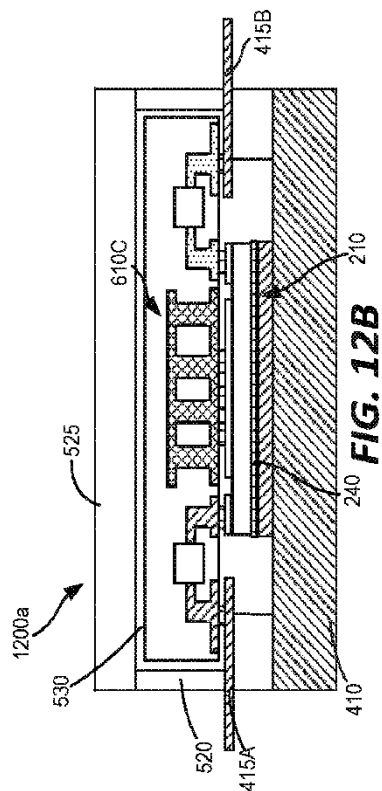
FIG. 12A

30

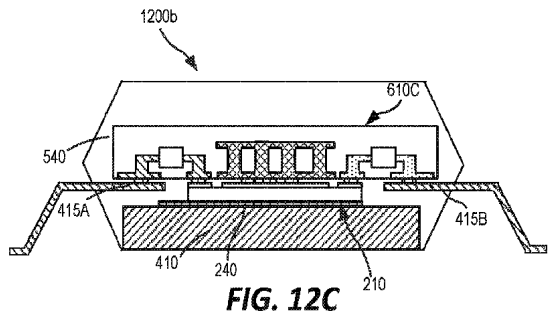
40

50

【図 1 2 B】



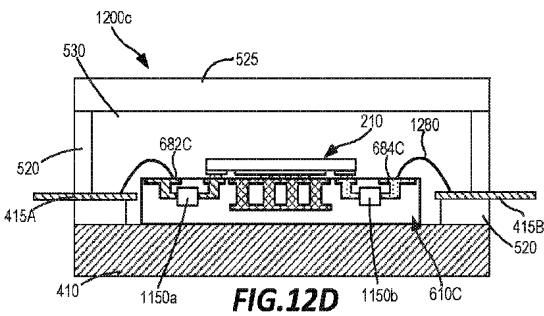
【図 1 2 C】



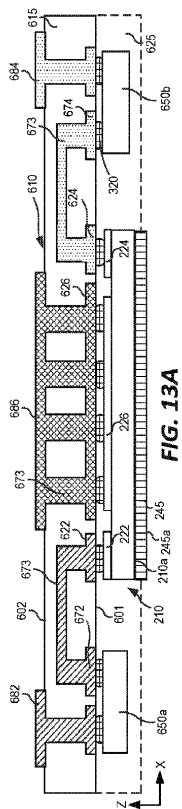
10

20

【図 1 2 D】



【図 1 3 A】

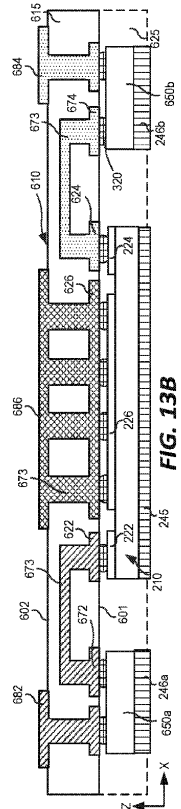


30

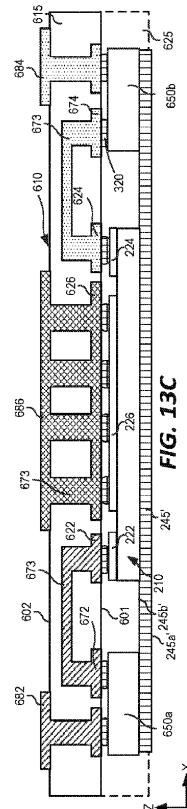
40

50

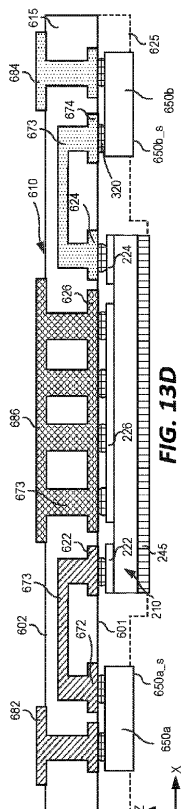
【 図 1 3 B 】



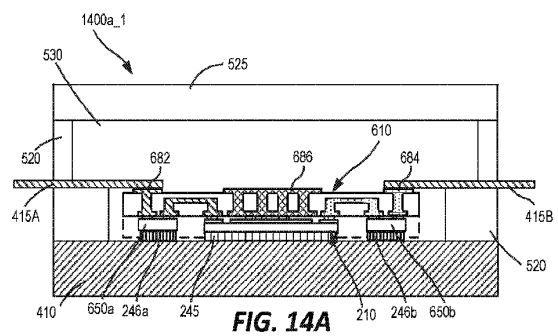
【 図 1 3 C 】



【 図 1 3 D 】



【 図 1 4 A 】



【 1 4 B 】

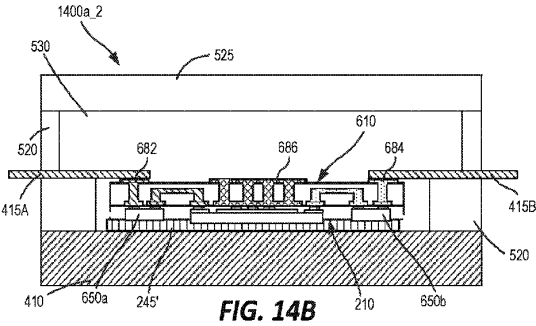


FIG. 14B

【 1 4 C 】

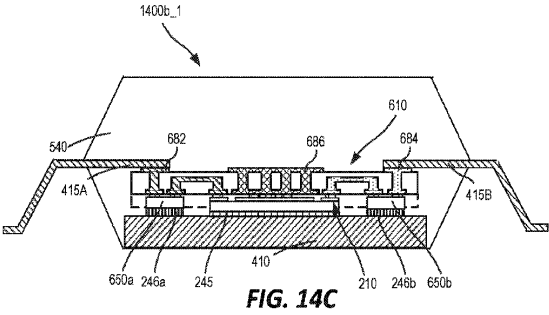


FIG. 14C

10

【 1 4 D 】

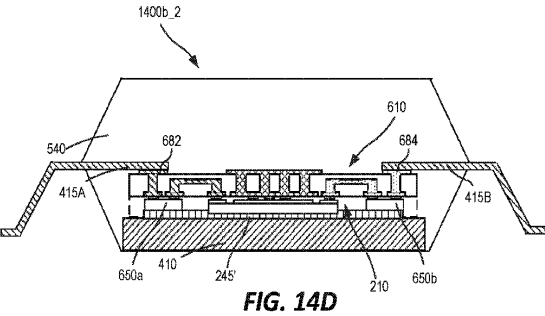


FIG. 14D

【 1 5 A 】

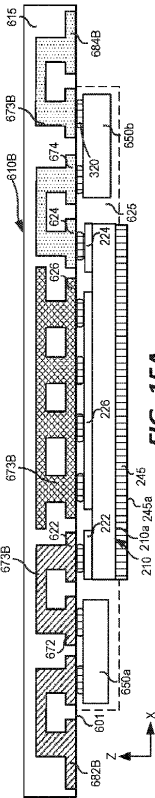


FIG. 15A

20

30

40

50

【図 15 B】

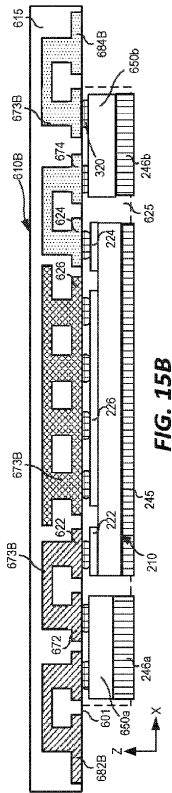


FIG. 15B

【図 15 C】

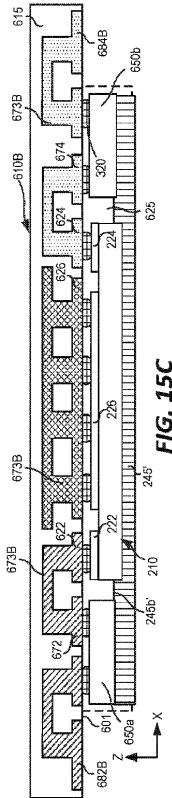


FIG. 15C

【図 15 D】

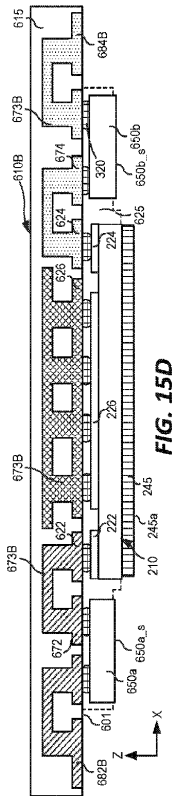


FIG. 15D

【図 16 A】

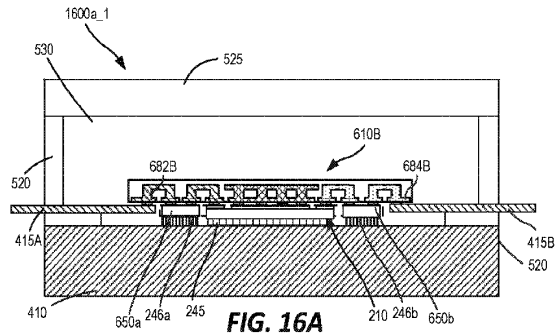


FIG. 16A

10

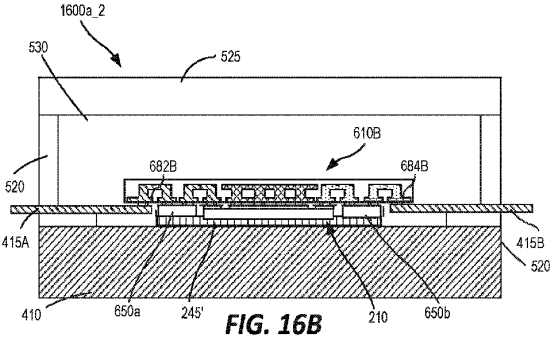
20

30

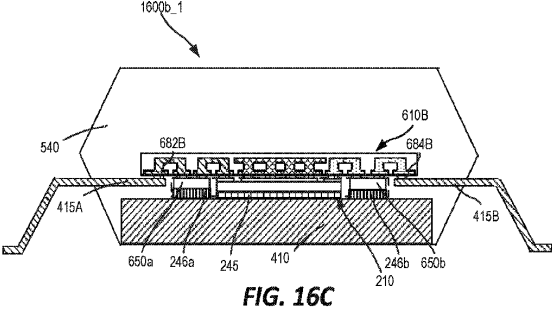
40

50

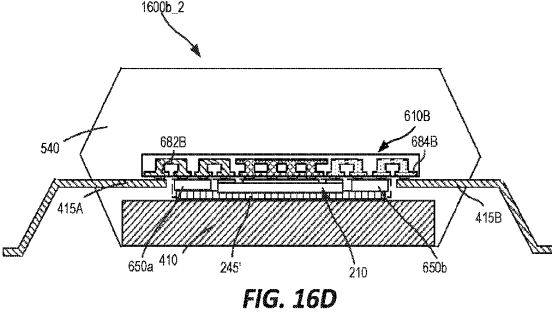
【図 1 6 B】



【図 1 6 C】



【図 1 6 D】



10

20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 0 1 L 23/12 (2006.01)

(33)優先権主張国・地域又は機関

米国(US)

(31)優先権主張番号 17/018,762

(32)優先日 令和2年9月11日(2020.9.11)

(33)優先権主張国・地域又は機関

米国(US)

3 6 0、ユニット 9 0 2

(72)発明者 マーベル、マーヴィン

アメリカ合衆国、カリフォルニア、モーガン ヒル、ダーニス サークル 2 1 7 3

(72)発明者 シェパード、スコット

アメリカ合衆国、ノースカロライナ、チャペル ヒル、オータム レイン 1 0 1

(72)発明者 リム、クワンモ、クリス

アメリカ合衆国、カリフォルニア、サンノゼ、シルヴァー フォックス ドライブ 6 9 9 3

(72)発明者 コムポッシュ、アレクサンダー

アメリカ合衆国、カリフォルニア、モーガン ヒル、サンダルウッド ウェイ 1 7 2 5 2

(72)発明者 ムー、チャンリー

アメリカ合衆国、カリフォルニア、サンノゼ、ロニー ウェイ 1 8 1 1

(72)発明者 デヴィータ、マイケル

アメリカ合衆国、アリゾナ、メサ、エヌ エステーツ サークル 2 3 1 6

審査官 安田 雅彦

(56)参考文献 特許第 6 6 1 5 4 1 4 (J P , B 1)

国際公開第 2 0 1 9 / 0 9 7 5 6 4 (W O , A 1)

米国特許出願公開第 2 0 1 9 / 0 1 8 1 0 9 9 (U S , A 1)

国際公開第 2 0 1 7 / 1 8 7 5 5 9 (W O , A 1)

(58)調査した分野 (Int.Cl., D B 名)

H 0 1 L 2 5 / 0 0 - 2 5 / 1 8

H 0 1 L 2 3 / 1 2 - 2 3 / 1 5

H 0 1 L 2 3 / 4 8 - 2 3 / 5 0

H 0 1 L 2 3 / 5 2 - 2 3 / 5 3 8

H 0 1 L 2 1 / 7 6 8

H 1 0 D 3 0 / 0 0 - 3 0 / 8 7