



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I505280 B

(45)公告日：中華民國 104 (2015) 年 10 月 21 日

(21)申請案號：102114968

(22)申請日：中華民國 102 (2013) 年 04 月 26 日

(51)Int. Cl. : G11C5/02 (2006.01)

G11C7/00 (2006.01)

(30)優先權：2012/05/16 美國

13/473,060

(71)申請人：南亞科技股份有限公司(中華民國) NANYA TECHNOLOGY CORPORATION
(TW)

桃園市龜山區華亞科技園區復興三路 669 號

(72)發明人：黃信賢 HUANG, HSIN MAO (TW)；尤俊煌 YU, CHUN HUANG (TW)；何志彥
HO, CHIH YEN (TW)

(74)代理人：馮博生

(56)參考文獻：

US 5833478

US 6024592

US 6728105B2

US 6736660B2

US 7102221B2

US 7459784B2

審查人員：賴炳成

申請專利範圍項數：8 項 圖式數：9 共 27 頁

(54)名稱

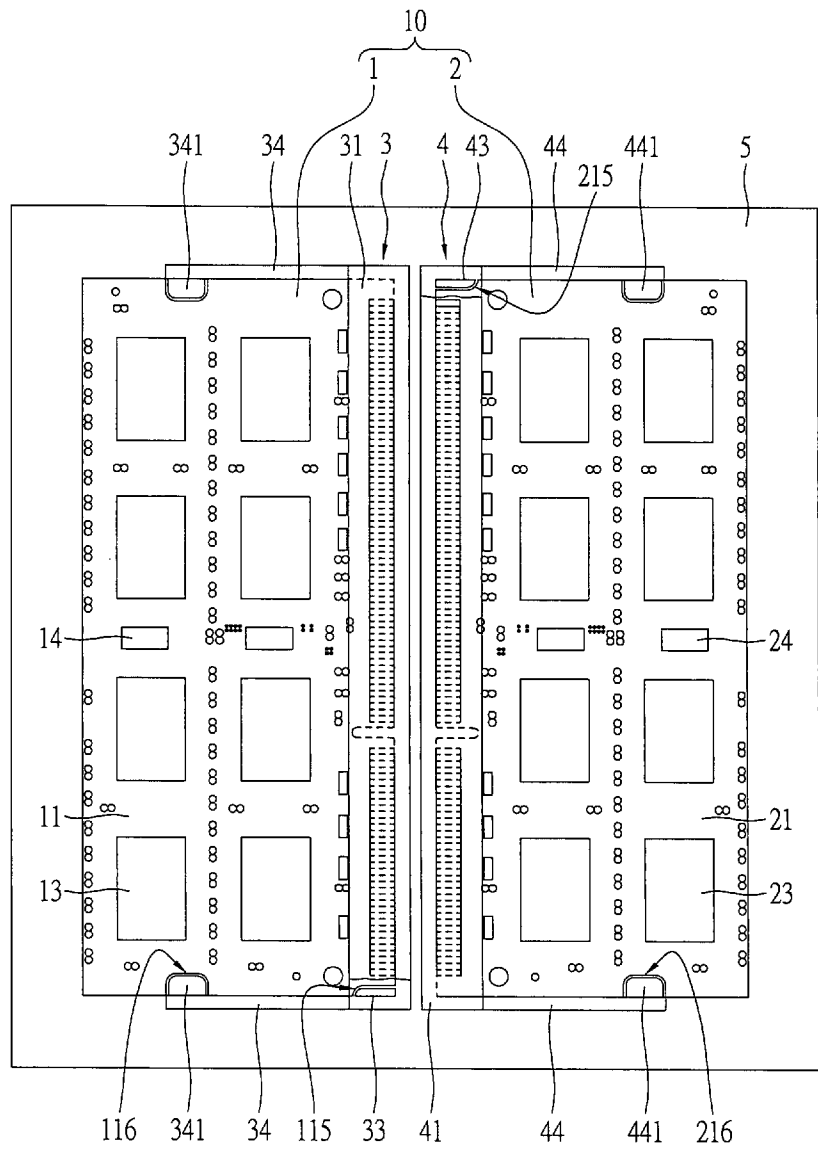
記憶模組及電連接器

MEMORY MODULE AND ELECTRICAL CONNECTOR

(57)摘要

一種記憶模組對包含第一及第二記憶模組。第一記憶模組包含一第一電路板，其包含一第一側緣、一第二側緣、一前緣、形成於前緣之一第一接腳缺口和位在第一側緣與前緣之一角缺口，其中複數接腳沿前緣排列，且第一側緣較第二側緣靠近第一接腳缺口。第二記憶模組包含一第二電路板，其包含一第一側緣、一第二側緣、一前緣、形成於前緣之一第二接腳缺口和位在第二側緣與前緣之一角缺口，其中複數接腳沿第二電路板之前緣排列，且第二電路板之第一側緣較第二側緣靠近第二接腳缺口。

A memory module pair includes first and second memory modules. The first memory module comprises a first circuit board, which comprises a first side edge, a second side edge, a front edge, a first key notch formed on the front edge, and a corner notch formed on the first side edge and the front edge, wherein a plurality of pins are arranged along the front edge, and the first side edge is closer to the first key notch than the second side edge. The second memory module comprises a second circuit board, which comprises a first side edge, a second side edge, a front edge, a second key notch formed on the front edge, and a corner notch formed on the second side edge and the front edge, wherein a plurality of pins are arranged along the front edge of the second circuit board, and the first side edge of the second circuit board is closer to the second key notch than the second side edge.



- 1 . . . 記憶模組
- 2 . . . 記憶模組
- 3 . . . 電連接器
- 4 . . . 電連接器
- 5 . . . 電路板
- 10 . . . 記憶模組對
- 11 . . . 電路板
- 13 . . . 記憶晶片
- 14 . . . 電子元件
- 21 . . . 電路板
- 23 . . . 記憶晶片
- 24 . . . 電子元件
- 31 . . . 絕緣體
- 33 . . . 突出部
- 34 . . . 閃鎖臂
- 41 . . . 絕緣體
- 43 . . . 突出部
- 44 . . . 閃鎖臂
- 115 . . . 角缺口
- 116 . . . 側缺口
- 215 . . . 角缺口
- 216 . . . 側缺口
- 341 . . . 閃鎖部
- 441 . . . 閃鎖部

圖 4

發明摘要

※ 申請案號：107114968

※ 申請日：102. 4. 26

※IPC 分類：

G11C 3/02 (2006.01)
7/00 (2006.01)

【發明名稱】

記憶模組及電連接器

MEMORY MODULE AND ELECTRICAL CONNECTOR

【中文】

一種記憶模組對包含第一及第二記憶模組。第一記憶模組包含一第一電路板，其包含一第一側緣、一第二側緣、一前緣、形成於前緣之一第一接腳缺口和位在第一側緣與前緣之一角缺口，其中複數接腳沿前緣排列，且第一側緣較第二側緣靠近第一接腳缺口。第二記憶模組包含一第二電路板，其包含一第一側緣、一第二側緣、一前緣、形成於前緣之一第二接腳缺口和位在第二側緣與前緣之一角缺口，其中複數接腳沿第二電路板之前緣排列，且第二電路板之第一側緣較第二側緣靠近第二接腳缺口。

【英文】

A memory module pair includes first and second memory modules. The first memory module comprises a first circuit board, which comprises a first side edge, a second side edge, a front edge, a first key notch formed on the front edge, and a corner notch formed on the first side edge and the front edge, wherein a plurality of pins are arranged along the front edge, and the first side edge is closer to the first key notch than the second side edge. The second memory module comprises a second circuit board, which comprises a first side edge, a second side edge, a front edge, a second key notch formed on the front edge, and a corner notch formed on the second side edge and the front edge, wherein a plurality of pins are arranged along the front edge of the second circuit board, and the first side edge of the second circuit board is closer to the second key notch than the second side edge.

【代表圖】

【本案指定代表圖】：第(4)圖。

【本代表圖之符號簡單說明】：

- 1 記憶模組
- 2 記憶模組
- 3 電連接器
- 4 電連接器
- 5 電路板
- 10 記憶模組對
- 11 電路板
- 13 記憶晶片
- 14 電子元件
- 21 電路板
- 23 記憶晶片
- 24 電子元件
- 31 絕緣體
- 33 突出部
- 34 門鎖臂
- 41 絕緣體
- 43 突出部
- 44 門鎖臂
- 115 角缺口
- 116 側缺口
- 215 角缺口
- 216 側缺口
- 341 門鎖部
- 441 門鎖部

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

記憶模組及電連接器

MEMORY MODULE AND ELECTRICAL CONNECTOR

【技術領域】

【0001】 本發明係關於一種記憶模組及電連接器。

【先前技術】

【0002】 小型雙直列記憶體模組(small outline dual in-line memory module, SODIMM)是一種電腦記憶體。SODIMMs 通常使用在空間有限的系統，例如：筆記型電腦、小體積的電腦或網通裝置(例如：路由器等)。通常，這些系統配置插座，而 SODIMMs 以水平或垂直方式插接在該些插座上。

【0003】 SODIMM 可包含一電路板、記憶晶片及電子元件，其中電子元件可包含電容、電阻、暫存器晶片、具有序列存在檢測(Serial Presence Detect；SPD)資料之電子可抹除可規劃唯讀記憶體(Electronically Erasable Programmable Read-Only Memory；EEPROM)晶片，以及鎖相回路(Phase-Locked Loop；PLL)晶片。記憶晶片及電子元件可設置在電路板上兩相對主要表面。因此，當 SODIMM 是水平安裝時，必須提供足夠的空間來容納設置在電路板下方的記憶晶片及電子元件，然而輕薄系統無法提供此足夠的空間。

【發明內容】

【0004】 本發明一實施例之一種記憶模組對包含一第一記憶模組及一第二記憶模組。第一記憶模組包含一第一電路板和複數個第一接腳。第一電路板可包含一第一側緣、與第一側緣相對之一第二側緣、橫向於第一側緣之一前緣、形成於前緣之一第一接腳缺口和位在第一側緣與前緣之一角缺口，其中該些第一接腳沿第一電路板之前緣排列，且第一電路板之第一側緣較第一電路板之第二側緣靠近第一接腳缺口。第二記憶模組包含一第二電路板和複數個第二接腳。第二電路板包含一第一側緣、與第二電路板之第一側緣相對之一第二側緣、橫向於第二電路板之第一側緣之一前

緣、形成於第二電路板之前緣之一第二接腳缺口和位在第二電路板之第二側緣與前緣之一角缺口，其中該些第二接腳是沿第二電路板之前緣排列，且第二電路板之第一側緣較第二電路板之第二側緣靠近第二接腳缺口。

【0005】 本發明一實施例之記憶模組包含一電路板。電路板可包含相對之兩側緣、橫向於該些側緣延伸之一前緣、兩第一側缺口和一第二側缺口，其中電路板之兩第一側缺口用於門鎖且分別形成於該兩側緣，而電路板之第二側缺口形成於該兩側緣之一者上。在一實施例中，複數接腳沿前緣排列。

【0006】 本發明一實施例之電連接器是可插接一記憶模組，其中該記憶模組包含一電路板，而該電路板包含相對之兩側緣、橫向於該些側緣延伸之一前緣、兩第一側缺口和一第二側缺口，其中電路板之兩第一側缺口用於門鎖且分別形成於該兩側緣，且電路板之第二側缺口形成於該兩側緣之一者上。另電連接器可包含一絕緣體、一突出部及兩門鎖臂。絕緣體可包含一插槽，其中該插槽用於插接電路板之前緣。突出部可突出於絕緣體且與電路板之第二側缺口配合。兩門鎖臂可從絕緣體延伸。各門鎖臂包含一門鎖部，其中各門鎖部位在電路板之兩第一側缺口之一對應者內。

【0007】 本發明一實施例之記憶模組包含一電路板及複數接腳。電路板包含相對之兩側緣、橫向於該些側緣延伸之一前緣、兩第一側缺口、至少一第二側缺口和兩角缺口，其中兩第一側缺口用於門鎖且分別形成於兩側緣，第二側缺口形成於該兩側緣之一者上，而且各角缺口形成於前緣和兩側緣中之一對應者上。複數接腳可沿電路板之前緣排列。

【0008】 本發明一實施例之記憶模組包含一電路板及複數接腳。電路板可包含相對之兩側緣、橫向於該些側緣延伸之一前緣和兩不同的角缺口，其中各角缺口形成於該前緣與該兩側緣之一對應者上。複數接腳可沿電路板之前緣排列。

【0009】 本發明一實施例之電連接器是可插接一記憶模組，其中該記憶模組可包含一電路板和複數接腳，該電路板包含相對之兩側緣、橫向於該些側緣延伸之一前緣和兩不同的角缺口，其中各角缺口形成於電路板之前緣與兩側緣之一對應者上，且該些接腳沿電路板之前緣排列。另電連接

器可包含一絕緣體及兩突出部。絕緣體可包含一插槽，其中該插槽可插接電路板之前緣。兩突出部可突出於絕緣體且配合電路板之該些角缺口來形成。

【0010】 本發明一些實施例之記憶模組可具有低安裝高度及可避免不當的安裝，致使記憶模組與其所欲安裝上之電路板間之碰撞之問題產生。

【圖式簡單說明】

【0011】

圖 1 為本發明一實施例之記憶模組之示意圖。

圖 2 為本發明一實施例之第二類型之記憶模組之示意圖。

圖 3 為本發明一實施例之剖示圖，其例示兩記憶模組分別插接在兩電連接器。

圖 4 為本發明一實施例之上視示意圖，其例示兩記憶模組分別插接在兩電連接器。

圖 5 為本發明另一實施例之電連接器及記憶模組之示意圖。

圖 6 為本發明一實施例之記憶模組之示意圖。

圖 7 為本發明一實施例之電連接器之立體示意圖。

圖 8 為本發明一實施例之示意圖，其例示一記憶模組插接至一電連接器。

圖 9 為本發明另一實施例之示意圖，其例示一記憶模組對所具有且分別插接兩電連接器之兩記憶模組。

【實施方式】

【0012】 圖 1 為本發明一實施例之記憶模組 1 之示意圖。參照圖 1 所示，記憶模組 1 包含一電路板 11、複數接腳(pins)12、複數記憶晶片 13，以及複數電子元件 14。電路板 11 包含一側面 111、一側緣 112、與該側緣 112 相對之另一側緣 113，以及一前緣 114，其中該前緣 114 橫向於該側緣 112 或 113 延伸。複數接腳 12 沿前緣 114 排列在側面 111 上。

【0013】 在一實施例中，記憶模組 1 包含(但不限於)小型雙直列記憶體模組(small outline dual in-line memory module, SODIMM)。

【0014】 一般電子元件 14 可包含電容、電阻、暫存器晶片、具有序列存在檢測(Serial Presence Detect ; SPD)資料之電子可抹除可規劃唯讀記憶體(Electronically Erasable Programmable Read-Only Memory ; EEPROM)晶片，以及鎖相回路(Phase-Locked Loop ; PLL)晶片。

【0015】 在一實施例中，記憶模組 1 之所有的電子元件 14 及記憶晶片 13 是設置在電路板 11 之側面 111 上。換言之，除該側面 111 外，並無任何電子元件和記憶晶片設置在電路板 11 之另一側面上。

【0016】 參照圖 1 與圖 3 所示，在一實施例中，所有的記憶晶片 13 均設置在電路板 11 之側面 111 上，而電子元件 14 中具有高度 h 小於記憶晶片 13 之高度 H 者設置在側面 118 上，其中側面 118 與側面 111 是相對。如此，在電路板 11 之下方用於收容在下方的電子元件 14 所需的空間可降低。如前所述，當無電子元件 14 和記憶晶片 13 位在側面 118 上時，記憶模組 1 之安裝高度可進一步降低。

【0017】 如圖 1 所示，一角缺口 115 形成於側緣 112 和前緣 114 上。再者，兩側缺口 116 分別形成於兩側緣 112 和 113。兩側缺口 116 是用於在記憶模組 1 安裝在電連接器上後門鎖記憶模組 1。此外，接腳缺口(key notch)117 可形成在前緣 114 上，其中側緣 112 可較側緣 113 靠近接腳缺口 117。

【0018】 圖 2 為本發明一實施例之第二類型之記憶模組 2 之示意圖。參照圖 2 所示，記憶模組 2 包含一電路板 21、複數個接腳 22、複數個記憶晶片 23，以及複數個電子元件 24。電路板 21 包含一側面 211、一側緣 212、與該側緣 212 相對之一側緣 213，以及一前緣 214，其中該前緣 214 橫向於該側緣 212 或 213 延伸。複數個接腳 22 沿前緣 214 排列在側面 211 上。

【0019】 在一實施例中，記憶模組 2 包含(但不限於)小型雙直列記憶體模組(small outline dual in-line memory module, SODIMM)。

【0020】 類似地，電子元件 24 可包含電容、電阻、暫存器晶片、具有序列存在檢測(Serial Presence Detect ; SPD)資料之電子可抹除可規劃唯讀

記憶體(Electronically Erasable Programmable Read-Only Memory ; EEPROM)晶片，以及鎖相回路(Phase-Locked Loop ; PLL)晶片。

【0021】 所有的電子元件 24 和記憶晶片 23 均設置在電路板 21 之側面 211 上。即，無電子元件或記憶晶片是在電路板 21 之另一側面上。

【0022】 如圖 2 與圖 3 所示，在一實施例中，所有的記憶晶片 23 是設置在側面 211 上，而電子元件 24 中具有高度 h' 小於記憶晶片 13 之高度 H' 者設置在側面 218 上，其中側面 218 與側面 211 是相對。如此，在電路板 21 之下方用於收容在下方的電子元件 24 所需的空間可降低。如前所述，當無電子元件 24 和記憶晶片 23 位在側面 218 上時，記憶模組 2 之安裝高度可進一步降低。

【0023】 參照圖 2 所示，一角缺口 215 可形成於側緣 213 和前緣 214 上。再者，兩側缺口 216 分別形成於兩側緣 212 和 213。兩側缺口 216 是用於在記憶模組 2 安裝在電連接器上後門鎖記憶模組 2。此外，接腳缺口(key notch)217 可形成在前緣 214 上，其中側緣 212 可較側緣 213 靠近接腳缺口 217。

【0024】 記憶模組 1 和記憶模組 2 是屬不同種類。如圖 1 與圖 2 所示，在記憶模組 1 中，當至少用來支撐記憶晶片 13 之側面 111 朝上時，較靠近接腳缺口 117 之側緣 112、前緣 114 和側緣 113 是在一逆時針方向上依序排列。相較之下，在記憶模組 2 中，當至少用來支撐記憶晶片 23 之側面 211 朝上時，較靠近接腳缺口 217 之側緣 212、前緣 214 和側緣 213 是在一順時針方向上依序排列。

【0025】 參照圖 1 至圖 4 所示，記憶模組 1 及記憶模組 2 可一同使用，組合成一記憶模組對 10，其中該記憶模組對 10 適合在一電路板 5 上設置之兩背對背(back to back)之電連接器 3 和 4。電連接器 3 僅用於插接如記憶模組 1 這類之記憶模組；而電連接器 4 僅用於插接如記憶模組 2 這類之記憶模組。各電連接器 3 或 4 包含一絕緣體 31 或 41。絕緣體 31 或 41 可包含一插槽 32 或 42，其中插槽 32 或 42 可收容記憶模組 1 或 2 之前緣 114 或 214。絕緣體 31 或 41 可用於固定複數端子，其中該些端子用於構成記憶模組 1 或 2 之接腳 12 或 22 及電路板 5 間之電性連接。各電連接器 3 或 4 可進一

步包含一突出部 33 或 43。突出部 33 或 43 對應角缺口 115 或 215 設置，且配合缺口 115 或 215 來形成。突出部 33 或 43 可自絕緣體 31 或 41 突出。突出部 33 或 43 可確保電連接器 3 或 4 插接正確的記憶模組，如此記憶模組以記憶晶片位在電路板下方之方式插接，造成電路板 5 上之元件或電路板 5 本身因碰撞而受損之情況可被避免。在一實施例中，突出部 33 或 43 可位於電連接器 3 或 4 之插槽 32 或 42 內。

【0026】 如圖 4 所示，各電連接器 3 或 4 可包含門鎖臂 34 或 44。門鎖臂 34 或 44 可從絕緣體 31 或 41 延伸，並可具有一門鎖部 341 或 441，門鎖部 341 或 441 可位在對應側缺口 116 或 216 內，如此記憶模組 1 或記憶模組 2 可固持在電連接器 3 或 4 內。此外，各絕緣體 31 或 41 具有一方向鍵(polarization key)，其中該方向鍵可位在對應之插槽 32 或 42 內。若記憶模組是正確插接時，方向鍵會對準對應之接腳缺口 117 或 217。

【0027】 圖 5 為本發明另一實施例之電連接器 4'及記憶模組 2'之示意圖。記憶模組 1 和 2 可進一步包含一側缺口，其中該側缺口可確保記憶模組 1 和 2 是以正確的方向(orientation)插入。雖然圖 5 之實施例包含更改後的記憶模組 2 和電連接器 4 來作為說明，但是類似的修飾可運用在記憶模組 1 和電連接器 3。

【0028】 如圖 5 所示，電路板 21'更進一步具有一側缺口 51。在本實施例中，側缺口 51 是形成於側緣 212 上。在另一實施例中，側缺口 51 是形成於側緣 213 上。對應地，電連接器 4'可包含另一突出部 45，其中該突出部 45 可從絕緣體 41'突出。突出部 45 可配合側缺口 51，使得記憶模組 2'可始終是以記憶晶片 23 在電路板 21'上方的方式插接電連接器 4'。在一實施例中，突出部 45 形成於絕緣體 41'之插槽 42 內。在一實施例中，突出部 45 可形成於絕緣體 41'之插槽 42 外。在一實施例中，記憶模組可包含此種側缺口 51，而不包含一角缺口；同時，對應電連接器之絕緣體可具有搭配該側缺口 51 之突出部，但不具有搭配角缺口之突出部。

【0029】 如圖 5 所示，一角缺口 215 形成於側緣 213 和前緣 214 上，而電連接器 4'更包含一突出部 43，其中該突出部 43 對應角缺口 215，且配合角缺口 215 來形成。角缺口 215 可自絕緣體 41'突出。突出部 43 可進一

步確保電連接器 4' 插接正確的記憶模組。如此，記憶模組以記憶晶片在電路板下方之方式插接，造成電路板 5 上之元件或電路板 5 本身受損之情況可被避免。在一實施例中，突出部 43 可位於電連接器 4' 之插槽內。

【0030】 圖 6 為本發明一實施例之記憶模組 6 之示意圖。如圖 6 所示，記憶模組 6 包含一電路板 61、複數個接腳 62、複數個記憶晶片 63，以及複數個電子元件 64。

【0031】 電路板 61 包含一側面 611。側面 611 可為一側緣 612、一前緣 613 和另一側緣 614 所界定。複數個接腳 62 沿前緣 613 排列。側面 611 可支撐所有的記憶晶片 63 和電子元件 64，或僅支撐所有的記憶晶片 63，或僅支撐所有的記憶晶片 63 和部分較高的電子元件 64。

【0032】 接腳缺口 615 可形成在前緣 613 上。兩側缺口 616 可分別形成於側緣 612 和 614，以門鎖記憶模組 6。兩角缺口 617 可被形成，其中各角缺口 617 位在前緣 613 和對應之側緣 612 或 614。由於具有兩角缺口 617，記憶模組 6 可插接需較小安裝面積之較短的電連接器。在一些實施例中，兩角缺口 617 可具有類似的尺寸或大小。

【0033】 電路板 61 可進一步包含至少一側缺口 618。側缺口 618 可形成於電路板 61 之側緣 612 或側緣 614。側缺口 618 可確保用於支撐記憶晶片 63 及/或較高電子元件 64 之側面 611，在記憶模組 6 插接時是朝上的，藉此避免記憶晶片 63 及/或較高電子元件 64 與印刷電路板或印刷電路板上的元件發生碰撞。在本實施例中，兩側缺口 618 分別形成於兩側緣 612 和 614。在一實施例中，兩側缺口 618 在平行前緣 613 之一方向上並非對齊。

【0034】 如圖 7 所示，電連接器 7 可應用在本發明實施例中，電連接器 7 包含一絕緣體 71、兩門鎖臂 72、複數個端子 73、一插槽 74，以及一方向鍵 75。兩門鎖臂 72 可從絕緣體 71 延伸，各門鎖臂 72 可具有一門鎖部 711，該門鎖部 711 可門接記憶模組 8 之一側缺口 82。複數個端子 73 可固接絕緣體 71。插槽 74 在絕緣體 71 上延伸，並可插接記憶模組 8。方向鍵 75 可配合記憶模組 8 之接腳缺口 81。

【0035】 圖 8 為本發明一實施例之示意圖，其例示一記憶模組插接至一電連接器。參照圖 8 所示，在一些實施例中，記憶模組 2" 包含一電路板

21"，電路板 21"包含兩角缺口 215 和 215'，其中各角缺口 215 或 215'形成於前緣 214 和對應之側緣 212 或 213 上。電路板 21"用於承載記憶晶片 23。兩角缺口 215 和 215'是不同，因而可確保記憶模組 2"安裝後，記憶晶片 23 是在電路板 21"上方。

【0036】 對應地，電連接器 4"之絕緣體 41"可具有兩突出部 43 和 43'，兩突出部 43 和 43'對應記憶模組 2"之兩角缺口 215 和 215'。各突出部 43 或 43'可與對應之角缺口 215 或 215'相稱。兩突出部 43 和 43'具有不同大小，因此當角缺口 215 和 215'收容與其對應之突出部 43 和 43'時，記憶模組 2"可完全地插入電連接器 4"；否則，記憶模組 2"無法插入電連接器 4"。在一些實施例中，突出部 43 和 43'可位在絕緣體 41"上用於插接電路板 21"之前緣 214 之插槽內。在一些實施例中，突出部 43 和 43'可位在插槽內，而較大的突出部 43 或 43'可延伸出插槽。

【0037】 在一些實施例中，角缺口 215 或 215'可具有不同的結構或形狀，而突出部 43 和 43'被形成以配合該結構或形狀。如此，記憶模組 2"之插接方向可固定。

【0038】 在一些實施例中，電路板 21"可進一步具有一側缺口 51。側缺口 51 可位在側緣 212 上。在另一實施例中，側缺口 51 形成於側緣 213 上。對應地，絕緣體 41"可具有另一突出部 45。突出部 45 配合側缺口 51，如此記憶模組 2"可始終以記憶晶片 23 在電路板 21"上方的方式插接。在一實施例中，突出部 45 可形成於絕緣體 41"之插槽內。在一實施例中，突出部 45 可形成於絕緣體 41"之插槽外。

【0039】 圖 9 為本發明另一實施例之示意圖，其例示一記憶模組對 10'所具有且分別插接兩電連接器 3'和 4'之兩記憶模組 9 和 100。如圖 9 所示，記憶模組 9 包含一電路板 91。電路板 91 可由一側緣 912、一前緣 914、另一側緣 913，以及一側面 911 所界定，其中側面 911 可至少支撐記憶晶片 13。複數個接腳 12 沿前緣 914 排列。當側面 911 朝上時，側緣 912、前緣 914 及側緣 913 是依序沿一逆時鐘方向排列。電路板 91 可形成有兩側缺口 116、一接腳缺口 917 及一角缺口 915。接腳缺口 917 形成於前緣 914。與側緣 913 相比接腳缺口 917 較靠近側緣 912。角缺口 915 可形成於前緣 914

與側緣 913。兩側缺口 116 個別形成於側緣 912 和 913，並可收容在門鎖臂 34 上之門鎖部 341。

【0040】 前緣 914 可插入電連接器 3'。對應地，突出部 33'可形成於電連接器 3'之絕緣體 31'上，並與電路板 91 之角缺口 915 配合，如此在記憶模組 9 插接後，側面 911 可朝上。

【0041】 再者，記憶模組 9 可與記憶模組 100 配對，構成一記憶模組對 10'。參照圖 9 所示，記憶模組 100 包含一電路板 101。電路板 101 可被一側緣 1012、一前緣 1014、另一側緣 1013，以及一側面 1011 所界定，其中側面 1011 至少支撐記憶晶片 23。複數接腳 22 沿前緣 1014 排列。當側面 1011 朝上時，側緣 1012、前緣 1014 和側緣 1013 依序沿一順時鐘方向排列。電路板 101 具有兩側缺口 216、一接腳缺口 1017，以及一角缺口 1015。兩側缺口 216 可收容門鎖臂 44 上之門鎖部 441。接腳缺口 1017 形成於前緣 1014 上，且與側緣 1013 相比接腳缺口 1017 較靠近側緣 1012。角缺口 1015 形成於前緣 1014 和側緣 1012 上。

【0042】 當記憶模組 100 插接後，電連接器 4'收容電路板 101 之前緣 1014。對應地，突出部 43'可形成於電連接器絕緣體 41'"上，並與電路板 101 之角缺口 1015 配合，如此在記憶模組 100 插接後，側面 1011 可朝上。

【0043】 本揭露之技術內容及技術特點已揭示如上，然而熟悉本項技術之人士仍可能基於本揭露之教示及揭示而作種種不背離本揭露精神之替換及修飾。因此，本揭露之保護範圍應不限於實施範例所揭示者，而應包括各種不背離本揭露之替換及修飾，並為以下之申請專利範圍所涵蓋。

【符號說明】

【0044】

- 1 記憶模組
- 2 記憶模組
- 2' 記憶模組
- 2" 記憶模組
- 3 電連接器
- 3' 電連接器

- 4 電連接器
- 4' 電連接器
- 4" 電連接器
- 5 電路板
- 6 記憶模組
- 7 電連接器
- 8 記憶模組
- 9 記憶模組
- 10 記憶模組對
- 10' 記憶模組對
- 11 電路板
- 12 接腳
- 13 記憶晶片
- 14 電子元件
- 21 電路板
- 21' 電路板
- 21" 電路板
- 22 接腳
- 23 記憶晶片
- 24 電子元件
- 31 絕緣體
- 31' 絕緣體
- 32 插槽
- 33 突出部
- 33' 突出部
- 34 門鎖臂
- 41 絕緣體
- 41' 絕緣體
- 41" 絕緣體

- 41''' 絕緣體
- 42 插槽
- 43 突出部
- 43' 突出部
- 44 門鎖臂
- 45 突出部
- 51 側缺口
- 61 電路板
- 62 接腳
- 63 記憶晶片
- 64 電子元件
- 71 絕緣體
- 72 門鎖臂
- 73 端子
- 74 插槽
- 75 方向鍵
- 81 接腳缺口
- 82 側缺口
- 91 電路板
- 100 記憶模組
- 101 電路板
- 111 側面
- 112 側緣
- 113 側緣
- 114 前緣
- 115 角缺口
- 116 側缺口
- 117 接腳缺口
- 118 側面

- 211 側面
- 212 側緣
- 213 側緣
- 214 前緣
- 215 角缺口
- 215' 角缺口
- 216 側缺口
- 217 接腳缺口
- 218 側面
- 341 門鎖部
- 441 門鎖部
- 611 側面
- 612 側緣
- 613 前緣
- 614 側緣
- 615 接腳缺口
- 616 側缺口
- 617 角缺口
- 618 側缺口
- 711 門鎖部
- 911 側面
- 912 側緣
- 913 側緣
- 914 前緣
- 915 角缺口
- 917 接腳缺口
- 1011 側面
- 1012 側緣
- 1013 側緣

1014 前緣

1015 角缺口

1017 接腳缺口

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

【序列表】 (請換頁單獨記載)

申請專利範圍

1. 一種電連接器，用於插接一記憶模組，該記憶模組包含一電路板，該電路板包含相對之兩側緣、橫向於該些側緣延伸之一前緣、兩第一側缺口和一第二側缺口，其中該兩第一側缺口用於門鎖且分別形成於該兩側緣，而該第二側缺口形成於該兩側緣之一者上，該電路板包含兩角缺口，各該角缺口形成於該前緣和該兩側緣中之一對應者上，其中該電連接器包含：
 - 一絕緣體，包含一插槽，其中該插槽用於插接該電路板之該前緣；
 - 一第一突出部，突出於該絕緣體且與該第二側缺口配合；
 - 兩第二突出部，突出於該絕緣體且與該兩角缺口配合；以及
 - 兩門鎖臂，從該絕緣體延伸，各該門鎖臂包含一門鎖部，其中各該門鎖部位在該兩第一側缺口之一對應者內。
2. 如申請專利範圍第1項所述之電連接器，其中該第二突出部位在該插槽內。
3. 如申請專利範圍第1項所述之電連接器，其中該第二突出部位在該插槽外。
4. 一種記憶模組，包含：
 - 一電路板，包含相對之兩側緣、橫向於該些側緣延伸之一前緣、兩第一側缺口、至少一第二側缺口和兩角缺口，其中該兩第一側缺口用於門鎖且分別形成於該兩側緣，該第二側缺口形成於該兩側緣之一者上，而各該角缺口形成於該前緣和該兩側緣中之一對應者上；以及
 - 複數接腳，沿該前緣排列；其中該電路板包含兩第二側缺口，該兩第二側缺口分別形成於該兩側緣且在平行該電路板之該前緣之一方向上並非對齊；

其中該兩角缺口具有不同尺寸。

5. 一種記憶模組，包含：

一電路板，包含相對之兩側緣、橫向於該些側緣延伸之一前緣和兩不同的角缺口，其中各該角缺口形成於該前緣與該兩側緣之一對應者上；以及

複數接腳，沿該前緣排列；

其中該電路板包含兩第一側缺口和至少一第二側缺口，其中該兩第一側缺口用於門鎖且分別形成於該兩側緣，而該至少一第二側缺口形成於該兩側緣中之一者；

其中該角缺口具有不同大小或形狀。

6. 一種電連接器，用於插接一記憶模組，該記憶模組包含一電路板和複數接腳，該電路板包含相對之兩側緣、橫向於該些側緣延伸之一前緣和兩不同的角缺口，其中各該角缺口形成於該前緣與該兩側緣之一對應者上，該些接腳沿該前緣排列，該電連接器包含：

一絕緣體，包含一插槽，該插槽用於插接該電路板之該前緣；以及

兩突出部，突出於該絕緣體且配合該些角缺口來形成；

其中該些角缺口具有不同大小或形狀。

7. 如申請專利範圍第6項所述之電連接器，其中該些突出部位於該插槽內。

8. 如申請專利範圍第6項所述之電連接器，其中該些突出部中較大者延伸出該插槽外。

圖式

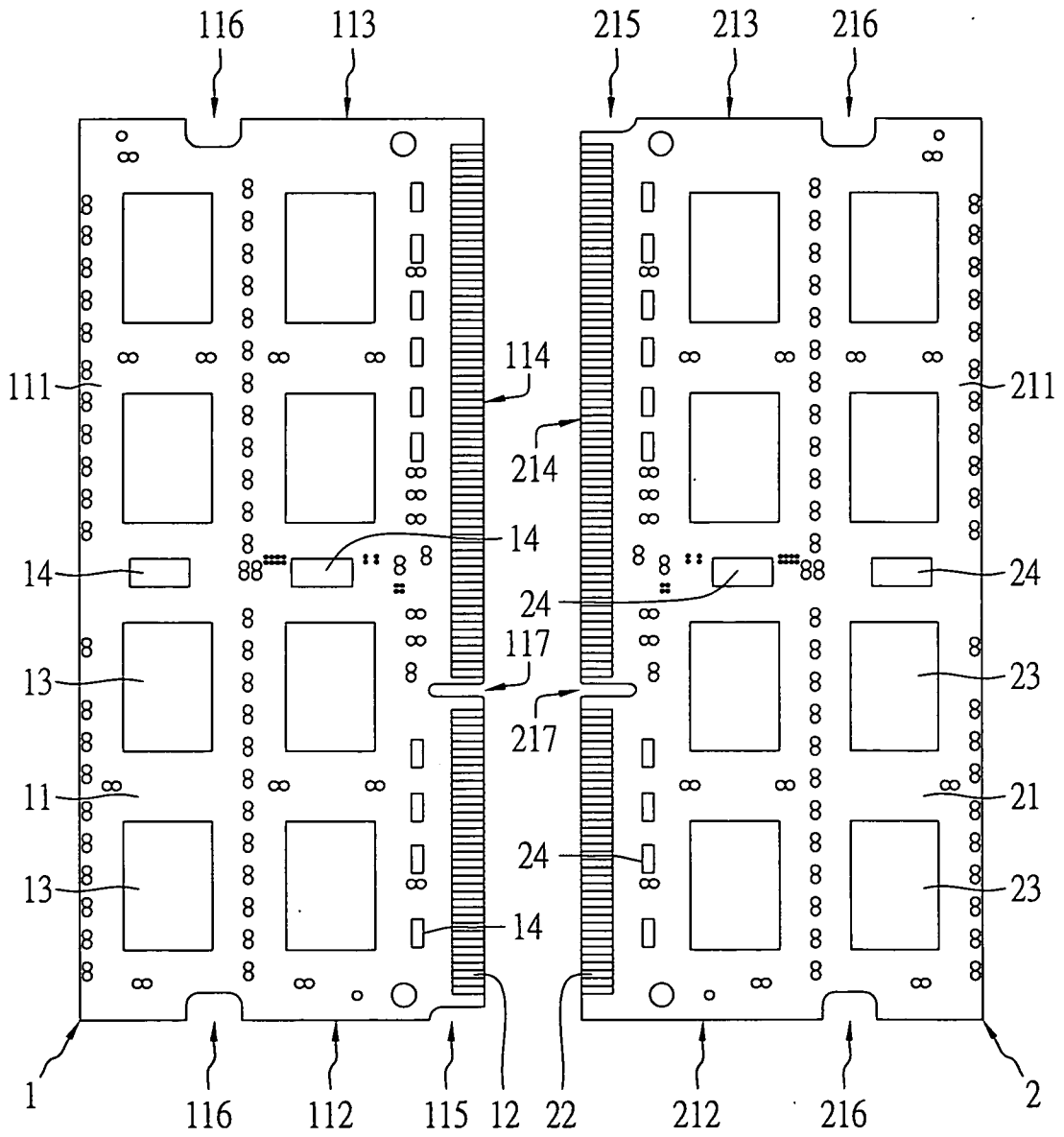


圖 1

圖 2

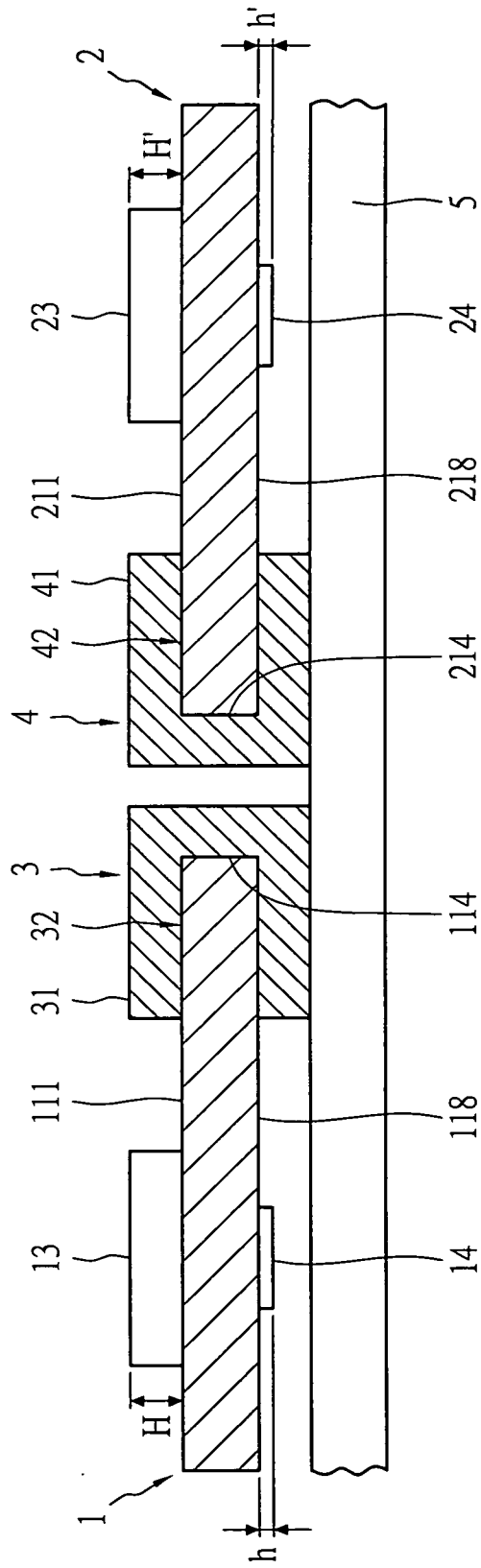


圖 3

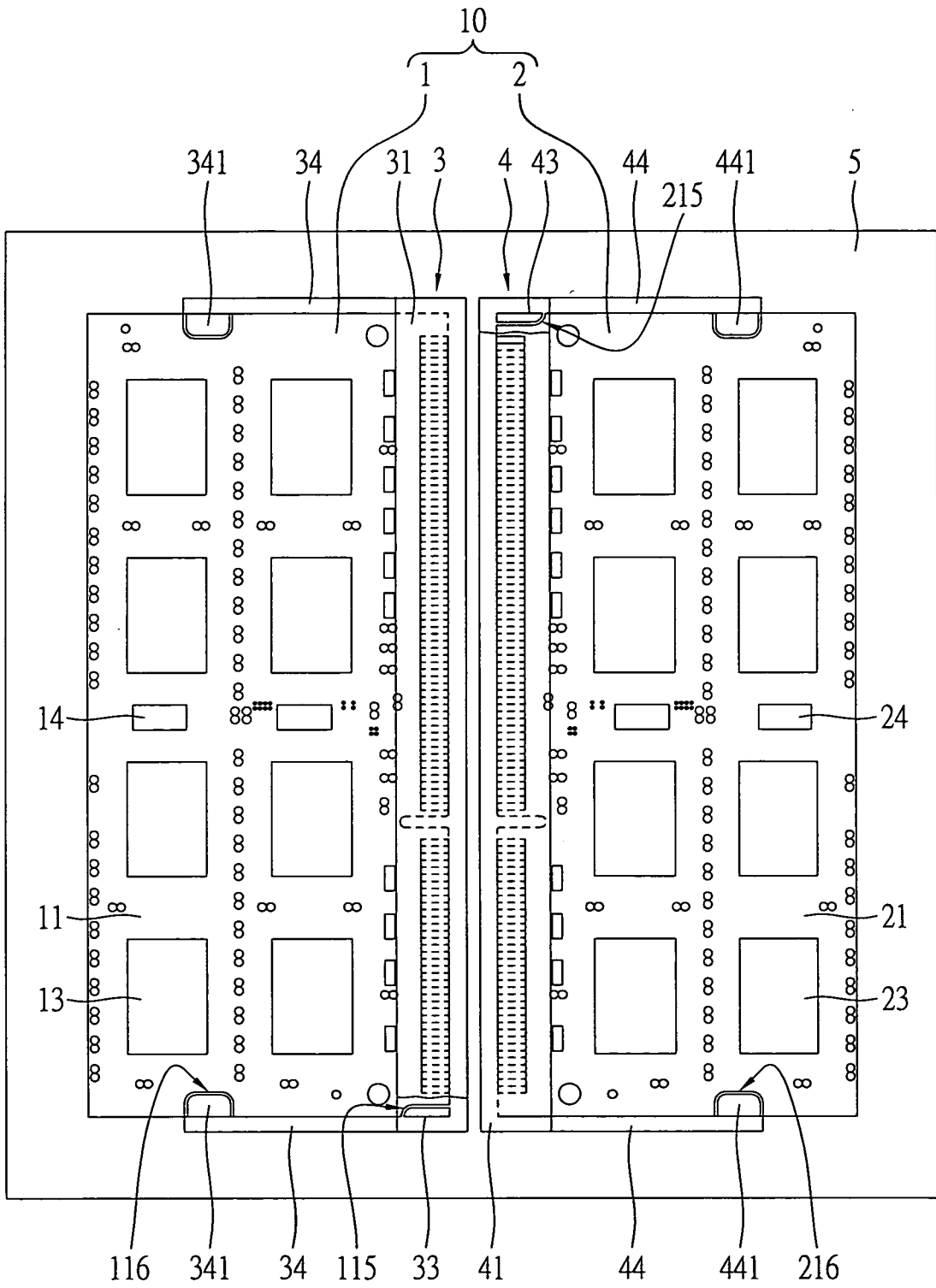


圖 4

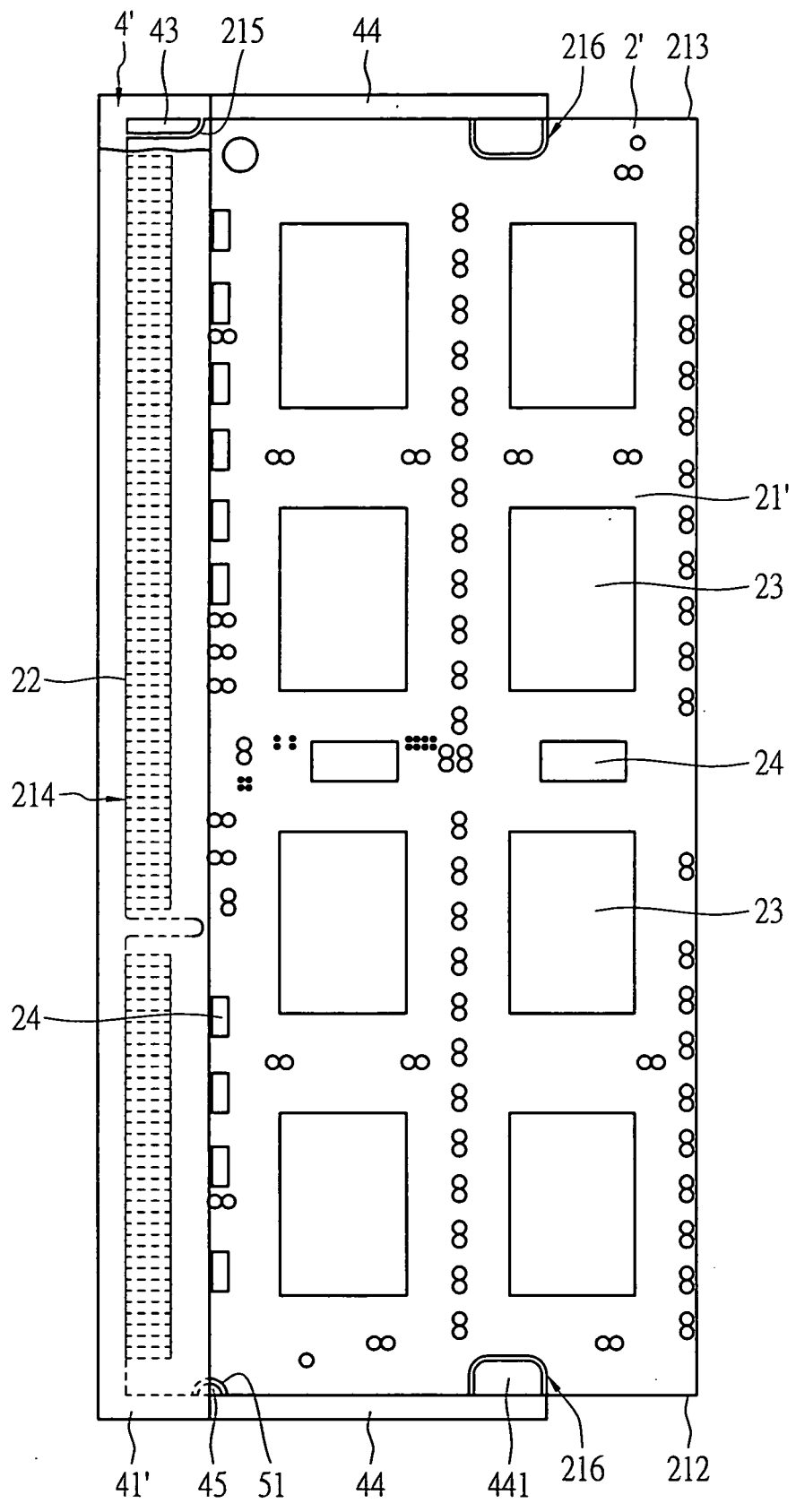


圖 5

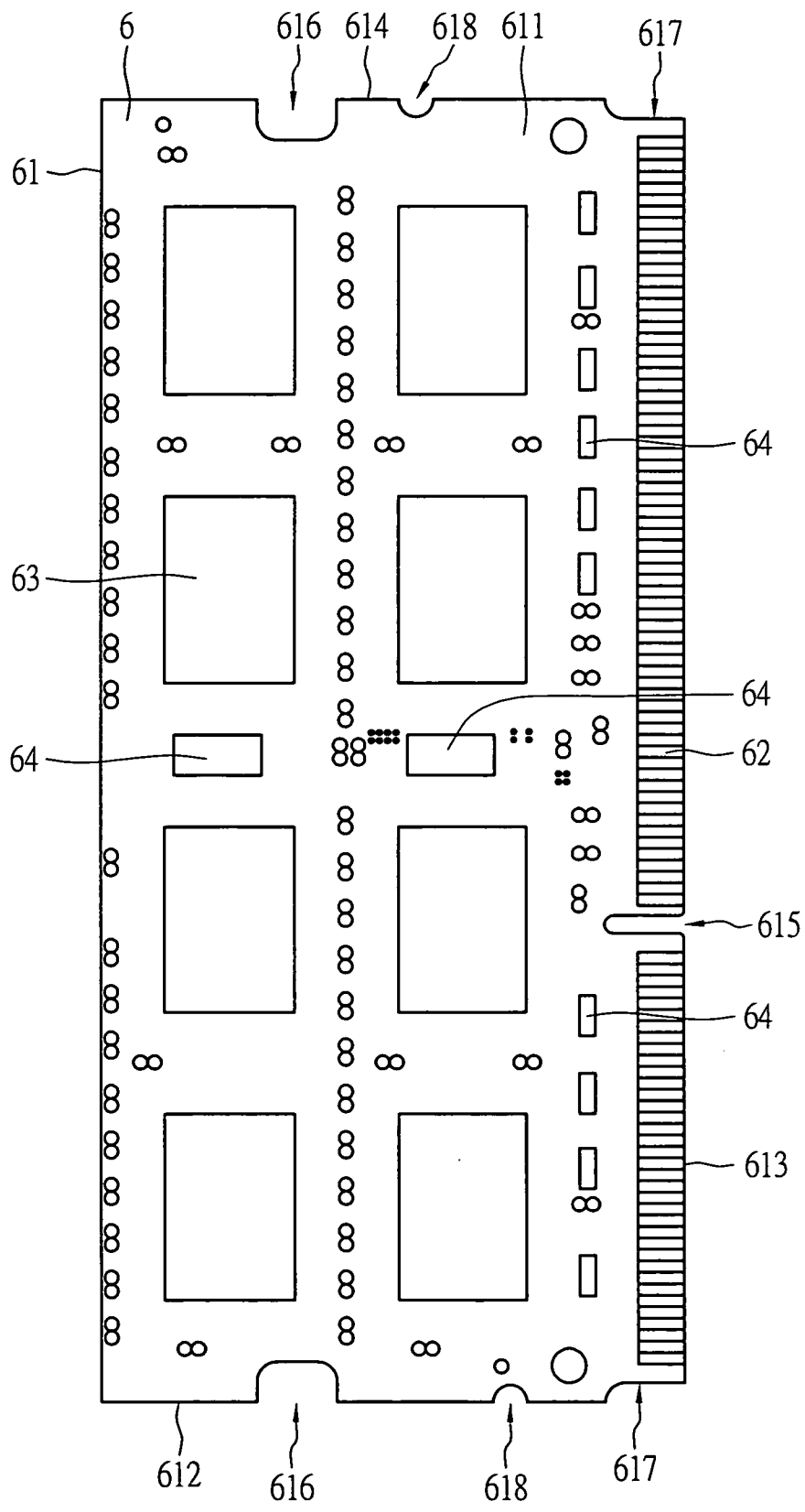


圖 6

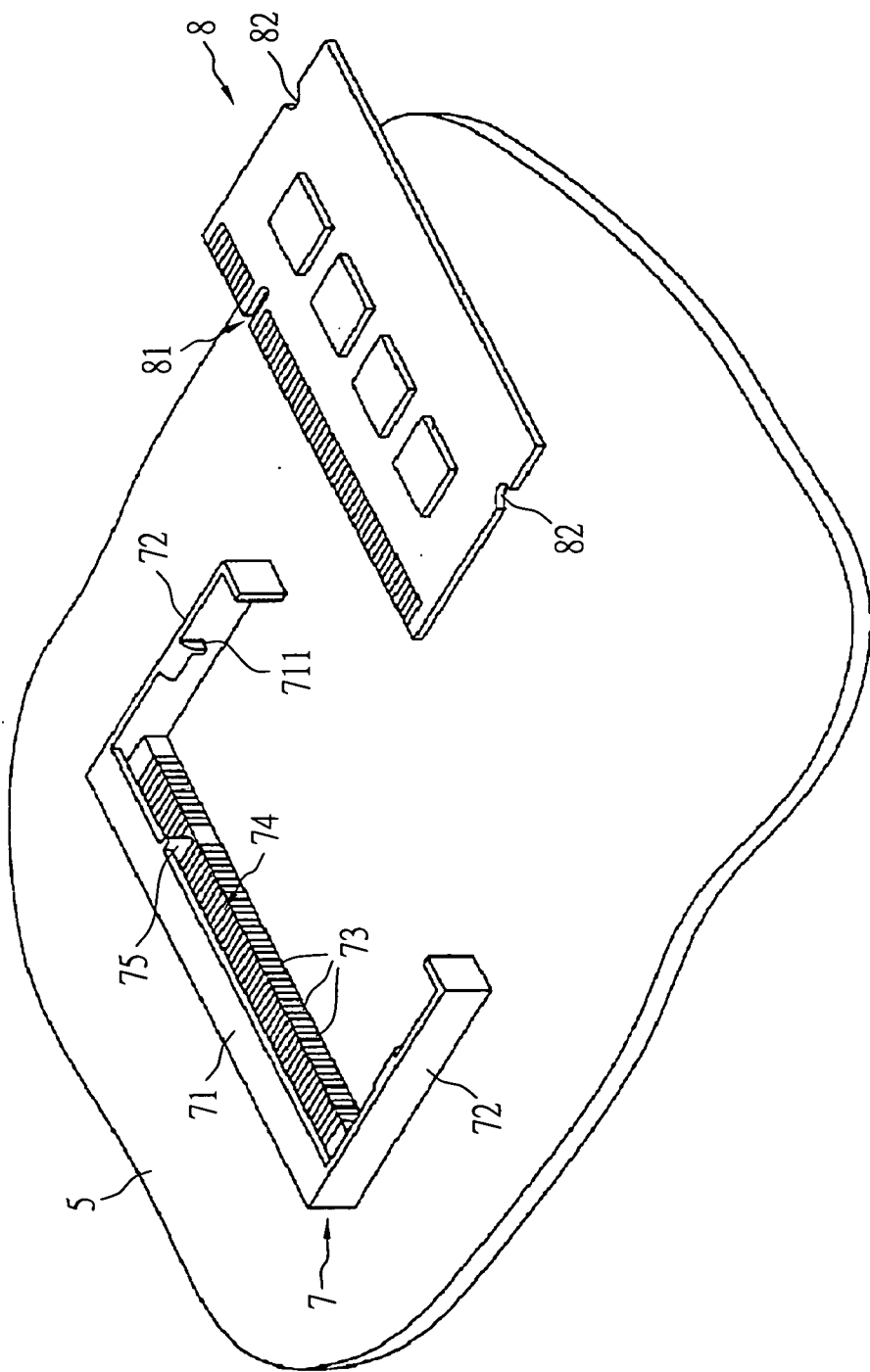


圖7

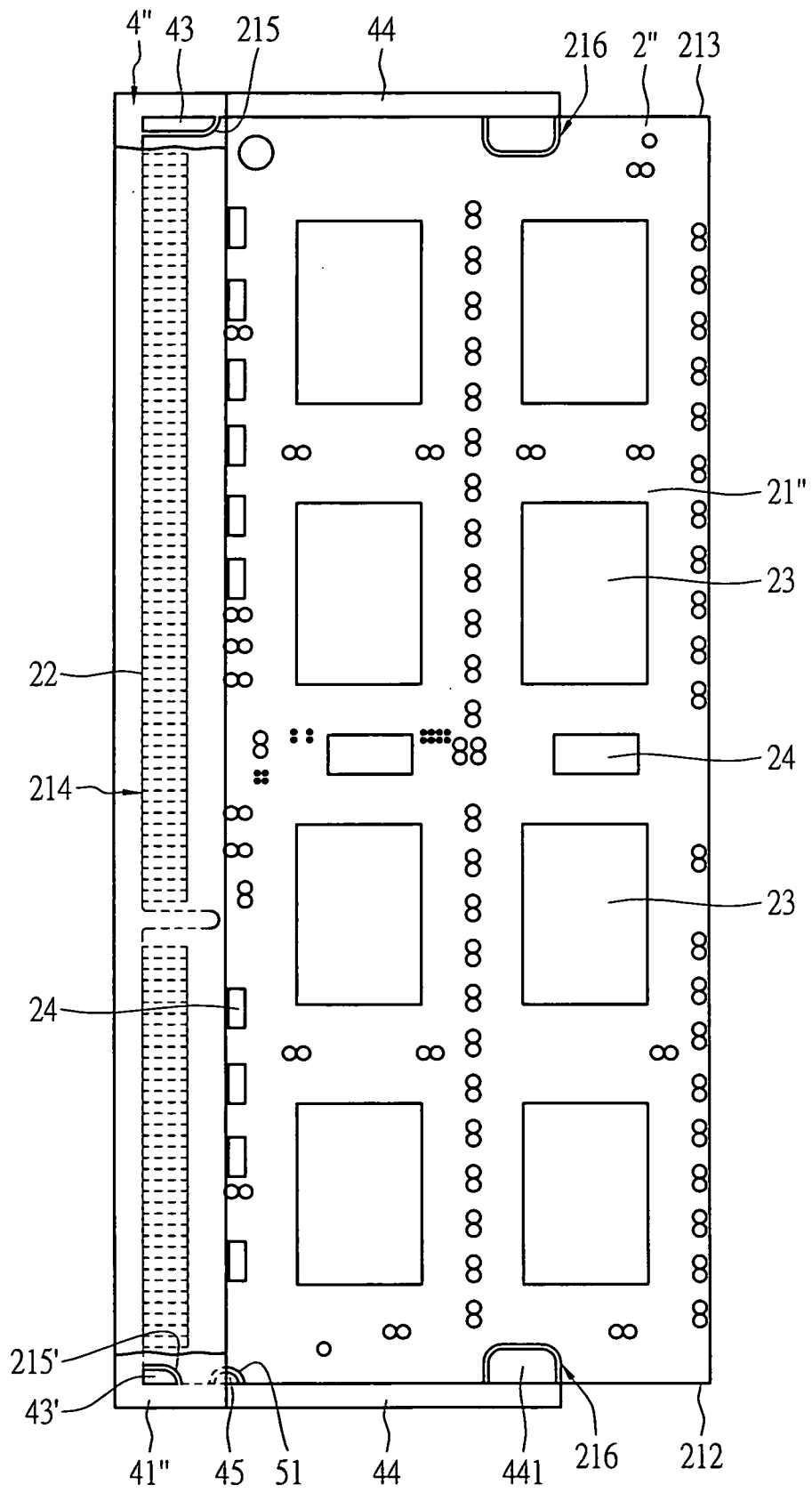


圖 8

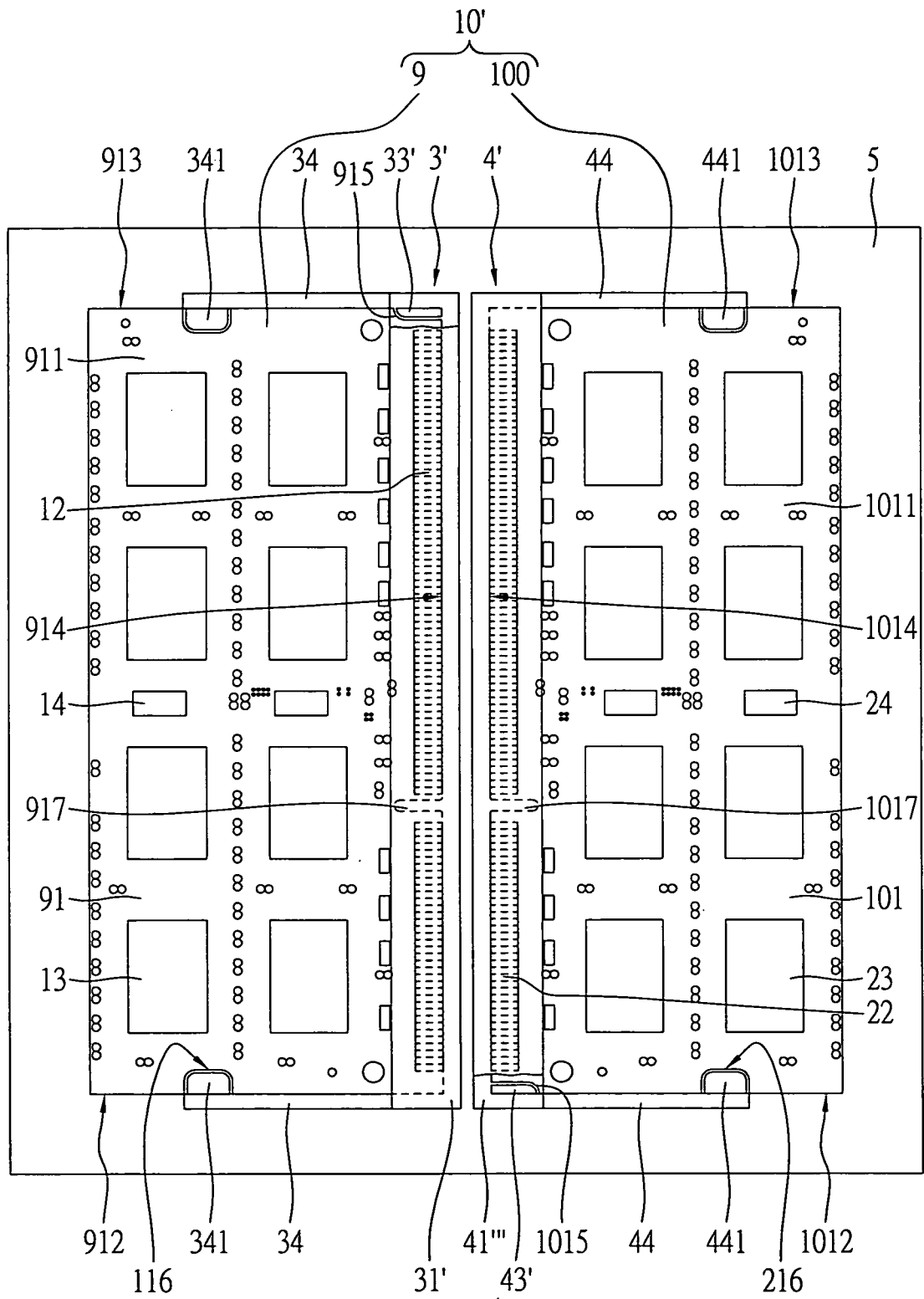


圖 9