

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2023년 11월 16일 (16.11.2023)



(10) 국제공개번호

WO 2023/219217 A1

(51) 국제특허분류:

H03M 13/11 (2006.01)

H04L 1/00 (2006.01)

H03M 13/01 (2006.01)

H04L 1/20 (2006.01)

H03M 13/00 (2006.01)

(21) 국제출원번호:

PCT/KR2022/018359

(22) 국제출원일:

2022년 11월 18일 (18.11.2022)

(25) 출원언어:

한국어

(26) 공개언어:

한국어

(30) 우선권정보:

10-2022-0058823 2022년 5월 13일 (13.05.2022) KR

(71) 출원인: 전남대학교산학협력단 (INDUSTRY FOUNDATION OF CHONNAM NATIONAL UNIVERSITY)

[KR/KR]; 61186 광주광역시 북구 용봉로 77, Gwangju (KR).

(72) 발명자: 박호성 (PARK, Ho Sung); 62306 광주광역시 광산구 수완로33번길 76, 106동 101호, Gwangju (KR). 노혜진 (RO, Hye Jin); 62356 광주광역시 광산구

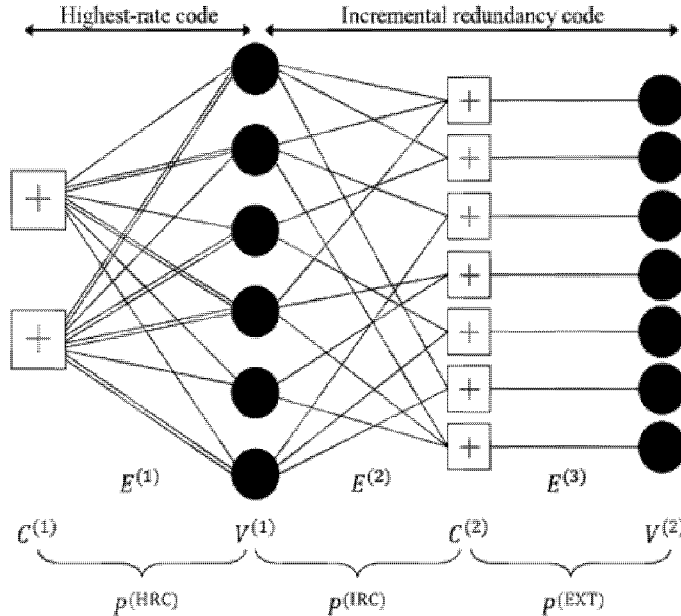
월곡산정로 80, 9동 1104호, Gwangju (KR). 김정현 (KIM, Jung Hyun); 05647 서울특별시 송파구 양재대로 1109, 1동 1501호, Seoul (KR). 박지연 (PARK, Ji Yeon); 56204 전라북도 정읍시 시기1길 22, 102동 803호, Jeollabuk-do (KR). 손세희 (SON, Se Hee); 61706 광주광역시 남구 효사랑길 14, 107동 1707호, Gwangju (KR). 이현우 (LEE, Hyeonu); 62323 광주광역시 광산구 목련로 153번길 134, 609동 101호, Gwangju (KR). 한민석 (HAN, Min Seok); 55347 전라북도 완주군 소양면 해월신왕길 46-4, Jeollabuk-do (KR).

(74) 대리인: 특허법인 지원 (G1 IP LAW FIRM); 08501 서울특별시 금천구 가산디지털1로 225, 808,809호, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD,

(54) Title: DESIGN AND ENCODING METHOD AND DEVICE FOR LOW-DENSITY PARITY-CHECK CODE

(54) 발명의 명칭: 저밀도 패리티 검사 부호의 설계 및 부호화 방법 및 장치



(57) Abstract: The present invention relates to a design and encoding method and device for a low-density parity-check code. The design and encoding method for a low-density parity-check code, according to one embodiment of the present invention, may comprise the steps of: (a) generating a proto-matrix for a protograph-based raptor-like (PBRL) low-density parity-check (LDPC) code; (b) adding at least one edge to the proto-matrix; and (c) performing encoding using the proto-matrix to which the at least one edge has been added, thereby generating a codeword.

(57) 요약서: 본 발명은 저밀도 패리티 검사 부호의 설계 및 부호화 방법 및 장치에 관한 것이다. 본 발명의 일 실시예에 따른 저밀도 패리티 검사 부호의 설계 및 부호화 방법은, (a) PBRL(Protograph-Based Raptor-Like) LDPC(Low-Density Parity-Check) 부호에 대한 프로토행렬을 생성하는 단계; (b) 상기 프로토행렬에 적어도 하나의 엣지를 추가하는 단계; 및 (c) 상기 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 부호화(encoding)를 수행하여 부호어(codeword)를 생성하는 단계;를 포함할 수 있다.

[다음 쪽 계속]

MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ,
OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA,
SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR,
TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의
역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM,
KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ,
UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ,
TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,
ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM,
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
KM, ML, MR, NE, SN, TD, TG).

규칙 4.17에 의한 선언서:

- 신규성을 해치지 아니하는 개시 또는 신규성 상실의
예외에 관한 선언 (규칙 4.17(v))

공개:

- 국제조사보고서와 함께 (조약 제21조(3))

명세서

발명의 명칭: 저밀도 패리티 검사 부호의 설계 및 부호화 방법 및 장치

기술분야

- [1] 본 발명은 저밀도 패리티 검사 부호의 설계 및 부호화 방법 및 장치에 관한 것으로, 더욱 상세하게는 무선 통신 시스템 및 데이터 저장 시스템에서 저밀도 패리티 검사 부호의 설계 및 부호화 방법 및 장치에 관한 것이다.

배경기술

- [2] 4G(4th generation) 통신 시스템 상용화 이후 증가 추세에 있는 무선 데이터 트래픽 수요를 충족시키기 위해, 개선된 5G(5th generation) 통신 시스템을 개발하였고 현재 그 성능을 개선하기 위한 노력이 이루어지고 있다. 이러한 이유로, 5G 통신 시스템은 4G 네트워크 이후(Beyond 4G Network) 통신 시스템 또는 LTE(Long Term Evolution) 시스템 이후(Post LTE) 시스템이라 불리어지고 있다.
- [3] 높은 데이터 전송률을 달성하기 위해, 5G 통신 시스템은 초고주파(mmWave) 대역(예를 들어, 60기가(60GHz) 대역과 같은)에서의 구현이 고려되고 있다. 초고주파 대역에서의 전파의 경로손실 완화 및 전파의 전달 거리를 증가시키기 위해, 5G 통신 시스템에서는 빔포밍(beamforming), 거대 배열 다중 입출력(massive MIMO), 전차원 다중입출력(Full Dimensional MIMO, FD-MIMO), 어레이 안테나(array antenna), 아날로그 빔형성(analog beam-forming), 및 대규모 안테나(large scale antenna) 기술들이 논의되고 있다.
- [4] 또한 시스템의 네트워크 개선을 위해, 5G 통신 시스템에서는 진화된 소형 셀, 개선된 소형 셀(advanced small cell), 클라우드 무선 액세스 네트워크(cloud radio access network, cloud RAN), 초고밀도 네트워크(ultra-dense network), 기기 간 통신(Device to Device communication, D2D), 무선 백홀(wireless backhaul), 이동 네트워크(moving network), 협력 통신(cooperative communication), CoMP(Coordinated Multi-Points), 및 수신 간섭제거(interference cancellation) 등의 기술 개발이 이루어지고 있다.
- [5] 이 밖에도, 5G 시스템에서는 진보된 코딩 변조(Advanced Coding Modulation, ACM) 방식인 FQAM(Hybrid Frequency Shift Keying and Quadrature Amplitude Modulation) 및 SWSC(Sliding Window Superposition Coding)과, 진보된 접속 기술인 FBMC(Filter Bank Multi Carrier), NOMA(Non Orthogonal Multiple Access), 및 SCMA(Sparse Code Multiple Access) 등이 개발되고 있다.
- [6] 5G 통신 시스템을 비롯한 다양한 통신 시스템들에서, 송신단과 수신단 사이에 데이터를 송신 및 수신하는 경우 통신 채널에 존재하는 잡음으로 인해 발생할 수 있는 데이터 오류를 정정하기 위한 오류 정정 기술이 사용되고 있다.

[7]

발명의 상세한 설명

기술적 과제

[8] 본 발명은 전술한 문제점을 해결하기 위하여 창출된 것으로, 저밀도 패리티 검사 부호의 설계 및 부호화 방법 및 장치를 제공하는 것을 그 목적으로 한다.

[9] 또한, 본 발명은 무선 통신 및 데이터 저장 시스템에 적합한 프로토그래프 기반 랩터 유사 (protograph-based raptor-like: PBRL) LDPC 부호를 개선하기 위해 엷지를 추가하는 구조에서 최적의 부호를 설계하고 효율적인 부호화를 수행하기 위한 방법 및 장치를 제공하는 것을 그 목적으로 한다.

[10] 또한, 본 발명은 기존의 부호와 새로운 부호를 하나의 하드웨어/소프트웨어로 선택적으로 구현할 수 있는 이중 모드를 가능하게 하는 방법 및 장치를 제공하는 것을 그 목적으로 한다.

[11] 본 발명의 목적들은 이상에서 언급한 목적들로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 명확하게 이해될 수 있을 것이다.

[12]

과제 해결 수단

[13] 상기한 목적들을 달성하기 위하여, 본 발명의 일 실시예에 따른 저밀도 패리티 검사 부호의 설계 및 부호화 방법은, (a) PBRL(Protograph-Based Raptor-Like) LDPC(Low-Density Parity-Check) 부호에 대한 프로토행렬을 생성하는 단계; (b) 상기 프로토행렬에 적어도 하나의 엷지를 추가하는 단계; 및 (c) 상기 적어도 하나의 엷지가 추가된 프로토행렬을 이용하여 부호화(encoding)를 수행하여 부호어(codeword)를 생성하는 단계;를 포함할 수 있다.

[14] 실시예에서, 상기 PBRL LDPC 부호에 대한 프로토행렬은, HRC(Highest-rate code)의 HRC 프로토행렬, IRC(Incremental redundancy code)의 IRC 프로토행렬, 영(zero) 행렬 및 단위 행렬을 포함할 수 있다.

[15] 실시예에서, 상기 (b) 단계는, 상기 단위 행렬의 하부 삼각 행렬(lower triangular matrix)에 상기 적어도 하나의 엷지를 추가하는 단계;를 포함할 수 있다.

[16] 실시예에서, 상기 (c) 단계는, 상기 적어도 하나의 엷지가 추가된 프로토행렬을 이용하여 고정 부호율 또는 부호율 호환 기반의 부호화를 수행하여 부호어를 생성하는 단계;를 포함할 수 있다.

[17] 실시예에서, 상기 (b) 단계는, 상기 IRC 프로토행렬, 상기 적어도 하나의 엷지의 개수 및 HRC 프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표 행렬에 기반하여, 고정 부호율에 대한 상기 적어도 하나의 엷지가 추가된 단위 행렬을 생성하는 단계;를 포함할 수 있다.

[18] 실시예에서, 상기 (b) 단계는, 상기 IRC 프로토행렬, 상기 적어도 하나의 엷지의 개수, HRC 프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표 행렬 및 상기 지표 행렬의 동일한 위치의 행(row)에서 상기 지표 값을 정규화한

- 값의 집합을 포함하는 정규화 지표 행렬에 기반하여, 부호율 호환에 대한 상기 적어도 하나의 엣지가 추가된 단위 행렬을 생성하는 단계;를 포함할 수 있다.
- [19] 실시예에서, 저밀도 패리티 검사 부호의 설계 및 부호화 장치는, PBRL(Protograph-Based Raptor-Like) LDPC(Low-Density Parity-Check) 부호에 대한 프로토행렬을 생성하고, 상기 프로토행렬에 적어도 하나의 엣지를 추가하고, 상기 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 부호화(encoding)를 수행하여 부호어(codeword)를 생성하는 제어부;를 포함할 수 있다.
- [20] 실시예에서, 상기 PBRL LDPC 부호에 대한 프로토행렬은, HRC(Highest-rate code)의 HRC 프로토행렬, IRC(Incremental redundancy code)의 IRC 프로토행렬, 영(zero) 행렬 및 단위 행렬을 포함할 수 있다.
- [21] 실시예에서, 상기 제어부는, 상기 단위 행렬의 하부 삼각 행렬(lower triangular matrix)에 상기 적어도 하나의 엣지를 추가할 수 있다.
- [22] 실시예에서, 상기 제어부는, 상기 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 고정 부호율 또는 부호율 호환 기반의 부호화를 수행하여 부호어를 생성할 수 있다.
- [23] 실시예에서, 상기 제어부는, 상기 IRC 프로토행렬, 상기 적어도 하나의 엣지의 개수 및 HRC 프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표 행렬에 기반하여, 고정 부호율에 대한 상기 적어도 하나의 엣지가 추가된 단위 행렬을 생성할 수 있다.
- [24] 실시예에서, 상기 제어부는, 상기 IRC 프로토행렬, 상기 적어도 하나의 엣지의 개수, HRC 프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표 행렬 및 상기 지표 행렬의 동일한 위치의 행(row)에서 상기 지표 값을 정규화한 값의 집합을 포함하는 정규화 지표 행렬에 기반하여, 부호율 호환에 대한 상기 적어도 하나의 엣지가 추가된 단위 행렬을 생성할 수 있다.
- [25] 상기한 목적들을 달성하기 위한 구체적인 사항들은 첨부된 도면과 함께 상세하게 후술될 실시예들을 참조하면 명확해질 것이다.
- [26] 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라, 서로 다른 다양한 형태로 구성될 수 있으며, 본 발명의 개시가 완전하도록 하고 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자(이하, "통상의 기술자")에게 발명의 범주를 완전하게 알려주기 위해서 제공되는 것이다.

[27]

발명의 효과

- [28] 본 발명의 일 실시예에 의하면, 새로운 추가 엣지들이 기존 부호의 취약한 부분의 오류율을 개선하여 전체적인 오류율을 낮춰서 고신뢰도 통신이 가능하게 할 수 있다.
- [29] 또한, 본 발명의 일 실시예에 의하면, 재전송이 쉽지 않은 무선통신의

저지연고신뢰 전송에 적용할 수 있다.

- [30] 본 발명의 효과들은 상술된 효과들로 제한되지 않으며, 본 발명의 기술적 특징들에 의하여 기대되는 잠정적인 효과들은 아래의 기재로부터 명확하게 이해될 수 있을 것이다.

[31]

도면의 간단한 설명

- [32] 도 1은 본 발명의 일 실시예에 따른 PBRL LDPC 부호의 프로토그래프를 도시한 도면이다.
- [33] 도 2a는 본 발명의 일 실시예에 따른 $R=1/5$ 인 5G NR base graph 2 LDPC 부호의 BLER 그래프를 도시한 도면이다.
- [34] 도 2b는 본 발명의 일 실시예에 따른 $R=1/3$ 인 PBRL 부호의 BLER 그래프를 도시한 도면이다.
- [35] 도 3a는 본 발명의 일 실시예에 따른 다양한 부호율의 5G NR base graph 2 LDPC 부호의 BLER 그래프를 도시한 도면이다.
- [36] 도 3b는 본 발명의 일 실시예에 따른 estBER로 설계한 다양한 부호율의 PBRL 부호의 BLER 그래프를 도시한 도면이다.
- [37] 도 4는 본 발명의 일 실시예에 따른 저밀도 패리티 검사 부호의 설계 및 부호화 방법을 도시한 도면이다.
- [38] 도 5는 본 발명의 일 실시예에 따른 저밀도 패리티 검사 부호의 설계 및 부호화 장치의 기능적 구성을 도시한 도면이다.

발명의 실시를 위한 최선의 형태

- [39] 본 발명은 다양한 변경을 가할 수 있고, 여러 가지 실시예들을 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 이를 상세히 설명하고자 한다.
- [40] 청구범위에 개시된 발명의 다양한 특징들은 도면 및 상세한 설명을 고려하여 더 잘 이해될 수 있을 것이다. 명세서에 개시된 장치, 방법, 제법 및 다양한 실시예들은 예시를 위해서 제공되는 것이다. 개시된 구조 및 기능상의 특징들은 통상의 기술자로 하여금 다양한 실시예들을 구체적으로 실시할 수 있도록 하기 위한 것이고, 발명의 범위를 제한하기 위한 것이 아니다. 개시된 용어 및 문장들은 개시된 발명의 다양한 특징들을 이해하기 쉽게 설명하기 위한 것이고, 발명의 범위를 제한하기 위한 것이 아니다.
- [41] 본 발명을 설명함에 있어서, 관련된 공지기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [42] 이하, 본 발명의 일 실시예에 따른 저밀도 패리티 검사 부호의 설계 및 부호화 방법 및 장치를 설명한다.
- [43] 일 실시예에서, 본 발명에 따르면, 새로운 추가 엣지들의 위치를 결정하는데 있어서 기존 부호의 취약한 부분의 성능을 보완하기 위한 기준이 사용될 수

있다.

- [44] 일 실시예에서, 본 발명에 따르면, 기존 PBRL LDPC 부호의 취약한 변수 노드를 선택하는 기준, 선택한 취약 변수 노드를 보충하기 위해 엣지의 위치를 결정하는 기준이 사용될 수 있으며, 이러한 기준을 부호가 고정된 부호율로 동작하는 경우와 부호율 호환적으로 동작하는 경우로 구분하여 사용될 수 있다.
- [45] 일 실시예에서, 본 발명에 따르면, 추가 엣지가 존재하는 상황에서 낮은 복잡도로 부호화하는 방식을 부호의 프로토타그래프 상에서 그래프 구조가 사용될 수 있다.

[46]

- [47] 5G 초신뢰 저지연 통신(URLLC) 시나리오에서는 신뢰할 수 있는 통신의 필요성이 증가하고 있으며 채널 부호의 오류 마루(error floor)가 낮은 것이 중요하다. 프로토타그래프 기반 랩터 유사(PBRL) 저밀도 패리티 검사(LDPC) 부호는 오류 수정 성능과 부호율 호환성(rate-compatible)이 우수하지만, 구조는 오류 마루 영역보다는 폭포(waterfall) 영역에 중점을 두었다.

- [48] 첨가 구조는 기존 PBRL LDPC 부호의 프로토타그래프에 엣지를 추가한 구조이다. 첨가 구조를 가지는 PBRL LDPC 부호는 기존 부호에 비해 낮은 오류 마루를 갖는다. 추가된 엣지는 기존 PBRL LDPC 부호에서 신뢰도가 낮은 변수 노드(variable node)의 신뢰도를 높이는 역할을 한다. 엣지 추가는 프로토타그래프의 기존 엣지 연결을 변경하지 않기 때문에 첨가 구조를 포함하거나 포함하지 않는 적응적인 사용은 시스템이 원래 PBRL LDPC 부호와 역호환성을 유지하면서 효율적인 방식으로 고속 통신 및 신뢰할 수 있는 통신을 위한 두 개의 PBRL LDPC 부호를 구현하는 효과가 있다.

- [49] 또한 고정 부호율과 부호율 호환을 위한 2가지 구성 방법과 알고리즘이 있다. 제안하는 구조는 일반적인 PBRL LDPC 부호에 적용 가능하다.

[50]

- [51] 도 1은 본 발명의 일 실시예에 따른 PBRL LDPC 부호의 프로토타그래프를 도시한 도면이다.

- [52] 도 1을 참고하면, PBRL(Protograph-Based Raptor-Like) LDPC(Low-Density Parity-Check) 부호는 프로토타행렬로 표현이 가능하며 그 구조는 <수학식 1>과 같이 나타낼 수 있다.

- [53] [수식1]

$$P = \begin{bmatrix} P_{HRC} & 0 \\ P_{IRC} & I \end{bmatrix}$$

- [54] 여기서,

$P^{(HRC)}$

는 HRC(Highest-rate code)의 프로토타행렬을 의미하고,

$P^{(IRC)}$

는 IRC(Incremental redundancy code)의 프로토행렬을 의미하고, 0은 영 행렬, I는 단위행렬을 의미할 수 있다.

[55] 일 실시예에서, IRC의 원형은

$$[P^{(IRC)} | I]$$

이지만 I의 연결이 명확하기 때문에 <수학식 1>의 표기법이 사용될 수 있다.

[56] 일 실시예에서, 프로토그래프 표현에서 표기법은 도 1의 일부와 같고 수학적으로 다음과 같이 정의될 수 있다. 예를 들어, 프로토그래프는 변수 노드(variable nodes), 체크 노드(check nodes), 엣지(edges)의 집합으로 정의될 수 있다.

[57] 이 경우, 프로토행렬 P, $P^{(HRC)}$, $I^{(IRC)}$ 는 각각 프로토그래프에서 P, $P^{(HRC)}$, $P^{(IRC)}$ 로 표기될 수 있다.

[58] $V^{(1)}$ 은 HRC에서의 변수 노드 집합, $V^{(2)}$ 는 차수가 1인 변수 노드 집합이고

$$V = V^{(1)} \cup V^{(2)}$$

일 수 있다.

[59] $C^{(1)}$ 과 $C^{(2)}$ 는 각각 HRC와 IRC에서의 체크 노드 집합이고

$$C = C^{(1)} \cup C^{(2)}$$

일 수 있다.

[60] $E^{(1)}$ 과 $E^{(2)}$, $E^{(3)}$ 는 각각 $C^{(1)}$ 과 $V^{(1)}$, $V^{(1)}$ 과 $C^{(2)}$, $C^{(2)}$ 와 $V^{(2)}$ 사이의 엣지 집합을 의미하고

$$E = E^{(1)} \cup E^{(2)} \cup E^{(3)}$$

일 수 있다.

[61] 따라서, $P^{(HRC)} = (V^{(1)}, C^{(1)}, E^{(1)})$, $P^{(IRC)} = (V^{(1)}, C^{(2)}, E^{(2)})$, $P = (V, C, E)$ 이다. 여기서 엣지는 (c, v) 로 표기되고 각각 체크 노드, 변수 노드를 의미할 수 있다.

[62] $P^{(EXT)}$ 가 프로토그래프의 확장(extension) 부분이라고 가정하고, $P^{(EXT)} = (V^{(2)}, C^{(2)}, E^{(2)})$ 이 될 수 있다. 기존의 PBRL LDPC 부호 (1)에서 $P^{(EXT)}$ 는 단위행렬 I에 해당할 수 있다.

[63] λ

과

$$\lambda_1$$

,

$$\lambda_2$$

은 각각 V, $V^{(1)}$, $V^{(2)}$ 에 연결된 변수 노드의 개수를 의미하고,

$$\rho$$

과

$$\rho_1$$

,

$$\rho_2$$

은 각각 C , $C^{(1)}$, $C^{(2)}$ 에 연결된 체크 노드의 개수를 의미할 수 있다.

[64] 그러므로

$$\lambda = |V|$$

,

$$\lambda_1 = |V^{(1)}|$$

,

$$\lambda_2 = |V^{(2)}|$$

,

$$\rho = |C|$$

,

$$\rho_1 = |C^{(1)}|$$

,

$$\rho_2 = |C^{(2)}|$$

, 일 수 있다. 또한

$$\lambda = \lambda_1 + \lambda_2$$

,

$$\rho = \rho_1 + \rho_2$$

,

$$\rho_2 = \lambda_1$$

일 수 있다. 따라서 프로토행렬 $P^{(HRC)}$, $P^{(IRC)}$, 0, I(or $P^{(EXT)}$) 각각의 크기는

$$\rho_1 \times \lambda_1$$

,

$$\rho_2 \times \lambda_1$$

,

$$\rho_1 \times \lambda_2$$

,

$$\rho_2 \times \lambda_2$$

이 될 수 있다.

[65] 집합의 모든 원소(elements)를 나타내는데 소문자를 사용하고 원소의 위치자가 집합의 위치자를 상속할 수 있다. 첨자는 각 원소의 순서를 지정할 수 있다. 예를 들어

$$V^{(1)} = \{v_1^{(1)}, v_2^{(1)}, \dots, v_{\lambda_1}^{(1)}\}$$

로 표기될 수 있으며, $P^{(IRC)}$ 의 (i, j) 번째 원소는 $P_{i,j}^{(IRC)}$ 로 표기될 수 있다.

[66]

[67] 일 실시예에서, 엣지 추가 효과와 관련하여, 본 발명에 따른 구조는 단위 행렬 $I(P^{(EXT)})$ 의 하부 삼각 부분에 몇 개의 엣지를 추가하고 하부 삼각 부분에는

평행(parallel) 엷지를 고려하지 않을 수 있다.

- [68] 일 실시예에서, 하부 삼각 부분은 ‘하부 삼각 행렬’ 또는 이와 동등한 기술적 의미를 갖는 용어로 지칭될 수 있다.
- [69] 하부 삼각 부분에 엷지를 추가하더라도 PBRL LDPC 부호의 부호율 호환성 특성은 유지될 수 있다. 하부 삼각 행렬을 갖는 PBRL LDPC 부호는 단위 행렬 I 를 갖는 PBRL LDPC 부호와 동일하므로 하부 삼각 부분에 엷지를 추가하는 것은 기존의 PBRL LDPC 부호를 설계하는 것과 동일할 수 있다.
- [70] 하부 삼각 부분에 엷지를 추가하는 효과는 다음과 같다. PBRL LDPC 부호는 주로 통신 시스템에 사용되므로 기본적으로 차수가 불규칙(irregular)하다. 불규칙한 차수 분포는 변수 노드 간의 신뢰성 불균형을 유발하고 점근적 설정(asymptotic setting)에서 좋은 임계값을 갖게 하고 유한한 길이에서 좋은 폭포 영역 성능으로 이어진다.
- [71] 반면에, 불균형을 줄이고 변수 노드의 신뢰성을 가능한 한 균일하게 함으로써 우수한 오류 마루 성능을 얻을 수 있다. 일 실시예에서, PBRL LDPC 부호가 좋은 폭포 영역 성능을 가지도록 설계되어 불규칙한 차수 분포를 가진다고 가정할 수 있다. 따라서 HRC에서 상대적으로 신뢰할 수 없는 변수 노드에 좋은 영향을 줄 수 있도록 하부 삼각 부분에 엷지를 추가할 수 있다.
- [72] 반복(iterative) 복호에서 1차 변수 노드는 모든 반복에서 연결된 체크 노드(check node)에 채널 수신값만 보내게 될 수 있다. 그러나 추가 엷지를 통해 변수 노드는 강화된 메시지를 보내게 되어 기존의 경우보다 더 신뢰할 수 있다. 또한 1차 변수 노드는 일반적으로 최소 거리가 작기 때문에 기본적으로 엷지 추가는 최소 거리(minimum distance)를 늘리는 좋은 방법으로 간주할 수 있다.
- [73]
- [74] 일 실시예에서, 부호화(encoding)를 참고하면, 부호화는 리프팅(lifting)된 부호로 설명할 수 있으므로 리프팅 후 파라미터 지정이 필요할 수 있다. 주기적 순열(cyclic permutation)만 고려되기 때문에 IRC의 각 엷지는 리프팅 후 $z \times z$ 순환 순열 행렬(CPM)이 될 수 있다.
- [75] 순환 순열 행렬의 i 번째 행은 $(i-1)$ 번째 행에서 오른쪽으로 한칸씩 이동(shift)할 수 있다. 순환 순열 행렬의 이동 값은 첫 번째 행에 있는 1의 열 인덱스로 정의될 수 있다. 열 인덱스는 0부터 $z-1$ 까지의 범위를 가진다. 영 행렬의 이동 행렬은 $-\infty$ 라고 정의할 수 있다. z_{ij} 는
- $$i=1, \dots, p_2$$
- $$,$$
- $$j=1, \dots, \lambda_1|$$
- 에 대해 $P^{(IRC)}$ 의 (i,j) 번째 원소를 리프팅한 순환 순열 행렬의 이동 값을 나타낼 수 있다. <수학식 1>의 대각 원소에서 리프팅된 순환 순열 행렬의 이동값은 항상

0일 수 있다.

- [76] 기존 PBRL LDPC 부호의 부호화는 2 단계로 HRC 부호화를 먼저 수행한 다음 IRC 부호화를 진행할 수 있다. HRC 부호화가 끝나고 이진(binary) 행 벡터

$$\mathbf{s} = [s_1 | s_2 | \cdots | s_{\lambda_1}]$$

가 주어졌다고 가정할 수 있다.

- [77] 여기서 s_i 는 길이 z 이다. 확장 부분의 패리티 비트는 이진 행 벡터

$$\mathbf{p} = [p_1 | p_2 | \cdots | p_{\lambda_2}]$$

로 표현될 수 있다.

o

는 원형(circular) 이동 연산자를 나타내며 $\mathbf{s}$ 에서 i 번 원형 이동한 벡터는

$$\mathbf{s}^{\circ i}$$

로 표현할 수 있다.

$$\mathbf{s}^{\circ(-\infty)} = 0$$

이다. 그런 다음 $\mathbf{s}$ 에서 $\mathbf{p}$ 를 생성하기 위한 부호화는 <수학식 2>와 같이 나타낼 수 있다.

- [78] [수식2]

$$p_i = \sum_{j=1}^{\lambda_1} s_j^{\circ z i, j}, \quad i=1, \dots, \lambda_2,$$

- [79] GF(2) 위에서 덧셈이 될 수 있다. p_i 를 순차적으로 생성할 필요가 없으며 병렬 부호화가 될 수 있다.

- [80] 일 실시예에서, 첨가 구조를 가진 PBRL LDPC 부호의 2단계 부호화가 설명될 수 있다. 이 경우, 첨가 구조를 가진 PBRL LDPC 부호의 부호화는 2 단계로 수행될 수 있다.

- [81] HRC를 먼저 부호화하고, 그 후 <수학식 3>과 같이 기존 PBRL LDPC 부호와 동일한 부호화를 먼저 수행한 다음, 추가된 엣지를 기반으로 추가 부호화가 수행될 수 있다.

- [82] 이 부호화 방법은 기존 부호화 방법을 온전히 활용하며 몇가지 추가 로직을 구현해야 한다. 첫 번째 부호화의 결과가 최종이 아니므로

p

'은 중간 결과를 나타내며 <수학식 3>과 같이 나타낼 수 있다.

- [83] [수식3]

$$p'_i = \sum_{j=1}^{\lambda_1} s_j^{\circ z i, j}$$

- [84] 일 실시예에서, 추가적인 부호화는 <표 1>과 같이 나타낼 수 있다.

[85] [표1]

- 1) 차수가 1인 변수 노드에서 차수가 1인 다른 변수 노드까지의 모든 경로를 하부 삼각형 부분 안에서만 찾고 각 경로를 노드 인덱스 번호의 증가 순서로 표현한다.
- 2) 다음과 같이 순서대로 p_i 를 부호화한다. n_i 는 $c_i^{(2)}$ 에 연결된 추가 엣지의 개수를 나타내고 v_{ij} 는 $j=1, \dots, n_i$ 에 대해 j 번째 엣지에 연결된 차수 1인 변수 노드를 나타낼 때, $p_i = p'_i + \sum_{j=1}^{n_i} p_{ij}$ 로 부호화한다.
- 3) 각 경로의 부호화 순서가 유지되는 한 병렬로 부호화할 수 있다.

[86]

[87] 순차적 부호화 단계의 수는 최대 길이 경로에서 추가된 엣지 수에 따라 결정될 수 있다. 본 발명에서는 실용적인 사용과 간단한 엣지 추가 선택을 위해 모든 경로에서 하나의 추가 엣지만 허용할 수 있다.

[88] 또한, 일 실시예에서, 확장 부분에서 변수 노드당 하나 이상의 엣지를 추가할 수 있지만 체크 노드당 최대 하나의 엣지가 추가되어 추가된 엣지가 하부 삼각 부분 내에서 사이클(cycle)을 생성할 수 없다고 가정할 수 있다.

[89] 일 실시예에서, 첨가 구조를 가진 PBRL LDPC 부호의 기본 행 연산 기반 부호화가 설명될 수 있다.

[90] 확장 부분에 엣지가 추가된 프로토그래프의 프로토행렬 표현에 기본 행 연산을 수행하면 <수학식 1>과 같은 본래 PBRL LDPC 부호의 프로토행렬의 형태를 얻을 수 있다. 이렇게 변환한 후 <수학식 2>의 부호화 과정을 수행하면 첨가 구조를 가진 PBRL LDPC 부호의 2단계 부호화와 같은 결과의 부호어를 얻을 수 있다. 본 방법은 추가한 엣지의 수가 작을 경우 부호화 복잡도가 증가하는 폭이 작아서 유용할 수 있다.

[91]

[92] 일 실시예에서, 고정 부호율(fixed rate)을 위한 첨가(add-on) 구조 구성 알고리즘 및 지표(metric)는 <표 1>과 같이 나타낼 수 있다.

[93] 구성 알고리즘을 명확하게 설명하기 위한 아래와 같은 몇가지 사항들이 고려될 수 있다.

[94] - $c \in C^{(2)}$ 인 경우, V_c 는 c 와 연결된 $V^{(1)} \cup V^{(2)}$ 의 변수 노드 집합을 나타낸다.

[95] - $V^{(1)} \cup V^{(2)}$ 인 경우, C_v 는 v 와 연결된 $C^{(2)}$ 의 체크 노드 집합을 나타낸다.

[96] - $v \in V^{(2)}$ 인 경우, $C_v^{(low)}$ 는 인덱스가 v 인덱스보다 큰 $C^{(2)}$ 의 체크 노드 집합을 나타낸다.

[97] - 만약 $v=v_i^{(2)}$ 라면, $C_v^{(low)} = \{c_{i+1}^{(2)}, c_{i+2}^{(2)}, \dots, c_{p_i}^{(2)}\}$ 이다.

[98] 즉, $C_v^{(low)}$ 는 프로토행렬에서 주어진 가중치 1인 열에 대한 주 대각선의 1 아래의 행과 일치한다.

- [99] HRC의 변수 노드가 신뢰할 수 있는지 여부를 결정하기 위한 지표(metric)을 도입했고, 이 지표는 추가 엣지의 위치 선택의 기준이 될 수 있다.
- [100] $v \in V^{(1)}$ 인 경우, m_v 는 신뢰도를 나타내고 큰 지표 값일수록 낮은 신뢰도를 의미할 수 있다. M 을 모든 $v \in V^{(1)}$ 에 대한 지표 값의 집합, 즉 $M = \{m_v \mid v \in V^{(1)}\}$ 에 대한 집합이라고 하고 M 을 v 인덱스에 기반한 순서 집합이라고 가정할 수 있다.
- [101] 프로토그래프의 변수 노드에 해당하는 부호의 서브블록당 empirical bit error rate(BER)을 지표로 사용할 수 있다. 그러나 구성 알고리즘은 어떠한 지표도 사용할 수 있도록 구현될 수 있다.
- [102] $n^{(e)}$ 가 프로토그래프의 확장(extension) 부분에 추가될 엣지 개수를 나타낸다. $n_v^{(e)}$ 는 $v \in V^{(2)}$ 에 연결될 엣지 개수를 나타낸다. $V^{(sel)}$ 은 하나 이상의 추가 엣지가 연결될 선택된 차수 1인 변수 노드 집합을 나타낸다. $v \in V^{(sel)}$ 일 때, $C_v^{(sel)}$ 은 IRC에서 선택된 체크 노드 집합을 나타낸다. 각 체크 노드에는 v 에서 추가 엣지가 연결된다. $C^{(sel)}$ 은 IRC에서 선택된 체크 노드의 집합을 나타내고, 추가 엣지를 통해 $v \in V^{(sel)}$ 과 연결된다. 즉, $C^{(sel)} = \bigcup_{v \in V^{(sel)}} C_v^{(sel)}$ 이다. IRC의 체크 노드가 최대 한 개의 엣지를 추가할 수 있다고 가정했으므로, 모든 $C_v^{(sel)}$ 는 모두 다르고 $|C^{(sel)}| = n^{(e)}$ 이다.
- [103] [표2]

알고리즘 1 고정 부호율을 위한 첨가 구조의 설계

입력 : $P^{(IRC)}$, M , $n^{(e)}$

출력 : $n^{(e)}$ 개의 edge가 추가된 $P^{(EXT)}$

- 1: 크기 $\lambda_2 \times \lambda_2$ 인 I 에 해당하는 $P^{(EXT)}$ 생성
 - 2: $(V^{(sel)}, V^{(tgt)}) \leftarrow$ 알고리즘 2 실행
 - 3: for $v \in V^{(sel)}$ 순서대로 do
 - 4: $n_v^{(e)} \leftarrow \lfloor n^{(e)} / |V^{(sel)}| \rfloor$ 만약 v 가 $V^{(sel)}$ 의 첫 번째 $n^{(e)} - |V^{(sel)}| \lfloor n^{(e)} / |V^{(sel)}| \rfloor$ 원소에 속할 경우는 $n_v^{(e)} \leftarrow \lfloor n^{(e)} / |V^{(sel)}| \rfloor$
 - 5: end for
 - 6: $C^{(sel)} \leftarrow \{c \in C^{(2)} \mid V_c \cap V^{(2)} \cap V^{(sel)} \neq \emptyset\}$
 - 7: for $v \in V^{(sel)}$ 는 $V^{(2)}$ 의 인덱스 내림차순이고 $n_v^{(e)} \neq 0$ do
 - 8: $C_v^{(sel)} \leftarrow$ 알고리즘 3 실행
 - 9: $C^{(sel)} \leftarrow C^{(sel)} \cup C_v^{(sel)}$
 - 10: v 가 $C_v^{(sel)}$ 의 각 체크 노드에 연결되도록 $P^{(EXT)}$ 에 엣지를 추가
 - 11: end for
-

[104]

[105] [표3]

알고리즘 2 $V^{(sel)}$ 과 $V^{(tgt)}$ 의 설계

입력 : $P^{(IRC)}$, $P^{(EXT)}$, M 출력 : $V^{(sel)}$ (정렬된 집합), $V^{(tgt)}$

```

1:  $V^{(tgt)} \leftarrow \emptyset$ ,  $V^{(sel)} \leftarrow \emptyset$ 
2:  $V^{(tmp)} \leftarrow V^{(1)}$ 
3: while  $\left( \sum_{v \in V^{(tgt)}} m_v < \frac{1}{2} \sum_{v \in V^{(1)}} m_v \right)$  do
4:    $V^{(tgt)} \leftarrow V^{(tgt)} \cup \{v\}$  ( $v \leftarrow \arg \max_{v' \in V^{(tmp)}} m_{v'}$ 인 경우)
5:    $V^{(tmp)} \leftarrow V^{(tmp)} \setminus \{v\}$ 
6: end while
7:  $V^{(tmp)} \leftarrow V^{(tgt)}$ 
8: while  $V^{(tmp)} \neq \emptyset$  do
9:    $v \leftarrow \arg \max_{v' \in V^{(tmp)}} m_{v'}$ 
10:  if  $\left| \left\{ \arg \max_{c' \in C_v} \sum_{v' \in V_{c'} \cap V^{(tgt)}} m_{v'} \right\} \right| \neq 1$  then
11:    if  $\left| \left\{ \arg \max_{c' \in C_v} \sum_{v' \in V_{c'} \cap V^{(1)}} m_{v'} \right\} \right| \neq 1$  then
12:       $c \leftarrow \left\{ \arg \max_{c' \in C_v} \sum_{v' \in V_{c'} \cap V^{(1)}} m_{v'} \right\}$  중에서 무작위로 선택
13:    else  $c \leftarrow \arg \max_{c' \in C_v} \sum_{v' \in V_{c'} \cap V^{(1)}} m_{v'}$ 
14:    end if
15:  else  $c \leftarrow \arg \max_{c' \in C_v} \sum_{v' \in V_{c'} \cap V^{(tgt)}} m_{v'}$ 
16:  end if
17:   $V^{(sel)} \leftarrow V^{(sel)} \cup \{V_c \cap V^{(2)}\}$ 
18:   $V^{(tmp)} \leftarrow V^{(tmp)} \setminus \{V_c \cap V^{(tgt)}\}$ 
19: end while

```

[106]

[107] - 우선순위가 있는 선정기준은 다음과 같이 요약될 수 있다. (알고리즘 2 : line 10~16)

[108] 1) $c \in C^{(2)}$ 에 연결된 $v \in V^{(tgt)}$ 의 m_v 의 합이 최대인 것[109] 2) $c \in C^{(2)}$ 에 연결된 $c \in C^{(2)}$ 의 m_v 의 합이 최대인 것

[110] 3) 나머지 후보들 중 임의 선택

[111] [표4]

알고리즘 3 $C_v^{(sel)}$ 의 설계입력 : $P^{(IRC)}$, $P^{(EXT)}$, $V^{(tgt)}$, $C^{(sel)}$, M , $v \in V^{(sel)}$, $n_v^{(e)}$ 출력 : $C_v^{(sel)}$

```

1:  $C_v^{(sel)} \leftarrow \emptyset$ 
2: for  $i=1$  to  $n_v^{(e)}$  do
3:    $C^{(tmp)} = \{c \in C_v^{(low)} \setminus \{C_v^{(sel)} \cup C^{(sel)}\} \mid C_v^{(sel)} \text{에 해당하는 엣지가 추가된다}$ 
   고 가정할 때 엣지  $(v, c)$ 를 추가하면  $P^{(IRC)} \cup P^{(EXT)}$ 에서 4-cycle이 발생하
   지 않음 }
4:   if  $|C^{(tmp)}| > 1$  then
5:      $C^{(tmp)} \leftarrow \{\arg \max_{c' \in C^{(tmp)}} |V_{c'} \cap V^{(tgt)}|\}$ 
6:     if  $|C^{(tmp)}| \neq 1$  then
7:        $C^{(tmp)} \leftarrow \{\arg \max_{c' \in C^{(tmp)}} \deg(c')\}$ 
8:       if  $|C^{(tmp)}| \neq 1$  then
9:          $c \leftarrow C^{(tmp)}$  중에서 무작위로 선택
10:      else  $c \leftarrow \arg \max_{c' \in C^{(tmp)}} \deg(c')$ 
11:    end if
12:    else  $c \leftarrow \arg \max_{c' \in C^{(tmp)}} |V_{c'} \cap V^{(tgt)}|$ 
13:  end if
14:  else if  $|C^{(tmp)}| = 1$  then
15:     $c \in C^{(tmp)}$ 
16:  else
17:     $v'$ 는 주어진  $c'$ 을 가진 4-cycle에 의해 가로지르는  $V^{(1)}$ 의 유일
    한 변수 노드를 나타냄
18:     $c \leftarrow \arg \min_{c' \in C_v^{(low)} \setminus \{C_v^{(sel)} \cup C^{(sel)}\}} m_{v'}$ 
19:  end if
20:   $C_v^{(sel)} \leftarrow C_v^{(sel)} \cup \{c\}$ 
21: end for

```

[112]

[113] - 우선순위가 있는 선정기준은 다음과 같이 나타낼 수 있다. (알고리즘 3 : line 3~19)

[114] 1) 프로토타입 상에서 cycle 4를 피하는 것

- [115] 2) 선택한 체크 노드가 $V^{(tat)}$ 와 연결된 개수가 최대인 것
- [116] 3) 선택한 체크 노드의 차수가 최대인 것
- [117] 4) 나머지 후보들 중 임의의 선택
- [118]
- [119] 일 실시예에서, 부호율 호환성을 위한 첨가 구조 구성 알고리즘 및 지표(metric)가 사용될 수 있다.
- [120] <표 2>의 알고리즘 1은 고정 부호율로 사용하기 위해 고안되었으며 추가된 1은 하부 삼각 부분의 어디에나 위치할 수 있다. 추가된 1이 몇 개의 행에 집중되면 오히려 추가는 부호율 호환성 사용 시 일부 부호 전송률에 대해 효과적이지 않다. 따라서 추가된 1을 비율에 맞는 용도로 분배하여 일정한 간격을 행으로 유지하는 것이 중요할 수 있다.
- [121]
- [122] 일 실시예에서, 부호율 호환성을 위한 부호 설계 지표 행렬 생성 방법이 설명될 수 있다.
- [123] 열 가중치와 서브블록당 empirical (BER)이 밀접한 관계가 있을 것으로 보고 부호율 호환적인 부호를 위한 첨가 구조에서는 메시지 부분의 열 가중치를 기반으로 한 지표를 사용할 수 있다. 부호율마다 열 가중치를 Q-function 계산을 통해 BER estimation value를 구한다. 각각의 영향력을 같도록 하기 위해 구한 값을 평균 0, 분산 1로 정규화(normalize)를 할 수 있다.
- [124] 그 다음 해당 부호율의 마지막 행부터 최저 부호율의 마지막 행까지의 BER estimation value를 누적할 수 있다. 여기까지 계산한 값이 누적 지표 행렬 M 이다.
- [125] M 에서의 값들은 해당 위치에 엠티를 추가하였을 때 다음 높은 부호율에서의 영향력(기여도)를 의미할 수 있다. 낮은 부호율일수록 기여도가 높고, 높은 부호율일수록 상대적으로 기여도가 낮을 수 있다.
- [126] M 을 기준으로 첫 번째 primitive position 후보들을 선택하기 위해, 다음 4가지 삭제 조건 중 적어도 하나를 만족하는 M 에서 $m_{i,j}$ 를 삭제할 수 있다.
- [127] 1) $p_{i,j}^{(IRC)}=1$ 인 i' 는 없다.
- [128] 2) $m_{i,j}$ 은 M 에 있는 모든 원소 분산의 절반보다 작다.
- [129] 3) $p_{i,j}^{(IRC)}=1$
- [130] 4) $i' \neq j$ 일 때 $p_{i'}^{(IRC)}=p_{i'}^{(IRC)}=p_{i,j'}^{(IRC)}=1$, $m_{i',(n)} > -1.0$ 또는 $m_{i,j'}^{(n)} > -1.0$ 인 i' 가 존재한다.
- [131]
- [132] 일 실시예에서, 부호율 호환성을 위한 부호 설계 방법이 설명될 수 있다.
- [133] 두 번째 primitive position을 결정할 때, 여러 후보가 있을 경우 선택 기준이 필요할 수 있다. 각 위치 (i,j) 는 알고리즘 4에서 정의된 두 번째 primitive position $A_{i,j} = \{a_{i,j,1}, \dots, a_{i,j,|A_{i,j}|}\}$ 의 행 인덱스 후보 집합과 관련이 있다.
- [134] 각각의 $a_{i,j,l} (l=1, \dots, |A_{i,j}|)$ 에 대해 집합

$$B_{i,j,l} = \{ m_{i,k}^{(IRC)} | p_{i,k}^{(IRC)} = 1, i' = a_{i,j,l}, k = 1, \dots, \lambda_l \} \text{ 와}$$

$$C_{i,j,l} = \{ \text{bertb} > 0.5, b \in B_{i,j,l} \} \text{를 정의한다.}$$

[135] 집합 B는 두 번째 primitive position ($a_{i,j,l}, j$)로 추가 엣지에 의해 보강된 변수 노드의 지표값을 포함한다. 집합 C에는 신뢰할 수 없는 변수 노드의 지표 값이 포함된다.

[136] 일 실시예에서, 선택 우선순위 기준은 나타낼 수 있다.

$$[137] \quad 1) i' = \operatorname{argmax}_{a_{i,j,l} \in A_{i,j}} \sum_{c \in C_{i,j,l}} c$$

$$[138] \quad 2) i' = \operatorname{argmax}_{a_{i,j,l} \in A_{i,j}} \sum_{b \in B_{i,j,l}} b$$

[139] 3) A_{ij} 중에서 임의로 선택

[140]

[141] [표5]

알고리즘 4 무호율 호환성을 위한 첨가 구조의 설계입력 : $P^{(IRC)}$, M , $M^{(n)}$, $n^{(e)}$ 출력 : $P^{(EXT)}$ 에서 $n^{(e)}$ 개의 1을 추가할 위치

```

1: 행 인덱스 집합  $\{1, \dots, \rho_2\}$ 를  $n^{(e)}+2$ 개의 집합  $R_1, \dots, R_{n^{(e)}-2}$ 로 가능한 균
일하게 분할
2:  $m_{i,j}$ 가 삭제 조건 중 하나 이상을 충족하면  $M$ 에서 삭제
3:  $t$ 는 하나 이상의 원소를 포함하는 열의 개수를 나타내고  $j'_1, \dots, j'_t$ 는
해당 열의 인덱스를 나타냄
4:  $A_{i,j} = \{i' | p_{i',j}^{(IRC)} = 1, i' < i \text{는 삭제 조건 4와 관련 없음} \}$  정의
5: for  $j'_1, \dots, j'_t$ 의 모든 순열 do
6:   sum  $\leftarrow$  0
7:   for  $k=1$  to  $t$  do
8:      $j'_k$ 번째 열에  $R_{k+1}$ 가 있는 원소가 없는 경우 이 for문에서 종료
9:     sum  $\leftarrow$  sum +  $\max_{i \in R_{t+1}} \{m_{i,j'_k}\}$ 
10:   end for
11: end for
12:  $u$ 는 최종 최대 sum에 기여하는 원소의 수를 나타냄
13:  $\phi_1 = (i_1, j_1), \dots, \phi_u = (i_u, j_u)$ 가 원소의 위치를 나타냄
14: for  $k=1$  to  $n^{(e)}-u$  do
15:   이 for문에서 이전에 선택한 열을 제외하고  $M$ 에서  $R_{u+k+1}$ 에 대한
최대 원소의 위치가  $\phi_{u+k} = (i_{u+k}, j_{u+k})$ 가 되도록 함
16:    $l=1, \dots, u$ 에 대한  $j_t = j_{u+k}$ 와 같은 유일한  $l$ 을 찾음
17:   if 일부  $i;$ 에 대한  $A_{i_{u+k}, j_{u+k}} = A_{i_l, j_{u+k}} = \{i'\}$  then
18:      $\sigma_l = \sigma_{u+k} = (i', j_{u+k})$ 
19:   else  $\sigma_l = (i', j_l)$ 과  $\sigma_{u+k} = (i'', j_{u+k})$ 의 우선순위 기준에 따라  $i' \in A_{i_l, j_l}$ 와
 $i'' \in A_{i_{u+k}, j_{u+k}}$ 를 결정
20:   end if
21: end for
22: 나머지  $\sigma_l = (i', j_t)$ 에 대한 선택 우선순위 기준에 따라  $i' \in A_{i_l, j_l}$ 를 결정
23:  $l=1, \dots, n^{(e)}$ 에 대해 정해진  $\phi_l = (i_l, j_l)$ 와  $\sigma_l = (i', j_t)$ 의 각 쌍으로부터,
 $P^{(EXT)}$ 에서 1을 추가하는 위치는  $(i_l, i'_l)$ 

```

[142] 도 2a는 본 발명의 일 실시예에 따른 R=1/5인 5G NR base graph 2 LDPC 부호의

BLER 그래프를 도시한 도면이다. 도 2b는 본 발명의 일 실시예에 따른 $R=1/3$ 인 PBRL 부호의 BLER 그래프를 도시한 도면이다.

- [143] 도 2a 및 2b를 참고하면, 제안하는 첨가 구조를 2가지 PBRL LDPC 부호에 적용시켜 성능을 확인할 수 있다.
- [144] 기존 PBRL 부호와 제안하는 첨가 구조를 적용한 PBRL 부호의 오류 정정 성능을 BLER(block error rate)로 비교할 수 있다. 이 경우, AWGN(additive white gaussian noise) 채널에서 BPSK 변조와 함께 BP(belief propagation) 디코딩을 사용하고 최대 반복을 50으로 제한할 수 있다.
- [145] PBRL LDPC 부호의 프로토그래프에서 몇 개의 고차 변수 노드는 더 나은 임계값을 위해 종종 puncturing 되며, 전체 프로토행렬의 왼쪽 상단부터 모든 서브행렬을 사용하여 부호율 호환성을 구현할 수 있다.
- [146] 또한 추가한 엣지들의 리프팅은 사이클 길이와 외부 메시지 차수가 최대가 되도록 결정하는 EMPEG(error minimization progressive edge growth) 알고리즘을 사용할 수 있다.
- [147] 사용하는 2가지 PBRL LDPC 부호는 다음과 같다. 첫 번째로 5G NR에서 채택한 base graph 2이다. QC PBRL LDPC 부호인 base graph 2는 42×52 프로토행렬이고 최저 부호율은 $1/5$ 이다. 여기서는 리프트 크기 80으로 길이가 4160인 예를 사용하였다.
- [148] 두 번째는 짧은 블록 길이 PBRL 부호이다. 이 부호를 PBRL이고 지칭할 수 있다. PBRL는 다중 엣지가 있기때문에 2-스텝 리프팅(two step lifing)을 해야한다. 크기 17×25 프로토행렬을 pre-lifting 3을 수행하여 51×75 인 프로토행렬 위에 1을 추가한다. PBRL는 최저 부호율 $1/3$ 이고 second-lifting size 43으로 길이가 3225이다.
- [149] 먼저 고정 부호율을 위한 첨가 구조에서 BLER을 비교해본다. 모의실험을 통해 얻은 block BER(simBER)을 지표로 사용하였다. Base grpah 2는 $n_E=4,5,6,8$, PBRL는 $n_E=6,8,10,12$ 만큼 추가하여 simBER을 각각의 기존 부호의 BLER과 비교한 것이 도 2a 및 2b의 실선이다.
- [150] 도 2a 및 2b에서 확인할 수 있듯이 기존 부호보다 본 발명에 따른 구조를 가진 부호의 오류 마루 성능이 좋다. 통신 상황이나 필요로하는 BLER에 따라 적당한 n_E 를 선택하면 된다.
- [151] simBER을 대체할 지표으로 열 가중치를 기반으로 한 지표(estBER)가 사용될 수 있다. simBER과 estBER을 지표로 사용하여 고정 부호율을 위한 첨가 구조로 설계한 부호를 모의실험을 수행한 후 각각의 성능을 BLER로 비교할 수 있다.
- [152] Base graph 2는 도 3a와 같이 설명되고, PBRL는 도 3b와 같이 설명될 수 있다. 도 3a 및 3b를 보면 estBER로 설계하여 얻은 BLER이 simBER로 설계하여 얻은 BLER과 굉장히 유사한 값을 가지는 것을 확인할 수 있다. 따라서 본 발명에 따른 estBER이 실제 simulation을 통해 얻은 simBER을 대체할 수 있는 지표일 수 있다.
- [153]

- [154] 도 3a는 본 발명의 일 실시예에 따른 다양한 부호율의 5G NR base graph 2 LDPC 부호의 BLER 그래프를 도시한 도면이다. 도 3b는 본 발명의 일 실시예에 따른 estBER로 설계한 다양한 부호율의 PBRL 부호의 BLER 그래프를 도시한 도면이다.
- [155] 도 3a 및 3b를 참고하면, estBER로 설계한 부호율 호환성을 위한 첨가 구조의 성능을 다양한 부호율에서 확인할 수 있다. 여기서 T는 확장된 변수 노드(패리티 부분)의 개수이다. T는 $1 \leq T \leq L_2$ 의 범위를 가질 수 있다. 높은 부호율일수록 T가 작고, 낮은 부호율일수록 T는 클 수 있다. 도 3a는 base graph 2의 $n_E=5$ 인 부호에서 다양한 T에 대한 BLER 성능을 나타낸 그래프이다. base graph 2는 T가 1부터 38사이의 값을 가질 수 있다.
- [156] T=12,15로 작은 T에서는 부호율 호환성을 고려하지 않은 고정 부호율을 위한 첨가 구조에서는 해당 부호율에 추가 엣지가 없어서 기존 부호와 같은 BLER 성능을 보임을 확인할 수 있다.
- [157] 그러나 부호율 호환성을 위한 첨가 구조는 작은 T에서도 엣지의 추가로 인해 기존 부호와 고정 부호율을 위한 첨가 구조보다 더 좋은 BLER 성능을 보일 수 있다. T가 커질수록 고정 부호율을 위한 첨가 구조와 비슷한 성능을 갖게 될 수 있다.
- [158] 따라서 부호율 호환성을 위한 첨가 구조의 성능은 다음과 같은 특징을 가질 수 있다. 작은 T를 가지는 높은 부호율에서 기존 부호와 고정 부호율을 위한 첨가 구조를 가지는 부호보다 좋은 성능을 가질 수 있다. 그럼에도 불구하고 큰 T를 가지는 낮은 부호율에서 기존 부호와 고정 부호율을 위한 첨가 구조를 가지는 부호와는 비슷한 BLER 성능을 가질 수 있다.
- [159] 마찬가지로 PBRL에서도 이와같은 특징을 지닌 BLER 그래프를 볼 수 있다. 도 3b는 $n_E=6$ 대한 BLER 그래프이다.
- [160]
- [161] 도 4는 본 발명의 일 실시예에 따른 저밀도 패리티 검사 부호의 설계 및 부호화 방법을 도시한 도면이다.
- [162] 도 4를 참고하면, S401 단계는, PBRL(Protograph-Based Raptor-Like) LDPC(Low-Density Parity-Check) 부호에 대한 프로토행렬을 생성하는 단계이다.
- [163] 일 실시예에서, PBRL LDPC 부호에 대한 프로토행렬(P)은, HRC(Highest-rate code)의 HRC 프로토행렬(PHRC), IRC(Incremental redundancy code)의 IRC 프로토행렬(PIRC), 영(zero) 행렬(0) 및 단위 행렬(I)을 포함할 수 있다.
- [164] S403 단계는, 프로토행렬에 적어도 하나의 엣지를 추가하는 단계이다.
- [165] 일 실시예에서, 단위 행렬의 하부 삼각 행렬(lower triangular matrix)에 상기 적어도 하나의 엣지를 추가할 수 있다.
- [166] 일 실시예에서, IRC 프로토행렬(P(IRC)), 적어도 하나의 엣지의 개수($n(e)$) 및 HRC 프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표 행렬(M)에 기반하여, 고정 부호율에 대한 적어도 하나의 엣지가 추가된 단위

행렬을 생성할 수 있다.

[167] 일 실시예에서, IRC 프로토행렬(P(IRC)), 적어도 하나의 엣지의 개수($n(e)$) 및 HRC 프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표 행렬(M) 및 지표 행렬의 동일한 위치의 행(row)에서 지표 값을 정규화한 값의 집합을 포함하는 정규화 지표 행렬(M(n))에 기반하여, 부호율 호환에 대한 적어도 하나의 엣지가 추가될 위치를 결정하고, 상기 결정된 위치에 부호율 호환에 대한 적어도 하나의 엣지가 추가된 단위 행렬을 생성할 수 있다. 일 실시예에서, 추가되는 적어도 하나의 엣지의 개수와 위치를 결정함으로써 원하는 부호율을 얻을 수 있다.

[168] 일 실시예에서, 적어도 하나의 엣지가 추가되는 위치는 단위 행렬을 구성하는 하부 삼각 행렬의 성분들 중 주 대각선을 제외한 지점에 위치하는 성분들에서 '1'의 성분 값이 추가될 지점에 대한 위치 정보를 포함할 수 있다.

[169] S405 단계는, 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 부호화(encoding)를 수행하여 부호어(codeword)를 생성하는 단계이다.

[170] 일 실시예에서, 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 고정 부호율 또는 부호율 호환 기반의 부호화를 생성할 수 있다.

[171]

[172] 도 5는 본 발명의 일 실시예에 따른 저밀도 패리티 검사 부호의 설계 및 부호화 장치(500)의 기능적 구성을 도시한 도면이다. 일 실시예에서, 설계 및 부호화 장치(500)는 송신 노드에 포함될 수 있다.

[173] 도 5를 참고하면, 설계 및 부호화 장치(500)는 제어부(510), 통신부(520) 및 저장부(530)를 포함할 수 있다.

[174] 제어부(510)는 PBRL LDPC 부호에 대한 프로토행렬을 생성하고, 프로토행렬에 적어도 하나의 엣지를 추가하고, 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 부호화(encoding)를 수행하여 부호어(codeword)를 생성할 수 있다.

[175] 일 실시예에서, 제어부(510)는 부호화기(encoder)를 포함할 수 있다.

[176] 일 실시예에서, 제어부(510)는 적어도 하나의 프로세서 또는 마이크로(micro) 프로세서를 포함하거나, 또는, 프로세서의 일부일 수 있다. 또한, 제어부(510)는 CP(communication processor)라 지칭될 수 있다. 제어부(510)는 본 발명의 다양한 실시예에 따른 설계 및 부호화 장치(500)의 동작을 제어할 수 있다.

[177] 통신부(520)는 생성된 부호어를 수신 노드에게 송신할 수 있다.

[178] 일 실시예에서, 통신부(520)는 유선 통신 모듈 및 무선 통신 모듈 중 적어도 하나를 포함할 수 있다. 통신부(520)의 전부 또는 일부는 '송신부', '수신부' 또는 '송수신부(transceiver)'로 지칭될 수 있다.

[179] 저장부(530)는 PBRL LDPC 부호에 대한 프로토행렬을 저장할 수 있다.

[180] 일 실시예에서, 저장부(530)는 휘발성 메모리, 비휘발성 메모리 또는 휘발성 메모리와 비휘발성 메모리의 조합으로 구성될 수 있다. 그리고, 저장부(530)는 제어부(510)의 요청에 따라 저장된 데이터를 제공할 수 있다.

- [181] 도 5를 참고하면, 설계 및 부호화 장치(500)는 제어부(510), 통신부(520) 및 저장부(530)를 포함할 수 있다. 본 발명의 다양한 실시 예들에서 설계 및 부호화 장치(500)는 도 5에 설명된 구성들이 필수적인 것은 아니어서, 도 설계 및 부호화 장치(500)에 설명된 구성들보다 많은 구성들을 가지거나, 또는 그보다 적은 구성들을 가지는 것으로 구현될 수 있다.
- [182]
- [183] 이상의 설명은 본 발명의 기술적 사상을 예시적으로 설명한 것에 불과한 것으로, 통상의 기술자라면 본 발명의 본질적인 특성이 벗어나지 않는 범위에서 다양한 변경 및 수정이 가능할 것이다.
- [184] 본 명세서에 개시된 다양한 실시예들은 순서에 관계없이 수행될 수 있으며, 동시에 또는 별도로 수행될 수 있다.
- [185] 일 실시예에서, 본 명세서에서 설명되는 각 도면에서 적어도 하나의 단계가 생략되거나 추가될 수 있고, 역순으로 수행될 수도 있으며, 동시에 수행될 수도 있다.
- [186] 본 명세서에 개시된 실시예들은 본 발명의 기술적 사상을 한정하기 위한 것이 아니라, 설명하기 위한 것이고, 이러한 실시예들에 의하여 본 발명의 범위가 한정되는 것은 아니다.
- [187] 본 발명의 보호범위는 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 이해되어야 한다.

청구범위

- [청구항 1] (a) PBRL(Protograph-Based Raptor-Like) LDPC(Low-Density Parity-Check) 부호에 대한 프로토행렬을 생성하는 단계;
 (b) 상기 프로토행렬에 적어도 하나의 엣지를 추가하는 단계; 및
 (c) 상기 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 부호화(encoding)를 수행하여 부호어(codeword)를 생성하는 단계;
 를 포함하는,
 저밀도 패리티 검사 부호의 설계 및 부호화 방법.
- [청구항 2] 제1항에 있어서,
 상기 PBRL LDPC 부호에 대한 프로토행렬은, HRC(Highest-rate code)의 HRC 프로토행렬, IRC(Incremental redundancy code)의 IRC 프로토행렬, 영(zero) 행렬 및 단위 행렬을 포함하는,
 저밀도 패리티 검사 부호의 설계 및 부호화 방법.
- [청구항 3] 제2항에 있어서,
 상기 (b) 단계는,
 상기 단위 행렬의 하부 삼각 행렬(lower triangular matrix)에 상기 적어도 하나의 엣지를 추가하는 단계;
 를 포함하는,
 저밀도 패리티 검사 부호의 설계 및 부호화 방법.
- [청구항 4] 제2항에 있어서,
 상기 (c) 단계는,
 상기 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 고정 부호율 또는 부호율 호환 기반의 부호화를 수행하여 부호어를 생성하는 단계;
 를 포함하는,
 저밀도 패리티 검사 부호의 설계 및 부호화 방법.
- [청구항 5] 제2항에 있어서,
 상기 (b) 단계는,
 상기 IRC 프로토행렬, 상기 적어도 하나의 엣지의 개수 및 HRC 프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표 행렬에 기반하여, 고정 부호율에 대한 상기 적어도 하나의 엣지가 추가된 단위 행렬을 생성하는 단계;
 를 포함하는,
 저밀도 패리티 검사 부호의 설계 및 부호화 방법.
- [청구항 6] 제2항에 있어서,
 상기 (b) 단계는,
 상기 IRC 프로토행렬, 상기 적어도 하나의 엣지의 개수, HRC 프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표

행렬 및 상기 지표 행렬의 동일한 위치의 행(row)에서 상기 지표 값을 정규화한 값의 집합을 포함하는 정규화 지표 행렬에 기반하여, 부호율 호환에 대한 상기 적어도 하나의 엣지가 추가된 단위 행렬을 생성하는 단계;

를 포함하는,

저밀도 패리티 검사 부호의 설계 및 부호화 방법.

[청구항 7] PBRL(Protograph-Based Raptor-Like) LDPC(Low-Density Parity-Check)

부호에 대한 프로토행렬을 생성하고,

상기 프로토행렬에 적어도 하나의 엣지를 추가하고,

상기 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여

부호화(encoding)를 수행하여 부호어(codeword)를 생성하는 제어부;

를 포함하는,

저밀도 패리티 검사 부호의 설계 및 부호화 장치.

[청구항 8] 제7항에 있어서,

상기 PBRL LDPC 부호에 대한 프로토행렬은, HRC(Highest-rate code)의

HRC 프로토행렬, IRC(Incremental redundancy code)의 IRC 프로토행렬,

영(zero) 행렬 및 단위 행렬을 포함하는,

저밀도 패리티 검사 부호의 설계 및 부호화 장치.

[청구항 9] 제8항에 있어서,

상기 제어부는,

상기 단위 행렬의 하부 삼각 행렬(lower triangular matrix)에 상기 적어도

하나의 엣지를 추가하는,

저밀도 패리티 검사 부호의 설계 및 부호화 장치.

[청구항 10] 제8항에 있어서,

상기 제어부는,

상기 적어도 하나의 엣지가 추가된 프로토행렬을 이용하여 고정 부호율

또는 부호율 호환 기반의 부호화를 수행하여 부호어를 생성하는,

저밀도 패리티 검사 부호의 설계 및 부호화 장치.

[청구항 11] 제8항에 있어서,

상기 제어부는,

상기 IRC 프로토행렬, 상기 적어도 하나의 엣지의 개수 및 HRC

프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표

행렬에 기반하여, 고정 부호율에 대한 상기 적어도 하나의 엣지가 추가된

단위 행렬을 생성하는,

저밀도 패리티 검사 부호의 설계 및 부호화 장치.

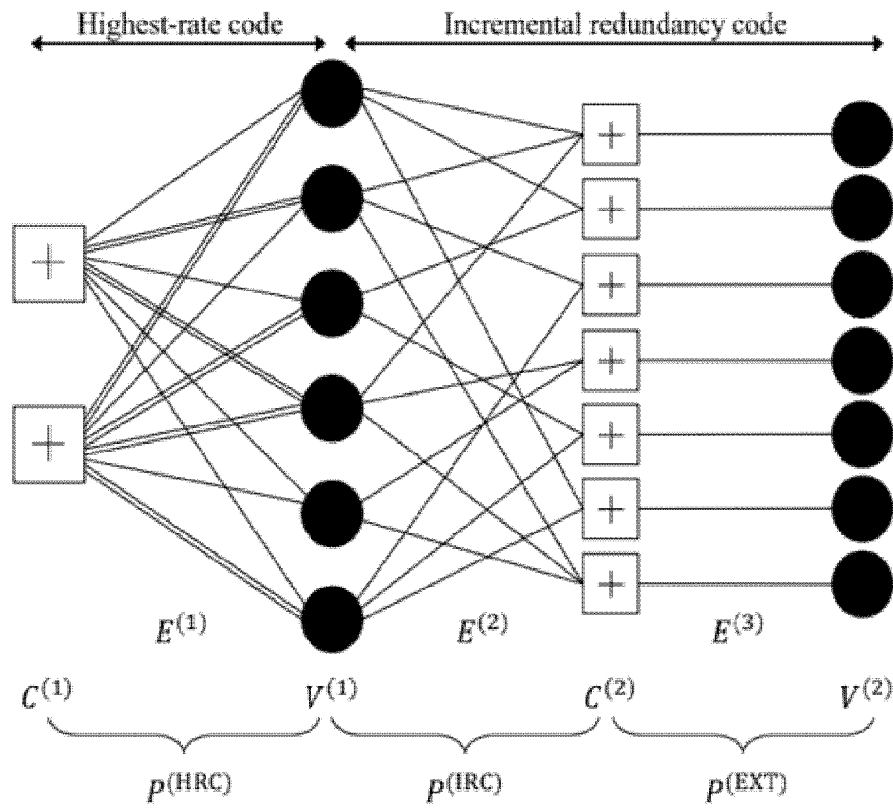
[청구항 12] 제8항에 있어서,

상기 제어부는,

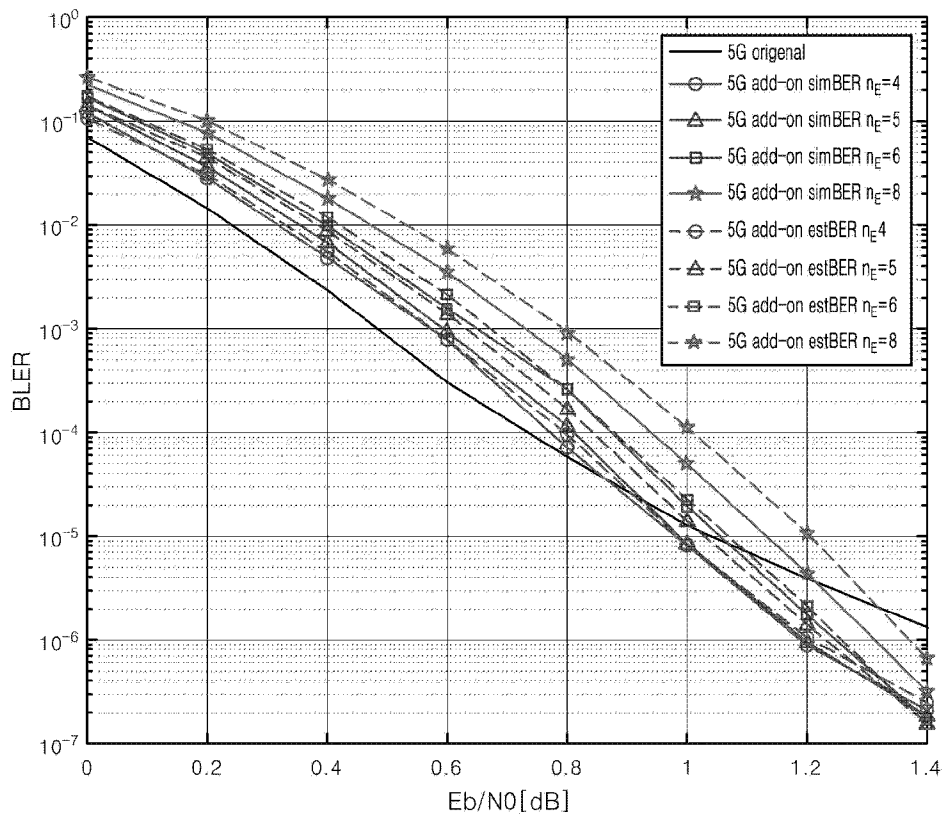
상기 IRC 프로토행렬, 상기 적어도 하나의 엣지의 개수, HRC

프로토행렬에서의 변수 노드에 대한 지표 값의 집합을 포함하는 지표 행렬 및 상기 지표 행렬의 동일한 위치의 행(row)에서 상기 지표 값을 정규화한 값의 집합을 포함하는 정규화 지표 행렬에 기반하여, 부호율 호환에 대한 상기 적어도 하나의 엣지가 추가된 단위 행렬을 생성하는, 저밀도 패리티 검사 부호의 설계 및 부호화 장치.

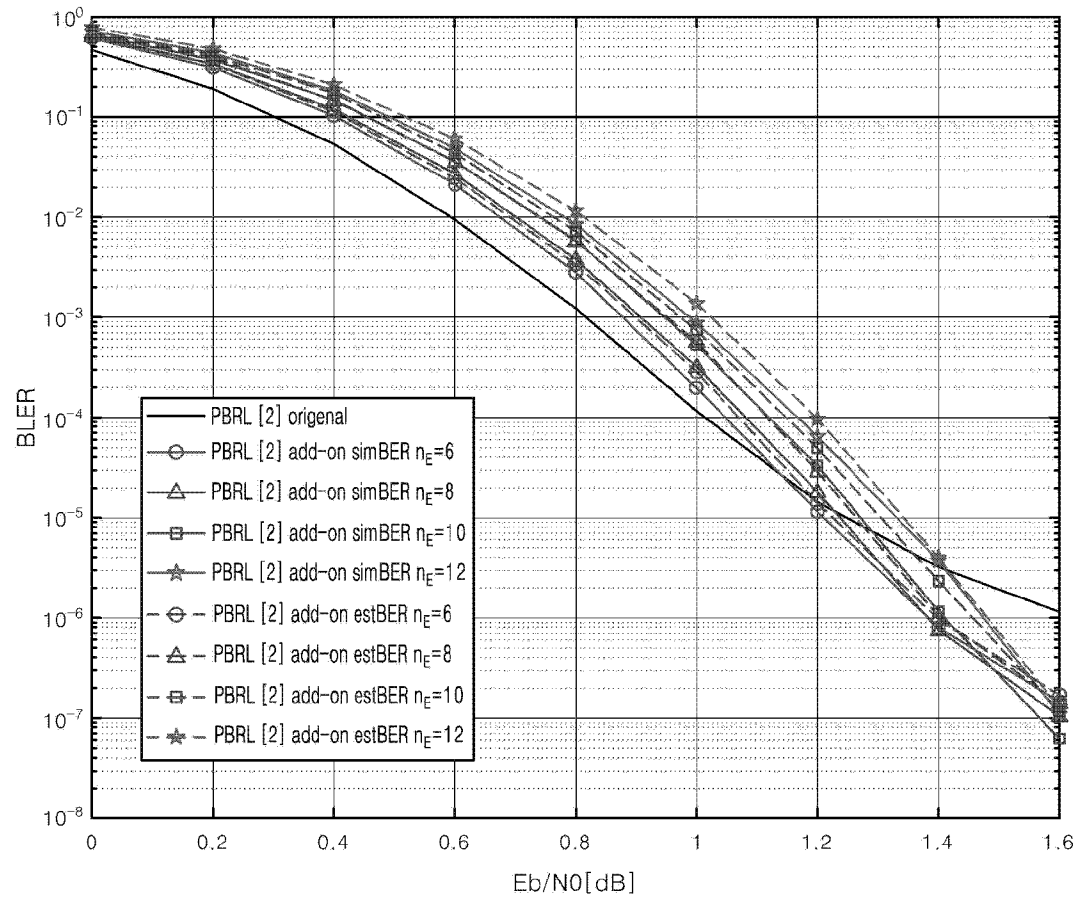
[도 1]



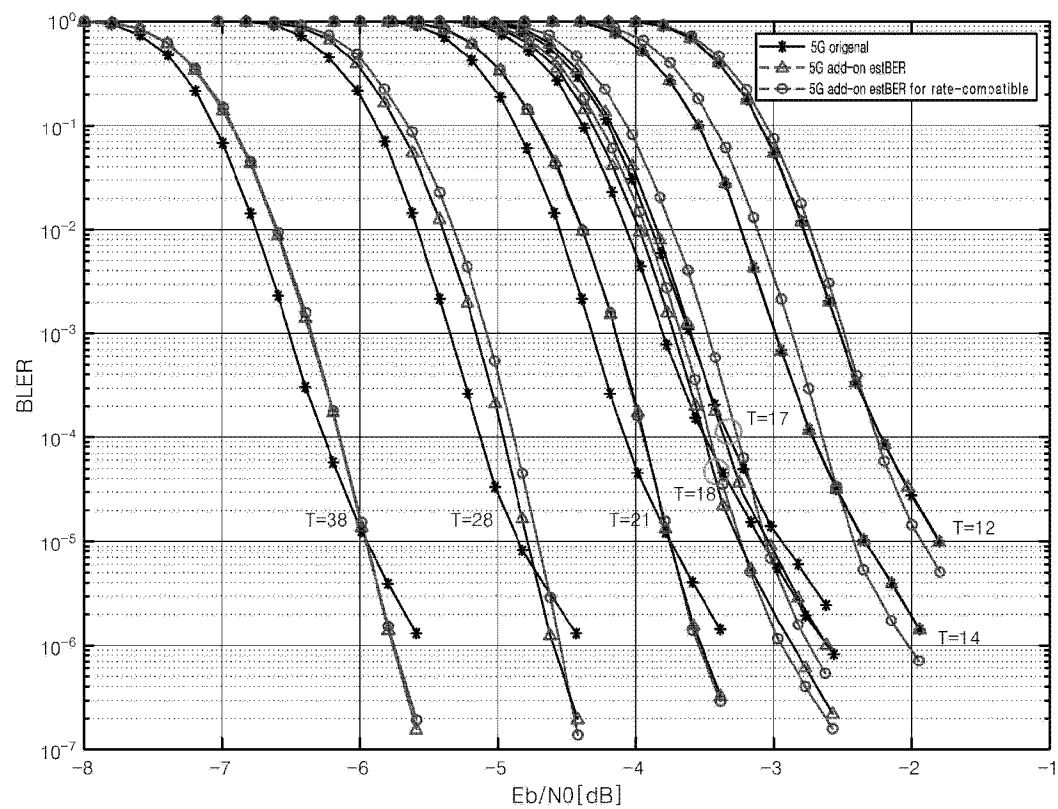
[도 2a]



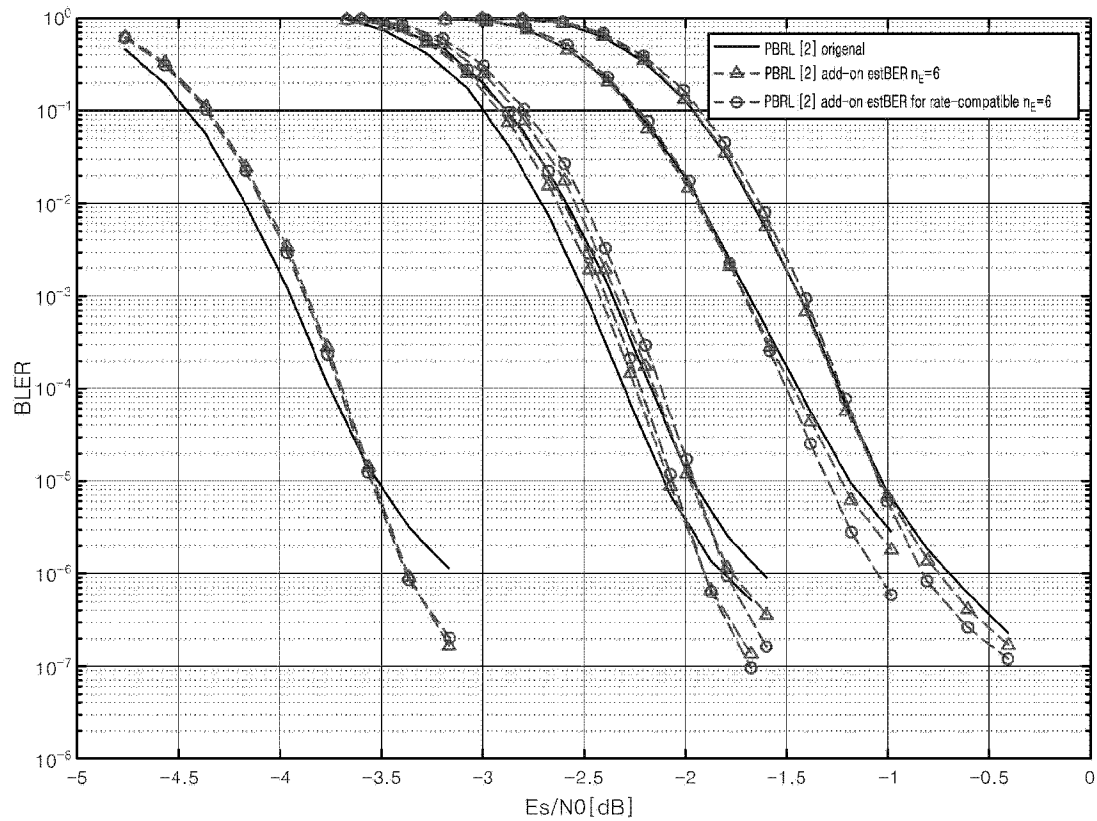
[도2b]



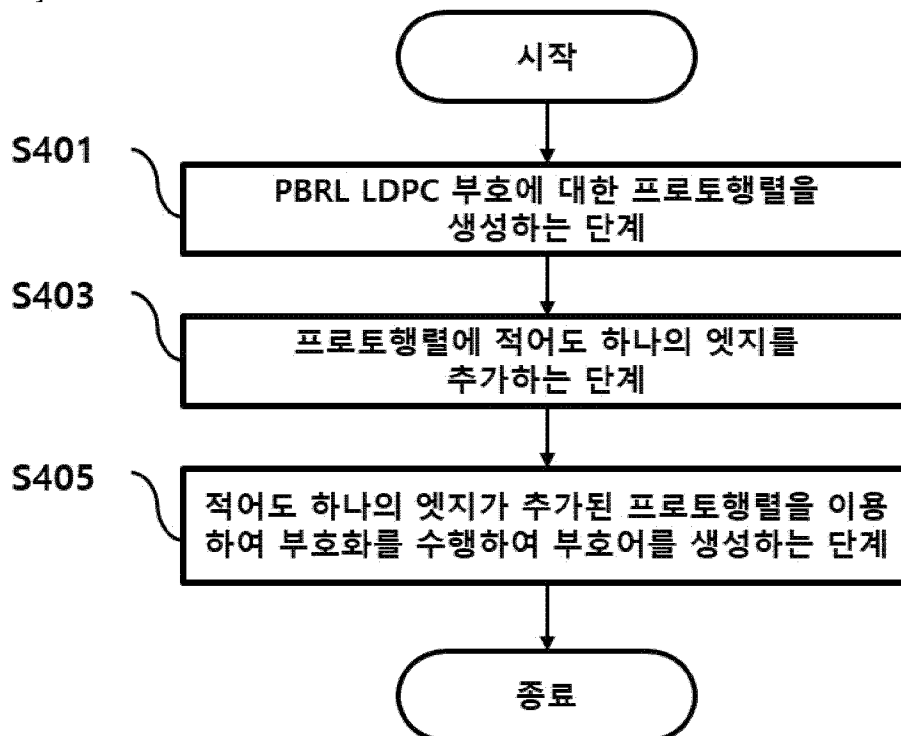
[도3a]



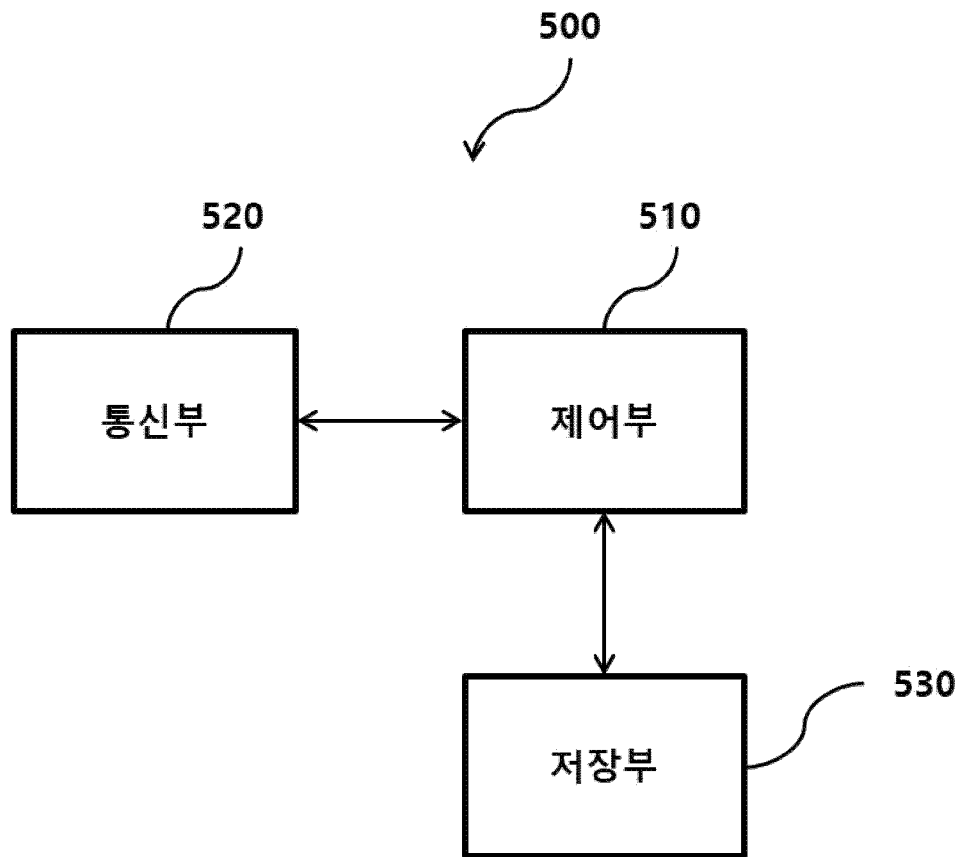
[도3b]



[도4]



[도5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2022/018359

A. CLASSIFICATION OF SUBJECT MATTER H03M 13/11(2006.01)i; H03M 13/01(2006.01)i; H03M 13/00(2006.01)i; H04L 1/00(2006.01)i; H04L 1/20(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H03M 13/11(2006.01); H03M 13/00(2006.01); H03M 13/19(2006.01); H03M 13/23(2006.01) Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: code, PBRL(Protograph-Based Raptor-Like), LDPC(Low-Density Parity-Check), protomatrix, edge, codeword, HRC(Highest-rate code), IRC(Incremental redundancy code), lower triangular matrix		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2021-010512 A1 (LG ELECTRONICS INC.) 21 January 2021 (2021-01-21) See paragraphs [0069], [0088] and [0093]; and claim 1.	1-12
Y	JACOBSEN, Noah et al. Design of Rate-Compatible Irregular LDPC Codes Based on Edge Growth and Parity Splitting. 2007 IEEE 66th Vehicular Technology Conference. 03 October 2007. Retrieved from <URL: https://ieeexplore.ieee.org/abstract/document/4349877 >. See sections 2 and 6.	1-12
Y	CHEN, Tsung-Yi et al. Protograph-Based Raptor-Like LDPC Codes. IEEE Transactions on Communications (Volume 63, Issue 5). 19 February 2015. Retrieved from <URL: https://ieeexplore.ieee.org/abstract/document/7045568 >. See sections 2 and 4; and figure 1.	2-6,8-12
A	JP 2017-533639 A (MITSUBISHI ELECTRIC CORPORATION) 09 November 2017 (2017-11-09) See claims 1-15; and figures 1-10.	1-12
A	JP 2013-081161 A (MITSUBISHI ELECTRIC CORPORATION) 02 May 2013 (2013-05-02) See claims 1-20; and figures 1-11.	1-12
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 02 March 2023		Date of mailing of the international search report 08 March 2023
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208 Facsimile No. +82-42-481-8578		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2022/018359

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	노혜진 등. 낮은 오류 마루를 가지는 PBRL LDPC 부호의 설계. 2021년도 한국통신학회 추계종합 학술발표회. 18 November 2021 (RO, Hyejin et al. Design of PBRL LDPC codes with low error floors. 2021 The Korean Institute of Communications and Information Sciences Fall Conference.) See sections 1-4. ※This document is a document declaring 'exceptions to lack of novelty' by the applicant.	1-12

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2022/018359

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2021-010512	A1	21 January 2021	US	2022-0271776	A1	25 August 2022
JP	2017-533639	A	09 November 2017	CN	107251439	A	13 October 2017
				CN	107251439	B	05 January 2021
				EP	3248292	A2	29 November 2017
				EP	3248292	B1	27 February 2019
				JP	6297215	B2	20 March 2018
				US	2016-0233979	A1	11 August 2016
				US	9722633	B2	01 August 2017
				WO	2016-129393	A2	18 August 2016
				WO	2016-129393	A3	03 November 2016
JP	2013-081161	A	02 May 2013	JP	5843733	B2	13 January 2016
				US	2013-0086456	A1	04 April 2013
				US	8499218	B2	30 July 2013

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H03M 13/11(2006.01)i; H03M 13/01(2006.01)i; H03M 13/00(2006.01)i; H04L 1/00(2006.01)i; H04L 1/20(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H03M 13/11(2006.01); H03M 13/00(2006.01); H03M 13/19(2006.01); H03M 13/23(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: code, PBRL(Protograph-Based Raptor-Like), LDPC(Low-Density Parity-Check), protomatrix, edge, codeword, HRC(Highest-rate code), IRC(Incremental redundancy code), lower triangular matrix		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	WO 2021-010512 A1 (LG ELECTRONICS INC.) 2021.01.21 단락 [0069], [0088], [0093]; 및 청구항 1	1-12
Y	NOAH JACOBSEN 등, 'Design of Rate-Compatible Irregular LDPC Codes Based on Edge Growth and Parity Splitting', 2007 IEEE 66th Vehicular Technology Conference, 2007.10.03 <URL: https://ieeexplore.ieee.org/abstract/document/4349877 > 섹션 2, 6	1-12
Y	TSUNG-YI CHEN 등, 'Protograph-Based Raptor-Like LDPC Codes', IEEE Transactions on Communications (Volume 63, Issue 5), 2015.02.19 <URL: https://ieeexplore.ieee.org/abstract/document/7045568 > 섹션 2, 4; 및 도면 1	2-6, 8-12
A	JP 2017-533639 A (MITSUBISHI ELECTRIC CORPORATION) 2017.11.09 청구항 1-15; 및 도면 1-10	1-12
A	JP 2013-081161 A (MITSUBISHI ELECTRIC CORPORATION) 2013.05.02 청구항 1-20; 및 도면 1-11	1-12
☒ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: "A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 "D" 본 국제출원에서 출원인이 인용한 문헌 "E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 "L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 "O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 "P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 "T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 "X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. "Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. "&" 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2023년03월02일(02.03.2023)		국제조사보고서 발송일 2023년03월08일(08.03.2023)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578		심사관 김성훈 전화번호 +82-42-481-8710

C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	노혜진 등, ‘낮은 오류 마루를 가지는 PBRL LDPC 부호의 설계’, 2021년도 한국통신학회 추계종합 학술발표회, 2021.11.18 섹션 1-4 ※본 문헌은 출원인에 의해 ‘신규성 상실 예외’가 선언된 문헌임.	1-12

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
WO 2021-010512 A1	2021/01/21	US 2022-0271776 A1	2022/08/25
JP 2017-533639 A	2017/11/09	CN 107251439 A	2017/10/13
		CN 107251439 B	2021/01/05
		EP 3248292 A2	2017/11/29
		EP 3248292 B1	2019/02/27
		JP 6297215 B2	2018/03/20
		US 2016-0233979 A1	2016/08/11
		US 9722633 B2	2017/08/01
		WO 2016-129393 A2	2016/08/18
		WO 2016-129393 A3	2016/11/03
JP 2013-081161 A	2013/05/02	JP 5843733 B2	2016/01/13
		US 2013-0086456 A1	2013/04/04
		US 8499218 B2	2013/07/30