

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年10月4日(04.10.2018)



(10) 国際公開番号

WO 2018/180753 A1

(51) 国際特許分類:
H02M 3/155 (2006.01)

(21) 国際出願番号: PCT/JP2018/010978

(22) 国際出願日: 2018年3月20日(20.03.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2017-071761 2017年3月31日(31.03.2017) JP
特願 2017-091063 2017年5月1日(01.05.2017) JP

(71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 Kyoto (JP).

(72) 発明者: 志治 肇 (SHIJI, Hajime); 〒6178555 京
都府長岡京市東神足 1 丁目 10 番 1 号 株
式会社村田製作所内 Kyoto (JP). 鵜野 良之
(UNO, Yoshiyuki); 〒6178555 京都府長岡京市
東神足 1 丁目 10 番 1 号 株式会社村田製

作所内 Kyoto (JP). 水島 吉昭 (MIZUSHIMA,
Yoshiaki); 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 株式会社村田製作所内 Kyoto
(JP). 廣瀬 翔平 (HIROSE, Shouhei); 〒6178555
京都府長岡京市東神足 1 丁目 10 番 1 号 株
式会社村田製作所内 Kyoto (JP).

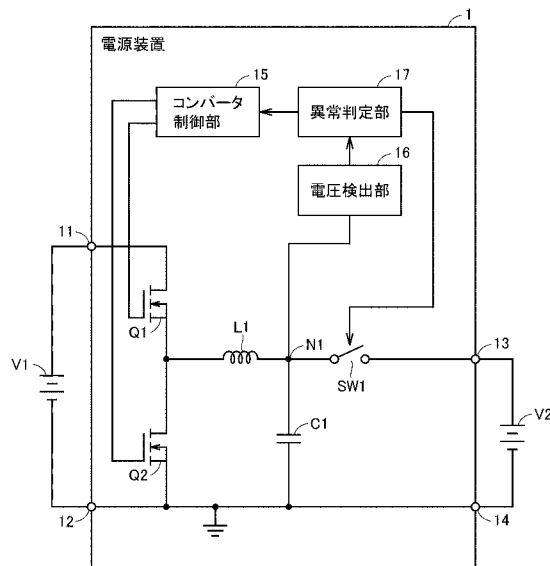
(74) 代理人: 特許業務法人深見特許事務所 (FUKAMI
PATENT OFFICE, P.C.); 〒5300005 大阪府大
阪市北区中之島三丁目 2 番 4 号 中之島フェス
ティバルタワー・ウエスト Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: POWER SUPPLY DEVICE

(54) 発明の名称: 電源装置

[図1]



- 1 Power supply device
- 15 Converter control unit
- 16 Voltage detection unit
- 17 Abnormality determining unit

(57) Abstract: An abnormality determining unit (17) turns off a third switch (SW1) and stops a converter control unit (15) in the cases where a voltage value detected by a voltage detection unit (16) exceeds a first threshold value in normal mode. The abnormality determining unit (17) determines that a first switch (Q1) is abnormal in the cases where the voltage value exceeds a second threshold value in a state wherein the converter control unit (15) is stopped. The abnormality determining unit (17) operates a converter (15) in the cases where the voltage value is lower than the second threshold value in a state wherein the converter control unit (15) is stopped. The abnormality determining unit (17) determines that the converter control unit (15) is abnormal in the cases where the voltage value exceeds a third threshold value in a state wherein the converter (15) is operated.

[続葉有]

WO 2018/180753 A1



SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

(57) 要約: 異常判定部(17)は、通常モードのときに電圧検出部(16)が検出した電圧値が第1しきい値を超える場合に、第3スイッチ(SW1)をオフとし、コンバータ制御部(15)を停止させる。異常判定部(17)は、コンバータ制御部(15)を停止させた状態において電圧値が第2しきい値を超える場合に、第1スイッチ(Q1)が異常であると判定する。異常判定部(17)は、コンバータ制御部(15)を停止させた状態において電圧値が第2しきい値未満である場合、コンバータ(15)を動作させる。異常判定部(17)は、コンバータ(15)を動作させた状態において電圧値が第3しきい値を超える場合にコンバータ制御部(15)が異常であると判定する。

明 細 書

発明の名称：電源装置

技術分野

[0001] 本発明は、直流電圧を昇圧または降圧する電源装置に関する。

背景技術

[0002] 従来、直流電源に接続されたDC-DCコンバータの電源装置に生じた異常を判定する技術が知られている。

[0003] 特開2016-140118号公報（特許文献1）には、第1直流電源からグラウンドの間に順次直列に接続された第1スイッチング素子および第2スイッチング素子と、第1スイッチング素子と第2スイッチング素子との接続点からグラウンドの間に順次直列に接続されたインダクタおよびキャパシタと、インダクタとキャパシタとの接続点と第2直流電源との間に接続された第3スイッチング素子とを備えた電源装置における異常判定方法が開示されている。

[0004] 具体的には、通常動作においてインダクタと第3スイッチング素子との接続点の電圧値が第1しきい値以上である場合に、第3スイッチング素子をオフし、第1スイッチング素子および第2スイッチング素子をオンオフする制御状態が実行される。この制御状態において、インダクタと第3スイッチング素子との接続点の電圧値が第2しきい値より大きい場合、第3スイッチング素子より第1直流電源側の異常と判定される。

[0005] 第3スイッチング素子より第1直流電源側の異常と判定された場合、第1～第3スイッチング素子をオフする制御状態が実行される。この制御状態において、インダクタと第3スイッチング素子との接続点の電圧が第3しきい値以上である場合、第1スイッチング素子の異常と判定される。インダクタと第3スイッチング素子との接続点の電圧が第3しきい値未満である場合、制御系の異常であると判定される。

先行技術文献

特許文献

[0006] 特許文献1：特開2016-140118号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、特開2016-140118号公報に記載の技術では以下の問題が生じる。通常動作においてインダクタと第3スイッチング素子との接続点の電圧が第1しきい値以上である場合に、第3スイッチング素子をオフし、第1スイッチング素子および第2スイッチング素子をオンオフする制御状態が実行される。このとき、第1スイッチング素子がショート破壊している場合、第2スイッチング素子まで破壊されてしまう可能性がある。すなわち、故障部品を増やしてしまう可能性がある。

[0008] 本開示は、上記課題を解決するためになされたものであって、故障部品を増やすことなく異常の判定を行なうことができる電源装置を提供することを目的とする。

課題を解決するための手段

[0009] 本開示のある局面に従う電源装置は、第1直流電源を接続するための第1接続部と、第2直流電源を接続するための第2接続部と、第1接続部からグラウンドの間に順次直列に接続された第1スイッチおよび第2スイッチと、第1スイッチと第2スイッチとの接続点からグラウンドの間に順次直列に接続されたインダクタおよびキャパシタと、インダクタとキャパシタとの接続点と、第2接続部との間に接続された第3スイッチと、インダクタとキャパシタとの接続点の電圧値を検出する電圧検出部と、電圧検出部により検出された電圧値が目標値に近づくように第1スイッチおよび第2スイッチのオンオフ状態を制御するコンバータ制御部と、コンバータ制御部および第3スイッチの状態モードを、通常モード、第1異常判定モードおよび第2異常判定モードのいずれかに切り替え、電圧検出部が検出した電圧に基づき異常を判定する異常判定部と、を備える。通常モードは、コンバータ制御部を動作させる

とともに、第3スイッチをオン状態にする状態モードである。第1異常判定モードは、コンバータ制御部の動作を停止させて第1スイッチおよび第2スイッチをオフ状態にするとともに、第3スイッチをオフ状態にする状態モードである。第2異常判定モードは、コンバータ制御部を動作させるとともに、第3スイッチをオフ状態にする状態モードである。異常判定部は、通常モードのときに電圧検出部が検出した電圧値が第1しきい値を超える場合に、状態モードを通常モードから第1異常判定モードに切り替え、第1異常判定モードにおいて電圧検出部が検出した電圧値が第2しきい値を超える場合に第1スイッチが異常であると判定する。異常判定部は、第1異常判定モードのときに電圧検出部が検出した電圧値が第2しきい値未満である場合に、状態モードを第1異常判定モードから第2異常判定モードに切り替え、第2異常判定モードにおいて電圧検出部が検出した電圧値が第3しきい値を超える場合にコンバータ制御部が異常であると判定する。

[0010] 好ましくは、第3スイッチはMOSFETである。MOSFETのボディダイオードのカソードは、インダクタとキャパシタとの接続点に接続される。MOSFETのボディダイオードのアノードは、第2接続部に接続される。

[0011] 好ましくは、第3スイッチは、ボディダイオードの方向が互いに逆方向となるように直列に接続された2つのMOSFETを含む。

[0012] 好ましくは、第3スイッチは双方向スイッチング素子である。

好ましくは、電源装置は、異常判定部による判定結果を記憶するための不揮発性記憶部をさらに備える。異常判定部は、不揮発性記憶部が異常有りを示す判定結果を記憶している場合、コンバータ制御部の動作を停止させて第1スイッチおよび第2スイッチをオフ状態にするとともに、第3スイッチをオフ状態にする。

発明の効果

[0013] 本開示の電源装置は、故障部品を増やすことなく異常の判定を行なうことができる。

図面の簡単な説明

[0014] [図1]本発明の実施の形態１に係る電源装置の構成を示す回路ブロック図である。

[図2]実施の形態１に係る電源装置における異常判定処理の流れを示すフローチャートである。

[図3]実施の形態１の実施例１に係る電源装置を示す回路図である。

[図4]実施の形態１の別の実施例２に係る電源装置を示す回路図である。

[図5]実施の形態２に係る電源装置の構成を示す回路ブロック図である。

発明を実施するための形態

[0015] 本発明の実施の形態について、図面を参照しながら詳細に説明する。なお、図中の同一または相当部分については、同一符号を付してその説明は繰返さない。また、以下で説明する各実施の形態または変形例は、適宜選択的に組み合わせられてもよい。

[0016] <実施の形態１>

(電源装置の構成)

図１は、本発明の実施の形態１に係る電源装置１の構成を示す回路ブロック図である。図１に示されるように、電源装置１は、外部接続端子１１～１４と、第１スイッチＱ１と、第２スイッチＱ２と、インダクタＬ１と、キャパシタＣ１と、第３スイッチＳＷ１と、コンバータ制御部１５と、電圧検出部１６と、異常判定部１７とを備える。

[0017] 外部接続端子１１，１２には直流電源Ｖ１が接続される。外部接続端子１３，１４には直流電源Ｖ２が接続される。外部接続端子１２，１４はグラウンドに接続される。直流電源Ｖ１の電圧は、直流電源Ｖ２の電圧よりも高い。

[0018] 電源装置１は、外部接続端子１１，１２に受けた電力を外部接続端子１３，１４から出力する場合には、外部接続端子１１，１２に印加された直流電圧を降圧する降圧コンバータとして機能する。このとき、電源装置１が備えるコンバータのトポロジは、同期整流型の降圧チョッパ回路であり、電源装置１は、入力された直流電圧よりも低い直流電圧を出力する。一方、電源

装置 1 は、外部接続端子 1 3, 1 4 に受けた電力を外部接続端子 1 1, 1 2 から出力する場合には、外部接続端子 1 3, 1 4 に印加された直流電圧を昇圧する昇圧コンバータとして機能する。このとき、電源装置 1 が備えるコンバータのトポロジは、同期整流型の昇圧チョッパ回路であり、電源装置 1 は、入力された直流電圧よりも高い直流電圧を出力する。このように、電源装置 1 は、双方向に電力を伝送できる。

[0019] 外部接続端子 1 1, 1 2 の間には第 1 スイッチ Q 1 および第 2 スイッチ Q 2 が順次直列に接続される。第 1 スイッチ Q 1 および第 2 スイッチ Q 2 は、 n チャネル MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) である。なお、第 2 スイッチ Q 2 は、ダイオードによって構成されてもよい。この場合、ダイオードのカソードが第 1 スイッチ Q 1 に接続される。

[0020] 第 1 スイッチ Q 1 と第 2 スイッチ Q 2 との接続点とグラウンドとの間には、インダクタ L 1 とキャパシタ C 1 とが順次直列に接続される。

[0021] インダクタ L 1 とキャパシタ C 1 との接続点 N 1 は、第 3 スイッチ SW 1 を介して外部接続端子 1 3 に接続される。第 3 スイッチ SW 1 は、たとえば MOSFET 等により構成される。後述するように、第 3 スイッチ SW 1 は、インダクタ L 1 とキャパシタ C 1 との接続点 N 1 の電圧値が正常範囲内であるときにはオン状態となり、インダクタ L 1 とキャパシタ C 1 との接続点 N 1 の電圧値が異常に高くなったときにはオフ状態となる。これにより、第 3 スイッチ SW 1 は、外部接続端子 1 3, 1 4 に過電圧が印加されることを防ぐ保護スイッチとして機能する。

[0022] さらに、第 3 スイッチ SW 1 は、外部接続端子 1 3, 1 4 に直流電源 V 2 を接続する際にもオフ状態とされる。これは、外部接続端子 1 3, 1 4 に極性を逆にした状態の直流電源 V 2 が接続されたときに過大な短絡電流が流れ、電源装置が故障することを防ぐためである。

[0023] コンバータ制御部 1 5 は、第 1 スイッチ Q 1 および第 2 スイッチ Q 2 のオンオフ状態を制御し、外部接続端子 1 1, 1 2 に入力された直流電圧を降圧

する降圧コンバータ動作、または外部接続端子 13, 14 に入力された直流電圧を昇圧する昇圧コンバータ動作を行なう。なお、第 2 スイッチがダイオードである場合、コンバータ制御部 15 は、第 1 スイッチ Q1 のみのオンオフ状態を制御する。コンバータ制御部 15 は、第 1 スイッチ Q1 および第 2 スイッチ Q2 におけるオン状態のデューティ期間を決定し、決定したデューティ期間に従って第 1 スイッチ Q1 および第 2 スイッチ Q2 のオンオフ状態を制御する。

[0024] コンバータ制御部 15 は、電圧検出部 16 より接続点 N1 における電圧値 V_s を受ける。コンバータ制御部 15 は、降圧コンバータ動作時において、電圧検出部 16 から受ける電圧値 V_s が目標値に収束するように第 1 スイッチ Q1 および第 2 スイッチ Q2 のオンオフ状態を制御するフィードバック制御を行なう。

[0025] 電圧検出部 16 は、接続点 N1 における電圧値 V_s を検出する。接続点 N1 における電圧値 V_s は、降圧コンバータ動作時において、降圧コンバータ動作により得られた直流電圧の電圧値である。電圧検出部 16 は、検出した電圧値 V_s をコンバータ制御部 15 および異常判定部 17 に出力する。

[0026] 異常判定部 17 は、接続点 N1 における電圧値 V_s の異常を判定する。当該電圧値 V_s の異常の原因として、直流電源 V2 のサージ異常、第 1 スイッチ Q1 のショート破壊、コンバータ制御部 15 におけるフィードバック制御の異常が考えられる。

[0027] 直流電源 V2 のサージ異常とは、直流電源 V2 に異常に高い電圧が瞬間的に発生する現象である。直流電源 V2 に接続されている負荷や発電機の状態または外部接続端子 13, 14 と直流電源 V2 とを接続するラインのインダクタンスにより、直流電源 V2 のサージ異常が生じ得る。直流電源 V2 のサージ異常が生じると、外部接続端子 13 および第 3 スイッチ SW1 を介して接続点 N1 の電圧値 V_s も瞬間的に異常に高くなる。直流電源 V2 のサージ異常は瞬間的であり、その後、直流電源 V2 の電圧値は正常時の電圧範囲に収束する。

- [0028] 第1スイッチQ1のショート破壊とは、第1スイッチQ1が破壊して常に導通状態となる現象である。第1スイッチQ1のショート破壊が生じると、接続点N1の電圧値 V_s は、直流電源V1の電圧値まで異常に高くなる。
- [0029] コンバータ制御部15におけるフィードバック制御の異常とは、コンバータ制御部15が降圧コンバータ動作を行なうときに、第1スイッチQ1および第2スイッチQ2のオンオフ状態が正常に制御されず、接続点N1の電圧値 V_s が目標値よりも異常に高くなる現象である。たとえば、何等かの原因により目標値と電圧値 V_s との差が実際の値よりも大きく誤って判定され、コンバータ制御部15が第1スイッチQ1のオン期間を最大値まで上げてしまう場合にフィードバック制御の異常が生じる。
- [0030] 異常判定部17は、コンバータ制御部15および第3スイッチSW1の状態モードを、通常モード、第1異常判定モードおよび第2異常判定モードのいずれかに切り替える。
- [0031] 通常モードは、コンバータ制御部15を動作させるとともに、第3スイッチSW1をオン状態にする状態モードである。通常モードにおいて降圧コンバータ動作を行なうとき、コンバータ制御部15はフィードバック制御を行なう。
- [0032] 第1異常判定モードは、コンバータ制御部15の動作を停止させて第1スイッチQ1および第2スイッチQ2をオフ状態にするとともに、第3スイッチSW1をオフ状態にする状態モードである。
- [0033] 第2異常判定モードは、コンバータ制御部15を動作させるとともに、第3スイッチSW1をオフ状態にする状態モードである。第2異常判定モードにおいて、コンバータ制御部15はフィードバック制御を行なう。
- [0034] 異常判定部17は、通常モードのときに電圧検出部16が検出した電圧値 V_s が第1しきい値を超える場合に、状態モードを通常モードから第1異常判定モードに切り替える。第1しきい値は、直流電源V2のサージ異常、第1スイッチQ1のショート異常およびコンバータ制御部15におけるフィードバック異常のいずれかが生じたときに接続点N1が取り得る電圧値の最小

値よりも小さく、かつ、電源装置 1 が正常状態のときに接続点 N 1 が取り得る電圧値の最大値よりも大きい値である。第 1 しきい値 V_{th1} は予め設定される。

[0035] 異常判定部 17 は、第 1 異常判定モードにおいて電圧検出部 16 が検出した電圧値 V_s が第 2 しきい値 V_{th2} を超える場合に、第 1 スイッチ Q 1 が異常である（つまり、第 1 スイッチ Q 1 にショート破壊が生じている）と判定する。第 2 しきい値 V_{th2} は、第 1 スイッチ Q 1 のショート破壊が生じたときに接続点 N 1 が取り得る電圧値の最小値よりも小さく、かつ、電源装置 1 が正常状態のときに接続点 N 1 が取り得る電圧値の最大値よりも大きい値である。第 2 しきい値 V_{th2} は予め設定される。

[0036] 異常判定部 17 は、第 1 異常判定モードのときに電圧検出部 16 が検出した電圧値 V_s が第 2 しきい値 V_{th2} 未満である場合に、状態モードを第 1 異常判定モードから第 2 異常判定モードに切り替える。

[0037] 異常判定部 17 は、第 2 異常判定モードにおいて電圧検出部 16 が検出した電圧値 V_s が第 3 しきい値 V_{th3} を超える場合にコンバータ制御部 15 が異常である（つまり、フィードバック制御の異常が生じている）と判定する。第 3 しきい値 V_{th3} は、コンバータ制御部 15 においてフィードバック制御の異常が生じたときに接続点 N 1 が取り得る電圧値の最小値よりも小さく、かつ、電源装置 1 が正常状態のときに接続点 N 1 が取り得る電圧値の最大値よりも大きい値である。第 3 しきい値 V_{th3} は予め設定される。

[0038] 異常判定部 17 は、第 2 異常判定モードにおいて電圧検出部 16 が検出した電圧値 V_s が第 3 しきい値 V_{th3} 以下である場合に、直流電源 V 2 のサージ異常によって瞬間的に電圧値 V_s が高くなったと判定する。

[0039] 第 1 しきい値 V_{th1} 、第 2 しきい値 V_{th2} および第 3 しきい値 V_{th3} は、同一の値であってもよいし、互いに異なる値であってもよい。たとえば、直流電源 V 1 が 48 V バッテリーで構成され、直流電源 V 2 が 12 V バッテリーで構成される場合、第 1 しきい値 V_{th1} 、第 2 しきい値 V_{th2} および第 3 しきい値 V_{th3} は、たとえば 27 V 程度に設定される。直流電源 V

1が48Vバッテリーで構成される場合、バッテリーの出力電圧の変動を考慮すると、外部接続端子11, 12には30～50数V程度の電圧が印加される。一方、直流電源V2が12Vバッテリーで構成される場合、バッテリーの出力電圧の変動を考慮すると、外部接続端子13, 14には10～16V程度の電圧が印加される。電源装置1が正常に降圧コンバータ動作している場合、外部接続端子11, 12に印加された直流電圧は、外部接続端子13, 14に印加される直流電圧と同程度に降圧される。すなわち、インダクタL1とキャパシタC1との接続点N1の電圧値は、10～16V程度になる。そのため、第1しきい値 V_{th1} 、第2しきい値 V_{th2} および第3しきい値 V_{th3} を27V程度に設定することにより、接続点N1の電圧値 V_s の異常を判定することができる。

[0040] (電源装置の処理の流れ)

図2を参照して、電源装置1における異常判定処理の流れについて説明する。図2は、電源装置1における異常判定処理の流れを示すフローチャートである。

[0041] まず、異常判定部17は、コンバータ制御部15および第3スイッチSW1の状態モードを通常モードに設定する(ステップS1)。すなわち、第3スイッチSW1はオン状態となり、第1スイッチQ1および第2スイッチQ2はオンオフ制御される。

[0042] 次に、異常判定部17は、ステップS1から所定時間(たとえば10ms)経過した後に電圧検出部16によって検出された電圧値 V_s と第1しきい値 V_{th1} とを比較し、 $V_s > V_{th1}$ を満たすか否かを判定する(ステップS2)。

[0043] $V_s \leq V_{th1}$ である場合(S2でNO)、異常判定処理はステップS1に戻される。 $V_s > V_{th1}$ である場合(S2でYES)、異常判定部17は、コンバータ制御部15および第3スイッチSW1の状態モードを、通常モードから第1異常判定モードに切り替える(ステップS3)。すなわち、第1スイッチQ1、第2スイッチQ2および第3スイッチSW1はオフ状態

となる。

[0044] 次に、異常判定部 17 は、ステップ S 3 から所定時間経過した後に電圧検出部 16 によって検出された電圧値 V_s と第 2 しきい値 V_{th2} とを比較し、 $V_s > V_{th2}$ を満たすか否かを判定する（ステップ S 4）。通常モードから第 1 異常判定モードに切り替えてから所定時間経過するまで待機するのは、通常モードのときに接続点 N 1 に蓄積された電荷を解放するためである。ここで所定時間は、電源装置 1 の回路構成によって適宜設定され、たとえば数秒（2～3 秒）である。

[0045] ここで第 1 スイッチ Q 1 にショート破壊が生じている場合、接続点 N 1 の電圧値 V_s は、直流電源 V 1 の電圧値まで上昇する。そのため、 $V_s > V_{th2}$ を満たす場合（S 4 で YES）、異常判定部 17 は、第 1 スイッチ Q 1 が異常であると判定する（ステップ S 9）。ステップ S 9 の後、異常判定処理は終了する。

[0046] 一方、 $V_s \leq V_{th2}$ である場合（S 4 で NO）、異常判定部 17 は、コンバータ制御部 15 および第 3 スイッチ SW 1 の状態モードを、第 1 異常判定モードから第 2 異常判定モードに切り替える（ステップ S 5）。すなわち、第 3 スイッチ SW 1 はオフ状態となり、第 1 スイッチ Q 1 および第 2 スイッチ Q 2 はオンオフ制御される。

[0047] 次に、異常判定部 17 は、ステップ S 5 から所定時間経過した後に電圧検出部 16 によって検出された電圧値 V_s と第 3 しきい値 V_{th3} とを比較し、 $V_s > V_{th3}$ を満たすか否かを判定する（ステップ S 6）。第 1 異常判定モードから第 2 異常判定モードに切り替えてから所定時間経過するまで待機するのは、第 1 異常判定モードのときに接続点 N 1 に蓄積された電荷を解放するためである。ここで所定時間は、電源装置 1 の回路構成によって適宜設定され、たとえば数秒（2～3 秒）である。

[0048] ここでコンバータ制御部 15 においてフィードバック制御の異常が生じている場合、降圧コンバータ動作時における接続点 N 1 の電圧値 V_s は、異常に高くなる。そのため、 $V_s > V_{th3}$ を満たす場合（S 6 で YES）、異

常判定部 17 は、コンバータ制御部 15 が異常であると判定する（ステップ S8）。

[0049] 一方、 $V_s \leq V_{th3}$ である場合（S6でNO）、異常判定部 17 は、ステップ S2 で $V_s > V_{th1}$ と判定された原因が直流電源 V2 におけるサージ異常による一時的なものであり、現時点では異常無しと判定する（ステップ S7）。

[0050] ステップ S7、S8 の後、異常判定部 17 は、コンバータ制御部 15 および第 3 スイッチ SW1 の状態モードを第 2 異常判定モードから第 1 異常判定モードに戻して、電源装置 1 におけるコンバータ動作を停止させる（ステップ S10）。ステップ S10 の後、異常判定処理は終了する。

[0051] なお、ステップ S10 の後に再起動指示を受けると、電源装置 1 は再起動する。このとき、前回の異常判定処理において、ステップ S2 にて $V_s > V_{th1}$ と判定されたものの、ステップ S7 にて異常なしと判定された場合、前回の異常が一時的なものであるため、電源装置 1 は、正常にコンバータ動作を再開することができる。一方、前回の異常判定処理においてコンバータ制御部 15 または第 1 スイッチ Q1 が異常であると判定された場合、修理等のメンテナンスが実行されない限り、電源装置 1 は、再度ステップ S10 により、コンバータ動作を停止することになる。

[0052] 以上のように、異常判定部 17 は、通常モードのときに電圧検出部 16 が検出した電圧値 V_s が第 1 しきい値 V_{th1} を超える場合に、状態モードを通常モードから第 1 異常判定モードに切り替える。すなわち、異常判定部 17 は、第 3 スイッチ SW1 をオフとし、コンバータ制御部 15 を停止させる。異常判定部 17 は、第 1 異常判定モードにおいて電圧値 V_s が第 2 しきい値 V_{th2} を超える場合に、第 1 スイッチ Q1 が異常であると判定する。また、異常判定部 17 は、第 1 異常判定モードのときに電圧値 V_s が第 2 しきい値 V_{th2} 未満である場合に、状態モードを第 1 異常判定モードから第 2 異常判定モードに切り替える。すなわち、異常判定部 17 は、第 3 スイッチ SW1 をオフとし、コンバータ制御部 15 を動作させる。異常判定部 17 は

、第2異常判定モードにおいて電圧値 V_s が第3しきい値 V_{th3} を超える場合にコンバータ制御部15が異常であると判定する。

[0053] このように、通常モードのときに電圧値 V_s が第1しきい値 V_{th1} を超えた場合、第3スイッチ $SW1$ がオフ状態にされ、コンバータ制御部15の動作が停止される。そして、この状態において、第1スイッチ $Q1$ の異常の有無が判定される。その後、第1スイッチ $Q1$ が異常ではないことが確認されてから、コンバータ制御部15を動作させ、コンバータ制御部15の異常の有無が判定される。そのため、第1スイッチ $Q1$ がショート破壊を起こしている状態において、コンバータ制御部15が動作しない。その結果、第1スイッチ $Q1$ のショート破壊に起因した第2スイッチ $Q2$ の故障を抑制することができる。これにより、故障部品を増やすことなく異常の判定を行なうことができる。

[0054] (電源装置の実施例1)

次に、本実施の形態1に係る電源装置1の具体的な実施例について説明する。電源装置1は、2つの異なる直流電源 $V1$ 、 $V2$ が搭載されるシステムに適用される。たとえば、リチウムイオン電池である48Vバッテリーを直流電源 $V1$ として備え、鉛蓄電池である12Vバッテリーを直流電源 $V2$ として備える車両システムなどにも適用することができる。

[0055] 図3は、実施の形態1の実施例1に係る電源装置1aを示す回路図である。図3に示されるように、電源装置1aは、外部接続端子11~14と、通信ポート19と、第1スイッチ $Q1$ と、第2スイッチ $Q2$ と、 n チャネルMOSFET20と、インダクタ $L1$ と、キャパシタ $C1$ 、 $C2$ と、抵抗 $R1$ ~ $R4$ と、DC/DC制御回路151と、ドライバ152と、マイクロコンピュータ(以下、「マイコン」という)18とを備える。

[0056] 外部接続端子11、12には、リチウムイオン電池である直流電源 $V1$ の他に負荷2が接続される。負荷2は、直流電源 $V1$ の電圧によって駆動する。一方、外部接続端子13、14には、鉛蓄電池である直流電源 $V2$ の他に、負荷3と発電機4とが接続される。負荷3は、直流電源 $V2$ の電圧によっ

て駆動する。発電機4は、たとえばオルタネータである。

[0057] 直流電源V2の充電状態が低い場合、電源装置1は、直流電源V1から受けた直流電圧を降圧することにより得られた直流電圧によって、直流電源V2を充電する。一方、直流電源V1の充電状態が低い場合、電源装置1は、発電機4および直流電源V2から受けた直流電圧を昇圧することにより得られた直流電圧によって、直流電源V1を充電する。

[0058] nチャネルMOSFET20は、第3スイッチSW1として機能するスイッチング素子である。nチャネルMOSFET20のドレイン端子は、インダクタL1とキャパシタC1との接続点N1に接続される。nチャネルMOSFET20のソース端子は、外部接続端子13に接続される。このとき、nチャネルMOSFET20のボディダイオードD1のカソードが接続点N1に接続され、ボディダイオードD1のアノードが外部接続端子13に接続される。これにより、接続点N1が電圧値が異常に高くなった場合であっても、nチャネルMOSFET20をオフ状態にすることにより、異常に高い電圧が外部接続端子13、14から出力されることを防止できる。

[0059] キャパシタC2は、外部接続端子11と外部接続端子12との間に接続され、外部接続端子11、12に入力される直流電圧を安定化する。

[0060] 抵抗R1、R2は、接続点N1とグラウンドとの間に順次直列に接続され、接続点N1における電圧を分圧する。同様に、抵抗R3、R4は、接続点N1とグラウンドとの間に順次直列に接続され、接続点N1における電圧を分圧する。抵抗R1と抵抗R2との接続点は、DC/DC制御回路151に接続される。抵抗R3と抵抗R4との接続点は、マイコン18に接続される。

[0061] DC/DC制御回路151およびドライバ152は、コンバータ制御部15を構成する。DC/DC制御回路151は、CPU (Central Processing Unit)、ROM (Read Only Memory)、RAM (Random Access Memory) およびインターフェースを含む集積回路である。DC/DC制御回路151は、抵抗R1と抵抗R2との接続点の電圧値に基づいて、接続点N1における電圧値Vsを演算する。すなわち、抵抗R1と抵抗R2とDC/DC制

御回路 151 の一部とは、電圧検出部 16 を構成する。DC/DC 制御回路 151 は、電圧値 V_s と指定された目標値との差電圧を演算する。DC/DC 制御回路 151 は、演算した差電圧に基づいて、第 1 スイッチ Q1 および第 2 スイッチ Q2 の各々のオン期間の長さに相当するデューティ期間を演算する。DC/DC 制御回路 151 は、いわゆる P 制御、PI 制御、あるいは PID 制御によって、デューティ期間を演算する。DC/DC 制御回路 151 は、演算したデューティ期間に基づいて、ドライバ 152 に指令を出力する。

[0062] なお、DC/DC 制御回路 151 は、マイコン 18 から動作信号を受けている間だけデューティ期間を演算する。DC/DC 制御回路 151 は、マイコン 18 から停止信号を受けている間、第 1 スイッチ Q1 および第 2 スイッチ Q2 のオン期間を 0 とし、第 1 スイッチ Q1 および第 2 スイッチ Q2 をオフ状態にする。

[0063] ドライバ 152 は、第 1 スイッチ Q1 および第 2 スイッチ Q2 のゲート端子に接続される。ドライバ 152 は、DC/DC 制御回路 151 からの指令に従ってパルス信号を生成し、生成したパルス信号を第 1 スイッチ Q1 および第 2 スイッチ Q2 のゲート端子に出力する。これにより、ドライバ 152 は、第 1 スイッチ Q1 および第 2 スイッチ Q2 のオンオフ制御を行なう。

[0064] マイコン 18 は、CPU、ROM、RAM およびインターフェースを含むコンピュータである。マイコン 18 は、アナログ/デジタル変換を行なう AD コンバータ 181 を含む。AD コンバータ 181 は、抵抗 R3 と抵抗 R4 との接続点の電圧のアナログ値をデジタル値である電圧値 V_s に変換する。抵抗 R3 と抵抗 R4 と AD コンバータ 181 とは、電圧検出部 16 を構成する。

[0065] マイコン 18 の ROM には、上述した異常判定部 17 の処理を行なうためのプログラムが予め記憶されている。マイコン 18 の CPU は、当該プログラムを実行することにより、異常判定部 17 として機能する。マイコン 18 には DC/DC 制御回路 151 と n チャネル MOSFET 20 のゲート端子

とが接続される。マイコン18は、ADコンバータ181によって得られた電圧値 V_s に基づいて決定した状態モードに従って、DC/DC制御回路151に動作信号または停止信号を出力する。さらに、マイコン18は、決定した状態モードに従って、オン信号またはオフ信号をnチャネルMOSFET20のゲート端子に出力する。

[0066] マイコン18は、通信ポート19と接続され、異常判定処理の結果を示すデータを通信ポート19を介して外部装置に出力する。これにより、ユーザは、外部装置を介して異常判定処理の結果を確認でき、当該結果に応じた作業（たとえば、第1スイッチQ1、DC/DC制御回路151、ドライバ152のいずれかの点検および交換）を行なうことができる。

[0067] （電源装置の実施例2）

図4は、実施の形態1の別の実施例2に係る電源装置1bを示す回路図である。図3に示されるように、電源装置1bは、実施例1に係る電源装置1aと比較して、nチャネルMOSFET21を備える点でのみ相違する。実施例2に係る電源装置1bでは、2つのnチャネルMOSFET20, 21により第3スイッチSW1が構成される。

[0068] nチャネルMOSFET21は、nチャネルMOSFET20と外部接続端子13との間に接続される。nチャネルMOSFET21のボディダイオードD2のカソードが外部接続端子13に接続され、ボディダイオードD2のアノードがnチャネルMOSFET20のボディダイオードD1のアノードに接続される。すなわち、nチャネルMOSFET20, 21は、それぞれのボディダイオードD1, D2の方向が互いに逆となるように接続される。ボディダイオードD1, D2の方向を逆方向にすることで、直流電源V2側が、直流電源V1側よりも高電位となった場合でも、外部接続端子13, 14からインダクタL1へ流れる電流を遮断できる。これにより、直流電源V2において定常的な過電圧異常が起きた場合であっても、マイコン18によって構成される異常判定部17（図1参照）は、当該定常的な過電圧異常の影響を受けることなく、第1スイッチQ1またはコンバータ制御部15の

異常を判定することができる。なお、直流電源V2において定常的な過電圧異常が起きる場合とは、所望の電圧（たとえば12V）よりも高い電圧のバッテリーを誤って外部接続端子13, 14に接続したような場合である。

[0069] さらに、外部接続端子13, 14からインダクタL1へ流れる電流を遮断することで、第2スイッチQ2へ電流が流れ込むことを防止でき、第2スイッチQ2の素子破壊を抑制できる。

[0070] なお、第3スイッチSW1は、双方向に導通および遮断が可能な双方向スイッチング素子であってもよい。双方向スイッチング素子として、ボディダイオードが形成されないIGBT（Insulated Gate Bipolar Transistor）、ワイドバンドギャップ半導体スイッチであるGaN-FET、リレーのようなメカニカルスイッチなどを用いることができる。この場合、第3スイッチSW1を一つの素子で構成できるため、省スペース化が図れる。

[0071] <実施の形態2>

図5を参照して、本発明の実施の形態2に係る電源装置10について以下に説明する。図5は、実施の形態2に係る電源装置10の構成を示す回路ブロック図である。

[0072] 図5に示されるように、電源装置10は、図1に示す電源装置1と比較して、不揮発性記憶部22を備えるとともに、異常判定部17の代わりに異常判定部17aを備える点で相違する。その他の点は図1に示される電源装置1と同じであるので、以下ではそれらの説明については繰り返さない。

[0073] 不揮発性記憶部22は、異常判定部17aによる最新の判定結果を記憶するためのメモリーである。不揮発性記憶部22は、たとえば図3に示すマイコン18に内蔵されてもよい。

[0074] 異常判定部17aは、実施の形態1の異常判定部17の機能に加えて、以下の機能を有する。異常判定部17aは、第1スイッチQ1が異常であると判定した場合（図2のステップS9参照）、およびコンバータ制御部15が異常であると判定した場合（図2のステップS8参照）、異常有りを示す判定結果を不揮発性記憶部22に格納する。異常判定部17aは、異常無しと

判定した場合（図2のステップS7参照）、異常無しを示す判定結果を不揮発性記憶部22に格納する。なお、異常判定部17aは、図2に示すステップS7～S9のいずれかの処理を実行したときに不揮発性記憶部22が既に判定結果を記憶している場合、不揮発性記憶部22が記憶する判定結果を更新する。

[0075] 異常判定部17aは、不揮発性記憶部22が異常有りを示す判定結果を記憶している場合、コンバータ制御部15の動作を停止させて第1スイッチQ1および第2スイッチQ2をオフ状態にするとともに、第3スイッチSW1をオフ状態にする。これにより、異常有りを示す判定結果が不揮発性記憶部22に格納された後に電源装置1を再起動した場合であっても、過電圧が外部接続端子13, 14から出力されることを抑制することができる。

[0076] ただし、異常判定部17aは、不揮発性記憶部22が異常有りを示す判定結果を記憶している場合、所定のタイミングにおいて、図3に示すステップS4～S10の処理を実行する。ここで、所定のタイミングとは、上位制御部から再判定指示を受けたタイミング、電源装置1aを再起動してから所定時間（たとえば数秒（2～3秒））経過したタイミングなどである。これにより、誤判定により異常有りを示す判定結果が不揮発性記憶部22に格納された場合であっても、異常判定部17aは、所定のタイミングで再度判定を行ない、不揮発性記憶部22に記憶される判定結果を異常無しに更新することができる。その結果、電源装置1は再起動することができる。あるいは、第1スイッチQ1に導体が接触することにより第1スイッチQ1が異常であると判定された場合、異常判定部17aは、当該導体を取り除かれた後の所定のタイミングで再度判定を行なうことができる。その結果、不揮発性記憶部22に記憶される判定結果が異常無しを示すように更新され、電源装置1は再起動することができる。

[0077] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した説明ではなく、請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべて

の変更が含まれることが意図される。

符号の説明

[0078] 1, 1 a, 1 b, 1 0 電源装置、2, 3 負荷、4 発電機、1 1 ~ 1 4 外部接続端子、1 5 コンバータ制御部、1 6 電圧検出部、1 7, 1 7 a 異常判定部、1 8 マイコン、1 9 通信ポート、2 0, 2 1 nチャンネルMOSFET、2 2 不揮発性記憶部、1 5 1 DC/DC制御回路、1 5 2 ドライバ、1 8 1 ADコンバータ、C 1, C 2 キャパシタ、D 1, D 2 ボディダイオード、L 1 インダクタ、N 1 接続点、Q 1 第1スイッチ、Q 2 第2スイッチ、R 1, R 2, R 3, R 4 抵抗、SW 1 第3スイッチ、V 1, V 2 直流電源。

請求の範囲

[請求項1]

第1 直流電源を接続するための第1 接続部と、
第2 直流電源を接続するための第2 接続部と、
前記第1 接続部からグラウンドの間に順次直列に接続された第1 スイッチおよび第2 スイッチと、
前記第1 スイッチと前記第2 スイッチとの接続点からグラウンドの間に順次直列に接続されたインダクタおよびキャパシタと、
前記インダクタと前記キャパシタとの接続点と、前記第2 接続部との間に接続された第3 スイッチと、
前記インダクタと前記キャパシタとの接続点の電圧値を検出する電圧検出部と、
前記電圧検出部により検出された電圧値が目標値に近づくように前記第1 スイッチおよび前記第2 スイッチのオンオフ状態を制御するコンバータ制御部と、
前記コンバータ制御部および前記第3 スイッチの状態モードを、通常モード、第1 異常判定モードおよび第2 異常判定モードのいずれかに切り替え、前記電圧検出部が検出した電圧に基づき異常を判定する異常判定部と、を備え、
前記通常モードは、前記コンバータ制御部を動作させるとともに、前記第3 スイッチをオン状態にする状態モードであり、
前記第1 異常判定モードは、前記コンバータ制御部の動作を停止させて前記第1 スイッチおよび前記第2 スイッチをオフ状態にするとともに、前記第3 スイッチをオフ状態にする状態モードであり、
前記第2 異常判定モードは、前記コンバータ制御部を動作させるとともに、前記第3 スイッチをオフ状態にする状態モードであり、
前記異常判定部は、
前記通常モードのときに前記電圧検出部が検出した電圧値が第1 しきい値を超える場合に、前記状態モードを前記通常モードから前記第

1 異常判定モードに切り替え、前記第 1 異常判定モードにおいて前記電圧検出部が検出した電圧値が第 2 しきい値を超える場合に前記第 1 スイッチが異常であると判定し、

前記第 1 異常判定モードのときに前記電圧検出部が検出した電圧値が第 2 しきい値未満である場合に、前記状態モードを前記第 1 異常判定モードから前記第 2 異常判定モードに切り替え、前記第 2 異常判定モードにおいて前記電圧検出部が検出した電圧値が第 3 しきい値を超える場合に前記コンバータ制御部が異常であると判定する、電源装置。

[請求項2]

前記第 3 スイッチは MOSFET であり、

前記 MOSFET のボディダイオードのカソードは、前記インダクタと前記キャパシタとの接続点に接続され、

前記 MOSFET のボディダイオードのアノードは、前記第 2 接続部に接続される、請求項 1 に記載の電源装置。

[請求項3]

前記第 3 スイッチは、ボディダイオードの方向が互いに逆方向となるように直列に接続された 2 つの MOSFET を含む、請求項 1 に記載の電源装置。

[請求項4]

前記第 3 スイッチは双方向スイッチング素子である、請求項 1 に記載の電源装置。

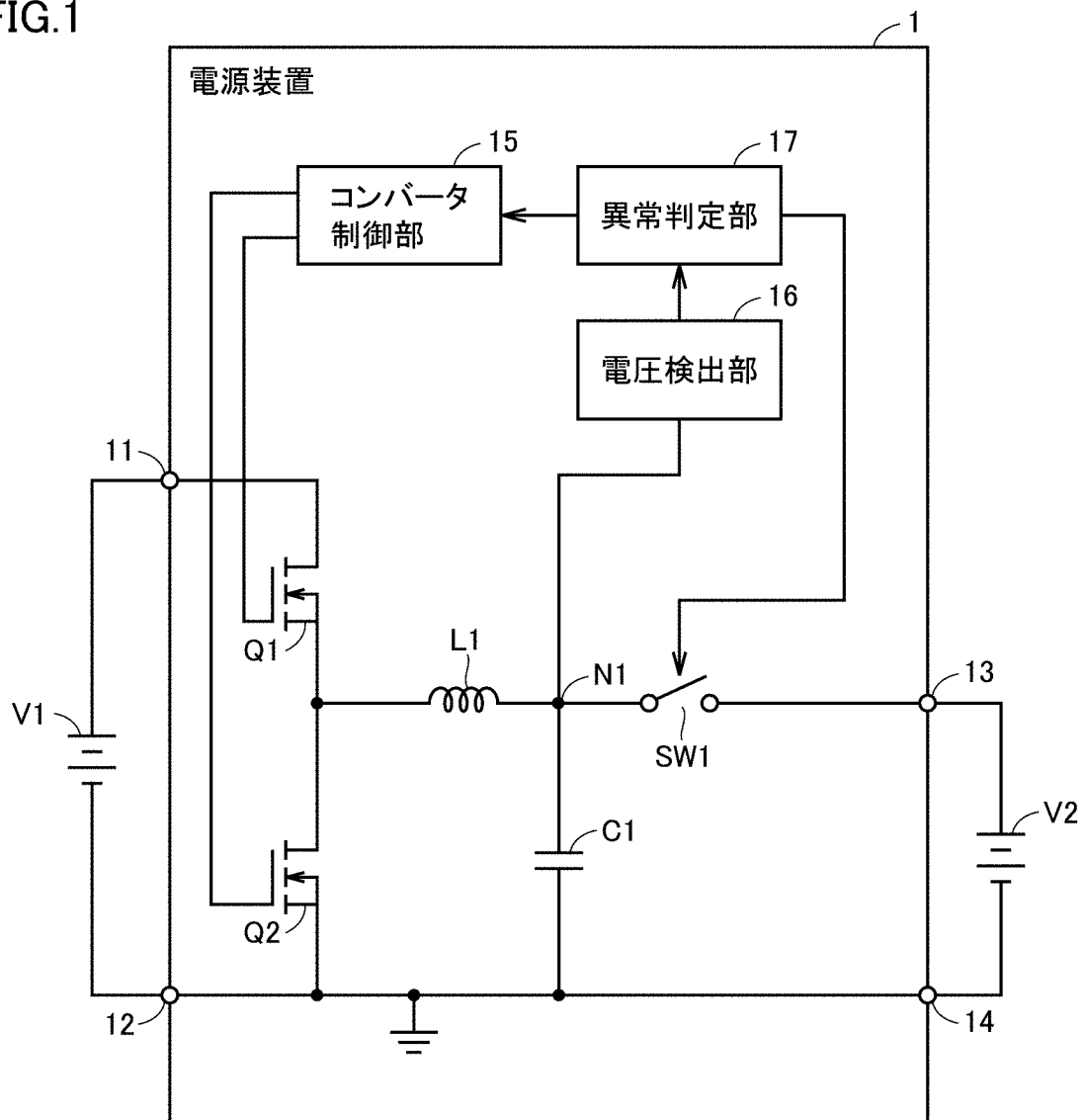
[請求項5]

前記異常判定部による判定結果を記憶するための不揮発性記憶部をさらに備え、

前記異常判定部は、前記不揮発性記憶部が異常有りを示す判定結果を記憶している場合、前記コンバータ制御部の動作を停止させて前記第 1 スイッチおよび前記第 2 スイッチをオフ状態にするとともに、前記第 3 スイッチをオフ状態にする、請求項 1 から 4 のいずれか 1 項に記載の電源装置。

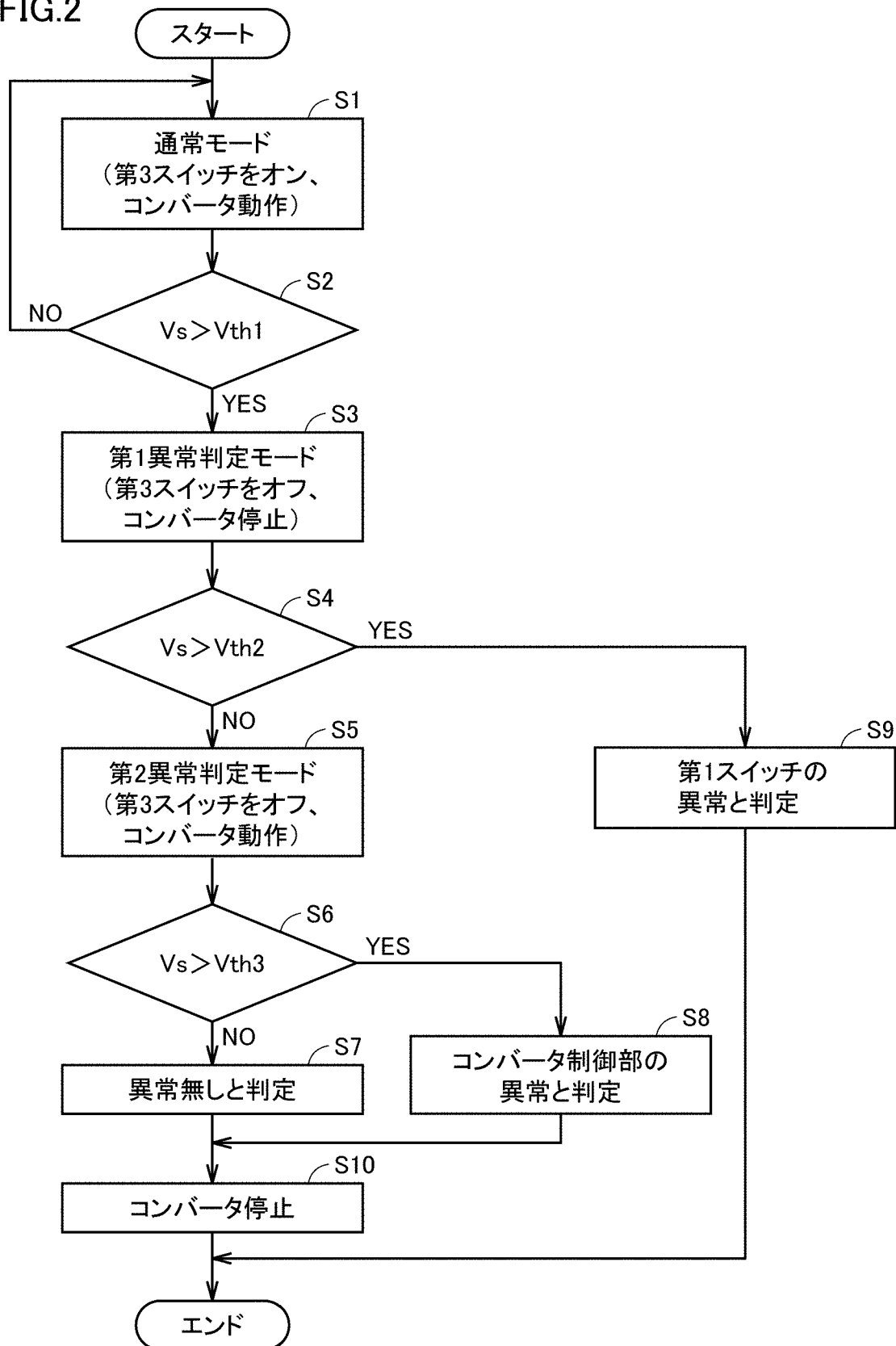
[図1]

FIG.1



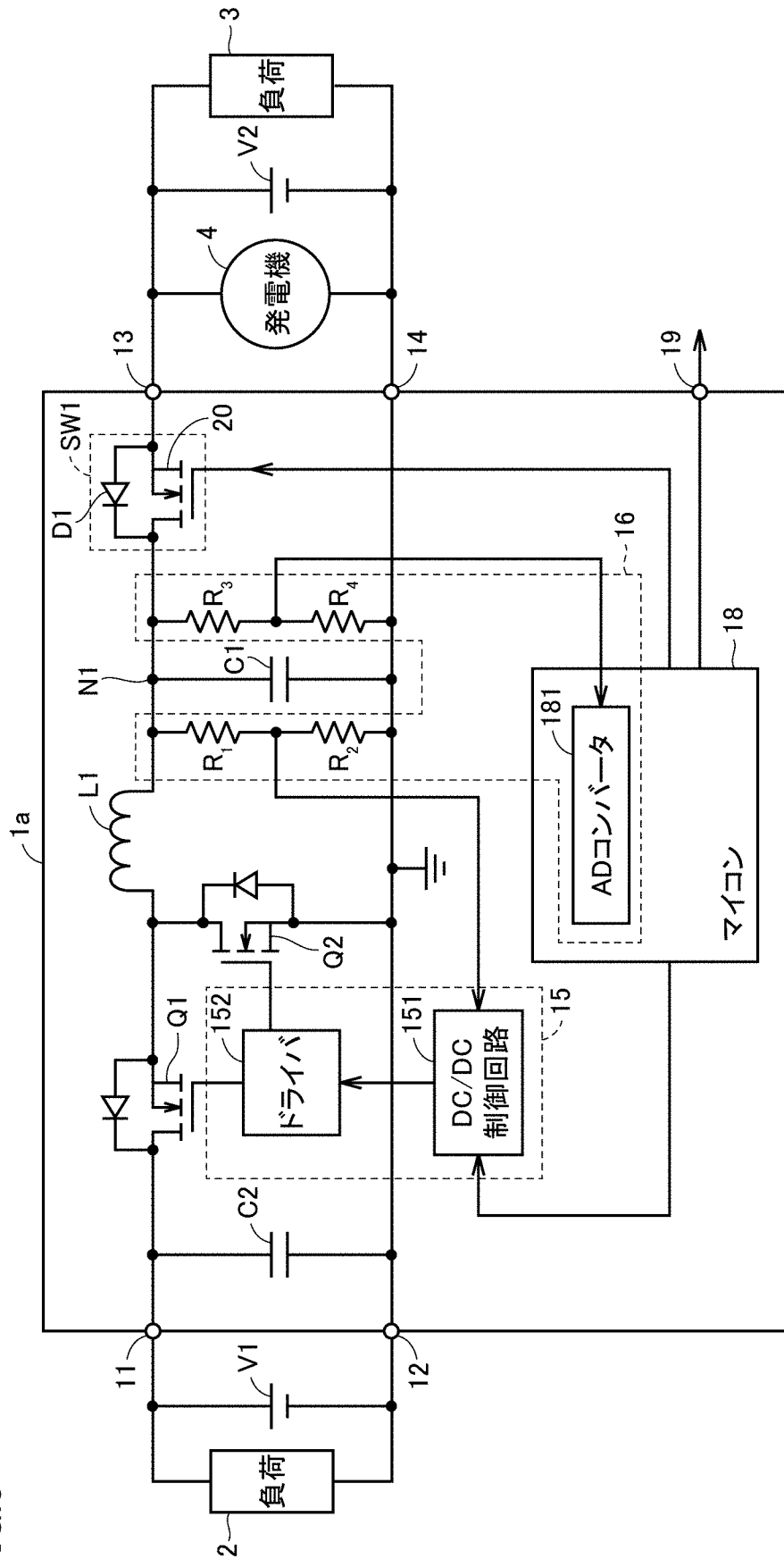
[図2]

FIG.2



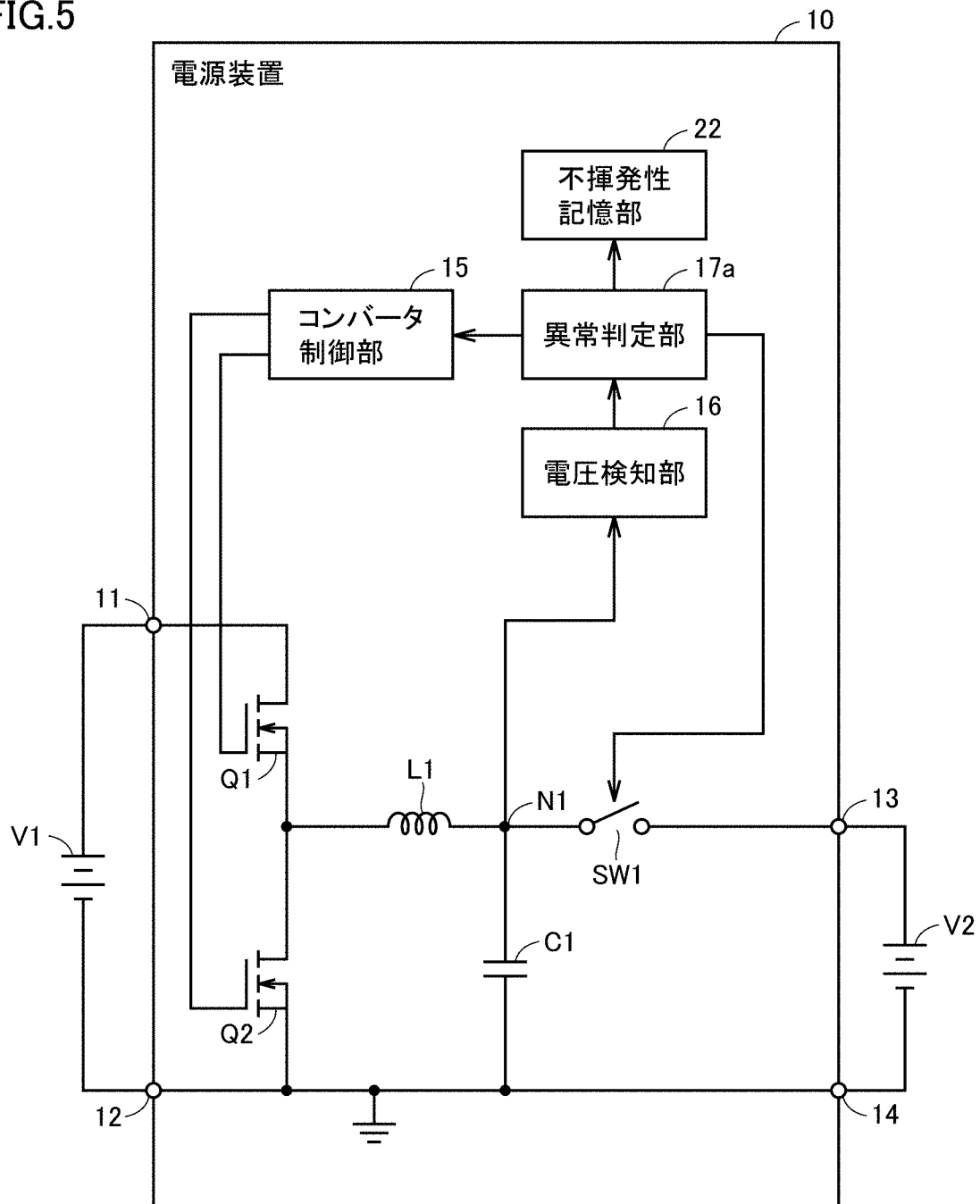
[図3]

FIG.3



[図5]

FIG.5



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/010978

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02M3/155 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M3/155

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2018
Registered utility model specifications of Japan	1996-2018
Published registered utility model applications of Japan	1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2016-140118 A (MURATA MANUFACTURING CO., LTD.) 04 August 2016, paragraphs [0014]-[0039], fig. 1, 4 & EP 3048712 A2, paragraphs [0013]-[0039], fig. 1, 4 & CN 105827108 A	1-5
A	US 2013/0181729 A1 (INTERNATIONAL BUSINESS MACHINES CORPORATION) 18 July 2013, paragraphs [0022]-[0030], fig. 2 (Family: none)	1-5
A	JP 2012-130136 A (ON SEMICONDUCTOR TRADING LTD.) 05 July 2012, paragraphs [0013]-[0050], fig. 2 (Family: none)	1-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
09 April 2018 (09.04.2018)

Date of mailing of the international search report
24 April 2018 (24.04.2018)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H02M3/155 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H02M3/155

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2016-140118 A (株式会社村田製作所) 2016.08.04, [0014]-[0039], 図 1, 4 & EP 3048712 A2 [0013]-[0039], 図 1, 4 & CN 105827108 A	1-5
A	US 2013/0181729 A1 (INTERNATIONAL BUSINESS MACHINES CORPORATION) 2013.07.18, [0022]-[0030], FIG. 2 (ファミリーなし)	1-5
A	JP 2012-130136 A (オンセミコンダクター・トレーディング・リミ テッド) 2012.07.05, [0013]-[0050], 図 2 (ファミリーなし)	1-5

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

09.04.2018

国際調査報告の発送日

24.04.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

遠藤 尊志

5 G

3052

電話番号 03-3581-1101 内線 3526