

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-147380

(P2017-147380A)

(43) 公開日 平成29年8月24日 (2017.8.24)

(51) Int.Cl. F I テーマコード (参考)
 HO 1 L 27/04 (2006.01) HO 1 L 27/04 P 5 F 0 3 8
 HO 1 L 21/822 (2006.01)

審査請求 未請求 請求項の数 13 O L (全 26 頁)

(21) 出願番号	特願2016-29457 (P2016-29457)	(71) 出願人	315002243 三重富士通セミコンダクター株式会社
(22) 出願日	平成28年2月19日 (2016.2.19)	(74) 代理人	100092152 弁理士 服部 毅巖
		(72) 発明者	江間 泰示 三重県桑名市多度町御衣野2000番地 三重富士通セミコンダクター株式会社内
		(72) 発明者	三沢 信裕 三重県桑名市多度町御衣野2000番地 三重富士通セミコンダクター株式会社内
		(72) 発明者	衆野 一幸 三重県桑名市多度町御衣野2000番地 三重富士通セミコンダクター株式会社内

最終頁に続く

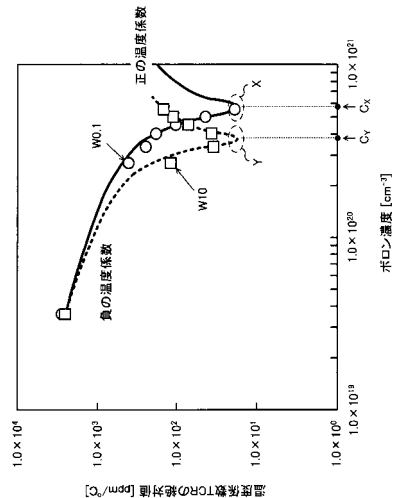
(54) 【発明の名称】 半導体装置及び半導体装置の製造方法

(57) 【要約】

【課題】 抵抗素子の温度依存性に起因した半導体装置の性能の低下を抑える。

【解決手段】 半導体装置は、抵抗素子として、ボロン等の同種の不純物を含有し、異なる幅を有する第1ポリシリコン及び第2ポリシリコンを含む。一方の第1ポリシリコンは、濃度 C_X の不純物を含み、他方の第2ポリシリコンは、第1ポリシリコンよりも幅が大きく、濃度 C_X よりも低い濃度 C_Y の同種の不純物を含む。第1ポリシリコンは、濃度 C_X でその温度係数 TCR の正負が転換し、第2ポリシリコンは、濃度 C_Y でその温度係数 TCR の正負が転換する。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

第 1 濃度の第 1 不純物を含み第 1 幅を有する第 1 ポリシリコンと、
前記第 1 濃度よりも低い第 2 濃度の前記第 1 不純物を含み前記第 1 幅よりも大きい第 2 幅を有する第 2 ポリシリコンと
を含み、
前記第 1 ポリシリコンは、前記第 1 濃度で温度係数の正負が転換し、
前記第 2 ポリシリコンは、前記第 2 濃度で温度係数の正負が転換することを特徴とする半導体装置。

【請求項 2】

前記第 1 濃度と前記第 2 濃度とはいずれも、 $1 \times 10^{20} \text{ cm}^{-3}$ 以上 $1 \times 10^{21} \text{ cm}^{-3}$ 以下であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記第 1 ポリシリコンと前記第 2 ポリシリコンとは、電気的に接続されることを特徴とする請求項 1 又は 2 に記載の半導体装置。

【請求項 4】

前記第 1 不純物は、p 型の不純物であることを特徴とする請求項 1 乃至 3 のいずれかに記載の半導体装置。

【請求項 5】

負の温度係数を有し第 1 幅を有する第 1 ポリシリコンと、
正の温度係数を有し前記第 1 幅よりも大きい第 2 幅を有する第 2 ポリシリコンと
を含むことを特徴とする半導体装置。

【請求項 6】

前記第 1 ポリシリコンは、第 1 濃度の第 1 不純物を含み、
前記第 2 ポリシリコンは、前記第 1 濃度の前記第 1 不純物を含むことを特徴とする請求項 5 に記載の半導体装置。

【請求項 7】

前記第 1 ポリシリコンは、第 1 濃度の第 1 不純物を含み、
前記第 2 ポリシリコンは、前記第 1 濃度よりも低い第 2 濃度の前記第 1 不純物を含むことを特徴とする請求項 5 に記載の半導体装置。

【請求項 8】

前記第 1 濃度と前記第 2 濃度とはいずれも、 $1 \times 10^{20} \text{ cm}^{-3}$ 以上 $1 \times 10^{21} \text{ cm}^{-3}$ 以下であることを特徴とする請求項 5 乃至 7 のいずれかに記載の半導体装置。

【請求項 9】

前記第 1 ポリシリコンと前記第 2 ポリシリコンとは、電気的に接続されることを特徴とする請求項 5 乃至 8 のいずれかに記載の半導体装置。

【請求項 10】

前記第 1 不純物は、p 型の不純物であることを特徴とする請求項 5 乃至 9 のいずれかに記載の半導体装置。

【請求項 11】

第 1 幅を有する第 1 ポリシリコンと、前記第 1 幅よりも大きい第 2 幅を有する第 2 ポリシリコンとの、第 1 不純物の濃度と温度係数との関係を取得する工程と、
前記関係を基に、前記第 1 ポリシリコンの前記第 1 不純物の第 1 濃度と、前記第 2 ポリシリコンの前記第 1 不純物の第 2 濃度とを設定する工程と、
前記第 1 濃度の前記第 1 不純物を含む前記第 1 ポリシリコンと、前記第 2 濃度の前記第 1 不純物を含む前記第 2 ポリシリコンとを形成する工程と
を含むことを特徴とする半導体装置の製造方法。

【請求項 12】

前記第 2 濃度は、前記第 1 濃度よりも低く、
前記第 1 ポリシリコンは、前記第 1 濃度で温度係数の正負が転換し、

10

20

30

40

50

前記第 2 ポリシリコンは、前記第 2 濃度で温度係数の正負が転換することを特徴とする請求項 1 1 に記載の半導体装置の製造方法。

【請求項 1 3】

前記第 1 濃度の前記第 1 不純物を含む前記第 1 ポリシリコンは、負の温度係数を有し、前記第 2 濃度の前記第 1 不純物を含む前記第 2 ポリシリコンは、正の温度係数を有することを特徴とする請求項 1 1 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置及び半導体装置の製造方法に関する。

10

【背景技術】

【0002】

抵抗素子を有する半導体装置が知られている。抵抗素子として、所定不純物がイオン注入されたポリシリコンや半導体基板の拡散層、金属や金属の窒化物等を用いる技術が知られている。また、半導体装置に、異なる性質を有する抵抗素子を設ける技術が知られている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2000 - 228496 号公報

20

【特許文献 2】特開 2003 - 100749 号公報

【特許文献 3】特開平 9 - 36310 号公報

【特許文献 4】特開 2013 - 243276 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

抵抗素子は、その抵抗値が温度によって変化し得る。抵抗素子を有する半導体装置において、その動作時の温度で抵抗素子の抵抗値の変化が大きくなると、抵抗素子を含む半導体装置の性能が低下する恐れがある。

【課題を解決するための手段】

30

【0005】

本発明の一観点によれば、第 1 濃度の第 1 不純物を含み第 1 幅を有する第 1 ポリシリコンと、前記第 1 濃度よりも低い第 2 濃度の前記第 1 不純物を含み前記第 1 幅よりも大きい第 2 幅を有する第 2 ポリシリコンとを含み、前記第 1 ポリシリコンは、前記第 1 濃度で温度係数の正負が転換し、前記第 2 ポリシリコンは、前記第 2 濃度で温度係数の正負が転換する半導体装置が提供される。

【0006】

また、本発明の一観点によれば、負の温度係数を有し第 1 幅を有する第 1 ポリシリコンと、正の温度係数を有し前記第 1 幅よりも大きい第 2 幅を有する第 2 ポリシリコンとを含む半導体装置が提供される。

40

【0007】

また、本発明の一観点によれば、上記のような半導体装置の製造方法が提供される。

【発明の効果】

【0008】

開示の技術によれば、抵抗素子の温度依存性に起因した性能の低下が抑えられ、安定的に性能が発揮される半導体装置を実現することが可能になる。

【図面の簡単な説明】

【0009】

【図 1】抵抗素子の構成例を示す図である。

【図 2】抵抗素子の温度依存性の例を示す図（その 1）である。

50

【図 3】抵抗素子の温度依存性の例を示す図（その 2）である。

【図 4】抵抗素子の温度依存性の例を示す図（その 3）である。

【図 5】温度係数の説明図である。

【図 6】ポリシリコンの幅と温度係数との関係の一例を示す図である。

【図 7】抵抗素子群の構成比と温度係数の絶対値との関係の一例を示す図である。

【図 8】第 1 の実施の形態に係る抵抗素子の説明図（その 1）である。

【図 9】第 1 の実施の形態に係る抵抗素子の説明図（その 2）である。

【図 10】第 2 の実施の形態に係る抵抗素子の説明図（その 1）である。

【図 11】第 2 の実施の形態に係る抵抗素子の説明図（その 2）である。

【図 12】第 2 の実施の形態に係る抵抗素子の説明図（その 3）である。

10

【図 13】第 3 の実施の形態に係る抵抗素子の説明図（その 1）である。

【図 14】第 3 の実施の形態に係る抵抗素子の説明図（その 2）である。

【図 15】第 3 の実施の形態に係る抵抗素子の説明図（その 3）である。

【図 16】第 4 の実施の形態に係る半導体装置の製造方法の説明図（その 1）である。

【図 17】第 4 の実施の形態に係る半導体装置の製造方法の説明図（その 2）である。

【図 18】第 4 の実施の形態に係る半導体装置の製造方法の説明図（その 3）である。

【図 19】第 4 の実施の形態に係る半導体装置の製造方法の説明図（その 4）である。

【図 20】第 4 の実施の形態に係る半導体装置の製造方法の説明図（その 5）である。

【図 21】第 4 の実施の形態に係る半導体装置の製造方法の説明図（その 6）である。

【図 22】第 4 の実施の形態に係る半導体装置の製造方法の説明図（その 7）である。

20

【図 23】第 5 の実施の形態に係る半導体装置の第 1 構成例を示す図である。

【図 24】第 5 の実施の形態に係る半導体装置の第 2 構成例を示す図である。

【図 25】第 5 の実施の形態に係る半導体装置の第 3 構成例を示す図である。

【図 26】第 5 の実施の形態に係る半導体装置の第 4 構成例を示す図である。

【発明を実施するための形態】

【0010】

はじめに、半導体装置に用いられる抵抗素子の構成例及び特性例について、図 1 ~ 図 7 を参照して説明する。

図 1 は抵抗素子の構成例を示す図である。

【0011】

30

一例として図 1 (A) には、基板 100 上に設けられた 2 つの抵抗素子 110 及び抵抗素子 120 の要部断面を模式的に図示している。基板 100 は、例えば、表面 100a に素子分離膜等の絶縁膜 102 を有する半導体基板 101 である。このような基板 100 の表面 100a (絶縁膜 102) 上に、幅 W_a の抵抗素子 110、及び幅 W_a よりも大きな幅 W_b の抵抗素子 120 が設けられる。ここでは一例として、表面 100a 上に並設された、同一又は同等の厚さの抵抗素子 110 及び抵抗素子 120 を図示している。抵抗素子 110 及び抵抗素子 120 には、例えば、所定濃度の p 型又は n 型の不純物を含むポリシリコンが用いられる。

【0012】

別例として図 1 (B) には、基板 100 の表面 100a (絶縁膜 102) 上に設けられた、同一又は同等の幅 W_c の抵抗素子 130 及び抵抗素子 140 の要部断面を模式的に図示している。ここでは一例として、表面 100a 上に並設された、同一又は同等の厚さの抵抗素子 130 及び抵抗素子 140 を図示している。抵抗素子 130 及び抵抗素子 140 には、例えば、所定濃度の p 型又は n 型の不純物を含むポリシリコンが用いられる。

40

【0013】

更に別例として図 1 (C) には、基板 100 の表面 100a (絶縁膜 102) 上に設けられた抵抗素子 150、及び基板 100 の表面 100a (半導体基板 101) から内部に設けられた抵抗素子 160 の要部断面を模式的に図示している。抵抗素子 150 には、例えば、所定濃度の p 型又は n 型の不純物を含むポリシリコンが用いられる。抵抗素子 160 は、所定濃度の p 型又は n 型の不純物を含む拡散層である。

50

【 0 0 1 4 】

半導体装置に用いられる抵抗素子として、例えばこの図 1 (A) ~ 図 1 (C) に示すようなものが挙げられる。

ところで、各種抵抗素子は、その抵抗値が温度によって変化し得る。このような抵抗素子の温度依存性は、例えば、抵抗素子の幅等のサイズ、含まれる不純物種や不純物濃度によって調整される。

【 0 0 1 5 】

抵抗素子の温度依存性の例を図 2 ~ 図 4 に示す。

図 2 及び図 3 にはそれぞれ、幅 W が $0.1 \mu\text{m}$ 、 $10 \mu\text{m}$ のポリシリコンの温度 [] と抵抗値比 [%] との関係の一例を示している。ここで、抵抗値比は、温度 25 での抵抗値に対する、各温度での抵抗値の比率を表す。

10

【 0 0 1 6 】

図 2 には、p 型の不純物として、濃度 $2.7 \times 10^{20} \text{cm}^{-3}$ 、 $3.4 \times 10^{20} \text{cm}^{-3}$ 、 $4.0 \times 10^{20} \text{cm}^{-3}$ 、 $4.5 \times 10^{20} \text{cm}^{-3}$ 、 $5.0 \times 10^{20} \text{cm}^{-3}$ 及び $5.5 \times 10^{20} \text{cm}^{-3}$ のボロン (B) を含む、幅 W が $0.1 \mu\text{m}$ のポリシリコンの、その温度と抵抗値比との関係を示す。

【 0 0 1 7 】

図 3 には、p 型の不純物として、濃度 $2.7 \times 10^{20} \text{cm}^{-3}$ 、 $3.4 \times 10^{20} \text{cm}^{-3}$ 、 $4.0 \times 10^{20} \text{cm}^{-3}$ 、 $4.5 \times 10^{20} \text{cm}^{-3}$ 、 $5.0 \times 10^{20} \text{cm}^{-3}$ 及び $5.5 \times 10^{20} \text{cm}^{-3}$ のボロンを含む、幅 W が $10 \mu\text{m}$ のポリシリコンの、その温度と抵抗値比との関係を示す。

20

【 0 0 1 8 】

図 2 及び図 3 において、ボロン濃度が $4.5 \times 10^{20} \text{cm}^{-3}$ 、 $5.0 \times 10^{20} \text{cm}^{-3}$ 及び $5.5 \times 10^{20} \text{cm}^{-3}$ の時の温度と抵抗値比との関係は、外挿により得ている。具体的には、各温度での \log [ドーズ量] と抵抗値との相関から、各ボロン濃度での抵抗値を算出し、抵抗値比を算出している。

【 0 0 1 9 】

図 2 に示すように、幅 W が $0.1 \mu\text{m}$ のポリシリコンでは、ボロン濃度が例えば $2.7 \times 10^{20} \text{cm}^{-3}$ のように比較的低い場合には、 25 より低温になるほど抵抗値比が上がり、 25 より高温になるほど抵抗値比が下がる。幅 W が $0.1 \mu\text{m}$ のポリシリコンでは、 25 より低温側の抵抗値比は、ボロン濃度の増加に伴って下がっていき、 25 より高温側の抵抗値比は、ボロン濃度の増加に伴って上がっていく傾向がある。

30

【 0 0 2 0 】

図 3 に示すように、幅 W が $10 \mu\text{m}$ のポリシリコンでも同様に、ボロン濃度が例えば $2.7 \times 10^{20} \text{cm}^{-3}$ のように比較的低い場合には、 25 より低温になるほど抵抗値比が上がり、 25 より高温になるほど抵抗値比が下がる。幅 W が $10 \mu\text{m}$ のポリシリコンでも、 25 より低温側の抵抗値比は、ボロン濃度の増加に伴って下がっていき、 25 より高温側の抵抗値比は、ボロン濃度の増加に伴って上がっていく傾向がある。

【 0 0 2 1 】

また、図 4 には、n 型の不純物として、濃度 $3.0 \times 10^{20} \text{cm}^{-3}$ 、 $3.5 \times 10^{20} \text{cm}^{-3}$ 及び $4.0 \times 10^{20} \text{cm}^{-3}$ のヒ素 (As) を含む、幅 W が $10 \mu\text{m}$ のポリシリコンの、その温度と抵抗値比との関係を示す。

40

【 0 0 2 2 】

図 4 に示すように、幅 W が $10 \mu\text{m}$ のポリシリコンに含まれる不純物が n 型のヒ素となっても、 25 より低温側の抵抗値比は、ヒ素濃度の増加に伴って下がっていき、 25 より高温側の抵抗値比は、ヒ素濃度の増加に伴って上がっていく傾向がある。

【 0 0 2 3 】

不純物を含む上記のポリシリコンや拡散層のような各種抵抗素子の温度依存性は、温度係数を用いて評価することができる。

ここで、図 5 は温度係数の説明図である。

50

【 0 0 2 4 】

図 5 には、*n* 型の不純物を含むポリシリコン (*n*-poly) 及び拡散層 (*n*-diff) の、各々の温度 [] と抵抗値比 [%] との関係の一例を示している。抵抗値比は、温度 25 での抵抗値に対する、各温度での抵抗値の比率である。

【 0 0 2 5 】

今、温度 25 の抵抗値を R_{25} とし、温度 T の抵抗値 R_T を一次近似式にすると、抵抗値 R_T は、係数 A を用いて次式 (1) のように表すことができる。

$$R_T = R_{25} \times \{ (T - 25) \times A + 1 \} \cdots (1)$$

この式 (1) の係数 A を、温度係数 TCR (Temperature Coefficient of Resistance) [ppm/] とする。図 5 の例では、*n* 型の不純物を含むポリシリコン (*n*-poly) の温度係数 TCR が -300 ppm/ 、*n* 型の不純物を含む拡散層 (*n*-diff) の温度係数 TCR が 1600 ppm/ となる。

10

【 0 0 2 6 】

各種抵抗素子の温度依存性の評価には、例えば、このような温度係数 TCR が用いられる。

図 6 はポリシリコンの幅と温度係数との関係の一例を示す図である。

【 0 0 2 7 】

図 6 には、上記図 2 ~ 図 4 の例に従い、所定の幅 W のポリシリコンに、異なる濃度で不純物を含有させた場合の、ポリシリコンの幅 W [μm] と温度係数 TCR [ppm/] との関係の一例を示している。

20

【 0 0 2 8 】

図 6 の例では、不純物としてボロンを選択し、濃度 $3.6 \times 10^{19} \text{ cm}^{-3}$ 、 $2.7 \times 10^{20} \text{ cm}^{-3}$ 、 $3.4 \times 10^{20} \text{ cm}^{-3}$ 及び $4.0 \times 10^{20} \text{ cm}^{-3}$ のボロンを含有させた各幅 W のポリシリコンの温度係数 TCR を、その幅 W に対してプロットしている。

【 0 0 2 9 】

図 6 に示すように、ボロン濃度が、例えば $3.6 \times 10^{19} \text{ cm}^{-3}$ のように、 $1 \times 10^{20} \text{ cm}^{-3}$ を下回る場合には、温度係数 TCR の幅 W による依存性は小さい。

ポリシリコンのボロン濃度を $2.7 \times 10^{20} \text{ cm}^{-3}$ 、 $3.4 \times 10^{20} \text{ cm}^{-3}$ というように増加させていくと、温度係数 TCR は、幅 W に関わらず低下していき、各ボロン濃度では、幅 W が大きいものの方が、比較的小さな温度係数 TCR を示す。

30

【 0 0 3 0 】

ポリシリコンのボロン濃度を $4.0 \times 10^{20} \text{ cm}^{-3}$ のように更に増加させると、温度係数 TCR は、幅 W が比較的小さい範囲では低下を続ける一方、幅 W が比較的大きい範囲では増加に転じる。

【 0 0 3 1 】

ポリシリコンのボロン濃度を更に増加させれば、幅 W に関わらず、温度係数 TCR は増加することになる (図 2 及び図 3)。

比較的幅 W が大きいポリシリコンを用いた抵抗素子は、例えば、アナログ回路等、高い相対精度が要求される回路に使用される。比較的幅 W が小さいポリシリコンを用いた抵抗素子は、例えば、RTC (Real Time Clock) 回路等、相対精度は多少犠牲にしても小面積で大抵抗を実現したい回路に使用される。いずれの場合でも、抵抗素子のポリシリコンの温度依存性、温度係数 TCR は、小さいことが望ましい。

40

【 0 0 3 2 】

半導体装置に、ポリシリコンを用いて異なる幅の抵抗素子を設ける際には、例えば、基板上に幅 W が異なるポリシリコンを形成し、それらに所定ドーズ量で不純物を同時にイオン注入する方法が採用される場合がある。尚、幅 W が異なるポリシリコンの厚みは同等とする。

【 0 0 3 3 】

この場合、不純物のイオン注入時のドーズ量 (ポリシリコンの不純物濃度) を、比較的幅 W が大きいポリシリコンを基準にその温度係数 TCR が小さくなるような条件に設定す

50

ると、比較的幅 W が小さいポリシリコンの温度係数 TCR が大きくなってしまふことがある（図 6）。逆に、不純物のイオン注入時のドーズ量（ポリシリコンの不純物濃度）を、比較的幅 W が小さいポリシリコンを基準にその温度係数 TCR が小さくなるような条件に設定すると、比較的幅 W が大きいポリシリコンの温度係数 TCR が大きくなってしまふことがある（図 6）。

【 0 0 3 4 】

温度係数 TCR の大きいポリシリコンが用いられた抵抗素子を含む半導体装置では、その動作に伴う昇降温により、当該抵抗素子の抵抗値の変化が大きくなり、半導体装置の性能が低下してしまふことが起こり得る。

【 0 0 3 5 】

また、半導体装置に関し、正の温度係数 TCR を有する抵抗素子と、負の温度係数 TCR を有する抵抗素子とを電氣的に直列に接続することで、互いの温度依存性をキャンセルし、両抵抗素子を接続したものの（接続体）の温度係数 TCR を小さく抑える手法がある。しかし、この手法では、接続する抵抗素子群の構成比によっては、接続しても所望の温度係数 TCR が得られないことが起こり得る。

【 0 0 3 6 】

図 7 は抵抗素子群の構成比と温度係数の絶対値との関係の一例を示す図である。

ここでは、上記図 5 で述べたような n 型の不純物を含むポリシリコン（ n -poly）と拡散層（ n -diff）との組合せを例にする。この例の場合、 n 型の不純物を含むポリシリコンに対する拡散層の構成比（ n -diff / n -poly）と温度係数 TCR の絶対値 [ppm /] との関係は、図 7 のようになる。

【 0 0 3 7 】

図 7 に示すように、 n 型の不純物を含むポリシリコン（ n -poly）に対し、 n 型の不純物を含む拡散層（ n -diff）の割合が増加していくと、温度係数 TCR の絶対値は、いったん減少した後、増加する。この例では、 n 型の不純物を含むポリシリコンに対する拡散層の構成比が約 0.2 の時、温度係数 TCR の絶対値が最小になる。従って、 n 型の不純物を含むポリシリコンと拡散層との構成比（ n -diff / n -poly）を約 0.2 とし、それらを接続した時に、互いの温度係数 TCR が最も効果的にキャンセルされ、接続体の温度係数 TCR の絶対値が最も小さく抑えられる。

【 0 0 3 8 】

しかし、 n 型の不純物を含むポリシリコンも拡散層も、共に温度係数 TCR が比較的大きい。大きな温度係数 TCR 同士をキャンセルしようとする、構成比が最適値（約 0.2）からずれた時の、その温度係数 TCR の絶対値と、最小の温度係数 TCR の絶対値との差が大きくなり易い。

【 0 0 3 9 】

このように、接続する抵抗素子群の構成比の、最適値からのずれによって、接続後の温度係数 TCR が大きくなってしまふと、動作に伴い、当該抵抗素子群の接続体の、抵抗値の変化が大きくなり、半導体装置の性能が低下してしまふことが起こり得る。

【 0 0 4 0 】

以上のような点に鑑み、ここでは以下に実施の形態として示すような手法を採用し、抵抗素子の温度依存性、温度係数 TCR に起因した半導体装置の性能の低下を抑える。

まず、第 1 の実施の形態について説明する。

【 0 0 4 1 】

図 8 及び図 9 は第 1 の実施の形態に係る抵抗素子の説明図である。

ここでは抵抗素子として、不純物を含む、幅 W が $0.1 \mu\text{m}$ 、 $10 \mu\text{m}$ のポリシリコンを用いる。ポリシリコンの不純物として、 p 型の不純物であるボロンを用いる。

【 0 0 4 2 】

図 8 には、幅 W が $0.1 \mu\text{m}$ のポリシリコン（ $W0.1$ ）及び幅 W が $10 \mu\text{m}$ のポリシリコン（ $W10$ ）についての、ボロン濃度 [cm^{-3}] とシート抵抗 [/] との関係の一例を示している。

10

20

30

40

50

【0043】

図8に示すように、幅 W が $0.1\ \mu\text{m}$ 、 $10\ \mu\text{m}$ のいずれのポリシリコンも、ボロン濃度の増加に伴い、シート抵抗は単調に減少する。幅 W が $0.1\ \mu\text{m}$ のポリシリコンの方が、幅 W が $10\ \mu\text{m}$ のポリシリコンよりも、一定のボロン濃度に対してシート抵抗が高くなる。

【0044】

図9には、幅 W が $0.1\ \mu\text{m}$ のポリシリコン($W0.1$)及び幅 W が $10\ \mu\text{m}$ のポリシリコン($W10$)についての、ボロン濃度 $[\text{cm}^{-3}]$ と温度係数TCRの絶対値 $[\text{ppm} /]$ との関係の一例を示している。

【0045】

図9に示すように、幅 W が $0.1\ \mu\text{m}$ 、 $10\ \mu\text{m}$ のいずれのポリシリコンも、或るボロン濃度で温度係数TCRの正負が転換する。幅 W が $0.1\ \mu\text{m}$ のポリシリコンでは、ボロン濃度が $5 \times 10^{20} \text{cm}^{-3} \sim 6 \times 10^{20} \text{cm}^{-3}$ の範囲で温度係数TCRの正負が転換する。幅 W が $10\ \mu\text{m}$ のポリシリコンでは、ボロン濃度が $3 \times 10^{20} \text{cm}^{-3} \sim 4 \times 10^{20} \text{cm}^{-3}$ の範囲で温度係数TCRの正負が転換する。このように、温度係数TCRの正負が転換するボロン濃度は、ポリシリコンの幅 W で異なる。

【0046】

そこで、幅 W が $0.1\ \mu\text{m}$ のポリシリコンについては、そのボロン濃度を、温度係数TCRの正負転換点 X の濃度 C_X に設定する。幅 W が $10\ \mu\text{m}$ のポリシリコンについては、そのボロン濃度を、温度係数TCRの正負転換点 Y の濃度 C_Y に設定する。このように、幅 W が $0.1\ \mu\text{m}$ 、 $10\ \mu\text{m}$ のポリシリコンにそれぞれ、温度係数TCRの正負転換点 X 、 Y 、即ち温度係数TCRの絶対値が最小になる濃度 C_X 、 C_Y でボロンが含まれるように、設定する。これにより、幅 W が $0.1\ \mu\text{m}$ 、 $10\ \mu\text{m}$ のポリシリコンの、各々の温度係数TCRの絶対値を最小にすることができる。

【0047】

このようなポリシリコン群を抵抗素子として半導体装置に設けることで、その動作に伴う当該抵抗素子の抵抗値の変化、それに起因した半導体装置の性能の低下を抑えることができる。その結果、安定的に性能が発揮される半導体装置、更にはそれを用いた電子装置、電子機器が実現される。

【0048】

第1の実施の形態では、図9のような関係を基に、幅 W が $0.1\ \mu\text{m}$ 、 $10\ \mu\text{m}$ のポリシリコンに、各々の温度係数TCRの正負転換点 X 、 Y の濃度 C_X 、 C_Y でボロンを含有させる。ボロン濃度を、幅 W が異なるポリシリコンの各々で設定するため、前述のような、幅 W が異なるポリシリコンに不純物を同時にイオン注入する方法で生じ得る事態、即ち幅 W が異なるポリシリコンの温度係数TCRが一方で大、他方で小となる事態が回避される。

【0049】

例えば、図9の関係を基に、半導体装置に設けられるアナログ回路用の抵抗素子を、幅 W が $10\ \mu\text{m}$ で、ボロンを温度係数TCRの正負転換点 Y の濃度 C_Y で含有するポリシリコンを用いて形成する。半導体装置に設けられるRTC回路用の抵抗素子を、幅 W が $0.1\ \mu\text{m}$ で、ボロンを温度係数TCRの正負転換点 X の濃度 C_X で含有するポリシリコンを用いて形成する。このようにすると、アナログ回路用の抵抗素子の温度係数TCR、及びRTC回路用の抵抗素子の温度係数TCRを、共に最小にすることができる。

【0050】

また、図9の関係を基に得られるポリシリコン群、即ち幅 W が $0.1\ \mu\text{m}$ 、 $10\ \mu\text{m}$ であってボロンが温度係数TCRの正負転換点 X 、 Y の濃度 C_X 、 C_Y で含有されるポリシリコン群は、電氣的に直列又は並列に接続してよい。これらのポリシリコン群は、共に温度係数TCRが最小になるため、電氣的に接続しても、その接続体の温度係数TCRが小さく抑えられる。その結果、ポリシリコン群を電氣的に接続した接続体を抵抗素子として含む半導体装置の、その動作に伴う当該抵抗素子の抵抗値の変化、それに起因した性能の低

10

20

30

40

50

下を抑えることができる。

【0051】

尚、ここではポリシリコンに含有させる不純物としてp型の不純物であるボロンを例にしたが、ポリシリコンに含有させる不純物には、ヒ素、リン(P)等のn型の不純物を用いることもできる。

【0052】

n型の不純物を用いた場合にも、上記同様、幅Wが異なるポリシリコンについての不純物濃度と温度係数TCRの絶対値との関係を取得し、その関係を基に、各ポリシリコンの不純物濃度を、その温度係数TCRの正負転換点の濃度に設定する。そのような濃度に設定されて形成されたポリシリコン群を抵抗素子として半導体装置に設けることで、その動作に伴う当該抵抗素子の抵抗値の変化、それに起因した半導体装置の性能の低下を抑えることができる。

10

【0053】

次に、第2の実施の形態について説明する。

図10～図12は第2の実施の形態に係る抵抗素子の説明図である。

ここでは上記第1の実施の形態と同様に、抵抗素子として、不純物を含む、幅Wが0.1μm, 10μmのポリシリコンを用いる。ポリシリコンの不純物として、p型の不純物であるボロンを用いる。

【0054】

図10には、幅Wが0.1μmのポリシリコン(W0.1)及び幅Wが10μmのポリシリコン(W10)についての、ボロン濃度[cm⁻³]と温度係数TCRの絶対値[ppm/°C]との関係の一例を示している。尚、図10は、上記第1の実施の形態で述べた図9の関係に対応する図である。

20

【0055】

幅Wが異なるポリシリコンについて、そのボロン濃度と温度係数TCRの絶対値とが、この図10に示すような関係になる場合、ボロン濃度を適切に設定すれば、ポリシリコンの温度係数TCRを、幅Wが小さい方で負、幅Wが大きい方で正にすることができる。例えば、幅Wが0.1μm, 10μmのポリシリコンのボロン濃度を、同じ濃度C_Z、この例では4.4×10²⁰cm⁻³に設定する。この濃度C_Zでは、幅Wが0.1μm, 10μmのポリシリコンの、互いの温度係数TCRは、正負が反対で、幅Wが0.1μm(W0.1)の方で負、幅Wが10μm(W10)の方で正になる。

30

【0056】

図11には、濃度C_Zのボロンを含む、幅Wが0.1μmのポリシリコン(W0.1)及び、濃度C_Zのボロンを含む、幅Wが10μmのポリシリコン(W10)についての、温度[°C]と抵抗値比[%]との関係の一例を示している。ここで、抵抗値比は、温度25°Cでの抵抗値に対する、各温度での抵抗値の比率を表す。

【0057】

図11に示すような、濃度C_Zのボロンを含む、幅Wが0.1μmのポリシリコンについての温度と抵抗値比との関係を、上記の式(1)で近似した時の係数Aが、当該ポリシリコン(W0.1)の温度係数TCRとなる。同様に、濃度C_Zのボロンを含む、幅Wが10μmのポリシリコンについての温度と抵抗値比との関係を、上記の式(1)で近似した時の係数Aが、当該ポリシリコン(W10)の温度係数TCRとなる。

40

【0058】

図11に示すように、濃度C_Zのボロンを含む、幅Wが0.1μm, 10μmのいずれのポリシリコン(W0.1, W10)も、温度係数TCRの絶対値は、半導体装置の抵抗素子として使用可能な、十分に小さな値である。例えば、上記図5で述べた、n型の不純物を含むポリシリコン(n-poly)及び拡散層(n-diff)の温度係数TCR(係数A)に比べて、大幅に小さな値となる。

【0059】

このような、濃度C_Zのボロンを含む、幅Wが0.1μm, 10μmのポリシリコンを

50

、電氣的に直列に接続すれば、互いの温度依存性をキャンセルし、接続体の温度係数TCRを、個々のポリシリコンの温度係数TCRよりも更に小さくすることができる。このように接続されたポリシリコン群を抵抗素子として半導体装置に設けることで、その動作に伴う当該抵抗素子の抵抗値の変化、それに起因した半導体装置の性能の低下を抑えることができる。

【0060】

図12には、濃度 C_z のボロンを含む、幅 W が $0.1\mu\text{m}$ のポリシリコン($W_{0.1}$)に対する、濃度 C_z のボロンを含む、幅 W が $10\mu\text{m}$ のポリシリコン(W_{10})の構成比($W_{10}/W_{0.1}$)と、温度係数TCRの絶対値[ppm/]との関係の一例を示している。

10

【0061】

図12に示すように、濃度 C_z のボロンを含む、幅 W が $0.1\mu\text{m}$ のポリシリコン($W_{0.1}$)に対し、濃度 C_z のボロンを含む、幅 W が $10\mu\text{m}$ のポリシリコン(W_{10})の割合が増加すると、温度係数TCRの絶対値は、緩やかに減少した後、緩やかに増加する。例えば、上記図7で述べた、 n 型の不純物を含むポリシリコンに対する拡散層の構成比($n\text{-diff}/n\text{-poly}$)と温度係数TCRの絶対値との関係に比べて、構成比($W_{10}/W_{0.1}$)に対する温度係数TCRの絶対値の増減が、大幅に小さくなる。

【0062】

図12の例では、濃度 C_z のボロンを含む、幅 W が $0.1\mu\text{m}$ 、 $10\mu\text{m}$ のポリシリコンの構成比($W_{10}/W_{0.1}$)が約1.8の時、温度係数TCRの絶対値が最小になる。濃度 C_z のボロンを含む、幅 W が $0.1\mu\text{m}$ 、 $10\mu\text{m}$ のポリシリコンの構成比($W_{10}/W_{0.1}$)を約1.8とし、それらを接続した時に、互いの温度係数TCRが効果的にキャンセルされ、接続体の温度係数TCRの絶対値が最も小さく抑えられる。

20

【0063】

更に、図12の例では、濃度 C_z のボロンを含む、幅 W が $0.1\mu\text{m}$ 、 $10\mu\text{m}$ のポリシリコンの構成比($W_{10}/W_{0.1}$)が、最適値(約1.8)からずれても、温度係数TCRの絶対値の増減が緩やかなため、最小の温度係数TCRの絶対値との差が小さく抑えられる。従って、濃度 C_z のボロンを含む、幅 W が $0.1\mu\text{m}$ 、 $10\mu\text{m}$ のポリシリコンの構成比($W_{10}/W_{0.1}$)を、比較的広い範囲で設定することができる。設定した構成比でポリシリコン群を形成し、それらを電氣的に直列に接続することで、温度係数TCRの小さい接続体を実現することができる。そのような接続体を、抵抗素子として半導体装置に設けることで、その動作に伴う当該抵抗素子の抵抗値の変化、それに起因した半導体装置の性能の低下を抑えることができる。

30

【0064】

尚、ここではポリシリコンに含有させる不純物として、 p 型の不純物であるボロンを用いたが、ポリシリコンに含有させる不純物には、ヒ素、リン等の n 型の不純物を用いることもできる。

【0065】

次に、第3の実施の形態について説明する。

図13～図15は第3の実施の形態に係る抵抗素子の説明図である。

40

ここでは上記第1及び第2の実施の形態と同様に、抵抗素子として、不純物を含む、幅 W が $0.1\mu\text{m}$ 、 $10\mu\text{m}$ のポリシリコンを用いる。ポリシリコンの不純物として、 p 型の不純物であるボロンを用いる。

【0066】

図13には、幅 W が $0.1\mu\text{m}$ のポリシリコン($W_{0.1}$)及び幅 W が $10\mu\text{m}$ のポリシリコン(W_{10})についての、ボロン濃度[cm^{-3}]と温度係数TCRの絶対値[ppm/]との関係の一例を示している。尚、図13は、上記第1及び第2の実施の形態で述べた図9及び図10の関係に対応する図である。

【0067】

この第3の実施の形態では、幅 W が $0.1\mu\text{m}$ のポリシリコンのボロン濃度を、幅 W が

50

10 μm のポリシリコンのボロン濃度よりも高くする点で、上記第2の実施の形態と相違する。例えば、幅Wが0.1 μm のポリシリコンのボロン濃度を、濃度 C_{z1} 、この例では $4.8 \times 10^{20} \text{cm}^{-3}$ に設定し、幅Wが10 μm のポリシリコンのボロン濃度を、濃度 C_{z1} よりも低い濃度 C_z 、この例では $4.4 \times 10^{20} \text{cm}^{-3}$ に設定する。図13に示すように、幅Wが0.1 μm のポリシリコン(W0.1)は、濃度 C_{z1} でその温度係数TCRが負になり、幅Wが10 μm のポリシリコン(W10)は、濃度 C_z でその温度係数TCRが正になる。

【0068】

図14には、濃度 C_{z1} のボロンを含む、幅Wが0.1 μm のポリシリコン(W0.1)、及び、濃度 C_z のボロンを含む、幅Wが10 μm のポリシリコン(W10)についての、温度[]と抵抗値比[%]との関係の一例を示している。ここで、抵抗値比は、温度25での抵抗値に対する、各温度での抵抗値の比率を表す。

10

【0069】

各々濃度 C_{z1} 、 C_z のボロンを含む、幅Wが0.1 μm 、10 μm の各ポリシリコン(W0.1、W10)の、この図14のような関係を、上記の式(1)で近似した時の係数Aが、各ポリシリコンの温度係数TCRとなる。いずれのポリシリコンも、温度係数TCRの絶対値は、半導体装置の抵抗素子として使用可能な、十分に小さな値である。

【0070】

更に、ボロン濃度を、上記第2の実施の形態で述べた濃度 C_z よりも高い濃度 C_{z1} とした、幅Wが0.1 μm のポリシリコン(W0.1)では、上記第2の実施の形態に比べて、温度係数TCRの絶対値が、より小さくなる。

20

【0071】

このような、各々濃度 C_{z1} 、 C_z のボロンを含む、幅Wが0.1 μm 、10 μm のポリシリコンを、電氣的に直列に接続することで、互いの温度依存性をキャンセルし、接続体の温度係数TCRを、上記第2の実施の形態に比べて、更に小さくすることができる。このように接続されたポリシリコン群を抵抗素子として半導体装置に設けることで、その動作に伴う当該抵抗素子の抵抗値の変化、それに起因した半導体装置の性能の低下を抑えることができる。

【0072】

図15には、濃度 C_{z1} のボロンを含む、幅Wが0.1 μm のポリシリコン(W0.1)に対する、濃度 C_z のボロンを含む、幅Wが10 μm のポリシリコン(W10)の構成比(W10/W0.1)と、温度係数TCRの絶対値[ppm/]との関係の一例を示している。

30

【0073】

図15に示すように、濃度 C_{z1} のボロンを含む、幅Wが0.1 μm のポリシリコン(W0.1)に対し、濃度 C_z のボロンを含む、幅Wが10 μm のポリシリコン(W10)の割合が増加すると、温度係数TCRの絶対値は、緩やかに減少した後、緩やかに増加する。

【0074】

図15の例では、各々濃度 C_{z1} 、 C_z のボロンを含む、幅Wが0.1 μm 、10 μm のポリシリコンの構成比(W10/W0.1)が約0.9の時、温度係数TCRの絶対値が最小になる。このような構成比(W10/W0.1)で、幅Wが0.1 μm 、10 μm のポリシリコンを接続した時、互いの温度係数TCRが効果的にキャンセルされ、接続体の温度係数TCRの絶対値が最も小さく抑えられる。

40

【0075】

更に、上記図12と同様に、この図15の例でも、幅Wが0.1 μm 、10 μm のポリシリコンの構成比(W10/W0.1)が最適値(約0.9)からずれても、温度係数TCRの絶対値の増減が緩やかなため、最小の温度係数TCRの絶対値との差が小さく抑えられる。従って、各々濃度 C_{z1} 、 C_z のボロンを含む、幅Wが0.1 μm 、10 μm のポリシリコンの構成比(W10/W0.1)を、比較的広い範囲で設定することができる。

50

設定した構成比でポリシリコン群を形成し、それらを電氣的に直列に接続することで、温度係数TCRの小さい接続体を実現することができる。そのような接続体を、抵抗素子として半導体装置に設けることで、その動作に伴う当該抵抗素子の抵抗値の変化、それに起因した半導体装置の性能の低下を抑えることができる。

【0076】

更に、この第3の実施の形態では、幅Wが $0.1\mu\text{m}$ 、 $10\mu\text{m}$ のポリシリコンを接続した時の温度係数TCRの絶対値を、上記第2の実施の形態に比べて、より構成比($W10/W0.1$)が小さい範囲において、小さく抑えることができる。即ち、幅Wが $10\mu\text{m}$ のポリシリコンの割合を小さくすることができる。従って、幅Wが $0.1\mu\text{m}$ 、 $10\mu\text{m}$ のポリシリコンの接続体で形成される抵抗素子の、半導体装置内での占有率(面積、体積)を小さくすることができる。その結果、半導体装置の小型化、半導体装置に含まれる要素(抵抗素子のほか、トランジスタや配線等の回路素子)の配置自由度の向上等を図ることができる。

10

【0077】

尚、ここではポリシリコンに含有させる不純物として、p型の不純物であるボロンを例にしたが、ポリシリコンに含有させる不純物には、ヒ素、リン等のn型の不純物を用いることもできる。

【0078】

次に、第4の実施の形態について説明する。

ここでは、ポリシリコンを用いた抵抗素子を備える半導体装置の製造方法の一例を、第4の実施の形態として説明する。

20

【0079】

図16~図22は第4の実施の形態に係る半導体装置の製造方法の説明図である。ここで、図16はポリシリコンパターン形成工程の一例の要部断面模式図、図17は第1イオン注入工程の一例の要部断面模式図、図18及び図19は第2イオン注入工程の一例の要部断面模式図、図20はサイドウォール絶縁膜形成工程の一例の要部断面模式図、図21は第3イオン注入工程の一例の要部断面模式図、図22は導体部形成工程の一例の要部断面模式図である。

【0080】

図16に示すような、基板40が準備される。基板40には、シリコン(Si)、シリコンゲルマニウム(SiGe)等の各種半導体基板41が用いられる。基板40は、第1の抵抗素子が形成される領域10a、第2の抵抗素子が形成される領域20a、及びトランジスタが形成される領域30aを含む。領域10aの半導体基板41内には、絶縁膜42aが設けられる。領域20aの半導体基板41内には、絶縁膜42bが設けられる。領域30aの半導体基板41内には、素子領域(アクティブ領域)を画定する絶縁膜42c、及びアクティブ領域上の絶縁膜42dが設けられる。絶縁膜42a、絶縁膜42b及び絶縁膜42cは、例えば、STI(Shallow Trench Isolation)法や熱酸化法を用いて形成される。絶縁膜42dは、例えば、熱酸化法を用いて形成される。

30

【0081】

上記のような基板40上に、図16に示すように、ポリシリコン11、ポリシリコン21及びポリシリコン31が形成される。ポリシリコン11は、領域10aの絶縁膜42a上に、所定の幅W1及び厚さT1で形成される。ポリシリコン21は、領域20aの絶縁膜42b上に、所定の幅W2及び厚さT2で形成される。ポリシリコン31は、領域30aの絶縁膜42d上に、所定の幅W3及び厚さT3で形成される。例えば、ポリシリコン11の厚さT1、ポリシリコン21の厚さT2、及びポリシリコン31の厚さT3は、同一又は同等の厚さとされる。ポリシリコン21の幅W2は、ポリシリコン11の幅W1よりも大きな幅とされる。ポリシリコン11、ポリシリコン21及びポリシリコン31は、例えば、基板40上に形成されたポリシリコン層を、フォトリソグラフィ技術及びエッチング技術を用いてパターンニングすることで、形成される。

40

【0082】

50

次いで、図 17 に示すように、ポリシリコン 11、ポリシリコン 21 及びポリシリコン 31 が形成された基板 40 上に、領域 30a を覆い、領域 10a 及び領域 20a に開口部 50a を有するレジスト 50 が形成される。このレジスト 50 をマスクにして、領域 10a のポリシリコン 11、及び領域 20a のポリシリコン 21 に対し、不純物のイオン注入が行われる。例えば、ポリシリコン 11 及びポリシリコン 21 に対し、加速エネルギーが 8 keV、ドーズ量が $4 \times 10^{15} \text{ cm}^{-2}$ の条件で、ボロンのイオン注入が行われる。イオン注入後、レジスト 50 は除去される。

【0083】

図 17 の工程により、基板 40 の領域 10a に、不純物を含む、幅 W1 のポリシリコン 11 が形成され、基板 40 の領域 20a に、同一又は同等の濃度の不純物を含む、より大きな幅 W2 のポリシリコン 21 が形成される。

10

【0084】

次いで、図 18 に示すように、基板 40 上に、領域 20a を覆い、領域 10a 及び領域 30a に開口部 51a を有するレジスト 51 が形成される。このレジスト 51 をマスクにして、領域 10a のポリシリコン 11、及び領域 30a のポリシリコン 31 に対し、不純物のイオン注入が行われる。例えば、ポリシリコン 11 及びポリシリコン 31 に対し、加速エネルギーが 0.5 keV、ドーズ量が $4 \times 10^{14} \text{ cm}^{-2}$ の条件で、ボロンのイオン注入が行われる。イオン注入後、レジスト 51 は除去される。

【0085】

図 18 の工程により、基板 40 の領域 10a に、不純物を含む、幅 W1 のポリシリコン 11 が形成され、基板 40 の領域 20a に、より低濃度の不純物を含む、より大きな幅 W2 のポリシリコン 21 が形成される。即ち、上記第 1 又は第 3 の実施の形態で述べたような、不純物濃度及び幅 W が異なるポリシリコン群が形成される。尚、形成するポリシリコン群の形態によって、上記図 17 及びこの図 18 の工程で行う不純物のイオン注入条件が設定される。

20

【0086】

また、図 18 の工程により、基板 40 の領域 30a に、不純物を含むポリシリコン 31 (ゲート電極 31) が形成されると共に、ゲート電極 31 の両側の半導体基板 41 内に、不純物領域 34 が形成される。不純物領域 34 は、トランジスタ (図 22) の LDD (Lightly Doped Drain) 領域として機能する。

30

【0087】

図 18 には、上記図 17 の工程後、領域 20a を覆い、領域 10a 及び領域 30a に開口部 51a を有するレジスト 51 を設け、それをマスクにしてイオン注入を行う例を示した。このほか、上記図 17 の工程後、図 19 に示すように、領域 10a 及び領域 20a を覆い、領域 30a に開口部 52a を有するレジスト 52 を設け、それをマスクにしてイオン注入を行うこともできる。イオン注入後、レジスト 52 は除去される。

【0088】

図 19 の工程では、上記図 17 の工程で形成されたポリシリコン 11 及びポリシリコン 21 が、レジスト 52 によってイオン注入から保護される。基板 40 の領域 10a には、不純物を含む、幅 W1 のポリシリコン 11 が形成され、基板 40 の領域 20a には、同一又は同等の濃度の不純物を含む、より大きな幅 W2 のポリシリコン 21 が形成される。即ち、上記第 2 の実施の形態で述べたような、不純物濃度が同一又は同等で幅 W が異なるポリシリコン群が形成される。尚、形成するポリシリコン群の形態によって、上記図 17 及びこの図 19 の工程で行う不純物のイオン注入条件が設定される。

40

【0089】

基板 40 の領域 30a には、図 19 の工程により、不純物を含むポリシリコン 31 (ゲート電極 31) が形成されると共に、ゲート電極 31 の両側の半導体基板 41 内に、不純物領域 34 (LDD 領域) が形成される。

【0090】

尚、イオン注入の手順は、上記のような図 17 の工程後に図 18 の工程を行うといった

50

手順や、図 17 の工程後に図 19 の工程を行うといった手順には限定されない。最終的に所定濃度の不純物を含むポリシリコン 11、ポリシリコン 21、ゲート電極（ポリシリコン）31 及び不純物領域 34 を形成することができれば、各種手順でイオン注入を行うことができる。

【0091】

所定濃度の不純物を含むポリシリコン 11、ポリシリコン 21、ゲート電極 31 及び不純物領域 34 の形成後は、サイドウォール絶縁膜の形成が行われる。図 20 に示すように、ポリシリコン 11 の側壁にサイドウォール絶縁膜 12 が形成され、ポリシリコン 21 の側壁にサイドウォール絶縁膜 22 が形成され、ゲート電極 31 の側壁にサイドウォール絶縁膜 32 が形成される。サイドウォール絶縁膜 12、サイドウォール絶縁膜 22 及びサイドウォール絶縁膜 32 は、基板 40 上に絶縁膜、例えば酸化膜や窒化膜或いはそれらの積層膜を形成し、それをエッチングすることで、形成される。このエッチングの際には、絶縁膜 42a、絶縁膜 42b、絶縁膜 42c 及び絶縁膜 42d が部分的にエッチングされる。領域 30a の半導体基板 41 とゲート電極 31 との間には、ゲート絶縁膜 33（エッチング後に残る絶縁膜 42d の一部）が形成される。

10

【0092】

次いで、図 21 に示すように、基板 40 上に、領域 10a 及び領域 20a を覆い、領域 30a に開口部 53a を有するレジスト 53 が形成される。このレジスト 53 をマスクにして、領域 30a の半導体基板 41 に対し、不純物のイオン注入が行われる。これにより、トランジスタ 30 のソース領域及びドレイン領域として機能する不純物領域 35 が形成される。不純物領域 35 は、先に形成された不純物領域 34 と同じ導電型で、不純物領域 34 よりも高濃度となるように、形成される。イオン注入後、レジスト 53 は除去される。

20

【0093】

図 21 の工程後、ポリシリコン 11、ポリシリコン 21、ゲート電極 31 及び不純物領域 35 の表面をシリサイド化してもよい。シリサイド化する場合は、例えば、シリサイド化しない所定領域に予めシリサイドブロック膜を設けておき、それをマスクにしてポリシリコン 11、ポリシリコン 21、ゲート電極 31 及び不純物領域 35 の各表面の一部又は全部をシリサイド化する。予め設けるシリサイドブロック膜は、例えば、サイドウォール絶縁膜 12、22、32 を形成する際の絶縁膜を用い、フォトリソグラフィ技術とエッチング技術を用いて、サイドウォール絶縁膜 12、22、32 と共に、所定領域に形成することができる。

30

【0094】

図 16 ~ 図 21 の工程により、基板 40 の領域 10a に、不純物を含む、幅 W1 のポリシリコン 11 を備えた抵抗素子 10 が形成される。基板 40 の領域 20a には、ポリシリコン 11 と同一若しくは同等、又はそれよりも低い濃度の不純物を含み、ポリシリコン 11 よりも大きい幅 W2 のポリシリコン 21 を備えた抵抗素子 20 が形成される。基板 40 の領域 30a には、トランジスタ 30 が形成される。

【0095】

抵抗素子 10、抵抗素子 20 及びトランジスタ 30 の形成後は、例えば図 22 に示すように、それらを覆う層間絶縁膜 60 が形成され、トランジスタ 30 に繋がるプラグ（コンタクト）71 や配線 72 等の導体部が形成される。また、同様にして、より上層の配線層が形成されてよい。

40

【0096】

このようにして、例えば図 22 に示すような構成を含む半導体装置 1 が得られる。

次に、第 5 の実施の形態について説明する。

ここでは、ポリシリコンを用いた抵抗素子を備える半導体装置の構成例を、第 5 の実施の形態として説明する。

【0097】

図 23 は第 5 の実施の形態に係る半導体装置の第 1 構成例を示す図である。ここで、図

50

23(A)は半導体装置の要部レイアウト模式図、図23(B)は図23(A)のL1-L1線に沿った断面模式図である。

【0098】

図23(A)及び図23(B)には、ポリシリコン11が用いられた抵抗素子10と、ポリシリコン21が用いられた抵抗素子20とを有する半導体装置1aを例示している。尚、図23(A)及び図23(B)では、トランジスタ、例えば上記第4の実施の形態で述べたようなトランジスタ30の図示は省略している。また、図23(A)では、図23(B)に示す基板40、サイドウォール絶縁膜12及びサイドウォール絶縁膜22、シリサイド層17及びシリサイド層27、並びに層間絶縁膜60の図示を省略している。

【0099】

ポリシリコン11及びポリシリコン21は、図23(B)に示すように、半導体基板41及び絶縁膜42を含む基板40の、その絶縁膜42上に設けられる。ポリシリコン11は、図23(A)に示すように、幅W1を有し、所定濃度の不純物を含む。ポリシリコン21は、図23(A)に示すように、幅W1のポリシリコン11よりも大きな幅W2を有し、ポリシリコン11よりも低濃度の不純物、又はポリシリコン11と同一若しくは同等の濃度の不純物を含む。図23(B)に示すように、ポリシリコン11の側壁には、サイドウォール絶縁膜12が設けられ、ポリシリコン21の側壁には、サイドウォール絶縁膜22が設けられる。

【0100】

図23(B)に示すように、基板40上には層間絶縁膜60が設けられる。層間絶縁膜60内には、ポリシリコン11及びポリシリコン21に電氣的に接続されるコンタクト71が設けられ、層間絶縁膜60上には、1層目の配線72、この例では配線72a, 72b, 72cが設けられる。

【0101】

ポリシリコン11上及びポリシリコン21上には、図23(A)及び図23(B)に示すように、それぞれシリサイドブロック膜16及びシリサイドブロック膜26が設けられる。図23(B)に示すように、シリサイドブロック膜16から露出するポリシリコン11の端部11a及び端部11bの表面に、シリサイド層17が設けられる。図23(B)に示すように、シリサイドブロック膜26から露出するポリシリコン21の端部21a及び端部21bの表面に、シリサイド層27が設けられる。これらのシリサイド層17及びシリサイド層27に接続されるように、コンタクト71が設けられる。

【0102】

図23(A)及び図23(B)に示すように、ポリシリコン11の端部11aと、それに対向するポリシリコン21の端部21aとにそれぞれ接続されたコンタクト71同士が、1つの配線72aで電氣的に接続される。ポリシリコン11の端部11bに接続されたコンタクト71には、別の配線72bが電氣的に接続され、ポリシリコン21の端部21bに接続されたコンタクト71には、更に別の配線72cが電氣的に接続される。

【0103】

ポリシリコン11とポリシリコン21とは、これらのコンタクト71及び配線72a, 72b, 72cを通じて、電氣的に直列に接続される。

このように電氣的に直列に接続された幅W1のポリシリコン11及び幅W2(>W1)のポリシリコン21を含む半導体装置1aでは、ポリシリコン11及びポリシリコン21の不純物濃度を適切に設定することで、その性能の低下が抑えられる。

【0104】

即ち、幅W1のポリシリコン11の不純物濃度を、その温度係数TCRの正負転換点の濃度、即ち温度係数TCRの絶対値が最小になる時の濃度に設定する。このポリシリコン11の幅W1よりも大きな幅W2のポリシリコン21の不純物濃度も同様に、その温度係数TCRの正負転換点の濃度、即ち温度係数TCRの絶対値が最小になる時の濃度に設定する。つまり、上記第1の実施の形態で述べた手法を採用する。これにより、ポリシリコン11及びポリシリコン21の温度係数TCRの絶対値が共に最小となるため、これらを

10

20

30

40

50

上記のように半導体装置 1 a 内で電氣的に直列に接続した場合でも、その接続体の温度係数 T C R が小さくなる。その結果、半導体装置 1 a の動作に伴う接続体の抵抗値の変化が抑えられ、それに起因した半導体装置 1 a の性能の低下が抑えられる。

【 0 1 0 5 】

或いは、幅 W 1 のポリシリコン 1 1 の不純物濃度を、その温度係数 T C R が負になる濃度に設定し、より大きな幅 W 2 のポリシリコン 2 1 の不純物濃度を、その温度係数 T C R が正になる濃度に設定する。この時、幅 W 2 のポリシリコン 2 1 の不純物濃度は、幅 W 1 のポリシリコン 1 1 の不純物濃度と同一若しくは同等、又は低い濃度に設定する。つまり、上記第 2 又は第 3 の実施の形態で述べた手法を採用する。このようなポリシリコン 1 1 及びポリシリコン 2 1 を、上記のように半導体装置 1 a 内で電氣的に直列に接続すれば、互いの温度依存性がキャンセルされ、その接続体の温度係数 T C R が小さくなる。その結果、半導体装置 1 a の動作に伴う接続体の抵抗値の変化が抑えられ、それに起因した半導体装置 1 a の性能の低下が抑えられる。

10

【 0 1 0 6 】

図 2 4 は第 5 の実施の形態に係る半導体装置の第 2 構成例を示す図である。ここで、図 2 4 (A) は半導体装置の要部レイアウト模式図、図 2 4 (B) は図 2 4 (A) の L 2 - L 2 線に沿った断面模式図である。

【 0 1 0 7 】

図 2 4 (A) 及び図 2 4 (B) に示す半導体装置 1 b では、抵抗素子 1 0 のポリシリコン 1 1 と、抵抗素子 2 0 のポリシリコン 2 1 とが、連続した一体のもの (ポリシリコン 8 0) として設けられ、これにより、両者を電氣的に直列に接続した構成が実現されている。半導体装置 1 b では、上記図 2 3 (A) 及び図 2 3 (B) に示した半導体装置 1 a で設けられるような配線 7 2 a 及びそれと接続されるコンタクト 7 1 は設けられない。シリサイドブロック膜 1 6 とシリサイドブロック膜 2 6 との間のポリシリコン 8 0 の表面には、図 2 4 (B) に示すように、シリサイド層 8 7 が設けられる。半導体装置 1 b のその他の構成は、上記半導体装置 1 a と同様とすることができる。

20

【 0 1 0 8 】

このような構成を有する半導体装置 1 b においても、幅 W 1 のポリシリコン 1 1 及び幅 W 2 のポリシリコン 2 1 の不純物濃度を適切に設定することで、その性能の低下が抑えられる。

30

【 0 1 0 9 】

即ち、上記半導体装置 1 a について述べたのと同様に、上記第 1 の実施の形態で述べた手法を採用して不純物濃度を設定し、ポリシリコン 1 1 及びポリシリコン 2 1 の温度係数 T C R の絶対値を共に最小にする。或いは、上記第 2 又は第 3 の実施の形態で述べた手法を採用して不純物濃度を設定し、ポリシリコン 1 1 の温度係数 T C R を負、ポリシリコン 2 1 の温度係数 T C R を正にする。このようなポリシリコン 1 1 及びポリシリコン 2 1 が、連続した一体のものとして電氣的に直列に接続されるため、その接続体の温度係数 T C R が小さく抑えられ、動作に伴う接続体の抵抗値の変化、それに起因した半導体装置 1 b の性能の低下が抑えられる。

【 0 1 1 0 】

図 2 5 は第 5 の実施の形態に係る半導体装置の第 3 構成例を示す図である。ここで、図 2 5 (A) は半導体装置の要部レイアウト模式図、図 2 5 (B) は図 2 5 (A) の L 3 - L 3 線に沿った断面模式図である。

40

【 0 1 1 1 】

図 2 5 (A) 及び図 2 5 (B) に示す半導体装置 1 c は、抵抗素子 1 0 のポリシリコン 1 1 と、抵抗素子 2 0 のポリシリコン 2 1 とに跨る共通のシリサイドブロック膜 9 0 が設けられている点で、上記図 2 4 (A) 及び図 2 4 (B) に示した半導体装置 1 b と相違する。半導体装置 1 b で設けられるようなシリサイド層 8 7 は設けられない。半導体装置 1 c のその他の構成は、上記半導体装置 1 b と同様とすることができる。

【 0 1 1 2 】

50

このようなシリサイドブロック膜 90 を用いた半導体装置 1 c でも、上記半導体装置 1 b について述べたのと同様の効果が得られる。

図 26 は第 5 の実施の形態に係る半導体装置の第 4 構成例を示す図である。ここで、図 26 (A) は半導体装置の要部レイアウト模式図、図 26 (B) は図 26 (A) の L4 - L4 線に沿った断面模式図である。

【0113】

図 26 (A) 及び図 26 (B) に示す半導体装置 1 d では、抵抗素子 10 のポリシリコン 11 と、抵抗素子 20 のポリシリコン 21 とが、電氣的に並列に接続されている。即ち、半導体装置 1 d では、図 26 (A) に示すように、ポリシリコン 11 の一方の端部 11 a と、ポリシリコン 21 の一方の端部 21 a とにそれぞれ接続されたコンタクト 71 同士が、1つの配線 72、この例では配線 72 d で電氣的に接続される。ポリシリコン 11 の他方の端部 11 b と、ポリシリコン 21 の他方の端部 21 b とにそれぞれ接続されたコンタクト 71 同士が、1つの配線 72、この例では配線 72 e で電氣的に接続される。

10

【0114】

尚、シリサイドブロック膜 16 及びシリサイドブロック膜 26 は、別体のものとしてポリシリコン 11 及びポリシリコン 21 の上にそれぞれ設けられてもよいし、一体のものとしてポリシリコン 11 及びポリシリコン 21 の上に跨って設けられてもよい。

【0115】

このように電氣的に並列に接続された幅 W1 のポリシリコン 11 及び幅 W2 ($> W1$) のポリシリコン 21 を含む半導体装置 1 d でも、ポリシリコン 11 及びポリシリコン 21 の不純物濃度を適切に設定することで、その性能の低下が抑えられる。

20

【0116】

即ち、上記第 1 の実施の形態で述べた手法を採用して不純物濃度を設定し、ポリシリコン 11 及びポリシリコン 21 の温度係数 TCR の絶対値を共に最小にする。ポリシリコン 11 及びポリシリコン 21 の温度係数 TCR の絶対値が共に最小となるため、これらを上記のように半導体装置 1 d 内で電氣的に並列に接続した場合でも、その接続体の温度係数 TCR が小さくなる。その結果、動作に伴う接続体の抵抗値の変化、それに起因した半導体装置 1 d の性能の低下が抑えられる。

【0117】

或いは、上記第 2 又は第 3 の実施の形態で述べた手法を採用して不純物濃度を設定し、ポリシリコン 11 の温度係数 TCR を負、ポリシリコン 21 の温度係数 TCR を正にする。上記第 2 又は第 3 の実施の形態で述べた手法によれば、ポリシリコン 11 の温度係数 TCR の絶対値、及びポリシリコン 21 の温度係数 TCR の絶対値は、比較的小さく抑えられる。そのため、このようなポリシリコン 11 及びポリシリコン 21 を、上記のように半導体装置 1 d 内で電氣的に並列に接続しても、その接続体の温度係数 TCR は、比較的小さく抑えられる。その結果、動作に伴う接続体の抵抗値の変化、それに起因した半導体装置 1 d の性能の低下が抑えられる。

30

【0118】

尚、上記図 23 ~ 図 26 には、コンタクト 71 及び配線 72 a ~ 72 e を用い、ポリシリコン 11 とポリシリコン 21 との間、ポリシリコン 11 と他の導体部との間、ポリシリコン 21 と他の導体部との間を電氣的に接続する例を示した。このほか、ポリシリコン 11 とポリシリコン 21 との間、ポリシリコン 11 と他の導体部との間、ポリシリコン 21 と他の導体部との間は、ワイヤ接続等、他の手段を用いて電氣的に接続することもできる。

40

【0119】

また、ここでは、共通の基板 40 上に設けられた、所定濃度の不純物を含む幅 W1 のポリシリコン 11 と幅 W2 のポリシリコン 21 とを、互いに電氣的に接続する例を示した。このほか、異なる基板 (例えば異なる半導体装置の基板) 上にそれぞれ設けられた、所定濃度の不純物を含む幅 W1 のポリシリコン 11 と幅 W2 のポリシリコン 21 とを、互いに電氣的に接続することもできる。

50

【 0 1 2 0 】

以上、第 1 ~ 第 5 の実施の形態について説明した。

同種の不純物を含むポリシリコン群では、図 2 ~ 図 4 及び図 6 に示したように、温度係数 T C R がそれらの幅 W によって異なり、不純物濃度を変えると、幅 W に対する温度係数 T C R の依存性が変わる。これに鑑み、図 9 に例示したような関係を基に、幅 W が異なるポリシリコン群に含有させる同種の不純物を、各々、温度係数 T C R の正負転換点の濃度、即ち温度係数 T C R の絶対値が最小になる時の濃度にする。或いは、図 10 及び図 13 に例示したような関係を基に、幅 W が異なるポリシリコン群に含有させる同種の不純物を、幅 W が小さい方はその温度係数 T C R が負になる濃度、幅 W が大きい方はその温度係数 T C R が正になる濃度にする。この時、幅 W が大きい方は、幅 W が小さい方と同一若しくは同等、又は低い濃度にする。

10

【 0 1 2 1 】

これにより、幅 W が異なるポリシリコン群を抵抗素子として半導体装置に設ける場合に、その動作に伴う昇降温によって当該抵抗素子の抵抗値の変化が大きくなるのを抑え、半導体装置の性能の低下を抑えることができる。その結果、安定的に性能が発揮される半導体装置を実現することが可能になる。更に、そのような半導体装置を用いた、安定的に性能が発揮される電子装置、電子機器を実現することが可能になる。

【 0 1 2 2 】

異なる幅 W のポリシリコンに含有させる同種の不純物の濃度は、図 2 ~ 図 4 及び図 6、並びに、図 9、図 10 及び図 13 より、 $1 \times 10^{20} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ の範囲で設定することができる。ここで、幅 W が大きい方、例えば $10 \mu\text{m}$ のポリシリコン (W 1 0) で温度係数 T C R を正とする場合には、 $4 \times 10^{20} \text{ cm}^{-3}$ 超の濃度を要する。このような場合には、異なる幅 W のポリシリコンに含有させる同種の不純物の濃度を、 $4 \times 10^{20} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ の範囲に設定する。

20

【 符号の説明 】

【 0 1 2 3 】

1, 1 a, 1 b, 1 c, 1 d 半導体装置

10, 20, 110, 120, 130, 140, 150, 160 抵抗素子

10 a, 20 a, 30 a 領域

11, 21, 31, 80 ポリシリコン

30

11 a, 11 b, 21 a, 21 b 端部

12, 22, 32 サイドウォール絶縁膜

16, 26, 90 シリサイドブロック膜

17, 27, 87 シリサイド層

30 トランジスタ

33 ゲート絶縁膜

34, 35 不純物領域

40, 100 基板

41, 101 半導体基板

42, 42 a, 42 b, 42 c, 42 d, 102 絶縁膜

40

50, 51, 52, 53 レジスト

50 a, 51 a, 52 a, 53 a 開口部

60 層間絶縁膜

71 コンタクト

72, 72 a, 72 b, 72 c, 72 d, 72 e 配線

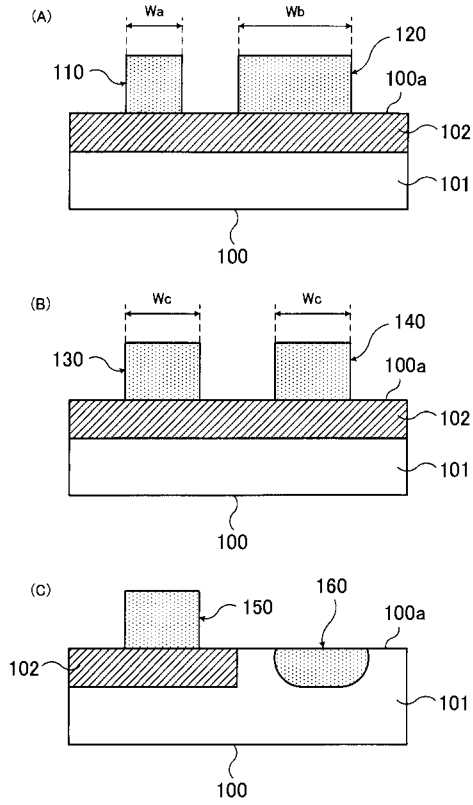
100 a 表面

W 1, W 2, W 3, W a, W b, W c 幅

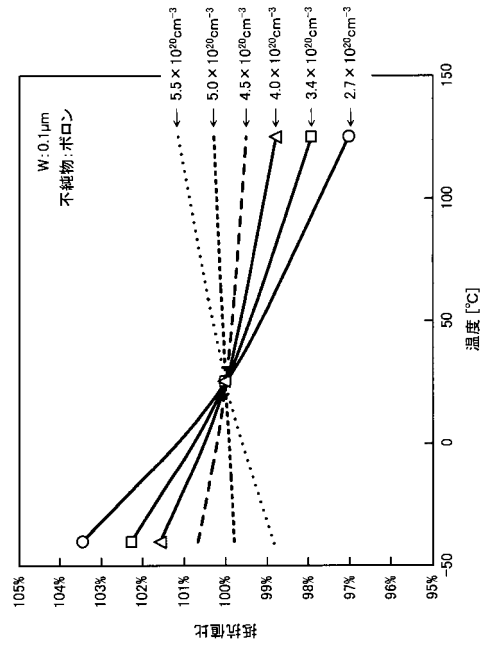
T 1, T 2, T 3 厚さ

C_x, C_y, C_z, C_{z1} 濃度

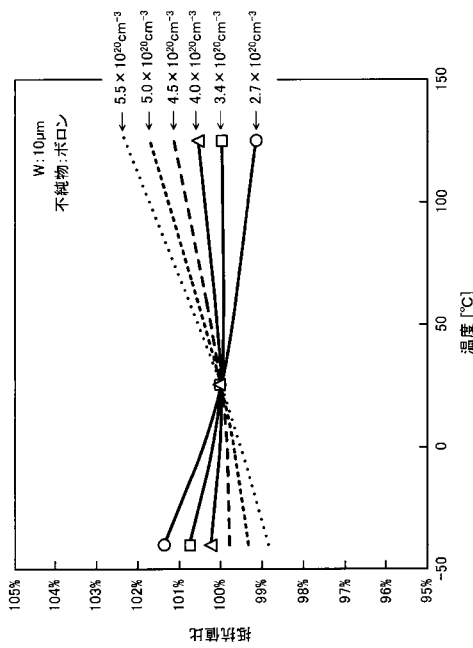
【図1】



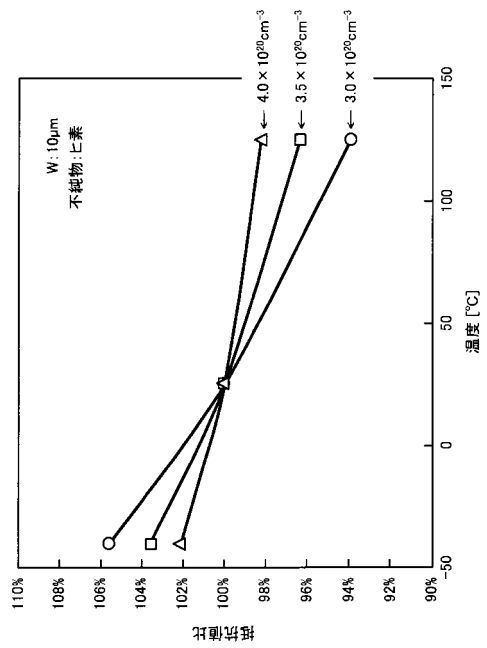
【図2】



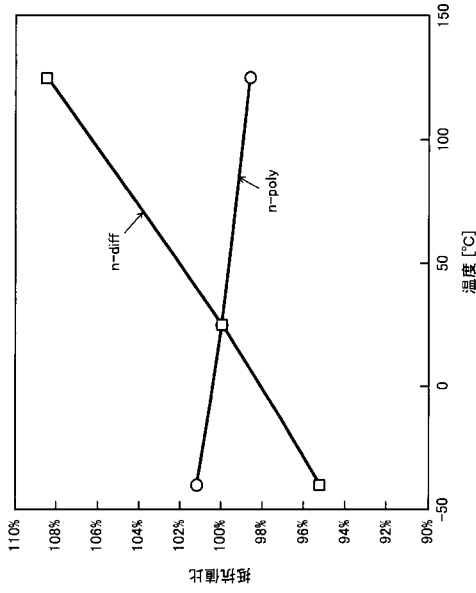
【図3】



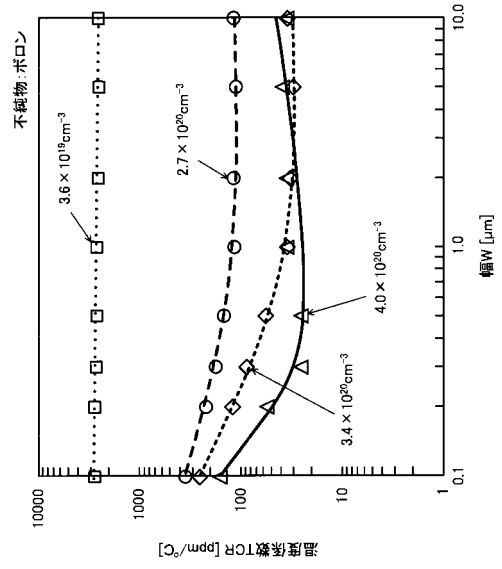
【図4】



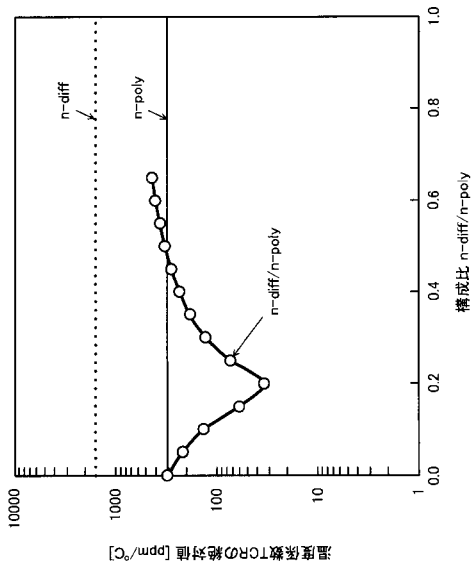
【 図 5 】



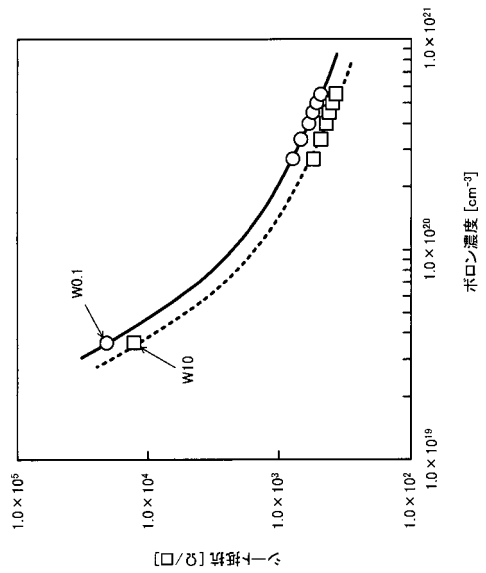
【 図 6 】



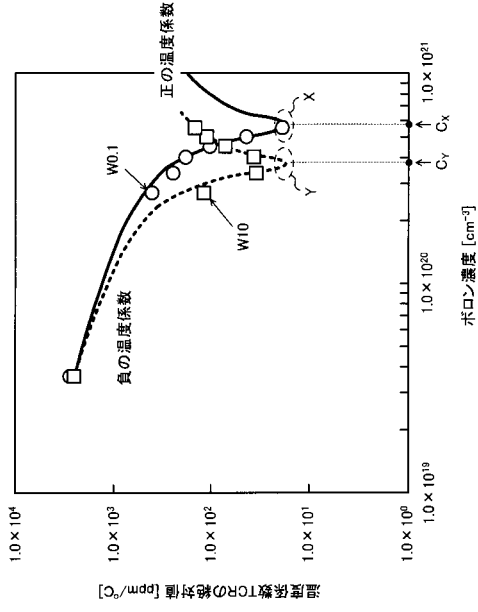
【 図 7 】



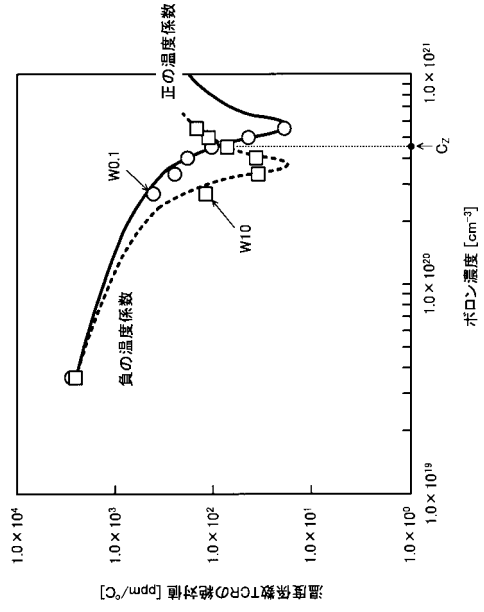
【 図 8 】



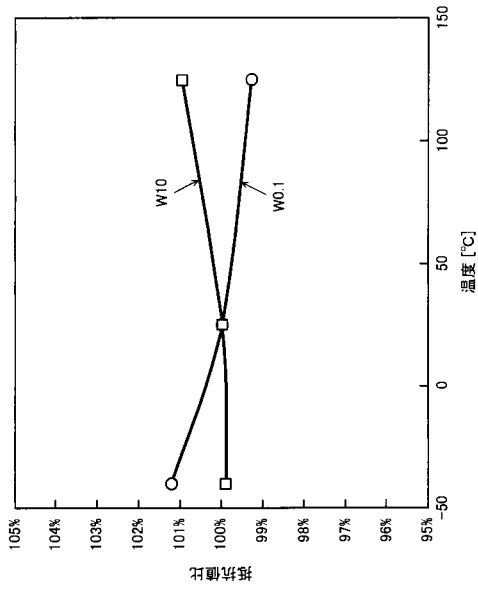
【 図 9 】



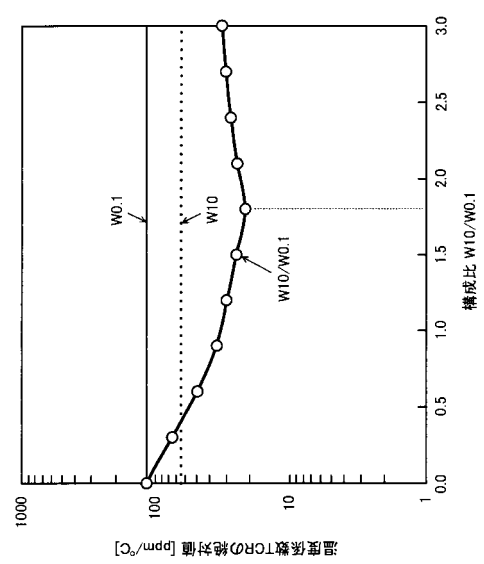
【 図 10 】



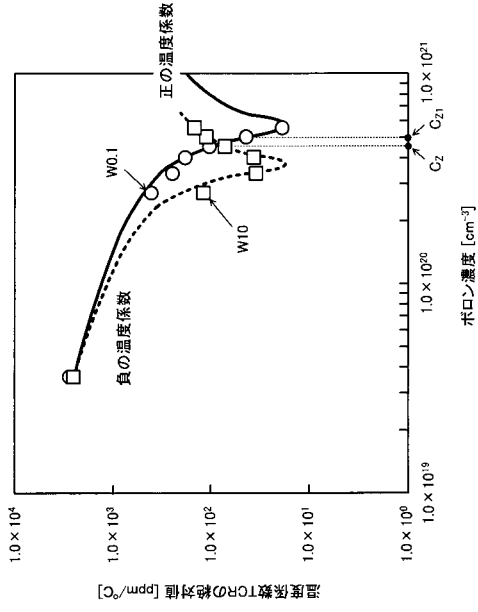
【 図 11 】



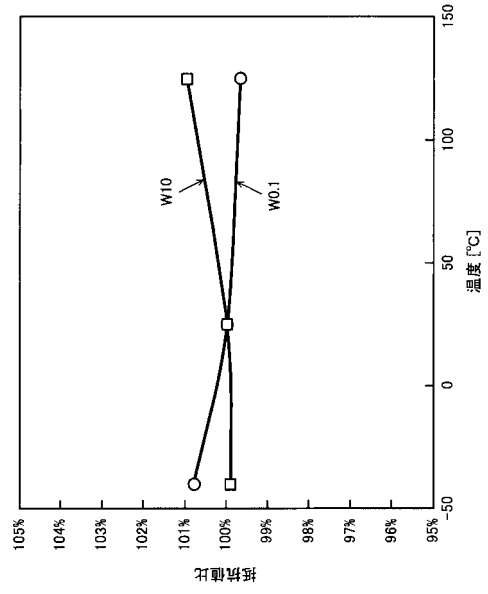
【 図 12 】



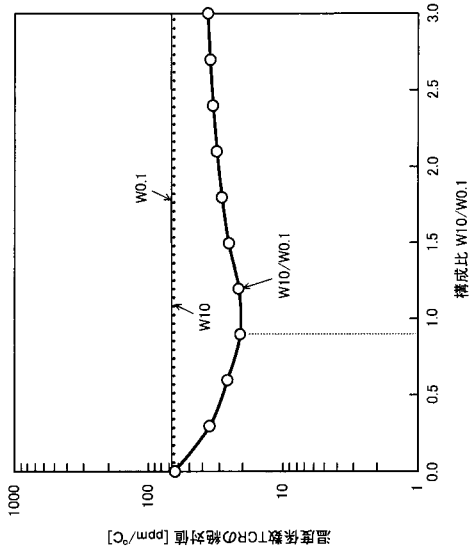
【 図 1 3 】



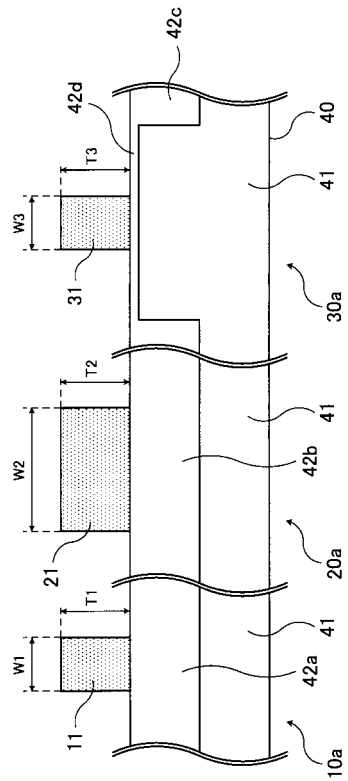
【 図 1 4 】



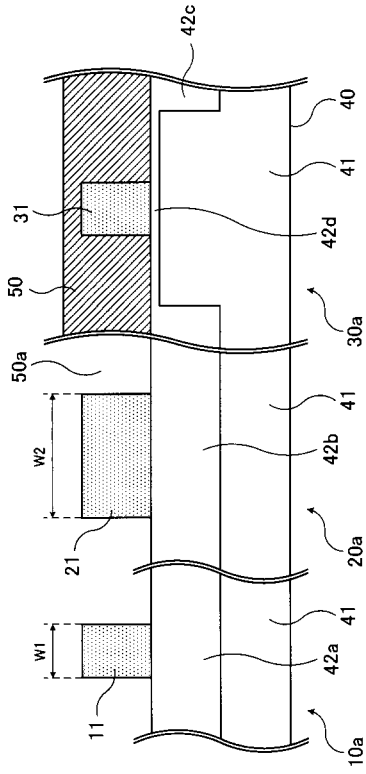
【 図 1 5 】



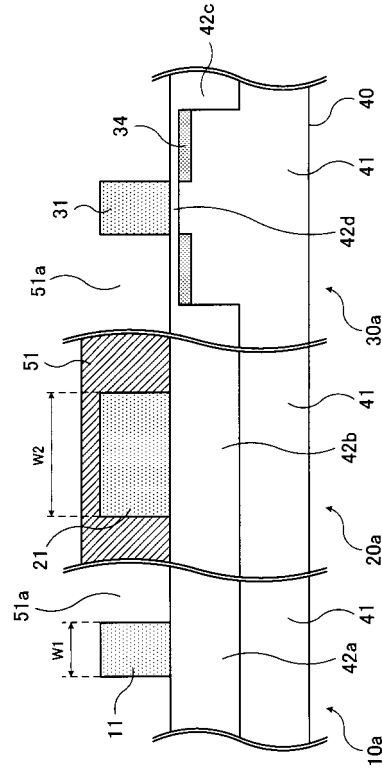
【 図 1 6 】



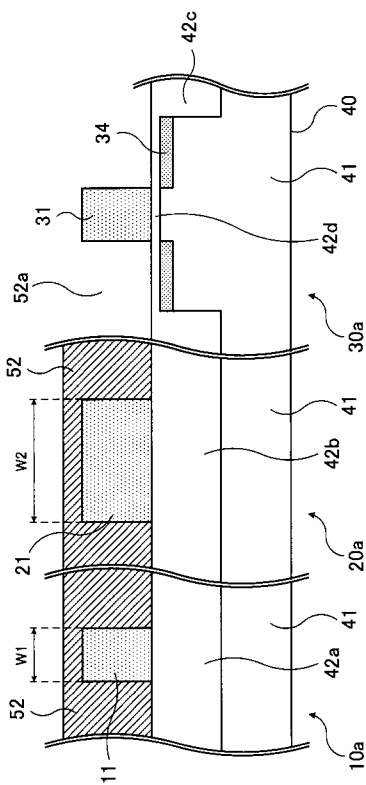
【 図 1 7 】



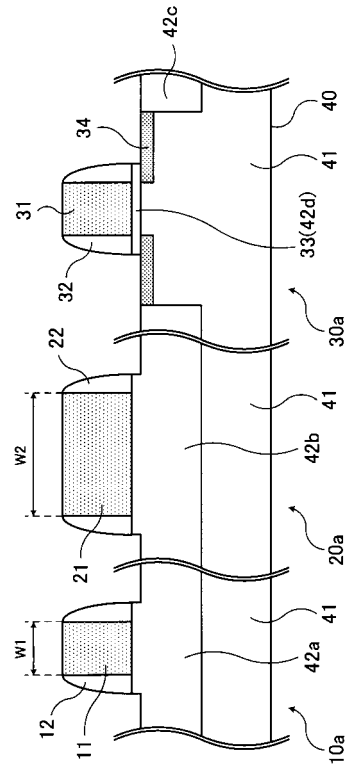
【 図 1 8 】



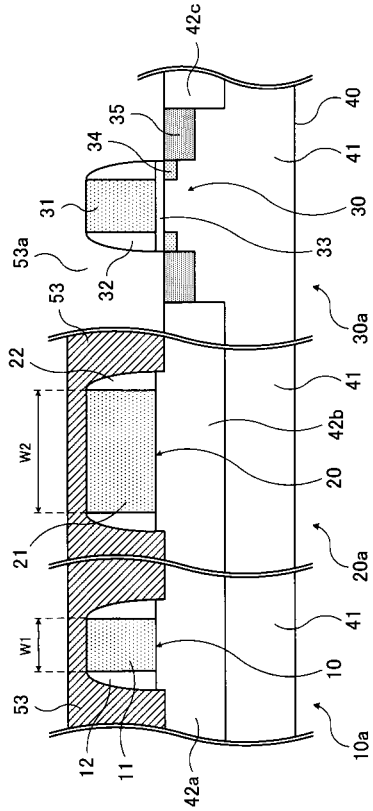
【 図 1 9 】



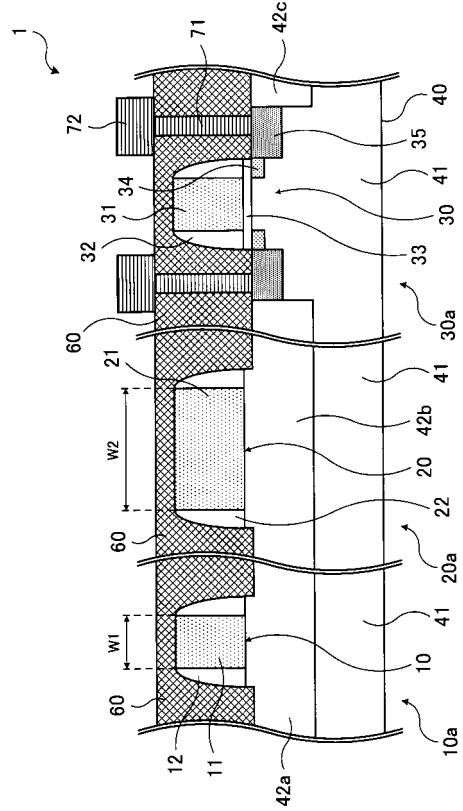
【 図 2 0 】



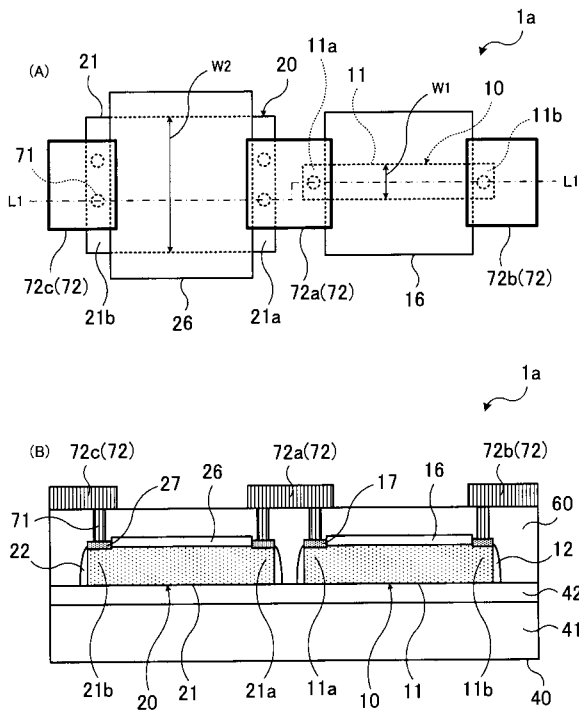
【 図 2 1 】



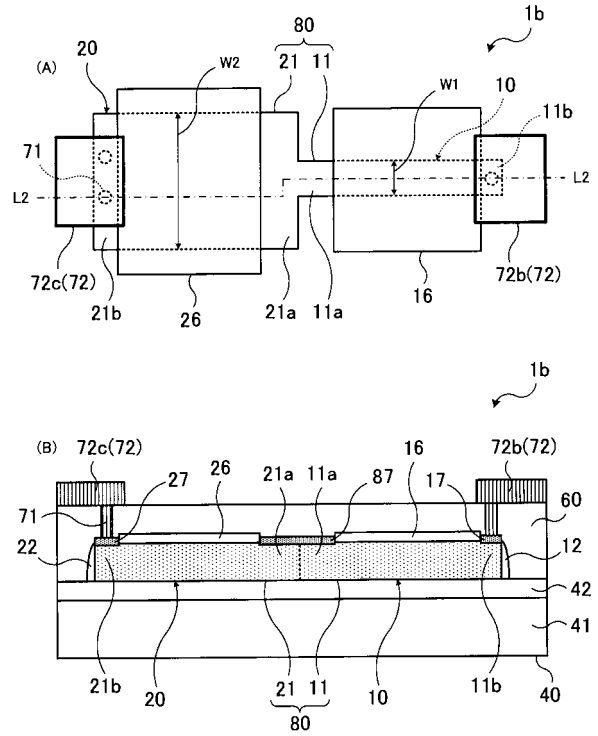
【 図 2 2 】



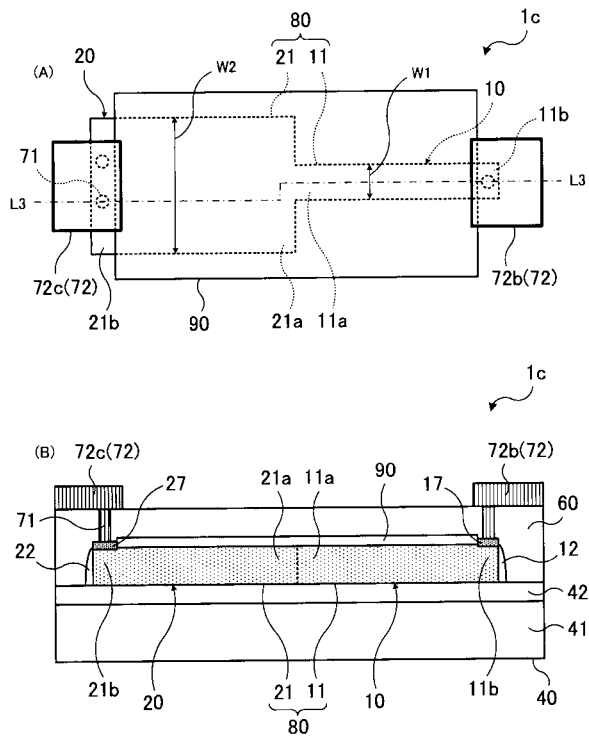
【 図 2 3 】



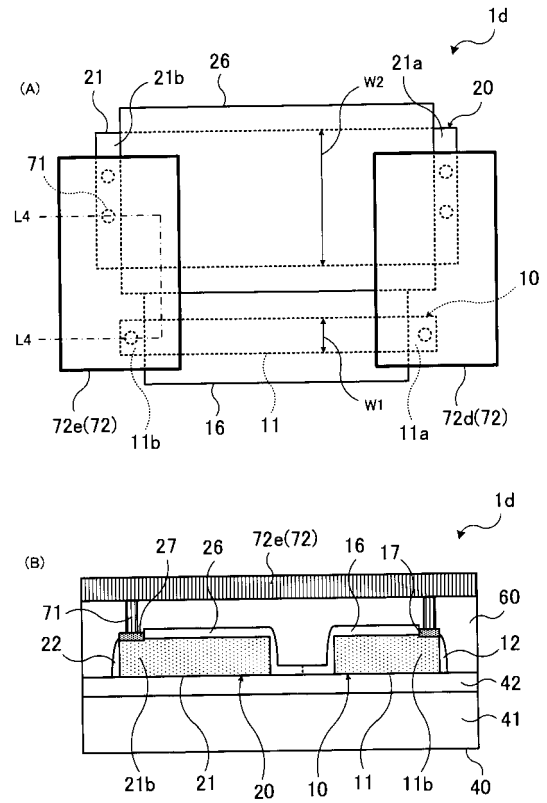
【 図 2 4 】



【 図 2 5 】



【 図 2 6 】



フロントページの続き

(72)発明者 安田 真

三重県桑名市多度町御衣野2000番地 三重富士通セミコンダクター株式会社内

Fターム(参考) 5F038 AR10 AR13 AR16 AR23 AR28 CA02 CA05 CA06 EZ13 EZ15

EZ20