



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I690803 B

(45)公告日：中華民國 109 (2020) 年 04 月 11 日

(21)申請案號：108104772

(22)申請日：中華民國 108 (2019) 年 02 月 13 日

(51)Int. Cl. : G06F12/08 (2016.01)

G06F9/312 (2006.01)

(30)優先權：2018/07/17 美國

16/036,954

(71)申請人：慧榮科技股份有限公司(中華民國) SILICON MOTION INC. (TW)

新竹縣竹北市台元街三十六號八樓之一

(72)發明人：歐旭斌 OU, HSU-PING (TW)

(74)代理人：吳豐任；戴俊彥

(56)參考文獻：

TW 200905680A

TW 201142589A

TW 201305818A

TW 201312353A

TW 201616363A

TW 201626233A

審查人員：朱明宗

申請專利範圍項數：25 項 圖式數：5 共 32 頁

(54)名稱

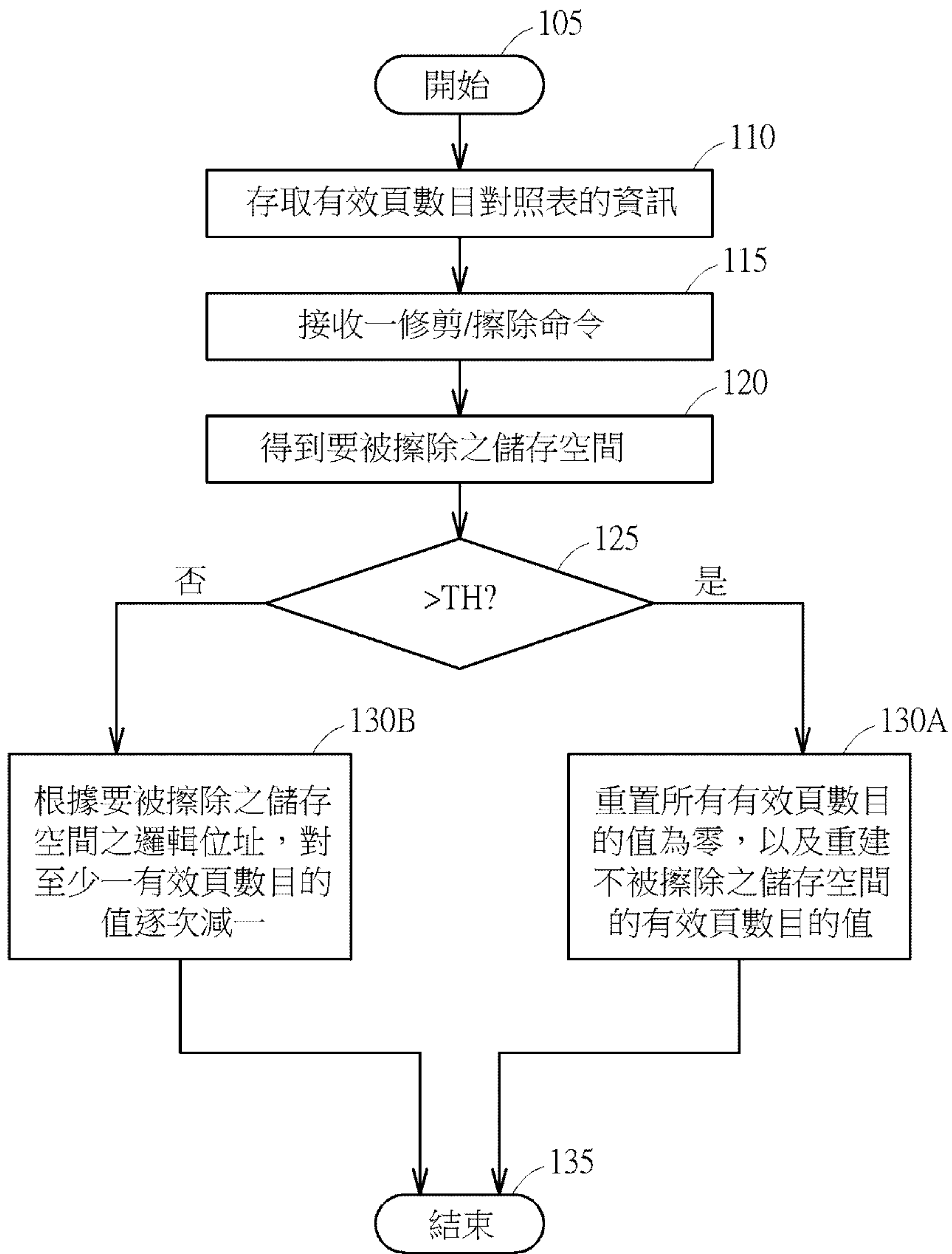
能夠快速產生或更新有效頁數目對照表之內容的快閃記憶體控制器、方法及對應的儲存裝置

(57)摘要

一種被耦接於快閃記憶體裝置與主機裝置之間之快閃記憶體控制器的方法，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，以及該方法包括：從該主機裝置接收一修剪/擦除命令；從該修剪/擦除命令，得到要被擦除之儲存空間；比較該儲存空間之空間大小及一臨界值，來決定該空間大小是否大於該臨界值；以及當該空間大小大於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

A method of a flash controller to be coupled between a flash memory device and a host device is provided. The flash memory device has a plurality of blocks each having a plurality of pages, and the method comprises: receiving a trim/erase/unmap command from the host device; obtaining a storage space, which is to be erased, from the trim/erase/unmap command; comparing a space size of the storage space with a threshold to determine whether the space size is larger than the threshold; and resetting valid page counts of the plurality of blocks of the flash memory device when the space size is larger than the threshold.

指定代表圖：



第1圖



I690803

【發明摘要】

【中文發明名稱】 能夠快速產生或更新有效頁數目對照表之內容的快閃記憶體控制器、方法及對應的儲存裝置

【英文發明名稱】 FLASH CONTROLLERS, METHODS, AND CORRESPONDING STORAGE DEVICES CAPABLE OF RAPIDLY/FAST GENERATING OR UPDATING CONTENTS OF VALID PAGE COUNT TABLE

【中文】

一種被耦接於快閃記憶體裝置與主機裝置之間之快閃記憶體控制器的方法，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，以及該方法包括：從該主機裝置接收一修剪/擦除命令；從該修剪/擦除命令，得到要被擦除之儲存空間；比較該儲存空間之空間大小及一臨界值，來決定該空間大小是否大於該臨界值；以及當該空間大小大於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

【英文】

A method of a flash controller to be coupled between a flash memory device and a host device is provided. The flash memory device has a plurality of blocks each having a plurality of pages, and the method comprises: receiving a trim/erase/unmap command from the host device; obtaining a storage space, which is to be erased, from the trim/erase/unmap command; comparing a space size of the storage space with a threshold to determine whether the space size is larger than the threshold; and resetting valid page counts of the plurality of blocks of the flash memory device when the space size is larger than the threshold.

【指定代表圖】第（ 1 ）圖。

【代表圖之符號簡單說明】

105~135

步驟

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 能夠快速產生或更新有效頁數目對照表之內容的快閃記憶體控制器、方法及對應的儲存裝置

【英文發明名稱】 FLASH CONTROLLERS, METHODS, AND CORRESPONDING STORAGE DEVICES CAPABLE OF RAPIDLY/FAST GENERATING OR UPDATING CONTENTS OF VALID PAGE COUNT TABLE

【技術領域】

【0001】 本發明係關於一種儲存裝置機制，特別有關於一種能夠快速產生或更新一有效頁數目對照表之內容的方法、快閃記憶體控制器及儲存裝置。

【先前技術】

【0002】 一般而言，當傳統的快閃記憶體控制器被安排用來對於一快閃記憶體裝置執行一修剪/擦除操作(trim/erase/unmap operation)時，該傳統的快閃記憶體控制器需要大幅地更新一H2F對照表(host-to-flash table)以及一有效頁數目對照表(valid page count table, VPC table)，而對於記錄了有效頁個數(亦即每一區塊的有效頁數目的值)的該有效頁數目對照表，該傳統的快閃記憶體控制器必需依序地以一儲存頁接著一儲存頁的方式，對一修剪/擦除命令所要擦除之一儲存空間所對應之每一區塊的一有效頁數目的值，逐次進行減一的運算(decrement)，而通常該修剪/擦除操作會是用來抹除一個較大的儲存空間，如此不幸的是傳統的快閃記憶體控制器必需等待一個較長的時間才能完成該有效頁數目對照表的更新運算，並且傳統的快閃記憶體控制器也要花費較多的運算資源來更新該有效頁數目對照表的內容，降低本身的效能。

【發明內容】

第 1 頁，共 18 頁(發明說明書)

【0003】 因此本發明的目的之一在於提供一種能夠快速產生或更新一有效頁數目對照表的內容之方法、快閃記憶體控制器以及儲存裝置，以解決上述的問題。

【0004】 根據本發明實施例，係揭露一種快閃記憶體控制器，該快閃記憶體控制器被安排耦接於一快閃記憶體裝置以及一主機裝置之間，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，該快閃記憶體控制器包含一處理電路，該處理電路用來：從該主機裝置接收一修剪/擦除命令；從該修剪/擦除命令，得到要被擦除之一儲存空間；比較該儲存空間之一空間大小與一臨界值，來決定該空間大小是否大於該臨界值；以及，當該空間大小係大於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

【0005】 根據本發明實施例，另揭露一儲存裝置，該儲存裝置包含該快閃記憶體裝置、該快閃記憶體控制器以及一儲存電路，該儲存電路耦接於該快閃記憶體控制器並用來儲存一有效頁數目對照表之資訊，該有效頁數目對照表記錄了該複數個區塊之該複數個有效頁數目的值。

【0006】 根據本發明實施例，另揭露一快閃記憶體控制器，該快閃記憶體控制器被耦接於一主機裝置與一快閃記憶體裝置，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，該快閃記憶體控制器包含一處理電路，該處理電路用來：從該主機裝置接收一第一修剪/擦除命令；從該第一修剪/擦除命令，得到要被擦除之一第一儲存空間；執行一第一修剪/擦除操作及更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的資訊；從該主機裝置接收一第二修剪/擦除命令；從該第二修剪/擦除命令，得到要被擦除之一第二儲存空

間；以及執行一第二修剪/擦除操作及更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的資訊；其中該第二儲存空間之一空間大小係大於該第一儲存空間之一空間大小，當該第一修剪/擦除操作執行時用於更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的該資訊之一等候時間係較短於當該第二修剪/擦除操作執行時用於更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的該資訊之一等候時間。

【0007】 根據本發明實施例，另揭露一快閃記憶體控制器之方法，該快閃記憶體控制器被耦接於一快閃記憶體裝置與一主機裝置之間，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，以及該方法包含：從該主機裝置接收一修剪/擦除命令；從該修剪/擦除命令，得到要被擦除之一儲存空間；比較該儲存空間之一空間大小與一臨界值，來決定該空間大小是否大於該臨界值；以及，當該空間大小係大於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

【0008】 根據本發明實施例，另揭露一快閃記憶體控制器之方法，該快閃記憶體控制器被耦接於一主機裝置與一快閃記憶體裝置，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，該方法包含：從該主機裝置接收一第一修剪/擦除命令；從該第一修剪/擦除命令，得到要被擦除之一第一儲存空間；執行一第一修剪/擦除操作及更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的資訊；從該主機裝置接收一第二修剪/擦除命令；從該第二修剪/擦除命令，得到要被擦除之一第二儲存空間；以及執行一第二修剪/擦除操作及更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的資訊；其中該第二儲存空間之一空間大小係大於該第一儲存空間之一空間大小，當該第一修剪/

擦除操作執行時用於更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的該資訊之一等候時間係較短於當該第二修剪/擦除操作執行時用於更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的該資訊之一等候時間。

【0009】 根據本發明實施例，另揭露一快閃記憶體控制器，該快閃記憶體控制器被耦接於一快閃記憶體裝置與一主機裝置之間，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，該快閃記憶體控制器包含一處理電路，該處理電路用來：從該主機裝置接收一修剪/擦除命令；從該修剪/擦除命令，得到沒有要被擦除之一儲存空間；比較該儲存空間之一空間大小與一臨界值，來決定該空間大小是否小於該臨界值；以及，當該空間大小係小於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

【0010】 根據本發明實施例，另揭露一快閃記憶體控制器之方法，該快閃記憶體控制器被耦接於一快閃記憶體裝置與一主機裝置之間，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，該方法包含：從該主機裝置接收一修剪/擦除命令；從該修剪/擦除命令，得到沒有要被擦除之一儲存空間；比較該儲存空間之一空間大小與一臨界值，來決定該空間大小是否小於該臨界值；以及，當該空間大小係小於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

【0011】 根據本發明實施例，當該快閃記憶體控制器接收該修剪/擦除命令時，本案之該快閃記憶體控制器及該方法係被用來對該快閃記憶體裝置執行一相應的修剪/擦除操作，並且可快速地產生或更新有效頁數目對照表的內容，以盡量省去更多的運算，從而達到較大的效能改進。

【圖式簡單說明】**【0012】**

第1圖為本發明一實施例之應用於一快閃記憶體控制器之方法流程圖。

第2圖是根據第1圖所示之流程實施例之耦接於主機裝置與快閃記憶體裝置之間的一快閃記憶體控制器的方塊示意圖。

第3圖為當分別接收到不同修剪/擦除命令以抹除具有不同空間大小之儲存空間時快閃記憶體控制器的效能示意圖。

第4圖為本發明第二實施例之應用於快閃記憶體控制器之方法流程圖。

第5圖為本發明第三實施例之應用於快閃記憶體控制器之方法流程圖。

【實施方式】

【0013】 請參照第1圖，其係為本發明一實施例之應用於一快閃記憶體控制器之方法流程圖，該方法當接收到來自於一主機裝置所傳送的一修剪/擦除命令(trim/erase/unmap command)時能夠快速地產生複數個有效頁數目(valid page count, VPC)的資訊或內容；該快閃記憶體控制器例如是被耦接於該主機裝置及一快閃記憶體裝置(例如一電路晶片)之間。此外，該快閃記憶體控制器與該快閃記憶體裝置可以是被包括於一固態硬碟裝置內。該快閃記憶體控制器通常採用或使用一H2F對照表(host-to-flash table)及一有效頁數目對照表(VPC table)，分別對於該快閃記憶體裝置中的每一區塊來記錄所使用的多個邏輯位址與一或多個有效頁的個數。當該快閃記憶體控制器接收到該修剪/擦除命令，該快閃記憶體控制器被安排用來對該快閃記憶體裝置執行一相對應的修剪/擦除操作(trim/erase/unmap operation)，而該快閃記憶體控制器需要去更新H2F對照表的內容及有效頁數目對照表的內容，而本案的方法可令該快閃記憶體控制器快速地產生或更新有效頁數目對照表的內容，使得可盡可能地節省過多的計算，從而達到大幅的效能改

進。

【0014】 假若在不妨礙本發明的實施並大致上達到相同結果的前提下，第1圖所示之流程圖的步驟不需依照所示之確切順序進行，該些步驟也不需連續進行，也就是說，其他步驟可穿插其中。詳細步驟如下：

【0015】 步驟105：開始；

【0016】 步驟110：存取有效頁數目對照表的資訊；

【0017】 步驟115：接收來自於該主機裝置之一修剪/擦除命令(trim/erase/unmap command)；

【0018】 步驟120：從該修剪/擦除命令，得到要被擦除之一儲存空間(例如要被擦除之一邏輯儲存空間)；

【0019】 步驟125：比較該儲存空間之一空間大小與一臨界值TH，決定該空間大小是否大於該臨界值；如果該空間大小係大於該臨界值TH，則流程進行步驟130A，反之，流程進行步驟130B；

【0020】 步驟130A：重置該快閃記憶體裝置之複數個區塊的複數個有效頁數目的值為零，以及重建不被該修剪/擦除命令所擦除之一另一儲存空間的複數個有效頁數目的值；

【0021】 步驟130B：根據要被擦除之該儲存空間之邏輯位址，逐次減少(decrement)至少一區塊之至少一有效頁數目的值；以及

【0022】 步驟135：結束。

【0023】 第2圖是根據第1圖所示之流程實施例之耦接於主機裝置201與快閃記憶體裝置202之間的一快閃記憶體控制器200的方塊示意圖。快閃記憶體裝置202例如是一快閃記憶體晶片，該晶片包含複數個區塊，每一區塊包含複數個儲

存頁，例如，快閃記憶體裝置202可以是NAND快閃記憶體晶片(但並非限制)。此外，快閃記憶體控制器200與快閃記憶體裝置202可以被包括於一儲存裝置203內部，儲存裝置203例如是一固態硬碟裝置、一SD卡、一USB隨身碟或一嵌入式儲存裝置(但不限定)。快閃記憶體控制器200包含一儲存電路2005以及一處理電路2010，儲存電路2005例如是一隨機存取記憶體(但不限定)並被用來儲存有效頁數目對照表的資訊或內容，快閃記憶體裝置202具有複數個區塊(儲存區塊)，而每一區塊具有複數個儲存頁，有效頁數目對照表的多個相對應的欄位或項目係被分別用來記錄快閃記憶體裝置202的所有區塊的複數個有效頁數目的值。

【0024】 實作上，在本實施例，儲存電路2005可被用來儲存有效頁數目對照表的資訊或內容以及儲存H2F對照表的資訊或內容，但這並不是本案的限制，在另一實施例，上述兩個對照表或上述的其中一個對照表均可被儲存於外部耦接於快閃記憶體控制器200的一另一不同的記憶體裝置。

【0025】 處理電路2010在步驟110係被安排用來存取有效頁數目對照表的資訊，有效頁數目對照表記錄該複數個區塊的複數個有效頁數目的值，該複數個區塊例如是快閃記憶體裝置202的所有區塊，處理電路2010在步驟115係從主機裝置201(例如一電腦)接收該修剪/擦除命令，舉例來說，如果快閃記憶體控制器200支援一修剪/擦除命令的功能，主機裝置201可通過發送該修剪/擦除命令至快閃記憶體控制器200來要求快閃記憶體控制器200抹除一特別的儲存空間。

【0026】 實作上，快閃記憶體控制器200的處理電路2010被安排用來於每次當初始化一資料程式化(寫入)操作時，程式化(寫入)一儲存頁資料至快閃記憶體裝置202的一區塊的一儲存頁。此外，快閃記憶體控制器200的處理電路2010被安排

用來於每次當初始化一資料抹除操作時抹除快閃記憶體裝置202的一區塊的所有儲存頁的內容，亦即，快閃記憶體控制器200係每次寫入或程式化一儲存頁，以及每次抹除一個區塊。

【0027】 快閃記憶體控制器200包括H2F對照表(或稱為邏輯位址-實體位址對照表(logical-to-physical (L2P) table)，快閃記憶體控制器200的處理電路2010可依序地指派不同的邏輯位址給不同筆的儲存頁資料。而對於寫入一儲存頁資料，H2F對照表的一個項目(item)可被用來記錄哪一個實體區塊的哪一個實體儲存頁被用來儲存該儲存頁資料，實作上，該H2F對照表包含一定個數的項目，分別對應於快閃記憶體裝置202的所有實體區塊的所有實體儲存頁，當快閃記憶體控制器200寫入一儲存頁資料至一區塊的一儲存頁時，快閃記憶體控制器200的處理電路2010被安排用來將該儲存頁資料所使用的一邏輯位址記錄於該H2F對照表中與該區塊之該儲存頁有關的一相對應的項目，當寫入一不同儲存頁資料至一不同儲存頁時，快閃記憶體控制器200的處理電路2010被安排用來將該另一儲存頁資料所使用的一相對應邏輯位址記錄於該H2F對照表中與該另一儲存頁有關的一相對應的項目，如此，當後續存取快閃記憶體裝置202來獲取某一儲存頁資料時，快閃記憶體控制器200基於該某一儲存頁資料的邏輯位址來對H2F對照表進行查表，即可得知哪一個實體儲存區塊的哪一個實體儲存頁被用來儲存該儲存頁資料，並接著正確地取得或讀出該儲存頁資料。

【0028】 快閃記憶體控制器200包括該有效頁數目對照表，該有效頁數目對照表包含有一定個數的項目，其中每一項目係用來儲存一相對應區塊的一或多個有效頁的總數的值，基本上，在該有效頁數目對照表中的多個項目的個數係相同於在快閃記憶體裝置202中的區塊的個數，然而這並非是本案的限制。對於一

特定區塊來說，當快閃記憶體控制器200寫入一儲存頁資料至該特定區塊之一空的儲存頁及記錄一特別的邏輯位址於該H2F對照表中與該空的儲存頁有關之一相對應的項目時，該特定區塊之一或多個有效頁的個數，亦即該特定區塊之一有效頁數目的值，係會被快閃記憶體控制器200的處理電路2010增加一。而如果該相同的邏輯位址在先前已經被其他儲存頁資料所使用，則當該邏輯位址已經記錄於該H2F對照表中與該不同區塊之一儲存頁有關之一項目，另一不同區塊之一有效頁數目的值係會被快閃記憶體控制器200的處理電路2010減少一。

【0029】 此外，快閃記憶體裝置202被設計包含有一使用者資料儲存區與一保留儲存區(例如一系統區與一保留區)，該使用者資料儲存區係用來儲存使用者資料並經常或幾乎大於快閃記憶體裝置202之總儲存空間/容量的一半，該保留儲存區係用來儲存重要檔案的資訊，例如系統檔案、操作系統開機程序等，例如，總儲存空間的百分之十可被用來作為該保留儲存區，而總儲存空間的其他部分可用來作為該使用者資料儲存區，然而，這並非是本發明的限制。

【0030】 主機裝置201可發送該修剪/擦除命令至快閃記憶體控制器200以抹除快閃記憶體裝置200中除了該保留儲存區以外的其他所有的區塊，例如，當如果快閃記憶體裝置202被第一次使用時或者已經變髒時(dirty)而決定去清除或抹除區塊的內容，主機裝置201可以發送修剪/擦除命令至快閃記憶體控制器200，應注意的是從一主機端接收該修剪/擦除命令的時間點並非是本發明的限制，快閃記憶體控制器200可在任何可能的情況下接收這樣的命令。

【0031】 實作上，當快閃記憶體控制器200接收該修剪/擦除命令且該修剪/擦除命令指示出抹除該使用者資料儲存區的區塊而非該保留儲存區時，快閃記憶

體控制器200的處理電路2010被安排用來將快閃記憶體裝置202的所有區塊的所有有效頁數目的值均重置為零，也就是，快閃記憶體控制器200會將所有區塊(包含該保留儲存區的所有區塊)的所有有效頁數目的值均重置為零，接著，快閃記憶體控制器200的處理電路2010會重建該保留儲存區的所有區塊的有效頁數目，而由於該保留儲存區的空間較小於該使用者資料儲存區的空間，重建該保留儲存區的所有區塊的有效頁數目之值所需要花費的計算時間遠短於直接對該使用者資料儲存區的所有區塊的有效頁數目每次減一所需要花費的計算時間，如此，快閃記憶體控制器200可達到快速產生有效頁數目對照表的資訊/內容的效果。

【0032】 舉例來說，執行重建一區塊之一有效頁數目之操作可通過一個儲存頁接著一個儲存頁的方式來計算及逐次累加(每次加一)該區塊之一或多個有效頁的個數來進行，而這樣的操作係不同於直接通過一個儲存頁接著一個儲存頁的方式來逐次減少(每次減一)一個區塊之一或多個有效頁的個數之操作，以下為了簡化描述這些操作，例如假設一快閃記憶體裝置包括了四個區塊BLK1、BLK2、BLK3及BLK4，每一個區塊具有四個儲存頁(總共十六個儲存頁)，以及總共存在有十個邏輯位址LBA0至LBA9；然而，這並非是本案的限制。

【0033】 例如快閃記憶體控制器200可依序地使用該些邏輯位址LBA0至LBA9來寫入不同筆的資料單元(不同的儲存頁資料)至快閃記憶體裝置的區塊的儲存頁，例如，如果是十筆資料單元被依序地寫入至快閃記憶體裝置，則在以下H2F對照表中，處理電路2010會把對應於區塊BLK1的四個欄位上的項目記錄為LBA0、LBA1、LBA2及LBA3，並且將對應於區塊BLK2的四個欄位上的項目記錄為LBA4、LBA5、LBA6及LBA7，同樣地，處理電路2010會把對應於區塊BLK3的

兩個欄位上的項目記錄為LBA8及LBA9，而剩下兩個欄位上的項目為空的，並且對應於區塊BLK4的四個欄位上的項目也是空的，因此，在有效頁數目對照表中，區塊BLK1、BLK2、BLK3及BLK4的四個有效頁數目分別會記錄為4、4、2、0；

該H2F對照表及有效頁數目對照表的例子可顯示如下：

H2F對照表	BLK1	BLK2	BLK3	BLK4
儲存頁 1	LBA0	LBA4	LBA8	
儲存頁2	LBA1	LBA5	LBA9	
儲存頁3	LBA2	LBA6		
儲存頁4	LBA3	LBA7		
有效頁數目 對照表	4	4	2	0

【0034】 之後，處理電路2010寫入另一個資料單元至該快閃記憶體裝置，而在H2F對照表中處理電路2010被安排將對應於區塊BLK3之第三個欄位的項目記錄為LBA0，對應於區塊BLK1的第一個欄位之項目先前所記錄的LBA0變成是無效的，亦即一個無效儲存頁，快閃記憶體控制器200的處理電路2010會根據目前的有效頁，將區塊BLK1的有效頁數目的值減去一，並且將區塊BLK3的有效頁數目的值增加一，如此，在有效頁數目對照表中，區塊BLK1、BLK2、BLK3及BLK4的四個有效頁數目分別會記錄為3、4、3、0；該H2F對照表及有效頁數目對照表的例子可顯示如下：

H2F對照表	BLK1	BLK2	BLK3	BLK4
儲存頁 1	LBA0(無 效)	LBA4	LBA8	

儲存頁2	LBA1	LBA5	LBA9	
儲存頁3	LBA2	LBA6	LBA0(有 效)	
儲存頁4	LBA3	LBA7		
有效頁數目 對照表	3	4	3	0

【0035】 於此情況下，如果主機裝置201 發送一修剪/擦除命令至快閃記憶體控制器200，並且該修剪/擦除命令係指示了要修剪(trim)或抹除(erase)具有邏輯位址從LBA1至LBA9之一儲存空間，則快閃記憶體控制器200的處理電路2010會被安排得到沒有要被該修剪/擦除命令修剪或抹除的另一不同儲存空間的一或多個邏輯位址，例如，如果該修剪/擦除命令被安排要抹除一使用者資料儲存區的一儲存空間，則沒有要被該修剪/擦除命令修剪或抹除的該另一不同儲存空間可以是一保留儲存區。而在這個例子中(修剪或抹除邏輯位址從LBA1至LBA9之儲存空間)，快閃記憶體控制器200會得到沒有要被擦除的邏輯位址LBA0。

【0036】 快閃記憶體控制器200的處理電路2010會清空/重置記錄於H2F對照表中該儲存空間從邏輯位址LBA1至LBA9的項目，並且也會清空或重置有效頁數目對照表中所有區塊的所有有效頁數目的值為零，接著快閃記憶體控制器200被安排用來根據所得到之沒有要被擦除之儲存空間的至少一邏輯位址，來計算並累加所有有效頁的個數來重建有效頁數目對照表中的一或多個有效頁數個的值。處理電路2010被安排用來以一個儲存頁接著一個儲存頁的方式逐次檢查是否對應於沒有要被擦除之儲存空間的儲存頁是有效頁或是無效儲存頁，等效上，處理電路2010會被安排逐次累加對應於沒有要被擦除之儲存空間的某些一或多個

區塊的一或多個有效頁數目的值。舉例來說，在上述例子中，快閃記憶體控制器200只要在所有有效頁數目的值均被重置並零之後將區塊BLK3的有效頁數目的值加一(從零變為1)，就可快速地重建有效頁數目對照表的正確資訊；該H2F對照表及有效頁數目對照表的例子可顯示如下：

重置有效頁數目對照表：

H2F對照表	BLK1	BLK2	BLK3	BLK4
儲存頁1				
儲存頁2				
儲存頁3			LBA0	
儲存頁4				
有效頁數目對照表	0	0	0	0

重建有效頁數目對照表：

H2F對照表	BLK1	BLK2	BLK3	BLK4
儲存頁1				
儲存頁2				
儲存頁3			LBA0	
儲存頁4				
有效頁數目對照表	0	0	1	0

【0037】 相較來說，由於傳統現有的機制需要依順序檢查對應於邏輯位址從LBA1至LBA9的九個儲存頁並按一個儲存頁接著一個儲存頁的方式來計算多個

有效頁數目的值，所以，根據要被擦除的邏輯位址LBA1至LBA9，現有機制需要將相對應的多個區塊的多個有效頁數目的值逐次減一並執行九次，才能夠得到有效頁數目對照表的正確資訊。而在本發明的實施例，快閃記憶體控制器200通過先將所有的有效頁數目的值重置為零、接著再根據沒有要被擦除之儲存空間來計算一或多個有效頁數目的值並逐次累加，就可以快速地產生有效頁數目對照表的正確資訊。再者，應注意的是上述所提到之實施例中的對照表範例僅是用以解釋本發明的技術精神，而並非是本案的限制。

【0038】 此外，本案的操作係特別有用於當修剪/擦除命令係用來抹除大於一特別儲存空間(例如整個儲存空間)之一半的一儲存空間時，也就是特別有用於例如當要被抹除的儲存空間大於該快閃記憶體裝置之整個實體儲存空間的一半時，或是特別有用於當要被抹除的儲存空間大於使用者資料區的一半時；然此均並非是本案的限制。在另一實施例，快閃記憶體控制器200的處理電路2010會被安排用來決定要被一修剪/擦除命令所擦除之一儲存空間的大小是否大於一特定臨界值TH，特定臨界值TH例如是整個實體儲存空間的一半或是使用者資料區的一半。如果要被擦除之儲存空間的大小係大於特定臨界值TH，則處理電路2010會被安排用來重置所有的有效頁數目的值，並接著根據沒有要被擦除之其他不同儲存空間來逐次累加一或多個有效頁數目的值，反之，如果要被擦除之儲存空間的大小係小於特定臨界值TH，則處理電路2010 會被安排用來直接根據要被擦除之儲存空間來對一或多個有效頁數目的值逐次減一，以產生有效頁數目對照表的資訊或內容。

【0039】 請參照第3圖，其所繪示為當分別接收到不同修剪/擦除命令以抹除具有不同空間大小之儲存空間時快閃記憶體控制器200的效能示意圖，如第3圖所

示，水平軸表示要被擦除之儲存空間(或實體儲存空間)之不同空間大小，垂直軸表示當接收到修剪/擦除命令以抹除水平軸所定義之一儲存空間大小時完成計算有效頁數目對照表之內容的相對應等待時間。

【0040】 舉例來說，在第一個例子中，處理電路2010從主機裝置201接收到一第一修剪/擦除命令，並接著被安排用來對快閃記憶體裝置202執行一第一修剪/擦除操作，快閃記憶體控制器200的處理電路2010從該第一修剪/擦除命令得到要被擦除之一第一儲存空間，在本例子中該第一儲存空間的大小LS1係小於特定臨界值TH(例如整個儲存空間的一半)，快閃記憶體控制器200的處理電路2010係被安排用來清空在該H2F對照表中記錄有第一儲存空間的多個邏輯位址的多個項目，並直接對於該第一儲存空間所包括之多個邏輯位址所對應之多個有效頁數目的值進行逐次減一的運算，以產生或更新該有效頁數目對照表的資訊/內容，完成該第一修剪/擦除操作需要等待一時間T1。另外，在第二個例子中，快閃記憶體控制器200的處理電路2010從主機裝置201接收到一第二修剪/擦除命令，並接著被安排用來對快閃記憶體裝置202執行一第二修剪/擦除操作(trim/erase/unmap operation)，快閃記憶體控制器200的處理電路2010從該第二修剪/擦除命令得到要被擦除之一第二儲存空間，在本例子中該第二儲存空間的大小LS2係大於特定臨界值TH(例如整個儲存空間的一半)，快閃記憶體控制器200的處理電路2010係被安排用來清空在該H2F對照表中記錄有第二儲存空間的多個邏輯位址的多個項目、重置該有效頁數目對照表中所有區塊之所有的有效頁數目的值、以及通過對於不包括第二儲存空間的其他多個邏輯位址所對應之多個有效頁數目的值逐次進行加一的運算來重建對應於不包括第二儲存空間的該其他多個邏輯位址之有效頁數目的值，完成該第二修剪/擦除操作僅需要等待一時間T2，其較短於時間T1。

【0041】 相較於傳統的機制，如果傳統機制需要等待時間 $T1$ 來完成對於要被擦除之儲存空間大小 $LS1$ 的有效頁數目對照表的計算，則該傳統機制必然需要等待更長的時間來完成對於要被擦除之儲存空間大小 $LS2$ 的有效頁數目對照表的計算，而對於傳統機制來說，這樣更長的等待時間通常是等同於時間 $T1$ 再乘上一個 $T1$ 除以 $T2$ 的倍數。而在本發明實施例中，即使快閃記憶體控制器200在第二個例子中係被安排用來抹除一個具有較多邏輯位址之較大儲存空間 $LS2$ ，然而，通過上述重置及重建的步驟，快閃記憶體控制器200可省去較多的資料計算，並且所花費的時間 $T2$ 較短於時間 $T1$ 。

【0042】 再者，在另一實施例，臨界值 TH 的值係為可調整的並且可以被使用者所決定。再者，第2圖的儲存電路2005可被設置為不包括於快閃記憶體控制器200內，而是外部連接至快閃記憶體控制器200，這樣的實施變型也可落入本發明的範疇。

【0043】 另外，在其他實施例，可假設從主機裝置201所發送的一修剪/擦除命令可以是預設用來抹除一個較大的邏輯/實體空間，其大小大於整個實體儲存空間的一半。一旦接收到該修剪/擦除命令，快閃記憶體控制器200的處理電路2010可對於該有效頁數目對照表執行上述的重置與重建步驟，也就是，處理電路2010可被用來決定一個要被擦除的儲存空間之大小是否大於臨界值 TH ；這樣的設計變型也符合本發明的精神。第4圖顯示了該設計變型實施例的流程圖，為簡化說明書的內容，其詳細說明不再贅述。

【0044】 再者，在其他實施例，當接收到該修剪/擦除命令且該修剪/擦除命令

指示出要被擦除之另一儲存空間時，處理電路2010可等效上得到沒有要被擦除之一儲存空間，例如，對於位址LBA0至LBA9所對應之空間而言，如果該修剪/擦除命令被安排用來抹除與位址LBA1至LBA9相關連的空間，則處理電路2010可得到一個相對應的沒有要被擦除的空間，亦即對應於位址LBA0的空間，當得到沒有要被擦除之該儲存空間時，處理電路2010被安排用來比較沒有要被擦除之該儲存空間之一空間大小與一臨界值(例如上述的臨界值TH)，以決定該空間大小是否小於該臨界值，而接著當該空間大小係小於該臨界值時，重置快閃記憶體裝置202的複數個區塊之複數個有效頁數目的值。第5圖是本發明第三實施例之應用於一快閃記憶體控制器200之方法流程圖，該方法當接收到來自於主機裝置201所傳送的一修剪/擦除命令(trim/erase/unmap command)時能夠快速地產生複數個有效頁數目的資訊或內容。假若在不妨礙本發明的實施並大致上達到相同結果的前提下，第5圖所示之流程圖的步驟不需依照所示之確切順序進行，該些步驟也不需連續進行，也就是說，其他步驟可穿插其中。詳細步驟如下：

- 【0045】 步驟505：開始；
- 【0046】 步驟510：存取有效頁數目對照表的資訊；
- 【0047】 步驟515：接收來自於該主機裝置之一修剪/擦除命令；
- 【0048】 步驟520：從該修剪/擦除命令，得到沒有要被擦除之一儲存空間；
- 【0049】 步驟525：比較沒有要被擦除之該儲存空間之一空間大小與一臨界值TH，決定該空間大小是否小於該臨界值TH；如果該空間大小係小於該臨界值TH，則流程進行步驟530A，反之，流程進行步驟530B；
- 【0050】 步驟530A：重置該快閃記憶體裝置之複數個區塊的複數個有效頁數目的值為零，以及重建不被該修剪/擦除命令所擦除之一另一儲存空間的複數個有效頁數目的值；
- 【0051】 步驟530B：根據要被擦除之該儲存空間之邏輯位址，對至少一區塊

之至少一有效頁數目的值逐次地減一；以及

【0052】 步驟535：結束。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【符號說明】

【0053】

200	快閃記憶體控制器
201	主機裝置
202	快閃記憶體裝置
203	固態硬碟裝置
2005	儲存電路
2010	處理電路

【發明申請專利範圍】

【第1項】 一種被耦接於一快閃記憶體裝置與一主機裝置之間的快閃記憶體控制器，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，以及該快閃記憶體控制器包含有：

一處理電路，用來：

從該主機裝置接收一修剪/擦除命令(trim/erase/unmap command)；

從該修剪/擦除命令，得到要被擦除之一儲存空間；

比較該儲存空間之一空間大小及一臨界值，來決定該空間大小是否大於該臨界值；以及

當該空間大小大於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

【第2項】 如申請專利範圍第1項所述之快閃記憶體控制器，其中當該空間大小大於該臨界值時，該處理電路被安排用來將該複數個有效頁數目的值重置為零，以及重建與一沒有要被擦除之特定儲存空間有關之複數個有效頁數目的值。

【第3項】 如申請專利範圍第1項所述之快閃記憶體控制器，另包含：

一儲存電路，用來儲存一有效頁數目對照表之資訊，該有效頁數目對照表用來記錄該複數個區塊之該複數個有效頁數目的值。

【第4項】 如申請專利範圍第1項所述之快閃記憶體控制器，其中該臨界值係為該快閃記憶體裝置之一容量空間的一半。

【第5項】 如申請專利範圍第1項所述之快閃記憶體控制器，其中該快閃記憶體

裝置之一容量空間包含一資料區及一系統區，以及該臨界值係為該資料區的一半。

【第6項】 如申請專利範圍第1項所述之快閃記憶體控制器，其中當該空間大小小於該臨界值，該處理電路被安排用來根據要被擦除之該儲存空間之至少一邏輯位址，減少至少一區塊之至少一有效頁數目之值。

【第7項】 如申請專利範圍第1項所述之快閃記憶體控制器，其中該處理電路被安排用來根據沒有要被擦除之該儲存空間之至少一邏輯位址來增加至少一區塊之至少一有效頁數目的值，以重建沒有要被擦除之該儲存空間之該複數個有效頁數目的該資訊。

【第8項】 如申請專利範圍第1項所述之快閃記憶體控制器，其中當該空間大小大於該臨界值，該處理電路被安排用來將該快閃記憶體裝置中所有區塊之所有複數個有效頁數目重置為零。

【第9項】 如申請專利範圍第8項所述之快閃記憶體控制器，其中該快閃記憶體裝置之該所有區塊包含有一部份區塊，該部份區塊對應於記錄一操作系統開機程序或一系統檔案的一保留區。

【第10項】 如申請專利範圍第1項所述之快閃記憶體控制器，其中該快閃記憶體裝置之一容量包含有一使用者資料儲存區及一系統區；要被擦除之該儲存空間包含該使用者資料儲存區的至少一部份，以及沒有要被擦除之該儲存空間包含有該系統區。

【第11項】 一種儲存裝置，包含：

一快閃記憶體裝置，具有複數個區塊，每一區塊具有複數個儲存頁；

如申請專利範圍第1項所述之該快閃記憶體控制器；以及

一儲存電路，耦接至該快閃記憶體控制器，用來儲存一有效頁數目對照表的資訊，該有效頁數目對照表係記錄該複數個區塊之該複數個有效頁數目。

【第12項】 一種耦接於一主機裝置與一快閃記憶體裝置之間的快閃記憶體控制器，該快閃記憶體裝置具有複數個區塊，每一個區塊具有複數個儲存頁，以及該快閃記憶體控制器包含：

一處理電路，用來：

從該主機裝置接收一第一修剪/擦除命令；

從該第一修剪/擦除命令，得到要被擦除之一第一儲存空間；

執行一第一修剪/擦除操作及更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的資訊；

從該主機裝置接收一第二修剪/擦除命令；

從該第二修剪/擦除命令，得到要被擦除之一第二儲存空間；以及

執行一第二修剪/擦除操作及更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的資訊；

其中該第二儲存空間的一空間大小係大於該第一儲存空間之一空間大小，當該第一修剪/擦除操作執行時用於更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的該資訊之一等候時間係較短於當該第二修剪/擦除操作執行時用於更新該快閃記憶體裝置之該複數

個區塊之複數個有效頁數目的該資訊之一等候時間。

【第13項】 一種被耦接於一快閃記憶體裝置與一主機裝置之間之一快閃記憶體控制器的方法，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，以及該方法包含：

從該主機裝置接收一修剪/擦除命令；

從該修剪/擦除命令，得到要被擦除之一儲存空間；

比較該儲存空間之一空間大小及一臨界值，來決定該空間大小是否大於該臨界值；以及

當該空間大小係大於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

【第14項】 如申請專利範圍第13項所述之方法，另包含：

當該空間大小大於該臨界值時，將該複數個有效頁數目的值重置為零，以及重建與一沒有要被擦除之特定儲存空間有關之複數個有效頁數目的值。

【第15項】 如申請專利範圍第13項所述之方法，另包含：

使用一儲存電路來儲存一有效頁數目對照表之資訊，該有效頁數目對照表用來記錄該複數個區塊之該複數個有效頁數目的值。

【第16項】 如申請專利範圍第13項所述之方法，其中該臨界值係為該快閃記憶體裝置之一容量空間的一半。

【第17項】 如申請專利範圍第13項所述之方法，其中該快閃記憶體裝置之一容

量空間包含一資料區及一系統區，以及該臨界值係為該資料區的一半。

【第18項】 如申請專利範圍第13項所述之方法，另包含：

當該空間大小小於該臨界值，根據要被擦除之該儲存空間之至少一邏輯位址，減少至少一區塊之至少一有效頁數目之值。

【第19項】 如申請專利範圍第13項所述之方法，其中重置該快閃記憶體裝置之該複數個區塊之該複數個有效頁數目的值之步驟包含：

在該快閃記憶體裝置之該複數個區塊之該複數個有效頁數目的值已經被重置為零後，根據沒有要被擦除之該儲存空間之至少一邏輯位址來增加至少一區塊之至少一有效頁數目的值。

【第20項】 如申請專利範圍第13項所述之方法，其中該重置步驟包含：

當該空間大小大於該臨界值，將該快閃記憶體裝置中所有區塊之所有複數個有效頁數目重置為零。

【第21項】 如申請專利範圍第20項所述之方法，其中該快閃記憶體裝置之該所有區塊包含有一部份區塊，該部份區塊對應於記錄一操作系統開機程序或一系統檔案的一保留區。

【第22項】 如申請專利範圍第13項所述之方法，其中該快閃記憶體裝置的一容量包含有一使用者資料儲存區及一系統區；要被擦除之該儲存空間包含該使用者資料儲存區的至少一部份，以及沒有要被擦除之該儲存空間包含有該系統區。

【第23項】 一種被耦接於一快閃記憶體裝置與一主機裝置之間之一快閃記憶體控制器的方法，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，以及該方法包含：

從該主機裝置接收一第一修剪/擦除命令；

從該第一修剪/擦除命令，得到要被擦除之一第一儲存空間；

執行一第一修剪/擦除操作及更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的資訊；

從該主機裝置接收一第二修剪/擦除命令；

從該第二修剪/擦除命令，得到要被擦除之一第二儲存空間；以及

執行一第二修剪/擦除操作及更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的資訊；

其中該第二儲存空間之一空間大小係大於該第一儲存空間之一空間大小，當該第一修剪/擦除操作執行時用於更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的該資訊之一等候時間係較短於當該第二修剪/擦除操作執行時用於更新該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的該資訊之一等候時間。

【第24項】 一種被耦接於一快閃記憶體裝置與一主機裝置之間的快閃記憶體控制器，該快閃記憶體裝置具有複數個區塊，每一個區塊具有複數個儲存頁，以及該快閃記憶體控制器包含：

一處理電路，用來：

從該主機裝置接收一修剪/擦除命令；

從該修剪/擦除命令，得到沒有要被擦除之一儲存空間；

比較該儲存空間之一空間大小及一臨界值，來決定該空間大小是否小於

該臨界值；以及

當該空間大小小於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

【第25項】 一種被耦接於一快閃記憶體裝置與一主機裝置之間的一快閃記憶體控制器的方法，該快閃記憶體裝置具有複數個區塊，每一區塊具有複數個儲存頁，以及該方法包含：

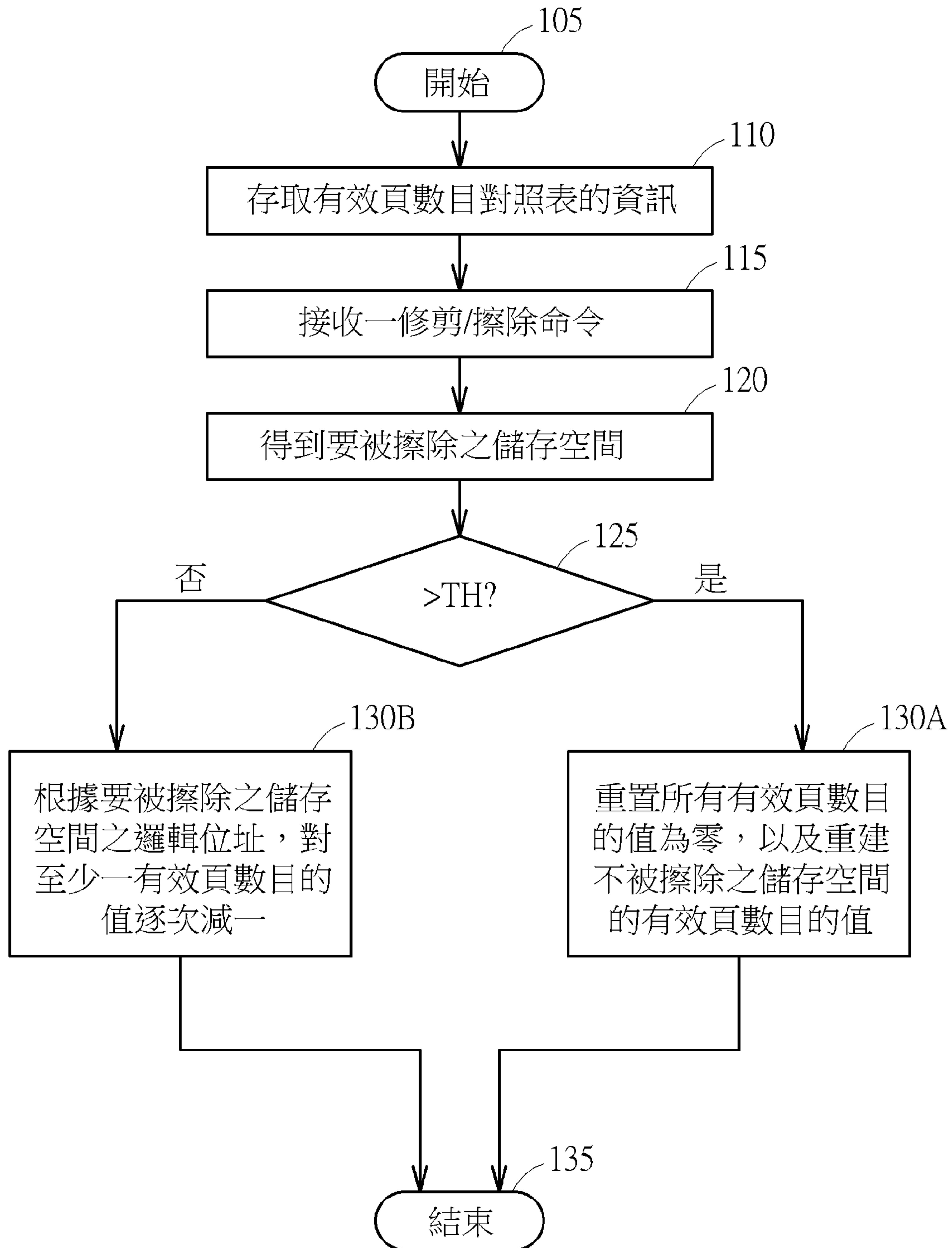
從該主機裝置接收一修剪/擦除命令；

從該修剪/擦除命令，得到沒有要被擦除之一儲存空間；

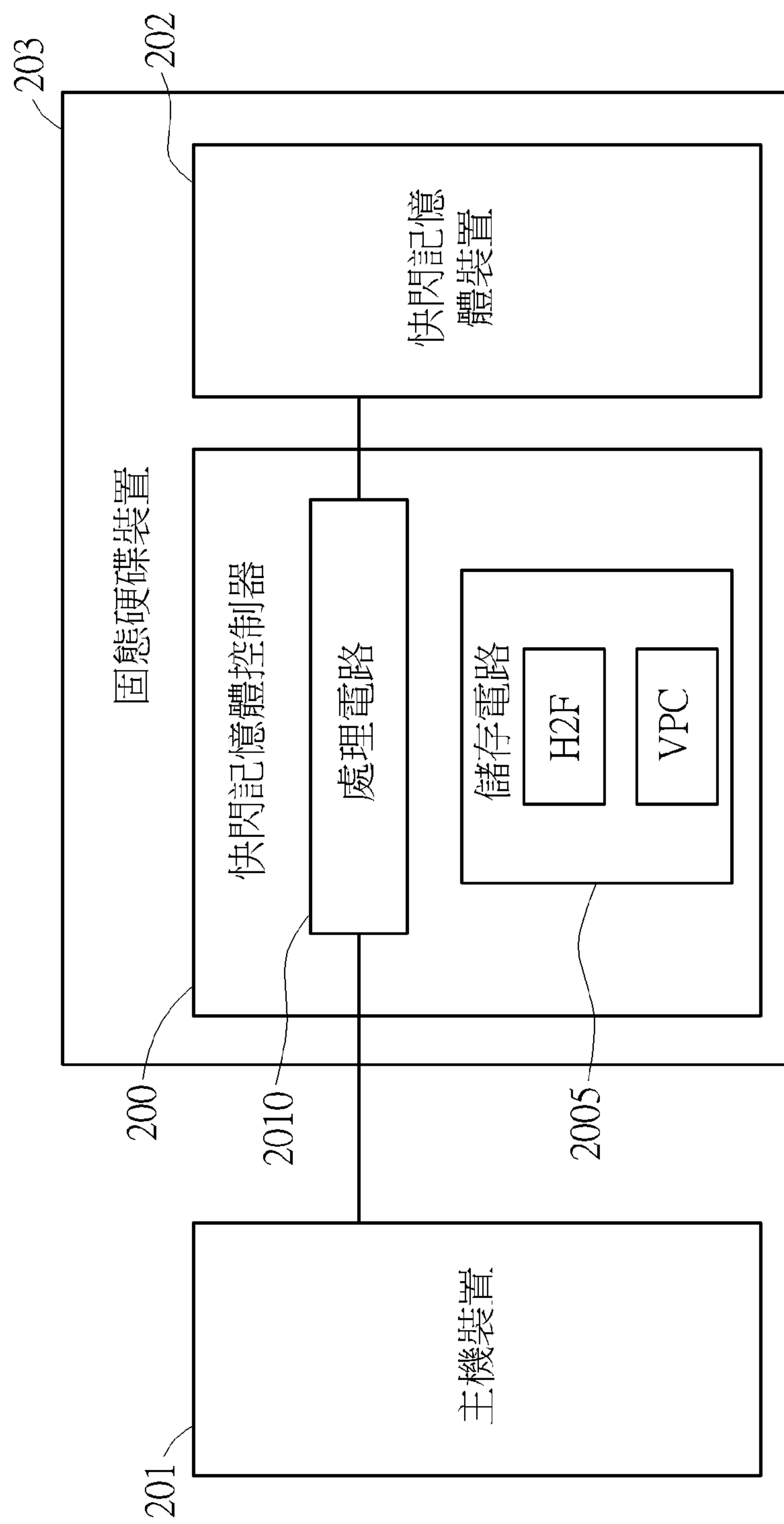
比較該儲存空間之一空間大小及一臨界值，來決定該空間大小是否小於該臨界值；以及

當該空間大小小於該臨界值時，重置該快閃記憶體裝置之該複數個區塊之複數個有效頁數目的值。

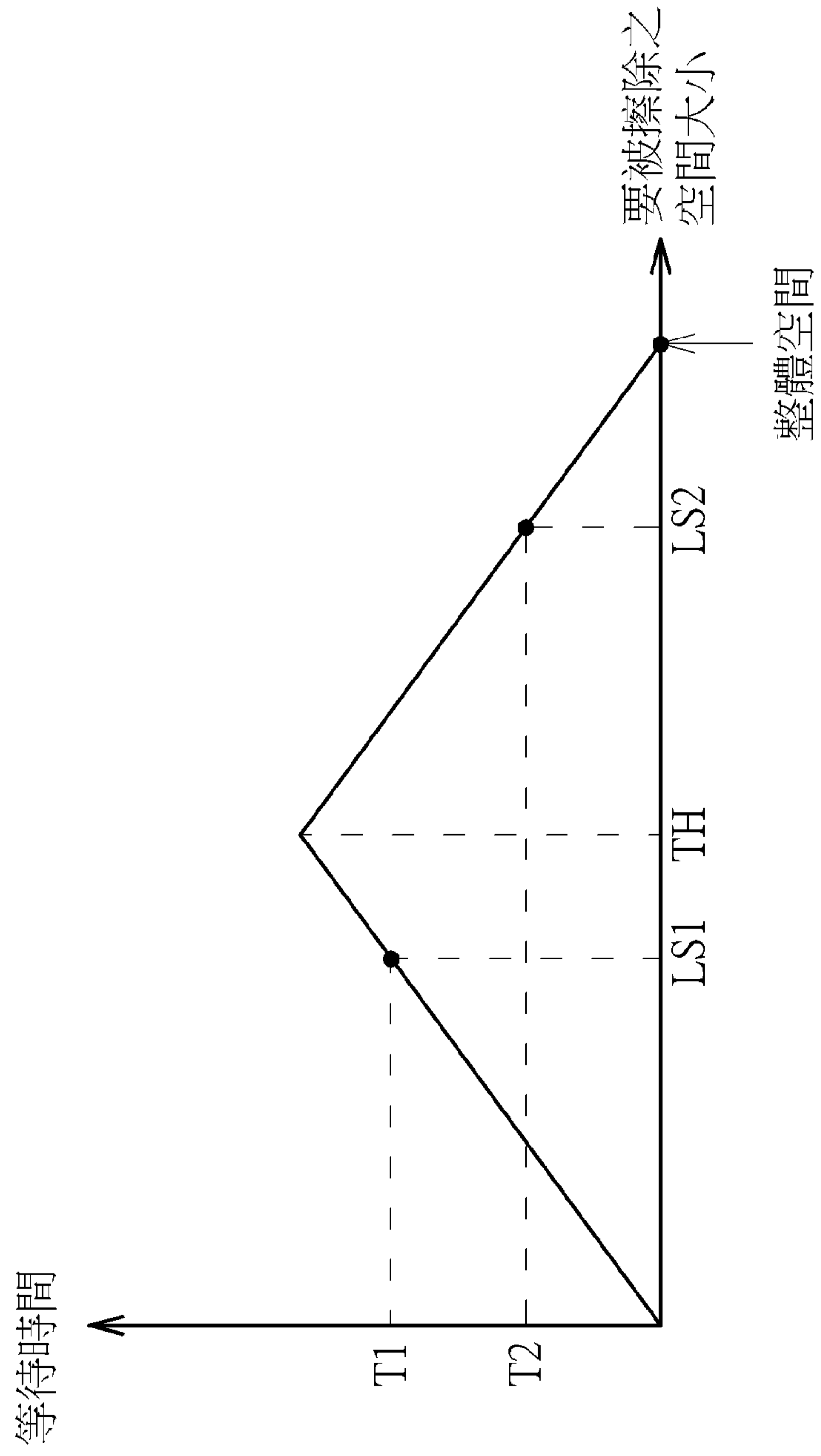
【發明圖式】



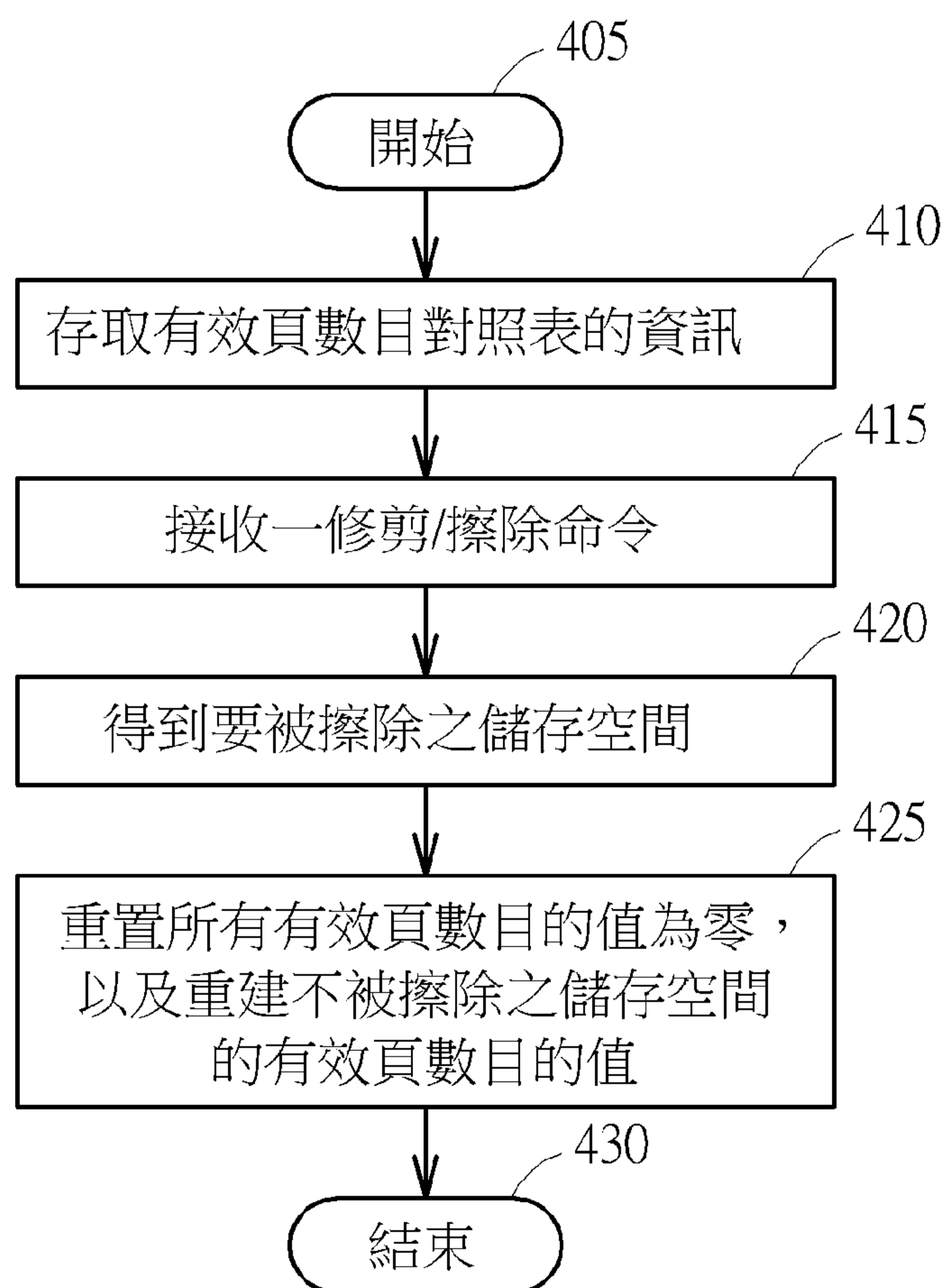
第1圖



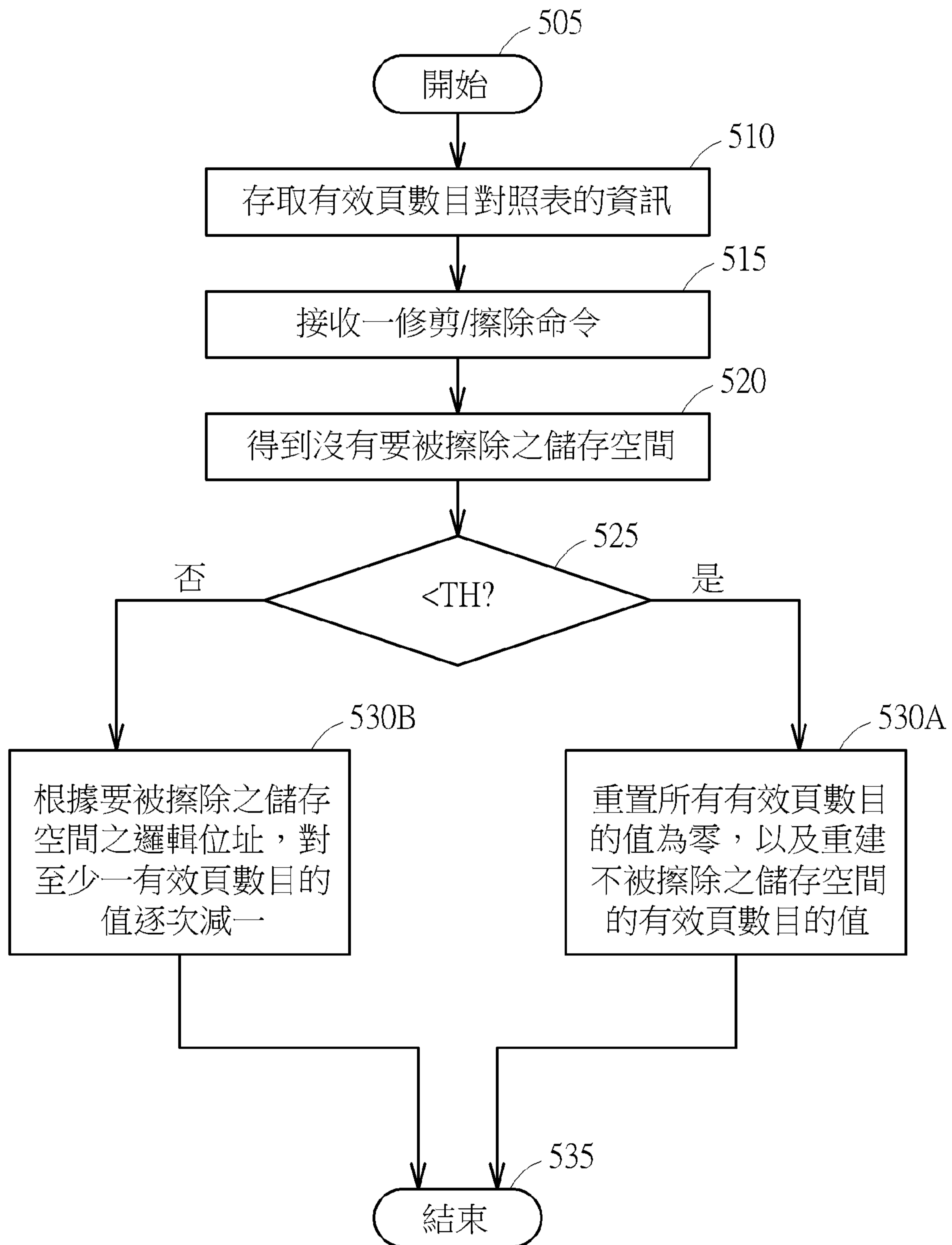
第2圖



第3圖



第4圖



第5圖