

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6219562号
(P6219562)

(45) 発行日 平成29年10月25日(2017.10.25)

(24) 登録日 平成29年10月6日(2017.10.6)

(51) Int.Cl.

F I

H O 1 L 21/318 (2006.01)

H O 1 L 21/318 M

H O 1 L 29/786 (2006.01)

H O 1 L 29/78 6 1 2 B

H O 1 L 21/336 (2006.01)

H O 1 L 29/78 6 1 9 A

G O 2 F 1/1368 (2006.01)

H O 1 L 29/78 6 1 8 B

H O 1 L 21/312 (2006.01)

H O 1 L 29/78 6 2 O

請求項の数 18 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2012-238918 (P2012-238918)
 (22) 出願日 平成24年10月30日(2012.10.30)
 (65) 公開番号 特開2014-90068 (P2014-90068A)
 (43) 公開日 平成26年5月15日(2014.5.15)
 審査請求日 平成27年9月29日(2015.9.29)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (73) 特許権者 000005049
 シャープ株式会社
 大阪府堺市堺区匠町1番地
 (74) 代理人 100110858
 弁理士 柳瀬 睦肇
 (74) 代理人 100100413
 弁理士 渡部 温
 (72) 発明者 肥塚 純一
 栃木県栃木市都賀町升塚161-2 アド
 バンスト フィルム デバイス インク
 株式会社内

最終頁に続く

(54) 【発明の名称】 表示装置及び電子機器

(57) 【特許請求の範囲】

【請求項1】

画素部と、前記画素部の外側に設けられる駆動回路部と、を有し、
 前記画素部は、
 画素トランジスタと、
 前記画素トランジスタを覆う無機材料で形成される第1の絶縁膜と、
 前記第1の絶縁膜上に設けられ、且つ有機材料で形成される第2の絶縁膜と、
 前記第2の絶縁膜上に形成された第1の電極と、
 前記第2の絶縁膜上に設けられ、前記第1の電極上に形成され、且つ無機材料で形成さ
 れる第3の絶縁膜と、
 前記第3の絶縁膜上に形成された第2の電極と、
 を有し、
 前記第1の電極、前記第3の絶縁膜及び前記第2の電極により容量素子が形成され、
 前記駆動回路部は、
 前記画素トランジスタに信号を供給する駆動トランジスタと、
 前記駆動トランジスタを覆う前記第1の絶縁膜と、
 前記第1の絶縁膜上に形成される前記第2の絶縁膜と、
 前記第2の絶縁膜上に形成された、前記駆動トランジスタを覆う前記第3の絶縁膜と、
 前記第3の絶縁膜に形成される開口部と、
 を有し、

10

20

前記駆動回路部において、

前記第 2 の絶縁膜上に前記第 3 の絶縁膜が形成されていない第 1 の領域、または前記第 2 の絶縁膜が前記第 3 の絶縁膜によって覆われていない第 2 の領域を有し、
前記駆動トランジスタのチャネル形成領域の中心から 200 μm 以内に前記開口部の端部が形成される

ことを特徴とする表示装置。

【請求項 2】

画素部と、前記画素部の外側に設けられる駆動回路部と、を有し、
 前記画素部は、
 画素トランジスタと、
 前記画素トランジスタを覆う無機材料で形成される第 1 の絶縁膜と、
 前記第 1 の絶縁膜上に設けられ、且つ有機材料で形成される第 2 の絶縁膜と、
 前記第 2 の絶縁膜上に形成された第 1 の電極と、
 前記第 2 の絶縁膜上に設けられ、前記第 1 の電極上に形成され、且つ無機材料で形成される第 3 の絶縁膜と、
 前記第 3 の絶縁膜上に形成された第 2 の電極と、
 を有し、

前記第 1 の電極、前記第 3 の絶縁膜及び前記第 2 の電極により容量素子が形成され、
 前記駆動回路部は、
 前記画素トランジスタに信号を供給する駆動トランジスタと、
 前記駆動トランジスタを覆う前記第 1 の絶縁膜と、
 前記第 1 の絶縁膜上に形成される前記第 2 の絶縁膜と、
 前記第 2 の絶縁膜上に形成された、前記駆動トランジスタを覆う前記第 3 の絶縁膜と、
前記駆動トランジスタのチャネル形成領域の中心から 200 μm 以内に形成される前記第 3 の絶縁膜の端部と、

を有し、

前記駆動回路部において、
 前記第 2 の絶縁膜上に前記第 3 の絶縁膜が形成されていない第 1 の領域、または前記第 2 の絶縁膜が前記第 3 の絶縁膜によって覆われていない第 2 の領域を有する
 ことを特徴とする表示装置。

【請求項 3】

請求項 1 または 2 において、
 前記駆動回路部の外側に設けられる非表示領域を有し、
 前記非表示領域は、前記第 1 の絶縁膜上に形成される前記第 2 の絶縁膜を有し、
 前記非表示領域において、
 前記第 2 の絶縁膜上に前記第 3 の絶縁膜が形成されていない第 3 の領域、または前記第 2 の絶縁膜が前記第 3 の絶縁膜によって覆われていない第 4 の領域を有する
 ことを特徴とする表示装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれかーにおいて、
 前記画素トランジスタ及び前記駆動トランジスタそれぞれは、酸化物半導体層にチャネルが形成される
 ことを特徴とする表示装置。

【請求項 5】

請求項 1 乃至請求項 3 のいずれかーにおいて、
 前記画素トランジスタ及び前記駆動トランジスタそれぞれは、
 ゲート電極と、
 前記ゲート電極上に形成された酸化物半導体層と、
 前記酸化物半導体層上に形成されたソース電極及びドレイン電極と、を有する
 ことを特徴とする表示装置。

【請求項 6】

請求項 4 または請求項 5 において、
前記酸化物半導体層は、酸化インジウム、酸化スズ、及び酸化亜鉛の群から選択された少なくとも一つの酸化物を含む層であることを特徴とする表示装置。

【請求項 7】

請求項 4 乃至請求項 6 のいずれかーにおいて、
前記酸化物半導体層は、In - Ga - Zn 系酸化物半導体層であることを特徴とする表示装置。

【請求項 8】

請求項 4 乃至 7 のいずれかーにおいて、
前記酸化物半導体層は、結晶部を含み、
前記結晶部は、c 軸が前記酸化物半導体層の被形成面の法線ベクトルに平行な方向に揃うことを特徴とする表示装置。

10

【請求項 9】

請求項 1 乃至請求項 8 のいずれかーにおいて、
前記第 1 の絶縁膜は、酸素または窒素を含むシリコン膜であることを特徴とする表示装置。

【請求項 10】

請求項 9 において、
前記第 1 の絶縁膜は、
酸化シリコン膜と、窒化シリコン膜との積層構造であることを特徴とする表示装置。

20

【請求項 11】

請求項 9 において、
前記第 1 の絶縁膜は、酸化窒化シリコン膜と、窒化シリコン膜との積層構造であることを特徴とする表示装置。

【請求項 12】

請求項 11 において、
前記窒化シリコン膜は、前記酸化窒化シリコン膜に形成された鬆を覆うことを特徴とする表示装置。

30

【請求項 13】

請求項 1 乃至請求項 12 のいずれかーにおいて、
前記第 2 の絶縁膜はアクリル系樹脂材料であることを特徴とする表示装置。

【請求項 14】

請求項 1 乃至請求項 13 のいずれかーにおいて、
前記第 3 の絶縁膜は、窒素を含むシリコン膜であることを特徴とする表示装置。

40

【請求項 15】

画素部と、前記画素部の外側に設けられる駆動回路部と、を有し、
前記画素部は、
画素トランジスタと、
前記画素トランジスタを覆う酸素を含むシリコン膜からなる第 1 の絶縁膜と、
前記第 1 の絶縁膜上に設けられ、且つアクリル系樹脂材料からなる第 2 の絶縁膜と、
前記第 2 の絶縁膜上に形成された第 1 の電極と、
前記第 2 の絶縁膜上に設けられ、前記第 1 の電極上に形成され、且つ窒素を含むシリコン膜からなる第 3 の絶縁膜と、
前記第 3 の絶縁膜上に形成された第 2 の電極と、

50

を有し、
前記第 1 の電極、前記第 3 の絶縁膜及び前記第 2 の電極により容量素子が形成され、
前記駆動回路部は、
前記画素トランジスタに信号を供給する駆動トランジスタと、
前記駆動トランジスタを覆う前記第 1 の絶縁膜と、
前記第 1 の絶縁膜上に形成される前記第 2 の絶縁膜と、
前記第 2 の絶縁膜上に形成された、前記駆動トランジスタを覆う前記第 3 の絶縁膜と、
前記第 3 の絶縁膜に形成される開口部と、

を有し、

前記駆動回路部において、

前記第 2 の絶縁膜上に前記第 3 の絶縁膜が形成されていない領域、または前記第 2 の絶縁膜が前記第 3 の絶縁膜によって覆われていない領域を有し、

前記駆動トランジスタのチャンネル形成領域の中心から 200 μ m 以内に前記開口部の端部が形成される

ことを特徴とする表示装置。

【請求項 16】

画素部と、前記画素部の外側に設けられる駆動回路部と、を有し、

前記画素部は、

画素トランジスタと、

前記画素トランジスタを覆う酸素を含むシリコン膜からなる第 1 の絶縁膜と、

前記第 1 の絶縁膜上に設けられ、且つアクリル系樹脂材料からなる第 2 の絶縁膜と、

前記第 2 の絶縁膜上に形成された第 1 の電極と、

前記第 2 の絶縁膜上に設けられ、前記第 1 の電極上に形成され、且つ窒素を含むシリコン膜からなる第 3 の絶縁膜と、

前記第 3 の絶縁膜上に形成された第 2 の電極と、

を有し、

前記第 1 の電極、前記第 3 の絶縁膜及び前記第 2 の電極により容量素子が形成され、

前記駆動回路部は、

前記画素トランジスタに信号を供給する駆動トランジスタと、

前記駆動トランジスタを覆う前記第 1 の絶縁膜と、

前記第 1 の絶縁膜上に形成される前記第 2 の絶縁膜と、

前記第 2 の絶縁膜上に形成された、前記駆動トランジスタを覆う前記第 3 の絶縁膜と、

前記駆動トランジスタのチャンネル形成領域の中心から 200 μ m 以内に形成される前記第 3 の絶縁膜の端部と、

を有し、

前記駆動回路部において、

前記第 2 の絶縁膜上に前記第 3 の絶縁膜が形成されていない領域、または前記第 2 の絶縁膜が前記第 3 の絶縁膜によって覆われていない領域を有する

ことを特徴とする表示装置。

【請求項 17】

請求項 1 乃至請求項 16 のいずれかーにおいて、

前記容量素子上に形成された液晶素子を有する

ことを特徴とする表示装置。

【請求項 18】

請求項 1 乃至請求項 17 のいずれかーに記載する表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及び電子機器に関する。

【背景技術】

【 0 0 0 2 】

近年、液晶パネルを用いる表示装置や有機 E L パネルを用いる表示装置の開発が盛んである。この表示装置には、大別して画素制御用のトランジスタ（画素トランジスタ）のみを基板上に形成して走査回路（駆動回路）は周辺 I C で行うものと、画素トランジスタとともに走査回路を同一基板上に形成するものに分類される。

【 0 0 0 3 】

表示装置の狭額縁化または周辺 I C のコスト低減のため、駆動回路一体型の表示装置の方が、有利である。しかしながら、駆動回路に用いるトランジスタとしては、画素トランジスタに用いられる電気特性（例えば、電界効果移動度（ $\mu F E$ ）またはしきい値電圧等）よりも、高い電気特性が求められる。

10

【 0 0 0 4 】

トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が広く知られているが、その他の材料として酸化物半導体が注目されている（例えば特許文献 1 , 2 ）。例えば、トランジスタに用いる半導体薄膜として、電子キャリア濃度が $10^{18} / \text{cm}^3$ 未満であるインジウム（I n）、ガリウム（G a）、及び亜鉛（Z n）を含む非晶質酸化物を用いたトランジスタが注目されている。

【 0 0 0 5 】

酸化物半導体を半導体層に用いるトランジスタは、シリコン系半導体材料である非晶質シリコンを半導体層に用いるトランジスタよりも電界効果移動度が大きいため、動作速度が速く、駆動回路一体型の表示装置には好適であり、且つ多結晶シリコンを半導体層に用いるトランジスタよりも製造工程が容易である。

20

【 0 0 0 6 】

しかし、酸化物半導体を半導体層に用いるトランジスタは、酸化物半導体に水素、水分等の不純物が入り込むことによってキャリアが形成され、該トランジスタの電気特性の一つであるしきい値電圧が変動するという問題がある。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 7 】

【 特許文献 1 】 特開 2 0 0 7 - 1 2 3 8 6 1 号公報

【 特許文献 2 】 特開 2 0 0 7 - 0 9 6 0 5 5 号公報

30

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

酸化物半導体層にチャネルが形成されるトランジスタは、その電気特性を十分に維持するためには、水素、水分等を該酸化物半導体層より極力排除することが重要である。

【 0 0 0 9 】

とくに、表示装置の画素部と、該画素部の外側に設けられる駆動回路部の双方に酸化物半導体層にチャネルが形成されるトランジスタを用いる場合、駆動方法にも依存するが、画素部よりも駆動回路部に用いるトランジスタの方が、電氣的負荷が大きいため、駆動回路部に用いるトランジスタの電気特性が重要となる。

40

【 0 0 1 0 】

また、酸化物半導体層にチャネルが形成されるトランジスタを、画素部及び駆動回路部に用いる表示装置では、高温高湿環境下の信頼性試験において、駆動回路部に用いるトランジスタ（駆動トランジスタともいう）の劣化が問題になっている。該駆動トランジスタの劣化原因としては、トランジスタの凹凸の低減のために設けられる有機材料から放出されうる水分等が外部へ放出することができず、酸化物半導体層へ入り込み、該酸化物半導体層のキャリア密度が増加するためである。

【 0 0 1 1 】

また、上記駆動トランジスタの劣化原因の一つとして、表示装置外部から浸入する水分が、駆動トランジスタの酸化物半導体層に入り込み、該駆動トランジスタが劣化する。

50

【 0 0 1 2 】

そこで、本発明の一態様は、酸化物半導体層にチャネルが形成されるトランジスタを、画素部及び駆動回路部に用いる表示装置において、該トランジスタの電気特性の変動を抑制すると共に、信頼性を向上させることを課題の一とする。とくに、本発明の一態様は、駆動回路部のトランジスタに用いる酸化物半導体層への水素、水分の入り込みを抑制し、電気特性の変動を抑制すると共に、信頼性を向上させることを課題の一とする。

【課題を解決するための手段】

【 0 0 1 3 】

駆動トランジスタ上に設けられる有機材料から放出されうる水分等の不純物を好適に外部に拡散させる。より具体的には、有機材料、及び該有機材料上に設けられる無機材料に開口部を設け、該開口部から有機材料中に含まれる水分等の不純物を外部に拡散させる構造とする。また、該開口部全体で有機材料へ浸入しうる表示装置外部からの水分と、該有機材料から放出されうる水分を平衡させて、駆動トランジスタの酸化物半導体層へ入り込む水分を抑制する。

【 0 0 1 4 】

以下に、本発明の種々の態様について説明する。

本発明の一態様は、画素部と、前記画素部の外側に設けられる駆動回路部と、を有し、前記画素部は、画素トランジスタと、前記画素トランジスタを覆う無機材料で形成される第1の絶縁膜と、前記第1の絶縁膜上に設けられ、且つ有機材料で形成される第2の絶縁膜と、前記第2の絶縁膜上に設けられ、且つ無機材料で形成される第3の絶縁膜と、を有し、前記駆動回路部は、前記画素トランジスタに信号を供給する駆動トランジスタと、前記駆動トランジスタを覆う前記第1の絶縁膜と、前記第1の絶縁膜上に形成される前記第2の絶縁膜と、を有し、前記駆動回路部において、前記第2の絶縁膜上に前記第3の絶縁膜が形成されていない第1の領域、または前記第2の絶縁膜が前記第3の絶縁膜によって覆われていない第2の領域を有することを特徴とする表示装置である。

【 0 0 1 5 】

また、上記の本発明の一態様において、前記駆動回路部は、前記第2の絶縁膜上に形成される前記第3の絶縁膜と、前記第3の絶縁膜に形成される開口部と、を有し、前記第1の領域または前記第2の領域は、前記開口部下に位置するとよい。

【 0 0 1 6 】

また、上記の本発明の一態様において、前記駆動回路部は、前記開口部が、前記駆動トランジスタ上に形成されるとよい。

【 0 0 1 7 】

また、上記の本発明の一態様において、前記駆動回路部の外側に設けられる非表示領域を有し、前記非表示領域は、前記第1の絶縁膜上に形成される前記第2の絶縁膜を有し、前記非表示領域において、前記第2の絶縁膜上に前記第3の絶縁膜が形成されていない第3の領域、または前記第2の絶縁膜が前記第3の絶縁膜によって覆われていない第4の領域を有するとよい。

【 0 0 1 8 】

また、上記の本発明の一態様において、前記駆動回路部は、前記第2の絶縁膜上に形成された、前記駆動トランジスタを覆う前記第3の絶縁膜と、前記第3の絶縁膜に形成される開口部と、を有し、前記駆動トランジスタのチャネル形成領域の中心から200 μ m以内に前記開口部の端部が形成されるとよい。

【 0 0 1 9 】

また、上記の本発明の一態様において、前記駆動回路部は、前記第2の絶縁膜上に形成された、前記駆動トランジスタを覆う前記第3の絶縁膜と、前記駆動トランジスタのチャネル形成領域の中心から200 μ m以内に形成される前記第3の絶縁膜の端部と、を有するとよい。

【 0 0 2 0 】

また、上記の本発明の一態様において、前記画素トランジスタ及び前記駆動トランジスタ

タそれぞれは、酸化物半導体層にチャネルが形成されるとよい。

【0021】

また、上記の本発明の一態様において、前記画素トランジスタ及び前記駆動トランジスタそれぞれは、ゲート電極と、前記ゲート電極上に形成された酸化物半導体層と、前記酸化物半導体層上に形成されたソース電極及びドレイン電極と、を有するとよい。

【0022】

また、上記の本発明の一態様において、前記酸化物半導体層は、酸化インジウム、酸化スズ、及び酸化亜鉛の群から選択された少なくとも一つの酸化物を含む層であるとよい。

【0023】

また、上記の本発明の一態様において、前記酸化物半導体層はIn-Ga-Zn系酸化物半導体層であるとよい。

10

【0024】

また、上記の本発明の一態様において、前記酸化物半導体層は、結晶部を含み、前記結晶部は、c軸が前記酸化物半導体層の被形成面の法線ベクトルに平行な方向に揃うとよい。

【0025】

また、上記の本発明の一態様において、前記第1の絶縁膜は、酸素または窒素を含むシリコン膜であるとよい。

【0026】

また、上記の本発明の一態様において、前記第1の絶縁膜は、酸化シリコン膜と、窒化シリコン膜との積層構造であるとよい。

20

【0027】

また、上記の本発明の一態様において、前記第1の絶縁膜は、酸化窒化シリコン膜と、窒化シリコン膜との積層構造であるとよい。

【0028】

また、上記の本発明の一態様において、前記窒化シリコン膜は、高温で成膜されたものであるとよい。

【0029】

また、上記の本発明の一態様において、前記第2の絶縁膜は、アクリル系樹脂材料であるとよい。

30

【0030】

また、上記の本発明の一態様において、前記第3の絶縁膜は、窒素を含むシリコン膜であるとよい。

【0031】

本発明の一態様は、画素部と、前記画素部の外側に設けられる駆動回路部と、を有し、前記画素部は、画素トランジスタと、前記画素トランジスタを覆う酸素を含むシリコン膜からなる第1の絶縁膜と、前記第1の絶縁膜上に設けられ、且つアクリル系樹脂材料からなる第2の絶縁膜と、前記第2の絶縁膜上に設けられ、且つ窒素を含むシリコン膜からなる第3の絶縁膜と、を有し、前記駆動回路部は、前記画素トランジスタに信号を供給する駆動トランジスタと、前記駆動トランジスタを覆う前記第1の絶縁膜と、前記第1の絶縁膜上に形成される前記第2の絶縁膜と、を有し、前記駆動回路部において、前記第2の絶縁膜上に前記第3の絶縁膜が形成されていない領域、または前記第2の絶縁膜が前記第3の絶縁膜によって覆われていない領域を有することを特徴とする表示装置である。

40

【0032】

また、上記の本発明の一態様において、前記画素部において、前記第2の絶縁膜上に形成された第1の電極と、前記第1の電極上に形成された前記第3の絶縁膜と、前記第3の絶縁膜上に形成された第2の電極と、を有するとよい。

【0033】

また、本発明の一態様は、上述した表示装置を有する電子機器である。

【発明の効果】

50

【 0 0 3 4 】

本発明の一態様を適用することで、酸化物半導体層にチャネルが形成されるトランジスタを、画素部及び駆動回路部に用いる表示装置において、該トランジスタの電気特性の変動を抑制すると共に、信頼性を向上させることができる。とくに、本発明の一態様を適用することで、駆動回路部のトランジスタに用いる酸化物半導体層への水素、水分の入り込みを抑制し、電気特性の変動を抑制すると共に、信頼性を向上させることができる。

【図面の簡単な説明】

【 0 0 3 5 】

【図 1】(A) は表示装置全体を、(B) は表示装置の駆動回路部の一部を、(C) は表示装置の画素部の一部を、それぞれ示す上面図。

【図 2】図 1 (A)、(B)、(C) における X 1 - Y 1 の断面図。

【図 3】(A) は第 2 の絶縁膜から放出される水分等のガスが与える影響を評価するための半導体装置の上面図、(B) は(A) に示す X 2 - Y 2 の断面図。

【図 4】(A) 乃至(D) はトランジスタの電気測定結果を示す図。

【図 5】(A) 乃至(D) は第 3 の絶縁膜の開口部を説明するための表示装置の上面図。

【発明を実施するための形態】

【 0 0 3 6 】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【 0 0 3 7 】

本実施の形態では、半導体装置の一形態を、図 1 及び図 2 を用いて説明する。

【 0 0 3 8 】

図 1 (A)、(B)、(C) に表示装置の一形態として、表示装置の上面図を示す。なお、図 1 (A) は、表示装置全体を、図 1 (B) は、表示装置の駆動回路部の一部を、図 1 (C) は表示装置の画素部の一部を、それぞれ示す。また、図 2 は、図 1 (A)、(B)、(C) における X 1 - Y 1 の断面図に相当する。

【 0 0 3 9 】

図 1 (A) に示す表示装置において、第 1 の基板 1 0 2 上に設けられた画素部 1 0 4 と、画素部 1 0 4 の外側に隣接し、該画素部 1 0 4 に信号を供給する駆動回路であるゲートドライバ回路部 1 0 6 及びソースドライバ回路部 1 0 8 を囲むようにして、シール材 1 1 2 が設けられ、第 2 の基板 1 1 0 によって封止されている。よって画素部 1 0 4 と、ゲートドライバ回路部 1 0 6 と、ソースドライバ回路部 1 0 8 とは、第 1 の基板 1 0 2 とシール材 1 1 2 と第 2 の基板 1 1 0 によって、表示素子と共に封止されている。

【 0 0 4 0 】

また、図 1 (A) においては、第 1 の基板 1 0 2 上のシール材 1 1 2 によって囲まれている領域とは異なる領域に、画素部 1 0 4、ゲートドライバ回路部 1 0 6、ソースドライバ回路部 1 0 8 と電氣的に接続されている F P C 端子部 1 1 3 (F P C : F l e x i b l e p r i n t e d c i r c u i t) が設けられている。また、F P C 端子部 1 1 3 には、F P C 1 1 4 が接続され、画素部 1 0 4、ゲートドライバ回路部 1 0 6、及びソースドライバ回路部 1 0 8 に与えられる各種信号、及び電位が F P C 1 1 4 により供給されている。

【 0 0 4 1 】

また、図 1 (A) においては、ゲートドライバ回路部 1 0 6 及びソースドライバ回路部 1 0 8 を画素部 1 0 4 と同じ第 1 の基板 1 0 2 に形成している例を示しているが、この構成に限定されない。例えば、ゲートドライバ回路部 1 0 6 のみを第 1 の基板 1 0 2 に形成し、別途用意されたソースドライバ回路が形成された基板(例えば、単結晶半導体膜、多結晶半導体膜で形成された駆動回路基板)を、第 1 の基板 1 0 2 に実装する構成としても良い。

10

20

30

40

50

【0042】

また、図1(A)においては、ゲートドライバ回路部106は画素部104の両側に2列配置する構成について例示しているが、この構成に限定されない。例えば、画素部104の片側のみゲートドライバ回路部106を配置する構成としても良い。

【0043】

なお、別途形成した駆動回路基板の接続方法は、特に限定されるものではなく、COG (Chip On Glass) 方法、ワイヤボンディング方法、或いはTAB (Tape Automated Bonding) 方法などを用いることができる。

【0044】

このように、トランジスタを含む駆動回路の一部または全体を、画素部104と同じ第1の基板102上に一体形成し、システムオンパネルを形成することができる。

10

【0045】

また、図1(B)においては、駆動回路であるゲートドライバ回路部106に、駆動トランジスタ250が形成されている。駆動トランジスタ250は、半導体層118に対して、ゲート電極116、ソース電極120、及びドレイン電極122が、それぞれ電氣的に接続されている。また、ゲートドライバ回路部106においては、ゲート電極116を含むゲート線が左右方向に延在し、ソース電極120を含むソース線が上下方向に延在し、ドレイン電極122を含むドレイン線がソース線と離間して上下方向に延在している。

【0046】

駆動トランジスタ250を含むゲートドライバ回路部106は、画素部104の各画素に含まれるトランジスタに信号を供給することができる。

20

【0047】

なお、ゲートドライバ回路部106における駆動トランジスタ250は、各種信号の制御、及び昇圧等を行うために、高い電圧が必要となる。具体的には、10V～30V程度の電圧が必要となる。

【0048】

また、図1(C)においては、画素部104に、画素トランジスタ252が形成されている。画素トランジスタ252は、半導体層118に対して、ゲート電極116、ソース電極120、及びドレイン電極122が、それぞれ電氣的に接続されている。

【0049】

30

また、画素トランジスタ252は、画素電極132と電氣的に接続されており、画素電極132と対向して共通電極128が形成されている。

【0050】

図1(A)、(B)、(C)に示す表示装置の構成をより具体的に説明するため、図1(A)、(B)、(C)におけるX1-Y1の断面図に相当する図2を用いて、ゲートドライバ回路部106、及び画素部104の構成について、以下説明を行う。

【0051】

なお、図2に示す表示装置においては、表示素子として液晶素子を用い、その駆動モードは、垂直配向(VA)モードを用いた一態様について説明する。

【0052】

40

まず、ゲートドライバ回路部106と画素部104上に設けられる層構造について、説明を行う。

【0053】

ゲートドライバ回路部106は、駆動トランジスタ250上に無機材料で形成される第1の絶縁膜124と、第1の絶縁膜124上に設けられ、有機材料で形成される第2の絶縁膜126と、が設けられており、画素部104は、画素トランジスタ252上に第1の絶縁膜124と、第1の絶縁膜124上に設けられる第2の絶縁膜126と、第2の絶縁膜126上に設けられ、無機材料で形成される第3の絶縁膜130が設けられている。

【0054】

すなわち、ゲートドライバ回路部106は、第3の絶縁膜130が形成されない、また

50

は第3の絶縁膜130が形成された後、第3の絶縁膜130を除去し第2の絶縁膜126が第3の絶縁膜130より露出した構造である。

別言すれば、ゲートドライバ回路部106は、第2の絶縁膜126上に第3の絶縁膜130が形成されていない領域、または第2の絶縁膜126が第3の絶縁膜130によって覆われていない領域を有している。

【0055】

第2の絶縁膜126は、表示装置を構成するトランジスタ等の凹凸を低減するために、平坦性の高い有機材料で形成される。トランジスタ等の凹凸を低減することにより、表示装置の画質を向上させることができる。しかしながら、当該有機材料は加熱等により、水素、水分、または有機成分をガスとして放出してしまう。

10

【0056】

例えば、トランジスタに用いる半導体層に、シリコン系半導体材料であるシリコン膜を用いるトランジスタにおいては、上述の水素、水分、または有機成分のガスが大きな問題になる可能性が低い。しかし、本発明の一態様においては、半導体層に酸化物半導体層を用いるため、有機材料により形成される第2の絶縁膜126から水素、水分、または有機成分のガスを外部に好適に放出させる必要がある。

【0057】

また、例えば、ゲートドライバ回路部106上の全面に第3の絶縁膜130を形成した構成の場合、すなわち開口部が無い場合、第3の絶縁膜130に生じうるピンホール等を介し、特定領域に水分が集中して入り込んでしまい、該特定領域のトランジスタが劣化し、ゲートドライバ回路部全体として機能しなくなる。

20

【0058】

そこで、本実施の形態に示すように、ゲートドライバ回路部106に設けられる第2の絶縁膜126の上方には、無機材料により形成される第3の絶縁膜130が形成されない、または第3の絶縁膜130が形成された後、第3の絶縁膜130を除去し第2の絶縁膜126が第3の絶縁膜130より露出した構造とすると、第2の絶縁膜126から放出される水分等のガスをゲートドライバ回路部106の上方から放出することができる。したがって、駆動トランジスタ250、及び画素トランジスタ252内部に水分等のガスが取り込まれるのを抑制することができる。

【0059】

30

また、ゲートドライバ回路部106において、第3の絶縁膜130に開口部を設けることによって、第2の絶縁膜126から放出される水分（表示装置内部からの水分）と、表示装置外部から浸入する水分（例えば、高温高湿環境下の信頼性試験中の雰囲気）が開口部全体で平衡して生じるため、特定領域のトランジスタが破壊されず、ゲートドライバ回路部全体として信頼性が向上する。

【0060】

ここで、第3の絶縁膜130に設ける開口部の形状の一例について、図5を用いて説明を行う。図5（A）乃至（D）は、表示装置の上面図を示している。

【0061】

図5（A）に示す表示装置は、基板102と、基板102上に設けられた画素部104、ゲートドライバ回路部106、及びソースドライバ回路部108と、を有する。なお、ソースドライバ回路部108は、必ずしも設ける必要はなく、別途用意されたソースドライバ回路が形成された基板を、第1の基板102に実装する構成としても良い。

40

【0062】

なお、図5に示す上面図において、ハッチングで示す領域に第3の絶縁膜130が形成され、ハッチングをしていない領域には第3の絶縁膜130が形成されない。

【0063】

図5（A）に示す表示装置は、画素部104の領域のみに第3の絶縁膜130を設ける構成、すなわち開口部がゲートドライバ回路部108、及びパネル外周端（非表示領域）まで形成されている構成である。また、図5（B）に示す表示装置は、ゲートドライバ回

50

路部 106、及びソースドライバ回路部 108 の領域上のみ開口部を設ける構成である。また、図 5 (C) に示す表示装置は、ゲートドライバ回路部 106、及びソースドライバ回路部 108 の一部 (例えば、駆動トランジスタの上部) に開口部を設ける構成である。また、図 5 (D) は、第 3 の絶縁膜 130 が表示装置全面に設けられた構成であり、本発明の一態様と異なる参考図である。

【0064】

ここで、図 3 に示す構成の半導体装置を用いて、図 2 に示す第 2 の絶縁膜 126 から放出される水分等のガスがトランジスタに与える影響について、評価を行った。

【0065】

なお、図 3 (A) は半導体装置の上面図を示し、図 3 (B) は図 3 (A) に示す X2 - Y2 の断面図に相当する。

【0066】

図 3 に示す半導体装置は、基板 202 と、基板 202 上に形成されたゲート電極層 216 と、ゲート電極 216 上に形成された酸化物半導体層 218 と、酸化物半導体層 218 上に形成されたソース電極 220 及びドレイン電極 222 と、を含むトランジスタ 260 が形成されている。トランジスタ 260 は、図 2 に示す駆動トランジスタ 250 に対応する。

【0067】

また、トランジスタ 260 上、より詳しくはゲート絶縁膜 217、酸化物半導体層 218、ソース電極 220、及びドレイン電極 222 上に第 1 の絶縁膜 224 と、第 1 の絶縁膜 224 上に第 2 の絶縁膜 226 と、第 2 の絶縁膜 226 上に第 3 の絶縁膜 228 が形成されている。第 1 の絶縁膜 224 は図 2 に示す第 1 の絶縁膜 124 に対応し、第 2 の絶縁膜 226 は図 2 に示す第 2 の絶縁膜 126 に対応し、第 3 の絶縁膜 228 は図 2 に示す第 3 の絶縁膜 130 に対応する。

【0068】

また、トランジスタ 260 と隣接する領域に開口部 262 が形成されており、開口部 262 の領域においては、基板 202 と、基板 202 上に形成されたゲート絶縁膜 217 と、ゲート絶縁膜 217 上に形成された第 1 の絶縁膜 224 と、第 1 の絶縁膜 224 上に形成された第 2 の絶縁膜 226 と、により構成されている。すなわち、開口部 262 においては、トランジスタ 260 上に形成されている第 3 の絶縁膜 228 が設けられておらず、第 2 の絶縁膜 226 が表面に露出した構造である。

【0069】

また、トランジスタ 260 の形成条件としては、基板 202 として、厚さ 0.7 mm のガラス基板を用い、ゲート電極 216 として、厚さ 100 nm のタングステン膜を用い、ゲート絶縁膜 217 として、厚さ 400 nm の酸化窒化シリコン膜を用い、酸化物半導体層 218 として、厚さ 35 nm の IGZO 膜 (In:Ga:Zn=1:1:1) を用い、ソース電極 220、及びドレイン電極 222 としては、厚さ 50 nm のタングステン膜と、厚さ 400 nm のアルミニウム膜と、厚さ 100 nm のチタン膜の積層構造を用いた。

【0070】

また、トランジスタ 260 上に形成した第 1 の絶縁膜 224 としては、厚さ 450 nm の酸化窒化シリコン膜と、厚さ 200 nm の窒化シリコン膜と、の積層膜を用い、第 2 の絶縁膜 226 としては、厚さ 1.5 μ m のアクリル樹脂膜を用い、第 3 の絶縁膜 228 としては、厚さ 50 nm の窒化シリコン膜を用いた。

【0071】

なお、トランジスタ 260 については、図 3 (A) 中に示すトランジスタ 260 のチャネル領域の中心から開口部 262 の端部までの距離を L1 とし、L1 の距離を 4 種類の条件振りを行い、該 4 種類の条件にて、それぞれトランジスタを作製し評価を行った。

【0072】

図 4 に 4 種類の条件のトランジスタの電気特性結果を示す。

【0073】

図4(A)に示すトランジスタの電気特性結果は、 $L1 = 200\ \mu\text{m}$ とした場合の結果である。また、図4(B)に示すトランジスタの電気特性結果は、 $L1 = 400\ \mu\text{m}$ とした場合の結果である。また、図4(C)に示すトランジスタの電気特性結果は、 $L1 = 700\ \mu\text{m}$ とした場合の結果である。また、図4(D)に示すトランジスタの電気特性結果は、 $L1 = 1200\ \mu\text{m}$ とした場合の結果である。

【0074】

なお、図4(A)乃至(D)に示すトランジスタの条件としては、チャネル長が $3\ \mu\text{m}$ 、チャネル幅が $50\ \mu\text{m}$ のトランジスタである。また、該トランジスタの電気特性の測定条件としては、ソース電極とドレイン電極間の電圧(V_d)を $1\ \text{V}$ とし、縦軸をドレイン電流(I_d)で表し、横軸がゲート電圧(V_g)を表している。なお、ゲート電圧(V_g)を $-15\ \text{V}$ から $+15\ \text{V}$ まで $0.25\ \text{V}$ ステップで変化させた際のドレイン電流(I_d)を示している。

10

【0075】

図4より、図4(A)に示す電気特性結果以外は、トランジスタのオン/オフがしていないことがわかる。これは、開口部262は、トランジスタ260の近傍($L1 = 200\ \mu\text{m}$ 以内)に設ける必要があると示唆された。

【0076】

以上のように、トランジスタ260と開口部262の端部までの距離は、トランジスタの電気特性に影響を与えることが確認された。

【0077】

20

図4に示す評価結果から、図2に示すゲートドライバ回路部106における駆動トランジスタ250及び第3の絶縁膜130の配置を以下のような形態とした本発明の種々の態様を採用できることが分かった。

【0078】

本発明の一態様は、ゲートドライバ回路部106が第2の絶縁膜126上に形成された第3の絶縁膜130を有し、この第3の絶縁膜130は駆動トランジスタ250を覆っており、第3の絶縁膜130には開口部が形成され、この開口部の端部が駆動トランジスタ250のチャネル形成領域の中心から $200\ \mu\text{m}$ 以内に形成されるものである。

【0079】

別言すれば、本発明の一態様は、ゲートドライバ回路部106が第2の絶縁膜126上に形成された第3の絶縁膜130を有し、この第3の絶縁膜130は駆動トランジスタ250を覆っており、第3の絶縁膜130の端部が駆動トランジスタ250のチャネル形成領域の中心から $200\ \mu\text{m}$ 以内に形成されるものである。

30

【0080】

また、本発明の一態様は、ゲートドライバ回路部106が、第2の絶縁膜126上に形成された第3の絶縁膜130と、この第3の絶縁膜130に形成された開口部を有し、この開口部が駆動トランジスタ250上に形成されるものである。

【0081】

次に、図2に示すゲートドライバ回路部106及び画素部104の詳細について、以下説明を行う。

40

【0082】

ゲートドライバ回路部106において、第1の基板102と、第1の基板102上に形成されたゲート電極116と、ゲート電極116上に形成されたゲート絶縁膜117と、ゲート絶縁膜117上に形成された半導体層118と、ゲート絶縁膜117、及び半導体層118上に形成されたソース電極120及びドレイン電極122と、を含む駆動トランジスタ250が形成されている。

【0083】

また、ゲートドライバ回路部106において、駆動トランジスタ250上、より詳しくはゲート絶縁膜117、半導体層118、ソース電極120、及びドレイン電極122上に第1の絶縁膜124と、第1の絶縁膜124上に第2の絶縁膜126と、が形成されて

50

いる。なお、ゲートドライバ回路部 106 において、第 2 の絶縁膜 126 上の一部に第 3 の絶縁膜 130 を設ける構成としてもよい。ただし、第 3 の絶縁膜 130 を設ける構成の場合においては、開口部を有し、第 2 の絶縁膜 126 の少なくとも一部が露出する構造とする。

【0084】

第 1 の絶縁膜 124 は、駆動トランジスタ 250 の保護膜としての機能を有し、第 2 の絶縁膜 126 は、駆動トランジスタ 250 のソース電極 120、及びドレイン電極 122 等の凹凸を低減するための平坦化膜としての機能を有する。

【0085】

また、第 2 の絶縁膜 126 上には、第 1 の配向膜 134 と、第 1 の配向膜 134 上に設けられた液晶層 136 と、液晶層 136 上に設けられた第 2 の配向膜 138 と、第 2 の配向膜 138 上に設けられた有機保護絶縁膜 142 と、有機保護絶縁膜 142 上に設けられた第 2 の基板 110 が形成されている。

10

【0086】

画素部 104 において、第 1 の基板 102 と、第 1 の基板 102 上に形成されたゲート電極 116 と、ゲート電極 116 上に形成されたゲート絶縁膜 117 と、ゲート絶縁膜 117 上に形成された半導体層 118 と、ゲート絶縁膜 117、及び半導体層 118 上に形成されたソース電極 120 及びドレイン電極 122 と、を含み、画素トランジスタ 252 が形成されている。

【0087】

20

また、画素部 104 において、画素トランジスタ 252 上、より詳しくはゲート絶縁膜 117、半導体層 118、ソース電極 120、及びドレイン電極 122 上に第 1 の絶縁膜 124 と、第 1 の絶縁膜 124 上に形成された第 2 の絶縁膜 126 と、が形成されている。

【0088】

第 1 の絶縁膜 124 は、画素トランジスタ 252 の保護膜としての機能を有し、第 2 の絶縁膜 126 は、画素トランジスタ 252 のソース電極 120、及びドレイン電極 122 等の凹凸を低減するための平坦化膜としての機能を有する。

【0089】

さらに、画素部 104 において、第 2 の絶縁膜 126 上には、容量電極 128 が形成されている。また、第 2 の絶縁膜 126 及び容量電極 128 上には、無機材料で形成される第 3 の絶縁膜 130 が形成されている。また、第 1 の絶縁膜 124、第 2 の絶縁膜 126、及び第 3 の絶縁膜 130 に、画素トランジスタ 252 のドレイン電極 122 に達する開口部が設けられており、該開口部、及び第 3 の絶縁膜 130 上に画素電極 132 が形成されている。

30

【0090】

なお、容量電極 128 と、第 3 の絶縁膜 130 と、画素電極 132 により容量素子 254 が形成されている。容量電極 128、第 3 の絶縁膜 130、及び画素電極 132 を、それぞれ、可視光において、透光性を有する材料により形成することで、画素部の開口率を損ねることなく大きな容量を確保することができるので、好適である。

40

【0091】

また、画素電極 132 上には、第 1 の配向膜 134 と、第 1 の配向膜 134 上に設けられた液晶層 136 と、液晶層 136 上に設けられた第 2 の配向膜 138 と、第 2 の配向膜 138 上に設けられた対向電極 140 と、対向電極 140 上に設けられた有機保護絶縁膜 142 と、有機保護絶縁膜 142 上に設けられた有色膜 144 及び遮光膜 146 と、有色膜 144 及び遮光膜 146 上に設けられた第 2 の基板 110 が形成されている。

【0092】

なお、画素電極 132 と、第 1 の配向膜 134 と、液晶層 136 と、第 2 の配向膜 138 と、対向電極 140 と、により表示素子である液晶素子 148 が形成されている。

【0093】

50

ここで、図 1 及び図 2 に示す表示装置の他の構成要素について、以下詳細な説明を行う。

【0094】

第 1 の基板 102 及び第 2 の基板 110 としては、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料を用いる。量産する上では、第 1 の基板 102 及び第 2 の基板 110 は、第 8 世代 (2160 mm × 2460 mm)、第 9 世代 (2400 mm × 2800 mm、または 2450 mm × 3050 mm)、第 10 世代 (2950 mm × 3400 mm) 等のマザーガラスを用いることが好ましい。マザーガラスは、処理温度が高く、処理時間が長いと大幅に収縮するため、マザーガラスを使用して量産を行う場合、作製工程の加熱処理は、好ましくは 600 以下、さらに好ましくは 450 以下、さらに好ましくは 350 以下とすることが望ましい。

10

【0095】

ゲート電極 116 としては、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いて形成することができる。また、ゲート電極 116 は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた元素の膜、または複数組み合わせた合金膜、もしくは窒化膜を用いてもよい。

20

【0096】

ゲート絶縁膜 117 としては、例えば酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、窒化シリコン膜、窒化酸化シリコン膜などを用いればよく、積層または単層で設ける。

【0097】

また、ゲート絶縁膜 117 を積層構造とし、第 1 の窒化シリコン膜として、欠陥が少ない窒化シリコン膜とし、第 1 の窒化シリコン膜上に、第 2 の窒化シリコン膜として、水素放出量及びアンモニア放出量の少ない窒化シリコン膜を設け、第 2 の窒化シリコン膜上に酸化絶縁膜を設けることで、ゲート絶縁膜 117 として、欠陥が少なく、且つ水素及びアンモニアの放出量の少ないゲート絶縁膜 117 を形成することができる。この結果、ゲート絶縁膜 117 に含まれる水素及び窒素が、半導体層 118 への移動を抑制することが可能である。例えば、ゲート絶縁膜 117 として、50 nm の酸化シリコン膜と、325 nm の窒化シリコン膜との積層構造を用いることができる。

30

【0098】

また、ゲート絶縁膜 117 に窒化シリコン膜を用いることで、以下の効果を得ることができる。窒化シリコン膜は、酸化シリコン膜と比較して比誘電率が高く、同等の静電容量を得るのに必要な膜厚が大きいいため、ゲート絶縁膜を物理的に厚膜化することができる。よって、トランジスタの絶縁耐圧の低下を抑制、さらには絶縁耐圧を向上させて、トランジスタの静電破壊を抑制することができる。

40

【0099】

ゲート絶縁膜 117 の厚さは、5 nm 以上 400 nm 以下、より好ましくは 10 nm 以上 450 nm 以下、より好ましくは 50 nm 以上 400 nm 以下とするとよい。

【0100】

半導体層 118 は、酸化物半導体を用い、少なくともインジウム (In) 若しくは亜鉛 (Zn) を含むことが好ましい。または、In と Zn の双方を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすため、それらと共に、スタビライザーの一または複数を有することが好ましい。

50

【0101】

スタビライザーとしては、ガリウム (Ga)、スズ (Sn)、ハフニウム (Hf)、アルミニウム (Al)、またはジルコニウム (Zr) 等がある。

【0102】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、In-Zn系金属酸化物、Sn-Zn系金属酸化物、Al-Zn系金属酸化物、In-Ga系金属酸化物、In-Ga-Zn系金属酸化物 (IGZOとも表記する)、In-Al-Zn系金属酸化物、In-Sn-Zn系金属酸化物、Sn-Ga-Zn系金属酸化物、Al-Ga-Zn系金属酸化物、Sn-Al-Zn系金属酸化物、In-Hf-Zn系金属酸化物、In-Sn-Ga-Zn系金属酸化物、In-Hf-Ga-Zn系金属酸化物、In-Al-Ga-Zn系金属酸化物、In-Sn-Al-Zn系金属酸化物、In-Sn-Hf-Zn系金属酸化物、In-Hf-Al-Zn系金属酸化物を用いることができる。

10

【0103】

なお、ここで、例えば、In-Ga-Zn系金属酸化物とは、InとGaとZnを主成分として有する酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素が入っていてもよい。

【0104】

また、酸化物半導体として、 $\text{InM}\text{O}_3(\text{ZnO})_m$ ($m > 0$ 、且つ、 m は整数でない) で表記される材料を用いてもよい。なお、 M は、Ga、Fe、Mn及びCoから選ばれた一の金属元素または複数の金属元素を示す。また、酸化物半導体として、 $\text{In}_2\text{SnO}_5(\text{ZnO})_n$ ($n > 0$ 、且つ、 n は整数) で表記される材料を用いてもよい。

20

【0105】

また、半導体層118として用いることのできる酸化物半導体層としては、エネルギーギャップが2 eV以上、好ましくは2.5 eV以上、より好ましくは3 eV以上である。このように、エネルギーギャップの広い酸化物半導体層を用いることで、トランジスタのオフ電流を低減することができる。

【0106】

また、半導体層118として用いる酸化物半導体層は、非晶質構造、単結晶構造、または多結晶構造であってもよい。

【0107】

また、半導体層118として用いる酸化物半導体層として、結晶化した部分を有するCAAC-OS (C Axis Aligned Crystalline Oxide Semiconductorともいう。) 膜を用いてもよい。

30

【0108】

CAAC-OS膜は、完全な単結晶ではなく、完全な非晶質でもない。CAAC-OS膜は、非晶質相に結晶部及び非晶質部を有する結晶-非晶質混相構造の酸化物半導体層である。なお、当該結晶部は、一辺が100 nm未満の立方体内に収まる大きさであることが多い。また、透過型電子顕微鏡 (TEM: Transmission Electron Microscope) による観察像では、CAAC-OS膜に含まれる非晶質部と結晶部との境界は明確ではない。また、TEMによってCAAC-OS膜には粒界 (グレインバウンダリーともいう。) は確認できない。そのため、CAAC-OS膜は、粒界に起因する電子移動度の低下が抑制される。

40

【0109】

CAAC-OS膜に含まれる結晶部は、 c 軸がCAAC-OS膜の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃い、かつ ab 面に垂直な方向から見て三角形または六角形の原子配列を有し、 c 軸に垂直な方向から見て金属原子が層状または金属原子と酸素原子とが層状に配列している。なお、異なる結晶部間で、それぞれ a 軸及び b 軸の向きが異なっていてもよい。本明細書において、単に垂直と記載する場合、 85° 以上 95° 以下の範囲も含まれることとする。また、単に平行と記載する場合、 -5° 以上 5° 以下の範囲も含まれることとする。なお、酸化物半導体層を構成する酸素の一

50

部は窒素で置換されてもよい。

【0110】

なお、CAAC-OS膜において、結晶部の分布が一様でなくてもよい。例えば、CAAC-OS膜の形成過程において、酸化物半導体層の表面側から結晶成長させる場合、被形成面の近傍に対し表面の近傍では結晶部の占める割合が高くなることがある。また、CAAC-OS膜へ不純物を添加することにより、当該不純物添加領域において結晶部が非晶質化することもある。

【0111】

CAAC-OS膜に含まれる結晶部のc軸は、CAAC-OS膜の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃うため、CAAC-OS膜の形状（被形成面の断面形状または表面の断面形状）によっては互いに異なる方向を向くことがある。なお、結晶部のc軸の方向は、CAAC-OS膜が形成されたときの被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向となる。結晶部は、成膜することにより、または成膜後に加熱処理などの結晶化処理を行うことにより形成される。

【0112】

CAAC-OS膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。よって、当該トランジスタは、信頼性が高い。

【0113】

また、CAAC-OS膜を成膜するために、以下の条件を適用することが好ましい。

【0114】

成膜時の不純物混入を低減することで、不純物によって結晶状態が崩れることを抑制できる。例えば、成膜室内に存在する不純物濃度（水素、水、二酸化炭素および窒素など）を低減すればよい。また、成膜ガス中の不純物濃度を低減すればよい。具体的には、露点が-80以下、好ましくは-100以下である成膜ガスを用いる。

【0115】

また、成膜ガス中の酸素割合を高め、電力を最適化することで成膜時のプラズマダメージを軽減すると好ましい。成膜ガス中の酸素割合は、30体積%以上、好ましくは100体積%とする。

【0116】

半導体層118に用いる酸化物半導体層の厚さは、1nm以上100nm以下、更に好ましくは3nm以上85nm以下とすることが好ましい。

【0117】

半導体層118に用いる酸化物半導体層において、二次イオン質量分析法（SIMS：Secondary Ion Mass Spectrometry）により得られるアルカリ金属またはアルカリ土類金属の濃度を、 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、さらに好ましくは $2 \times 10^{16} \text{ atoms/cm}^3$ 以下であることが望ましい。アルカリ金属及びアルカリ土類金属は、酸化物半導体と結合するとキャリアを生成する場合があります、トランジスタのオフ電流の上昇の原因となるためである。

【0118】

また、半導体層118に用いる酸化物半導体層において、二次イオン質量分析法により得られる水素濃度を、 $5 \times 10^{18} \text{ atoms/cm}^3$ 未満、好ましくは $1 \times 10^{18} \text{ atoms/cm}^3$ 以下、より好ましくは $5 \times 10^{17} \text{ atoms/cm}^3$ 以下、さらに好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下とすることが好ましい。

【0119】

酸化物半導体層に含まれる水素は、金属原子と結合する酸素と反応して水となると共に、酸素が脱離した格子（あるいは酸素が脱理した部分）には欠損が形成されてしまう。また、水素の一部が酸素と結合することで、キャリアである電子が生じてしまう。これらのため、酸化物半導体層の成膜工程において、水素を含む不純物を極めて減らすことにより、酸化物半導体層の水素濃度を低減することが可能である。このため、水素をできるだけ除去された酸化物半導体層をチャネル領域とすることにより、しきい値電圧のマイナスシ

10

20

30

40

50

フトを抑制することができると共に、電気特性のばらつきを低減することができる。また、トランジスタのソース及びドレインにおけるリーク電流を、代表的には、オフ電流を低減することが可能である。

【0120】

ソース電極120及びドレイン電極122としては、導電材料として、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンからなる単体金属、またはこれを主成分とする合金を単層構造または積層構造として用いる。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、タングステン膜上にチタン膜を積層する二層構造、銅 - マグネシウム - アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜または窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

10

【0121】

なお、本実施の形態では、ソース電極120及びドレイン電極122を半導体層118上に設けたが、ゲート絶縁膜117と半導体層118の間に設けても良い。

【0122】

第1の絶縁膜124としては、半導体層118として用いる酸化物半導体層との界面特性を向上させるため、無機材料の酸化物絶縁膜を用いることが好ましく、例えば酸素または窒素を含むシリコン膜を用いてもよい。第1の絶縁膜124としては、厚さ150nm以上400nm以下の酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等を用いることができる。また、第1の絶縁膜124としては、酸化物絶縁膜と窒化物絶縁膜との積層構造としてもよい。例えば、第1の絶縁膜124として、酸化窒化シリコン膜と、窒化シリコン膜との積層構造とすることができる。より具体的には、酸化窒化シリコン膜300nm上に窒化シリコン膜150nmを積層する構造などである。このとき窒化シリコン膜は、トランジスタの半導体層118への水分浸入を防止するブロック層としての機能を有する。このブロック性を高めるため窒化シリコン膜は高温で成膜されることが好ましく、例えば基板温度350℃での成膜が考えられる。このサンプルの薄膜トランジスタ断面を走査型電子顕微鏡で観察すると、ソースドレイン電極の段差被覆部分について、下層の酸化窒化シリコン膜の部分に鬆があっても、その上層の窒化シリコン膜には第2の絶縁膜まで通じるような鬆がなく良好に被覆されていることが観察できる。また高温で成膜する場合は、半導体層118として用いる酸化物半導体層から酸素が脱離し、キャリア濃度が上昇する現象が発生することがあるため、このような現象が発生しない温度が上限となる。

20

30

【0123】

第2の絶縁膜126としては、アクリル系樹脂、ポリイミド系樹脂、ベンゾシクロブテン系樹脂、ポリアミド系樹脂、エポキシ系樹脂等の、耐熱性を有する有機材料を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、第2の絶縁膜126を形成してもよい。第2の絶縁膜126を用いることにより、トランジスタ等の凹凸を平坦化させることが可能となる。

40

【0124】

容量電極128及び画素電極132としては、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。） 、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0125】

50

第3の絶縁膜130としては、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜などの無機材料を用いることができる。

【0126】

第1の配向膜134及び第2の配向膜138としては、アクリル系樹脂、ポリイミド系樹脂、ベンゾシクロブテン系樹脂、ポリアミド系樹脂、エポキシ系樹脂等の、耐熱性を有する有機材料を用いることができる。

【0127】

液晶層136としては、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等の液晶材料を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相等を示す。

10

【0128】

また、本実施の形態においては、液晶素子148は、垂直配向(VA)モードを用いた表示装置について例示したが、これに限定されない。例えば、TN(Twisted Nematic)モード、IPS(In-Plane-Switching)モード、FFS(Fringe Field Switching)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optical Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどを用いることができる。

20

【0129】

また、上述した垂直配向モードとしては、いくつか挙げられるが、例えば、MVA(Multi-Domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モードなどを用いることができる。また、画素(ピクセル)をいくつかの領域(サブピクセル)に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いてもよい。

【0130】

また、図1及び図2においては、図示していないが、偏光部材、位相差部材、反射防止部材などの光学部材(光学基板)などを適宜設けても良い。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

30

【0131】

また、画素部104における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB(Rは赤、Gは緑、Bは青を表す)の三色に限定されない。例えば、RGBW(Wは白を表す)、又はRGBに、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なってもよい。ただし、開示する発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

40

【0132】

また、第2の基板110上には、スペーサ160が形成されており、第1の基板102と第2の基板110との間隔(セルギャップともいう)を制御するために設けられている。なお、セルギャップにより、液晶層136の膜厚が決定される。なお、スペーサ160としては、絶縁膜を選択的にエッチングすることで得られる柱状のスペーサ、球状のスペーサ等の任意の形状のスペーサを用いればよい。

【0133】

また、有色膜144は、所謂カラーフィルタとして機能する。有色膜144としては、特定波長帯域の光に対して透過性を示す材料を用いればよく、染料や顔料を含有した有機

50

樹脂膜等を用いることができる。

【0134】

また、遮光膜146は、所謂ブラックマトリクスとして機能する。遮光膜146としては、隣接する画素間の放射光を遮光できればよく、金属膜、及び黑色染料や黑色顔料を含有した有機樹脂膜等を用いることができる。

【0135】

また、有機保護絶縁膜142としては、有色膜144に含まれるイオン性物質が液晶層136中に拡散しないように設ける。ただし、有機保護絶縁膜142は、この構成に限定されず、設けない構成としても良い。

【0136】

また、シール材112としては、熱硬化型樹脂、または紫外線硬化型の樹脂等を用いることができる。なお、図2に示すシール材112の封止領域においては、第1の基板102と第2の基板110との間に、ゲート絶縁膜117と、第1の絶縁膜124を設ける構成を例示したがこれに限定されない。例えば、シール材112の封止領域を、ゲート絶縁膜117と、第1の絶縁膜124と、第3の絶縁膜130と、を設ける構成としてもよい。なお、図2に示すように、シール材112の封止領域においては、有機材料である第2の絶縁膜126を除去したほうが、外部からの水分等の入り込みがないため、好適である。

【0137】

以上が本発明の一態様における表示装置であり、該表示装置に用いる酸化物半導体層にチャンネルが形成されるトランジスタの電気特性の変動を抑制すると共に、信頼性を向上させることができる。とくに、駆動回路部のトランジスタに用いる酸化物半導体層への水素、水分の入り込みを抑制し、電気特性の変動を抑制すると共に、信頼性を向上させることができる。

【0138】

また、本発明の一態様としては、上述した表示装置を有する電子機器に適用してもよい。

【実施例】

【0139】

本実施例では、表示装置の一例として、画素部および駆動回路部を同一基板上に形成した液晶表示パネルについて、第3の絶縁膜の開口部の有無により該液晶表示パネルの信頼性試験について調べた結果について説明する。

【0140】

本実施例で用いた液晶表示パネルにおいては、画素部および駆動回路部に上述した実施の形態に示すトランジスタを用いた。なお、該トランジスタの半導体層としては、In-Ga-Zn系酸化物半導体層（以下IGZO膜とする）を用いた。なお、IGZO膜はIn:Ga:Zn=1:1:1の組成のターゲットを用いてスパッタリング法により形成し、その膜厚は70nmとした。

【0141】

また、上記トランジスタの第1の絶縁膜としては、膜厚300nmの酸化窒化シリコン膜と、該酸化窒化シリコン膜上に形成された膜厚150nmの窒化シリコン膜と、の積層構造を用いた。なお、第1の絶縁膜として用いた窒化シリコン膜は、基板温度350の条件を用いた。また、第2の絶縁膜としては、膜厚2.5μmのアクリル樹脂を用いた。また、第3の絶縁膜としては、膜厚180nmの窒化シリコン膜を用いた。

【0142】

ここで、上述した構造のトランジスタの信頼性試験を行った。なお、信頼性試験としては、高温高湿動作エージング試験を行い、該高温高湿動作エージング試験条件としては、温度70、湿度95%、時間200hで行った。

【0143】

また、本実施例で示す液晶表示パネルは、実施の形態の図5(A)に示す構造を用いた

。また、比較例の液晶表示パネルとしては、実施の形態の図 5 (D) に示す構造を用いた。すなわち、比較例の液晶表示パネルは、第 3 の開口部が設けられていない構造である。また、本実施例及び比較例の液晶表示パネルとしては、各々 4 サンプル作成し、上述の信頼性試験を行った。

【 0 1 4 4 】

信頼性試験の評価結果を表 1 に示す。

【 0 1 4 5 】

【表 1】

	実施例	比較例
サンプル①	○	×
サンプル②	○	×
サンプル③	○	○
サンプル④	○	○

10

【 0 1 4 6 】

なお、表 1 において、「○」で示す欄は、信頼性試験中に異常が発生しなかったサンプルを表し、「×」で示す欄は、信頼性試験中にドライバ回路内のトランジスタにおいて、該トランジスタの特性劣化による異常が発生したサンプルを表す。

20

【 0 1 4 7 】

表 1 に示すように、本実施例の液晶表示パネルは、第 3 の絶縁膜に開口部を設けることによって、4 / 4 のサンプルにおいて、信頼性試験中に異常が発生していない。すなわち 100 % の歩留まりとなっているのがわかる。一方、比較例の液晶表示パネルは、第 3 の絶縁膜に開口部を設けていないため、2 / 4 のサンプルにおいて、信頼性試験中に異常が発生している。すなわち 50 % の歩留まりとなっているのがわかる。このように、本実施例に示すように第 3 の絶縁膜に開口部を設けることによって、液晶表示パネルの信頼性が大幅に向上することが確認された。

30

【 0 1 4 8 】

本実施例は、本明細書中に記載する他の実施の形態と適宜組み合わせることで実施することができる。

【符号の説明】

【 0 1 4 9 】

1 0 2 第 1 の基板

1 0 4 画素部

1 0 6 ゲートドライバ回路部

1 0 8 ソースドライバ回路部

1 1 0 第 2 の基板

1 1 2 シール材

1 1 3 F P C 端子部

1 1 4 F P C

1 1 6 ゲート電極

1 1 7 ゲート絶縁膜

1 1 8 半導体層

1 2 0 ソース電極

1 2 2 ドレイン電極

1 2 4 第 1 の絶縁膜

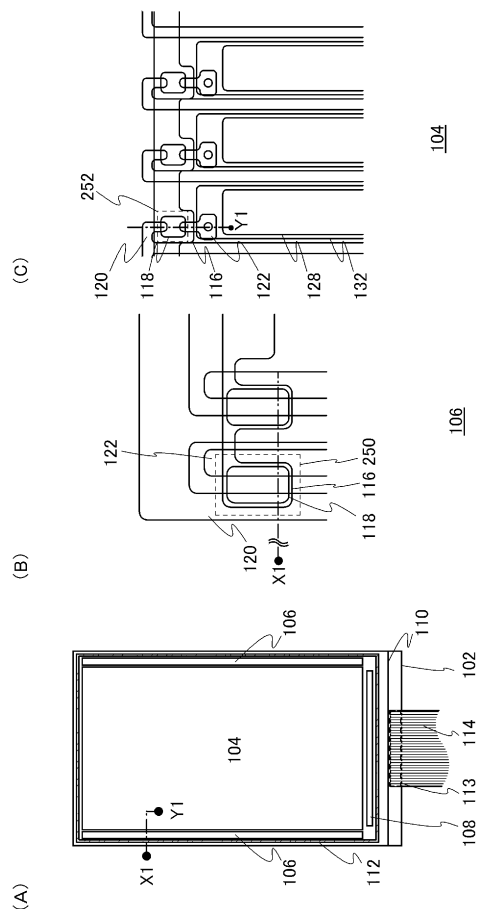
1 2 6 第 2 の絶縁膜

40

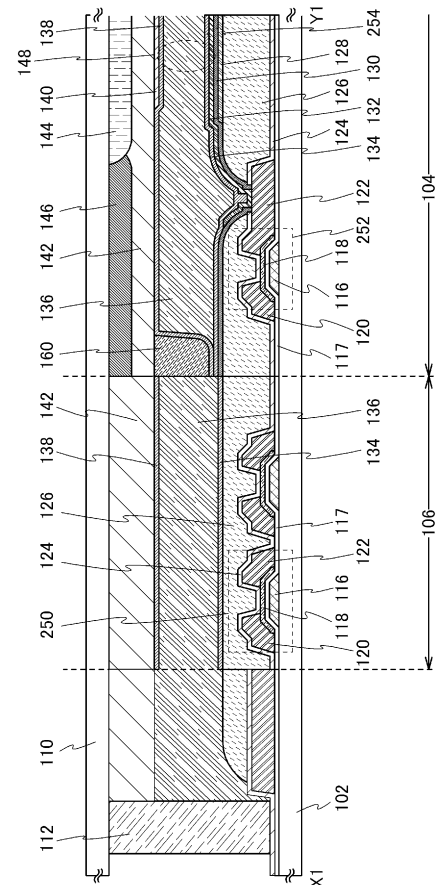
50

- 1 2 8 容量電極（共通電極）
- 1 3 0 第３の絶縁膜
- 1 3 2 画素電極
- 1 3 4 第１の配向膜
- 1 3 6 液晶層
- 1 3 8 第２の配向膜
- 1 4 0 対向電極
- 1 4 2 有機保護絶縁膜
- 1 4 4 有色膜
- 1 4 6 遮光膜
- 1 4 8 液晶素子
- 2 0 2 基板
- 2 1 6 ゲート電極
- 2 1 7 ゲート絶縁膜
- 2 1 8 酸化物半導体層
- 2 2 0 ソース電極
- 2 2 2 ドレイン電極
- 2 2 4 第１の絶縁膜
- 2 2 6 第２の絶縁膜
- 2 2 8 第３の絶縁膜
- 2 5 0 駆動トランジスタ
- 2 5 2 画素トランジスタ
- 2 5 4 容量素子
- 2 6 0 トランジスタ
- 2 6 2 開口部

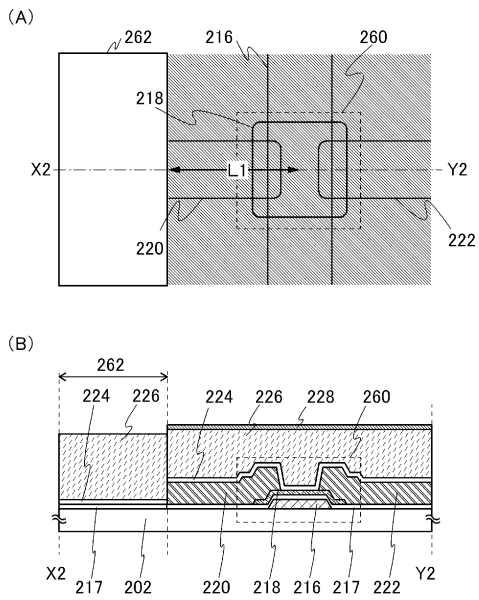
【図１】



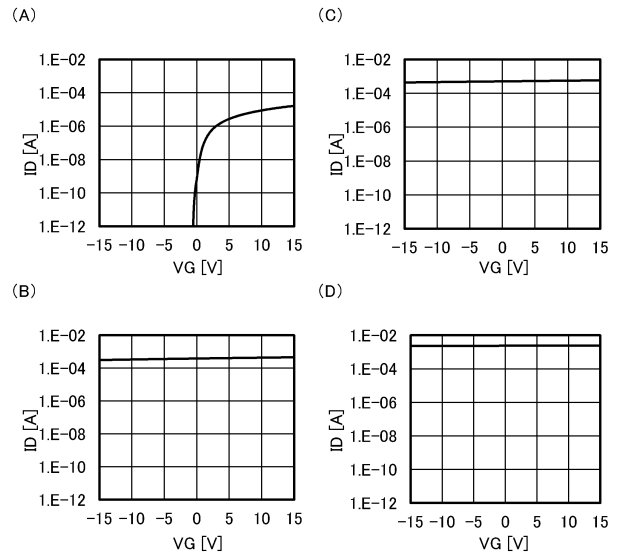
【図２】



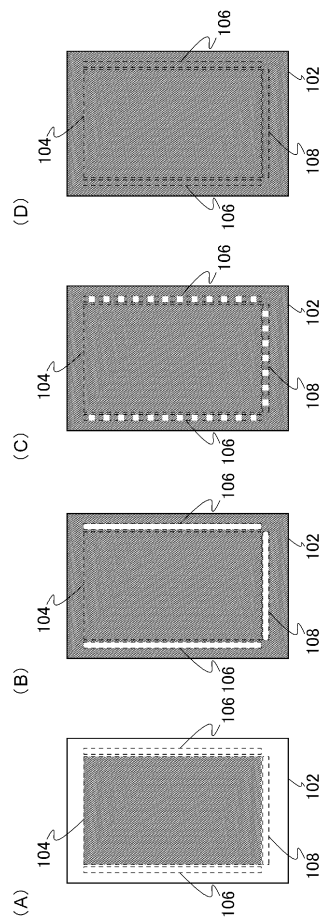
【図 3】



【図 4】



【図 5】



フロントページの続き

(51)Int.Cl.		F I	
H 0 1 L	21/316	(2006.01)	G 0 2 F 1/1368
G 0 9 F	9/30	(2006.01)	H 0 1 L 21/312 M
			H 0 1 L 21/316 M
			G 0 9 F 9/30 3 3 8

- (72)発明者 島 行徳
 栃木県栃木市都賀町升塚 1 6 1 - 2 アドバンスト フィルム デバイス インク株式会社内
- (72)発明者 保坂 泰靖
 栃木県栃木市都賀町升塚 1 6 1 - 2 アドバンスト フィルム デバイス インク株式会社内
- (72)発明者 岡崎 健一
 栃木県栃木市都賀町升塚 1 6 1 - 2 アドバンスト フィルム デバイス インク株式会社内
- (72)発明者 松尾 拓哉
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 森 重恭
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 神崎 庸輔
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内
- (72)発明者 松木 蘭 広志
 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

審査官 正山 旭

- (56)参考文献 特開 2 0 0 7 - 1 2 3 8 6 1 (J P , A)
 特開 2 0 0 7 - 0 9 6 0 5 5 (J P , A)
 米国特許出願公開第 2 0 1 2 / 0 2 5 6 9 7 3 (U S , A 1)
 国際公開第 0 3 / 0 4 4 7 6 2 (W O , A 1)
 国際公開第 2 0 1 1 / 1 2 9 0 3 7 (W O , A 1)
 特開 2 0 0 3 - 2 0 9 1 7 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L	2 1 / 3 1 8
G 0 2 F	1 / 1 3 6 8
G 0 9 F	9 / 3 0
H 0 1 L	2 1 / 3 1 2
H 0 1 L	2 1 / 3 1 6
H 0 1 L	2 1 / 3 3 6
H 0 1 L	2 9 / 7 8 6